

(12) 发明专利

(10) 授权公告号 CN 101604515 B

(45) 授权公告日 2012. 07. 04

(21) 申请号 200910146668. 6

CN 101101385 A, 2008. 01. 09,

(22) 申请日 2009. 06. 11

TW 200604994 A, 2006. 02. 01,

(30) 优先权数据

审查员 高倩倩

10-2008-0054856 2008. 06. 11 KR

(73) 专利权人 美格纳半导体有限会社

地址 韩国忠清北道清州市

(72) 发明人 权钟嫻 姜汰竟 吴权泳

(74) 专利代理机构 北京集佳知识产权代理有限公司 11227

代理人 王萍 李春晖

(51) Int. Cl.

G09G 3/36 (2006. 01)

(56) 对比文件

US 5572735 A, 1996. 11. 05,

CN 2516996 Y, 2002. 10. 16,

CN 1648730 A, 2005. 08. 03,

权利要求书 2 页 说明书 6 页 附图 6 页

(54) 发明名称

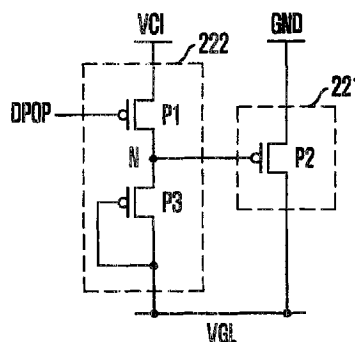
放电电路以及具有放电电路的显示设备

(57) 摘要

本发明涉及一种设备的放电电路,其中设备包括通过输入的负电压而工作的驱动电路,该放电电路包括:放电单元,连接在用于接收负电压的第一输入端子和用于接收地电压的第二输入端子之间,且被配置成响应于控制信号来将负电压放电至第二输入端子的地电压;以及控制单元,连接在第一输入端子和用于接收与驱动电路的正常工作模式和异常工作模式对应的工作电压的第三输入端子之间,且被配置成响应于工作信号来生成控制信号,其中工作信号用于确定在驱动电路的正常工作模式中的工作状态和非工作状态。

本发明还涉及具有放电电路的显示设备。

220



1. 一种设备的放电电路,其中所述设备包括基于输入的负电压而工作的驱动电路,所述放电电路包括:

放电单元,连接在用于接收负电压的第一输入端子和用于接收地电压的第二输入端子之间,且被配置成响应于控制信号来将负电压放电至第二输入端子的地电压;以及

控制单元,连接在第一输入端子和用于接收与驱动电路的正常工作模式和异常工作模式对应的工作电压的第三输入端子之间,且被配置成响应于工作信号来生成控制信号,其中工作信号用于确定在驱动电路的正常工作模式中的工作状态和非工作状态,工作电压在驱动电路的正常工作模式中具有电源电压电平,且在驱动电路的异常工作模式中具有地电压电平,

其中所述控制单元包括:

上拉驱动器,连接在节点和第三输入端子之间,且被配置成仅在正常工作模式的工作状态中响应于工作信号来将工作电压传送到所述节点;和

下拉驱动器,连接在所述节点和第一输入端子之间。

2. 根据权利要求 1 所述的放电电路,其中上拉驱动器包括 p 沟道晶体管。

3. 根据权利要求 1 所述的放电电路,其中下拉驱动器包括电阻器。

4. 根据权利要求 1 所述的放电电路,其中下拉驱动器包括二极管连接式 p 沟道晶体管。

5. 根据权利要求 1 所述的放电电路,其中放电单元包括 p 沟道晶体管。

6. 根据权利要求 1 所述的放电电路,其中,工作信号在驱动电路处于工作状态时具有地电压电平,且在驱动电路处于非工作状态时具有电源电压电平。

7. 一种显示设备,包括:

显示板;

栅控导通/断开电压生成电路,被配置成向显示板输出栅控导通电压和栅控断开电压;以及

放电电路,被配置成根据显示板的工作模式来对栅控断开电压进行放电,

其中放电电路包括:

放电单元,连接在用于接收栅控断开电压的第一输入端子和用于接收地电压的第二输入端子之间,且被配置成响应于控制信号来将栅控断开电压放电至第二输入端子的地电压;以及

控制单元,连接在第一输入端子和用于接收与显示板的正常工作模式和异常工作模式对应的工作电压的第三输入端子之间,且被配置成响应于工作信号来生成控制信号,其中工作信号用于确定在显示板的正常工作模式中的工作状态和非工作状态,工作电压在显示板的正常工作模式中具有电源电压电平,且在显示板的异常工作模式中具有地电压电平,

其中所述控制单元包括:

上拉驱动器,连接在节点和第三输入端子之间,且被配置成仅在正常工作模式的工作状态中响应于工作信号来将工作电压传送到所述节点;和

下拉驱动器,连接在所述节点和第一输入端子之间。

8. 根据权利要求 7 所述的显示设备,其中上拉驱动器包括 p 沟道晶体管。

9. 根据权利要求 7 所述的显示设备,其中下拉驱动器包括电阻器。

10. 根据权利要求 7 所述的显示设备,其中下拉驱动器包括二极管连接式 p 沟道晶体

管。

11. 根据权利要求 7 所述的显示设备,其中放电单元包括 p 沟道晶体管。
12. 根据权利要求 7 所述的显示设备,其中,工作信号在显示板处于工作状态时具有地电压电平,且在显示板处于非工作状态时具有电源电压电平。
13. 根据权利要求 7 所述的显示设备,其中栅控断开电压是负电压。
14. 根据权利要求 7 所述的显示设备,其中显示板是液晶显示器。

放电电路以及具有放电电路的显示设备

[0001] 相关申请的交叉引用

[0002] 本发明要求于 2008 年 6 月 11 日提交韩国知识产权局的韩国专利申请 No. 10-2008-0054856 的优先权,其全部内容通过引用合并于此。

[0003] 技术领域

[0004] 本发明涉及显示设备的放电电路,更具体地说,涉及能够高速地对液晶显示器(LCD)的栅控断开电压(gate off voltage)进行放电的放电电路。本发明还涉及具有放电电路的显示设备。

[0005] 背景技术

[0006] 一般而言,液晶显示器(LCD)是一种通过使用液晶来显示图像的平板显示器(FPD)。由于 LCD 比其它 FPD 更薄且更轻,使用低驱动电压并具有低功耗,因此 LCD 被广泛使用于便携式计算机和其它便携式设备。

[0007] 图 1 是传统的 LCD 的框图。

[0008] 参考图 1,LCD 包括时序控制电路 101、栅极驱动电路 102、源极驱动电路 103、灰度电压生成电路 104、液晶板 105 和栅控导通 / 断开电压生成电路 106。

[0009] 时序控制电路 101 接收红 (R)、绿 (G)、蓝 (B) 色信号 RGB、水平同步信号 HSYNC、垂直同步信号 VSYNC 和时钟信号 CLK,并生成多个用于控制栅极驱动电路 102 和源极驱动电路 103 的工作的控制信号。

[0010] 栅极驱动电路 102 响应于从时序控制电路 101 输入的控制信号而工作,并接收来自于栅控导通 / 断开电压生成电路 106 的栅控导通电压 VGH 和栅控断开电压 VGL,以控制液晶板 105 的工作。栅控导通 / 断开电压 VGH 和 VGL 被用于接通 / 关断包含在液晶板 105 中的薄膜晶体管 (TFT)。

[0011] 源极驱动电路 103 从灰度电压生成电路 104 接收具有多个电压电平的灰度电压,并且响应于从时序控制信号 101 输入的控制信号来将灰度电压传送到液晶板 105。

[0012] 液晶板 105 包括多个栅极线 G0 到 Gn (其中 n 和 m 是自然数)、多个与栅极线 G0 到 Gn 垂直设置的数据线 D1 到 Dm。另外,液晶板 105 包括位于数据线 D1 到 Dm 与栅极线 G0 到 Gn 的交叉点处的多个像素。

[0013] 每个像素包括 TFT、存储电容器 Cst 以及液晶电容器 Cp。TFT 具有分别连接到栅极线 G0 到 Gn 和数据线 D0 到 Dm 的栅极和源极。此外,液晶电容器 Cp 的第一端子和存储电容器 Cst 的第一端子并联连接到 TFT 的漏极。液晶电容器 Cp 的其它端子被连接到公共电极,且存储电容器 Cst 的其它端子被连接到前一栅极线。

[0014] 一般而言,TFT 用作开关元件。当 TFT 导通时,利用从灰度电压生成电路 104 通过数据线施加的灰度电压对液晶电容器 Cp 进行充电。当 TFT 处于关断状态时,防止液晶电容器 Cp 中充电的电压的泄漏。接通 TFT 所需的电压被称为栅控导通电压 (gate on voltage) VGH,且关断 TFT 所需的电压被称为栅控断开电压 VGL。

[0015] 下面将简要描述图 1 中的 LCD 的驱动特性。

[0016] 参考图 1,当栅控导通电压 VGH 被施加到第一行栅极线 G1 时,连接到第一行栅极线

G1 的所有第一行 TFT(TFT1) 被接通。此时,从源极驱动电路 103 通过数据线 D1 到 Dm 施加的灰度电压通过这些 TFT(TFT1) 被分别施加到液晶电容器 Cp1 和存储电容器 Cst1。因此,利用与灰度电压和公共电极电压之间的电压差对应的电压对液晶电容器 Cp1 进行充电,且利用与灰度电压和前一栅极线 G0 的栅控断开电压 VGL 之间的电压差对应的电压对存储电容器 Cst1 进行充电。此外,连接到第一行栅极线 G1 的下一行存储电容器 Cst2 也被充电。

[0017] 在这种状态下,在外部电源电压由于外部脉冲或电力故障而被切断而使得液晶板 105 的驱动电路异常停止的情况下,花费一段短的时间直到存储电容器 Cst 的充电电压和液晶电容器 Cp 的充电电压被完全放电。这是因为由于电源电压的切断,TFT 被关断,使得 TFT 的漏极被浮置,这样,存储电容器 Cst 的充电电压和液晶电容器 Cp 的充电电压被自然地放电。因此,即使用户切断电源电压,也会通过逐渐放电而产生图像停留 (image sticking)。

[0018] 根据 TFT 的栅极电压与沟道电流关系特性,用来对电荷进行放电的时间可长可短。在液晶板的驱动电路中,栅控断开电压 VGL 在外部电源电压被切断之后的几十毫秒到几百毫秒中降低到 0V(地电压电平)。在液晶板 105 中充电的电荷从那一点开始被放电,使得屏变为常黑或常白。

[0019] 这样,在液晶板 105,即驱动电路,由于外部电源的切断而被关断的情况下,栅控断开电压 VGL 必须被快速放电至 0V,以防止屏上的图像停留。根据已知方法,通过使用设置在驱动电路内的电阻器 R 或位于驱动电路外部的模块来对栅控断开电压 VGL 进行放电,如图 2 所示。

[0020] 然而,使用如图 2 所示的电阻器 R 的典型方法受到该电阻器 R 的阻抗很大影响。例如,当电阻器 R 的阻抗高时,栅控断开电压 VGL 的放电速度变得较慢,由此发生图像停留。另一方面,当电阻器 R 的阻抗低时,栅控断开电压 VGL 的放电速度提高。但是,在正常状态下,过量的漏电流从栅控断开电压 VGL 流到地电压端子。因此,对生成栅控断开电压 VGL 的升压 (booster) 电路强加负担。

[0021] 发明内容

[0022] 本发明的实施例涉及到提供一种放电电路,在由于脉冲或电力故障而导致外部电压被切断且没有被施加到显示板上时,或者在待机模式(驱动电路不工作的非工作状态模式)下,该放电电路可以通过高速地把是负电压的栅控断开电压放电至地电压电平来防止图像停留,本发明的实施例还涉及包括该放电电路的显示设备。

[0023] 根据本发明的一方面,提供一种设备的放电电路,其中该设备包括基于输入的负电压而工作的驱动电路,该放电电路包括:放电单元,连接在用于接收负电压的第一输入端子和用于接收地电压的第二输入端子之间,且被配置成响应于控制信号来将负电压放电至第二输入端子的地电压;控制单元,连接在第一输入端子和用于接收与驱动电路的正常工作模式和异常工作模式对应的工作电压的第三输入端子之间,且被配置成响应于工作信号来生成控制信号,其中工作信号用于确定在驱动电路的正常工作模式中的工作状态和非工作状态,工作电压在驱动电路的正常工作模式中具有电源电压电平,且在驱动电路的异常工作模式中具有地电压电平,其中控制单元包括:上拉驱动器,连接在节点和第三输入端子之间,且被配置成仅在正常工作模式的工作状态中响应于工作信号来将工作电压传送到节点;和下拉驱动器,连接在节点和第一输入端子之间。

[0024] 根据本发明的一方面,提供一种显示设备,包括:显示板;栅控导通/断开电压生成电路,被配置成产生栅控导通电压和栅控断开电压至显示板;以及放电电路,被配置成根据显示板的工作模式来对栅控断开电压进行放电,其中放电电路包括:放电单元,连接在用于接收栅控断开电压的第一输入端子和用于接收地电压的第二输入端子之间,且被配置成响应于控制信号来将栅控断开电压放电至第二输入端子的地电压;控制单元,连接在第一输入端子和用于接收与显示板的正常工作模式和异常工作模式对应的工作电压的第三输入端子之间,且被配置成响应于工作信号来生成控制信号,其中工作信号用于确定在显示板的正常工作模式中的工作状态和非工作状态,工作电压在显示板的正常工作模式中具有电源电压电平,且在显示板的异常工作模式中具有地电压电平,其中控制单元包括:上拉驱动器,连接在节点和第三输入端子之间,且被配置成仅在正常工作模式的工作状态中响应于工作信号来将工作电压传送到节点;和下拉驱动器,连接在节点和第一输入端子之间。

[0025] 通过以下描述,可以理解本发明的其它目的和优点,且结合本发明的实施例,该其它目的和优点变得明显。此外,对于属于本发明的领域的技术人员来说明显的是,本发明的这些目的和优点可以通过如权利要求的手段及其结合物来实现。

[0026] 附图说明

[0027] 图 1 是传统的液晶显示器 (LCD) 的框图;

[0028] 图 2 是传统的放电电路的电路图;

[0029] 图 3 是用于理解传统的放电电路的特性的示例性图;

[0030] 图 4 是包括根据本发明的一个实施例的放电电路的显示设备的框图;

[0031] 图 5 是根据本发明的第一实施例的放电电路的电路图;

[0032] 图 6 是根据本发明的第二实施例的放电电路的电路图;

[0033] 图 7 是包括根据本发明的一个实施例的放电电路的 LCD 的框图;

[0034] 图 8A 至图 8C 是示出了根据本发明的实施例的放电电路的工作特性的电路图;

[0035] 图 9 是用于描述根据本发明的实施例的放电电路的特性的示例性图。

[0036] 具体实施方式

[0037] 根据以下结合附图对实施例的描述,本发明的优点、特点和各方面将变得明显,这将在下文中阐明。此外,在以下描述中,驱动电路被描述成显示板,例如,用于驱动液晶板的驱动集成芯片 (IC),但是本发明不限于该实施例。驱动电路包括用于在工作中接收负电压的所有电路,在充电负电压的情况下,还可以包括至少一个晶体管和电容器。

[0038] 图 4 是包括根据本发明的一个实施例的放电电路的显示设备的框图。

[0039] 参考图 4,根据本发明的实施例的放电电路 220 用于在包括用以在工作中接收负电压 VGL 的驱动电路 210 的显示设备中将负电压 VGL 放电至地电压电平。例如,驱动电路 210 可以是显示板的驱动电路。

[0040] 图 5 是根据本发明的第一实施例的放电电路的电路图。

[0041] 如图 5 所示,放电电路 220 包括放电单元 221 和控制单元 222。放电单元 221 连接在用于接收负电压 VGL 的第一输入端子和用于接收地电压 GND 的第二输入端子之间,并响应于控制信号来将负电压 VGL 放电至第二输入端子处的地电压 GND。

[0042] 控制单元 222 连接在第一输入端子和用于接收与驱动电路 210 的正常工作模式和异常工作模式对应的工作电压 VCI 的第三输入端子之间,并响应于工作信号 DPOP 来生成控

制信号,其中工作信号 DPOP 用于确定在驱动电路 210 的正常工作模式中的工作状态和非工作状态。

[0043] 控制单元 222 包括上拉驱动器 P1 和下拉驱动器 RR。上拉驱动器 P1 连接在节点 N 和第三输入端子之间,并响应于工作信号 DPOP 来将工作电压 VCI 传送到节点 N。下拉驱动器 RR 连接在节点 N 和第一输入端子之间。例如,利用 p 沟道晶体管来配置上拉驱动器 P1,且利用电阻器来配置下拉驱动器 RR。

[0044] 放电单元 221 包括 p 沟道晶体管 P2。该晶体管 P2 具有连接到节点 N 的栅极、连接到第一输入端子的漏极以及连接到第二输入端子的源极。晶体管 P2 响应于从节点 N 输出的控制信号来快速地将负电压 VGL(即栅控断开电压)放电至第二输入端子处的地电压 GND,由此将负电压 VGL 改变成地电压电平。

[0045] 可以利用图 6 的结构来配置控制单元 222。

[0046] 图 6 是根据本发明的第二实施例的放电电路的电路图。

[0047] 如图 6 所示,控制单元 222 包括上拉驱动器 P1 和下拉驱动器 P3。上拉驱动器 P1 连接在节点 N 和第三输入端子之间,并响应于工作信号 DPOP 来将工作电压 VCI 传送到节点 N。下拉驱动器 P3 连接在节点 N 和第一输入端子之间。同样地,利用 p 沟道晶体管来配置上拉驱动器 P1。然而,利用二极管连接式 p 沟道晶体管来配置下拉驱动器 P3。下拉驱动器 P3 具有共同连接到第一输入端子的栅极和漏极,以及连接到节点 N 的源极,以便于由此来提供二极管连接式结构。因此,下拉驱动器 P3 用作电阻器。

[0048] 由于放电电路 220 需要工作于较高的电压,所以可以利用高电压晶体管来配置图 5 和图 6 的全部 p 沟道晶体管。

[0049] 图 7 是包括根据本发明的一个实施例的放电电路的 LCD 的框图。为了方便起见,LCD 在下面将被描述为显示设备的实例。

[0050] 参考图 7,根据本发明的实施例的 LCD 包括时序控制电路 101、栅极驱动电路 102、源极驱动电路 103、灰度电压生成电路 104、液晶板 105、栅控导通 / 断开电压生成电路 106 和放电电路 220。

[0051] 除了连接到栅控导通 / 断开电压生成电路 106 的栅控断开电压输出端子的放电电路 220 之外,图 5 的 LCD 具有与图 1 的传统 LCD 的配置相同的配置。因此,相同的附图标记始终用于指示相同的元件,且将省略对其完全相同的描述。

[0052] 参考图 5 和图 6,显示设备包括液晶板 105、用于生成栅控导通 / 断开电压至液晶板 105 的栅控导通 / 断开电压生成电路 106、以及用于根据液晶板 105 的工作模式来对栅控断开电压 VGL 进行放电的放电电路 220。放电电路 220 包括放电单元 221 和控制单元 222。

[0053] 放电单元 221 连接在用于接收栅控断开电压 VGL 的第一输入端子和用于接收地电压 GND 的第二输入端子之间,并且响应于控制信号来将栅控断开电压 VGL 放电至第二输入端子处的地电压 GND。控制单元 222 连接在第一输入端子和用于接收与液晶板 105 的正常工作模式和异常工作模式对应的工作电压 VCI 的第三输入端子之间,并响应于工作信号 DPOP 来生成控制信号,其中工作信号 DPOP 用于确定在液晶板 105 的正常工作模式中的工作状态和非工作状态。

[0054] 在下文中,将结合图 8 对根据本发明的实施例的放电电路 220 的工作进行描述。

[0055] 正常工作模式

[0056] 根据由驱动电路（例如栅极驱动电路 102）控制的液晶板 105 的状态，正常工作模式被划分成工作状态和非工作状态（包括待机模式）。工作状态是指驱动电路通过电源电压的平稳提供来正常地工作以使得液晶板 105 工作的状态。非工作状态是指用户通过操纵电力开关来正常停止驱动电路从而使液晶板 105 不工作的状态。

[0057] 图 8A 是示出了当液晶板处于正常工作模式中的工作状态时根据本发明的实施例的放电电路的工作的电路图。参考图 8A，当液晶板 105 处于工作状态时，工作信号 DPOP 具有地电压电平。因此，晶体管 P1 被接通，从而电源电压的工作电压 VCI 通过第三输入端子被施加到节点 N，使得晶体管 P2 被关断。因此，在第一和第二输入端子之间的电流路径被断开，这样，栅控断开电压 VGL 保持其电平，而不被放电至第二输入端子。

[0058] 图 8B 是示出了当液晶板处于正常工作模式中的非工作状态时根据本发明的实施例的放电电路的工作的电路图。参考图 8B，当液晶板 105 处于非工作状态时，工作信号 DPOP 具有电源电压电平。因此，晶体管 P1 被关断，栅控断开电压 VGL 通过下拉驱动器 RR 而被施加到节点 N。从而，晶体管 P2 被接通。因此，在第一和第二输入端子之间提供电流路径，使得栅控断开电压 VGL 被放电至第二输入端子处的地电压 GND。

[0059] 异常工作模式

[0060] 异常工作模式是指：在通过驱动电路 210 或作为驱动电路的栅极驱动电路 102 控制的液晶板 105 的正常工作模式中，驱动电路因为外部脉冲或电力故障导致的外部电源电压被异常切断而停止。

[0061] 图 8C 是示出了当液晶板处于异常工作模式中的工作状态时根据本发明的实施例的放电电路的工作的电路图。参考图 8C，当液晶板 105 处于工作状态时，工作信号 DPOP 具有地电压电平。此时，外部电源电压被切断，从而第三输入端子接收地电压而不是电源电压。

[0062] 因此，晶体管 P1 保持导通状态，然后，在由于电源电压的切断而施加地电压时该晶体管 P1 被关断。从而，栅控断开电压 VGL 通过下拉电阻器 R 被施加到节点 N，使得晶体管 P2 导通。因此，在第一和第二输入端子之间提供电流路径，这样，栅控断开电压 VGL 被放电至第二输入端子处的地电压 GND。

[0063] 如图 8 所示，当液晶板 105 处于正常工作模式中的非工作状态并从正常工作模式进入异常工作模式时，根据本发明的实施例的放电电路通过晶体管 P2 快速地将栅控断开电压 VGL 放电至第二输入端子。

[0064] 图 3 是示出了当应用仅利用图 2 的电阻器来配置的放电电路时在传统的驱动电路中测得的栅控导通 / 断开电压的曲线图。图 9 是示出了当应用根据本发明的实施例的放电电路时在驱动电路中测得的栅控导通 / 断开电压的曲线图。在图 3 和图 9 中，附图标记 ‘VCL’ 表示公共电极电压。

[0065] 在传统的技术中，从图 3 可以看出，在异常工作模式中，即，当模块被异常停止（外部电源电压被切断，从而驱动电路被停止）时，栅控断开电压 VGL 被逐渐放电。另一方面，从图 9 可以看出，根据本发明的实施例的放电电路比传统的放电电路更快地对栅控断开电压 VGL 进行放电。

[0066] 如上所述，本发明的实施例如图 5 和图 6 所示的那样配置放电电路。因此，根据本发明的实施例的放电电路在液晶板的驱动电路正常工作时防止漏电流从栅控断开电压 VGL

流到第二输入端子（地电压端子），并在驱动电路由于外部电源电压 VCI 的切断而被停止时将液晶板的栅控断开电压 VGL 快速放电至第二输入端子，从而消除了液晶板中发生的图像停留。

[0067] 本发明的实施例可以在液晶板的驱动电路正常工作时通过断开在用于接收栅控断开电压（负电压）的第一输入端子和用于接收地电压的第二输入端子之间的电流路径来防止第一和第二输入端子之间的漏电流，并可以在外部电源电压被切断使得液晶板的驱动电路停止时通过在第一和第二输入端子之间提供电流路径来将栅控断开电压快速放电至第二输入端子，由此消除液晶板中发生的图像停留。

[0068] 虽然结合特定实施例对本发明进行了描述，但是对于本领域的技术人员来说明显的是，可以进行各种改变和修改而不脱离如所附权利要求中限定的本发明的精神和范围。此外，在本发明的实施例中，用于控制液晶板的驱动电路已经被描述为显示板的驱动电路的实例，但是这些实施例是为了方便的目的，且可以被应用于半导体电路（设备），在工作中，该半导体电路在接收到负电压之后需要快速地对负电压进行放电，从而进行工作。

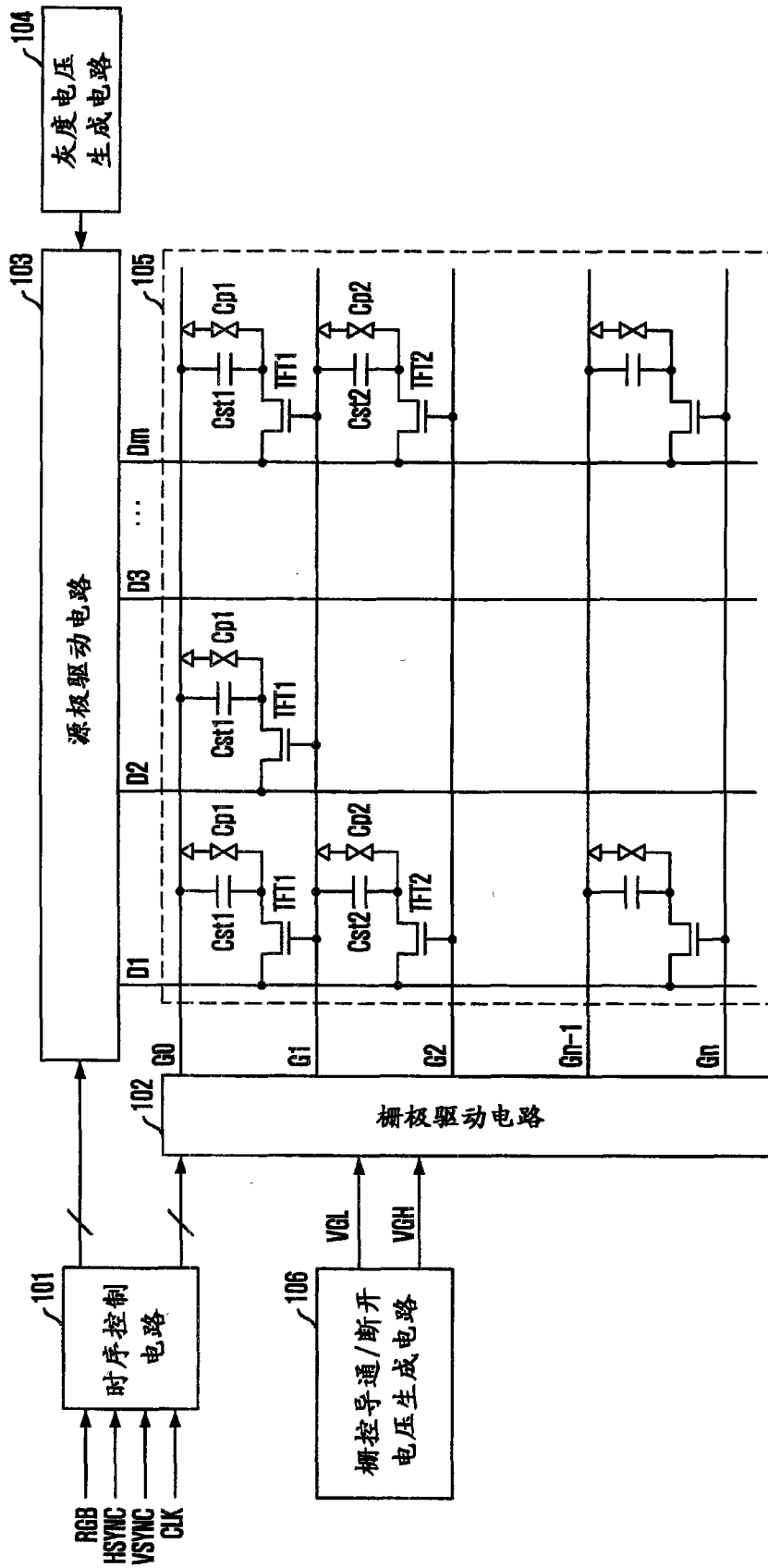


图 1

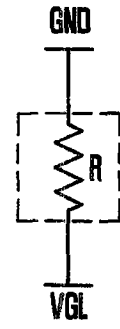


图 2

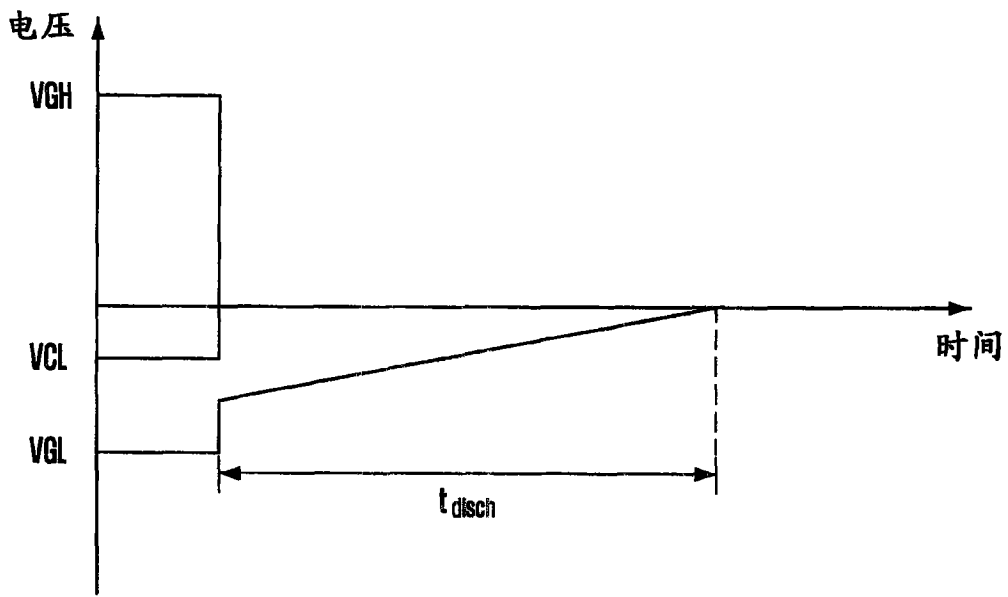


图 3

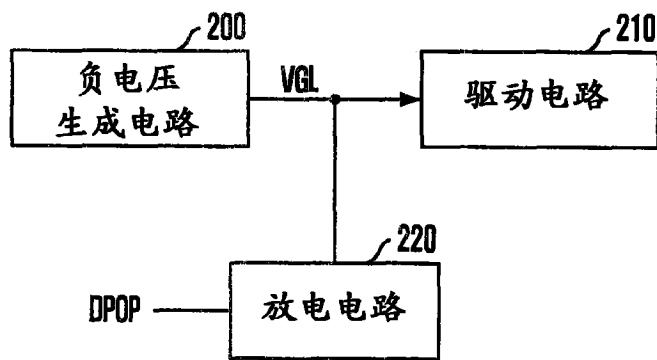


图 4

220

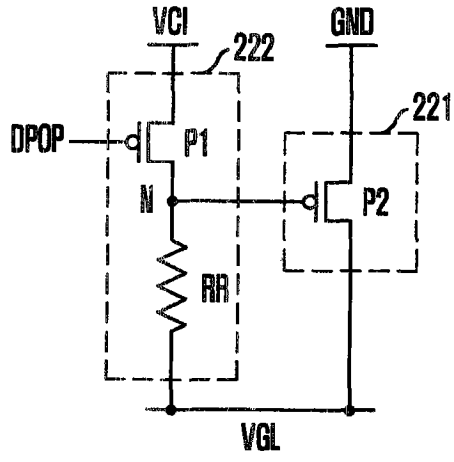


图 5

220

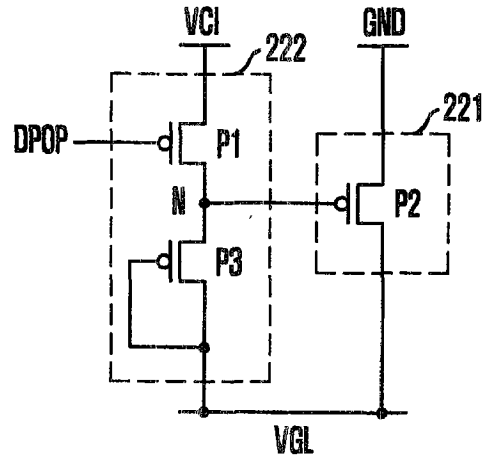


图 6

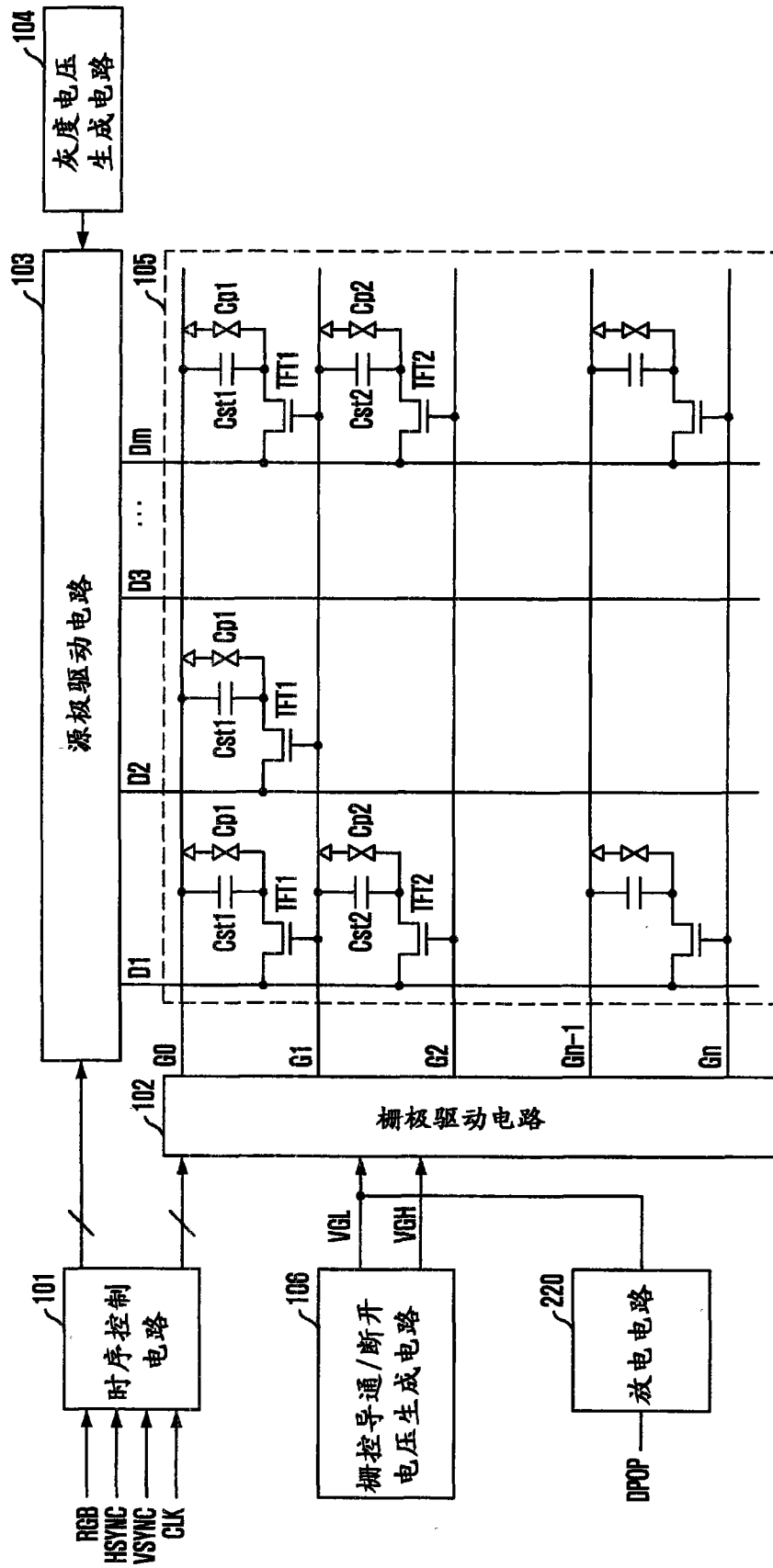


图 7

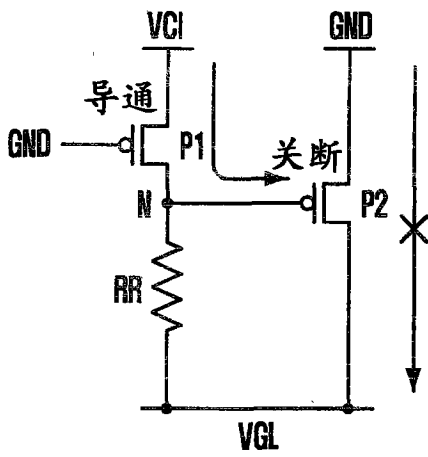


图 8A

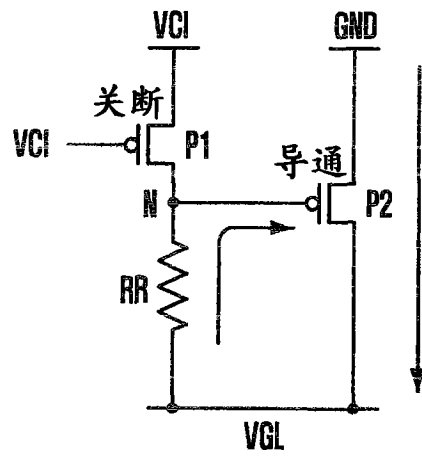


图 8B

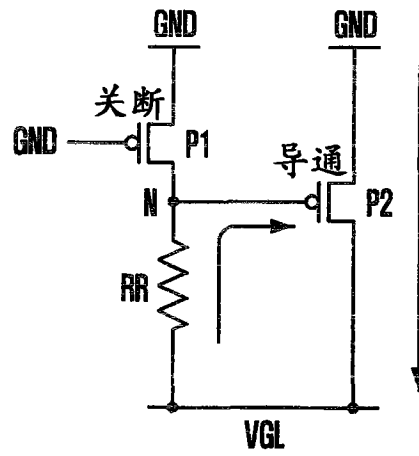


图 8C

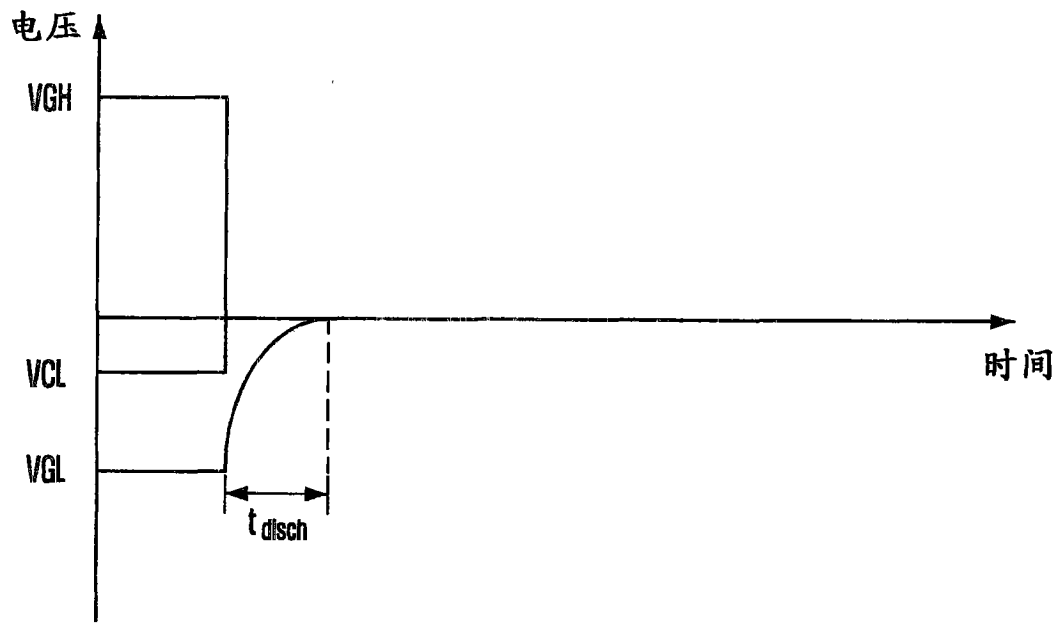


图 9