

- 심사관 : 윤석채

(52) CPC특허분류

H10N 50/20 (2023.02)

H10N 50/80 (2023.02)

(72) 발명자

김갑진

대전광역시 유성구 대학로 291

박상준

경상북도 포항시 남구 청암로 77

김준석

경상북도 포항시 남구 청암로 77

카오반푸옥

대전광역시 유성구 궁동로 18번길 94, 301호

명세서

청구범위

청구항 1

워드 라인에 의해 제어되는 트랜지스터가 배치된 기판;
 상기 기판 상의 스핀 탐지층; 및
 상기 스핀 탐지층 상의 매그논 스핀 밸브(Magnon Spin Valve)를 포함하고,
 상기 매그논 스핀 밸브는:
 상기 스핀 탐지층 상의 자유층;
 상기 자유층 상의 참조층; 및
 상기 자유층 및 상기 참조층 사이의 스페이서를 포함하고,
 상기 스핀 탐지층의 일 측은 상기 트랜지스터의 소스/드레인 영역과 연결되고,
 상기 스핀 탐지층의 타 측은 소스 라인과 연결되고,
 상기 매그논 스핀 밸브는 상기 스핀 탐지층의 상기 일 측 및 상기 타 측 사이의 부분 상에 배치되고,
 상기 스핀 탐지층은 위상절연체 또는 바일 준금속을 포함하고,
 상기 참조층, 상기 자유층은 각각 강자성 절연체를 포함하는 자기 기억 소자.

청구항 2

제1항에 있어서,
 상기 강자성 절연체는 R_3FeO_{12} 또는 MFe_2O_4 를 포함하고, 상기 R은 Y, Pr, Nd, Sm, Eu, Gd, Tb, Dy, Ho, Er, Tm, Yb 또는 Lu이고, M은 Fe, Mn, Zn, Cu, Ni, Mg 또는 Co인 자기 기억 소자.

청구항 3

제1항에 있어서,
 상기 바일 준금속은 WTe_{2-x} 또는 $MoTe_2$ 중 어느 하나를 포함하고, 상기 x의 범위는 $0 \leq x \leq 1$ 인 자기 기억 소자.

청구항 4

제1항에 있어서,
 상기 위상절연체는 $Bi_{1-x}Sb_x$, $(Bi_xSb_{1-x})_2Te_3$, Bi_2Se_3 , 또는 Sb_2Te_3 중 어느 하나를 포함하고, 상기 x의 범위는 $0 \leq x \leq 1$ 인 자기 기억 소자.

청구항 5

제1항에 있어서,
 상기 참조층을 사이에 두고 상기 스페이서와 이격하는 교환 결합층을 더 포함하고,

상기 교환 결합층은 강자성 절연체 또는 반강자성 절연체를 포함하는 자기 기억 소자.

청구항 6

제1항에 있어서,

상기 자유층과 상기 스핀 탐지층 사이에 배치되는 절연층을 더 포함하고,

상기 절연층은 반강자성 절연체를 포함하는 자기 기억 소자.

청구항 7

제1항에 있어서,

상기 참조층의 두께는 상기 자유층의 두께보다 큰 자기 기억 소자.

청구항 8

제1항에 있어서,

상기 기판은 실리콘 기판, 게르마늄 기판, 또는 실리콘-게르마늄 기판인 자기 기억 소자.

청구항 9

스핀 탐지층;

상기 스핀 탐지층 상의 매그논 스핀 밸브;

상기 스핀 탐지층과 상기 매그논 스핀 밸브 사이의 반강자성 절연층; 및

상기 매그논 스핀 밸브 상의 교환 결합층을 포함하고,

상기 스핀 탐지층은 위상절연체 또는 바일 준금속을 포함하고,

상기 매그논 스핀 밸브는:

상기 반강자성 절연층을 사이에 두고 상기 스핀 탐지층과 이격하는 자유층;

상기 자유층 상의 참조층, 상기 참조층은 상기 교환 결합층과 접촉하고; 및

상기 자유층 및 상기 교환 결합층 사이의 스페이서; 를 포함하고,

상기 자유층 및 상기 참조층은 강자성 절연체를 포함하고,

상기 교환 결합층은 반강자성 절연체 또는 강자성 절연체를 포함하는

자기 기억 소자.

청구항 10

제9항에 있어서,

상기 강자성 절연체는 R_3FeO_{12} 또는 MFe_2O_4 를 포함하고, 상기 R은 Y, Pr, Nd, Sm, Eu, Gd, Tb, Dy, Ho, Er, Tm,

Yb 또는 Lu이고, M은 Fe, Mn, Zn, Cu, Ni, Mg 또는 Co인 자기 기억 소자.

청구항 11

제9항에 있어서,

상기 바일 준금속은 WTe_{2-x} 또는 $MoTe_2$ 중 어느 하나를 포함하고, 상기 x 의 범위는 $0 \leq x \leq 1$ 인 자기 기억 소자.

청구항 12

제9항에 있어서,

상기 위상절연체는 $Bi_{1-x}Sb_x$, $(Bi_xSb_{1-x})_2Te_3$, Bi_2Se_3 , 또는 Sb_2Te_3 중 어느 하나를 포함하고, 상기 x 의 범위는 $0 \leq x \leq 1$ 인 자기 기억 소자.

청구항 13

제1 방향으로 연장되는 워드 라인;

상기 제1 방향과 교차하는 제2 방향으로 연장되는 비트라인 및 소스 라인; 및

메모리 셀을 포함하되,

상기 메모리 셀은:

상기 소스 라인과 연결되는 제1 측 및 상기 제1 측 과 대향하는 제2 측을 가지는 스핀 탐지층;

상기 스핀 탐지층의 상기 제1 측과 상기 제2 측 사이의 스핀 탐지층의 부분 상에 배치되는 매그논 스핀 밸브;

상기 스핀 탐지층의 상기 제2 측과 상기 비트라인 사이에 연결되며 상기 워드 라인에 의해서 제어되는 트랜지스터를 포함하고,

상기 스핀 탐지층은 위상절연체 또는 바일 준금속을 포함하고,

상기 매그논 스핀 밸브는:

상기 스핀 탐지층 상의 자유층;

상기 자유층 상의 참조층; 및

상기 자유층 및 상기 참조층 사이의 스페이서를 포함하고,

상기 참조층, 상기 자유층은 각각 강자성 절연체를 포함하는 자기 기억 소자.

청구항 14

제13항에 있어서,

상기 강자성 절연체는 R_3FeO_{12} 또는 MFe_2O_4 를 포함하고, 상기 R 은 Y, Pr, Nd, Sm, Eu, Gd, Tb, Dy, Ho, Er, Tm, Yb 또는 Lu이고, M 은 Fe, Mn, Zn, Cu, Ni, Mg 또는 Co인 자기 기억 소자.

청구항 15

제13항에 있어서,

상기 바일 준금속은 WTe_{2-x} 또는 $MoTe_2$ 중 어느 하나를 포함하고, 상기 x 의 범위는 $0 \leq x \leq 1$ 인 자기 기억 소자.

청구항 16

제13항에 있어서,

상기 위상절연체는 $\text{Bi}_{1-x}\text{Sb}_x$, $(\text{Bi}_x\text{Sb}_{1-x})_2\text{Te}_3$, Bi_2Se_3 , 또는 Sb_2Te_3 중 어느 하나를 포함하고, 상기 x 의 범위는 $0 \leq x \leq 1$ 인 자기 기억 소자.

청구항 17

제13항에 있어서,

상기 참조층을 사이에 두고 상기 스페이서와 이격하는 교환 결합층을 더 포함하고,

상기 교환 결합층은 강자성 절연체 또는 반강자성 절연체를 포함하는 자기 기억 소자.

청구항 18

제13항에 있어서,

상기 자유층과 상기 스핀 탐지층 사이에 배치되는 반강자성 절연층을 더 포함하는 자기 기억 소자.

발명의 설명

기술 분야

[0001] 본 발명은 반도체 소자에 대한 것으로, 보다 상세하게는 매그논 스핀 밸브(Magnon Spin Valve)를 포함하는 자기 기억 소자에 대한 것이다.

[0002] 본 연구는 삼성미래기술육성사업의 지원을 받아 수행된 것이다(과제번호: SRFC-MA2002-02).

배경 기술

[0003] 전자 기기의 고속화 및/또는 저 소비전력화 등에 따라, 전기 기기에 포함되는 반도체 기억 소자의 고속화 및/또는 낮은 동작 전압 등에 대한 요구가 증가되고 있다. 이러한 요구들을 충족시키기 위하여, 반도체 기억 소자로서 자기 기억 소자가 제안된 바 있다. 자기 기억 소자는 고속 동작 및/또는 비휘발성 등의 특성들을 가질 수 있어서 차세대 반도체 기억 소자로 각광받고 있다.

[0004] 일반적으로, 자기 기억 소자는 자기터널접합 패턴(magnetic tunnel junction pattern)을 포함할 수 있다. 자기터널접합 패턴은 두 개의 자성체와 그 사이에 개재된 절연막을 포함할 수 있다. 두 자성체의 자화 방향들에 따라 자기터널접합 패턴의 저항 값이 달라질 수 있다. 예를 들면, 두 자성체의 자화 방향이 반평행한 경우에 자기터널접합 패턴은 큰 저항 값을 가질 수 있으며, 두 자성체의 자화 방향이 평행한 경우에 자기터널접합 패턴은 작은 저항 값을 가질 수 있다. 이러한 저항 값의 차이를 이용하여 데이터를 기입/판독할 수 있다.

[0005] 전자 산업이 고도로 발전함에 따라, 자기 기억 소자에 대한 고집적화 및/또는 저 소비전력화에 대한 요구가 심화되고 있다. 따라서, 이러한 요구들을 충족시키기 위한 많은 연구들이 진행되고 있다.

발명의 내용

해결하려는 과제

[0006] 본 발명이 이루고자 하는 일 기술적 과제는 신뢰성이 향상된 매그논 스핀 밸브 기반의 자기 기억 소자를 제공하는데 있다.

과제의 해결 수단

[0007] 본 발명의 일 개념에 따른 자기 기억 소자는 워드 라인에 의해 제어되는 트랜지스터가 배치된 기판, 상기 기판 상의 스핀 탐지층, 및 상기 스핀 탐지층 상의 매그논 스핀 밸브(Magnon Spin Valve)를 포함하고, 상기 매그논 스핀 밸브는 상기 스핀 탐지층 상의 자유층, 상기 자유층 상의 참조층, 및 상기 자유층 및 상기 참조층 사이의 스페이서를 포함하고, 상기 스핀 탐지층의 일 측은 상기 트랜지스터의 소스/드레인 영역과 연결되고, 상기 스핀

탐지층의 타 측은 소스 라인과 연결되고, 상기 매그논 스핀 밸브는 상기 스핀 탐지층의 상기 일 측 및 상기 타 측 사이의 부분 상에 배치되고, 상기 스핀 탐지층은 위상절연체 또는 바일 준금속을 포함하고, 상기 참조층, 상기 자유층은 각각 강자성 절연체를 포함 할 수 있다.

- [0008] 일부 실시예들에 따르면, 상기 강자성 절연체는 R_3FeO_{12} 또는 MFe_2O_4 를 포함하고, 상기 R은 Y, Pr, Nd, Sm, Eu, Gd, Tb, Dy, Ho, Er, Tm, Yb 또는 Lu이고, M은 Fe, Mn, Zn, Cu, Ni, Mg 또는 Co일 수 있다.
- [0009] 일부 실시예들에 따르면, 상기 바일 준금속은 WTe_{2-x} 또는 $MoTe_2$ 중 어느 하나를 포함하고, 상기 x의 범위는 $0 \leq x \leq 1$ 일 수 있다.
- [0010] 일부 실시예들에 따르면, 상기 위상절연체는 $Bi_{1-x}Sb_x$, $(Bi_xSb_{1-x})_2Te_3$, Bi_2Se_3 , 또는 Sb_2Te_3 중 어느 하나를 포함하고, 상기 x의 범위는 $0 \leq x \leq 1$ 일 수 있다.
- [0011] 일부 실시예들에 따르면, 상기 참조층을 사이에 두고 상기 스페이서와 이격하는 교환 결합층을 더 포함하고, 상기 교환 결합층은 강자성 절연체 또는 반강자성 절연체를 포함할 수 있다.
- [0012] 일부 실시예들에 따르면, 상기 참조층의 두께는 상기 자유층의 두께보다 클 수 있다.
- [0013] 일부 실시예들에 따르면, 상기 기판은 실리콘 기판, 게르마늄 기판, 또는 실리콘-게르마늄 기판일 수 있다.
- [0014] 본 발명의 다른 일 개념에 자기 기억 소자는 스핀 탐지층, 상기 스핀 탐지층 상의 매그논 스핀 밸브, 상기 스핀 탐지층과 상기 매그논 스핀 밸브 사이의 반강자성 절연층, 및 상기 매그논 스핀 밸브 상의 교환 결합층을 포함하고, 상기 스핀 탐지층은 위상절연체 또는 바일 준금속을 포함하고, 상기 매그논 스핀 밸브는 상기 반강자성 절연층을 사이에 두고 상기 스핀 탐지층과 이격하는 자유층, 상기 자유층 상의 참조층, 상기 참조층은 상기 교환 결합층과 접촉하고, 및 상기 자유층 및 상기 교환 결합층 사이의 스페이서를 포함하고, 상기 자유층 및 상기 참조층은 강자성 절연체를 포함하고, 상기 교환 결합층은 반강자성 절연체 또는 강자성 절연체를 포함할 수 있다.
- [0015] 일부 실시예들에 따르면, 상기 강자성 절연체는 R_3FeO_{12} 또는 MFe_2O_4 를 포함하고, 상기 R은 Y, Pr, Nd, Sm, Eu, Gd, Tb, Dy, Ho, Er, Tm, Yb 또는 Lu이고, M은 Fe, Mn, Zn, Cu, Ni, Mg 또는 Co일 수 있다.
- [0016] 일부 실시예들에 따르면, 상기 바일 준금속은 WTe_{2-x} 또는 $MoTe_2$ 중 어느 하나를 포함하고, 상기 x의 범위는 $0 \leq x \leq 1$ 일 수 있다.
- [0017] 일부 실시예들에 따르면, 상기 위상절연체는 $Bi_{1-x}Sb_x$, $(Bi_xSb_{1-x})_2Te_3$, Bi_2Se_3 , 또는 Sb_2Te_3 중 어느 하나를 포함하고, 상기 x의 범위는 $0 \leq x \leq 1$ 일 수 있다.
- [0018] 본 발명의 또 다른 일 개념에 자기 기억 소자는 제1 방향으로 연장되는 워드 라인, 상기 제1 방향과 교차하는 제2 방향으로 연장되는 비트라인 및 소스 라인, 및 메모리 셀을 포함하되, 상기 메모리 셀은 상기 소스 라인과 연결되는 제1 측 및 상기 제1 측과 대향하는 제2 측을 가지는 스핀 탐지층, 상기 스핀 탐지층의 상기 제1 측과 상기 제2 측 사이의 스핀 탐지층의 부분 상에 배치되는 매그논 스핀 밸브, 상기 스핀 탐지층의 상기 제2 측과 상기 비트라인 사이에 연결되며 상기 워드 라인에 의해서 제어되는 트랜지스터를 포함하고, 상기 스핀 탐지층은 위상절연체 또는 바일 준금속을 포함하고, 상기 매그논 스핀 밸브는 상기 스핀 탐지층 상의 자유층, 상기 자유층 상의 참조층, 및 상기 자유층 및 상기 참조층 사이의 스페이서를 포함하고, 상기 참조층, 상기 자유층은 각각 강자성 절연체를 포함할 수 있다.
- [0019] 일부 실시예들에 따르면, 상기 강자성 절연체는 R_3FeO_{12} 또는 MFe_2O_4 를 포함하고, 상기 R은 Y, Pr, Nd, Sm, Eu, Gd, Tb, Dy, Ho, Er, Tm, Yb 또는 Lu이고, M은 Fe, Mn, Zn, Cu, Ni, Mg 또는 Co일 수 있다.
- [0020] 일부 실시예들에 따르면, 상기 바일 준금속은 WTe_{2-x} 또는 $MoTe_2$ 중 어느 하나를 포함하고, 상기 x의 범위는 $0 \leq x \leq 1$ 일 수 있다.
- [0021] 일부 실시예들에 따르면, 상기 위상절연체는 $Bi_{1-x}Sb_x$, $(Bi_xSb_{1-x})_2Te_3$, Bi_2Se_3 , 또는 Sb_2Te_3 중 어느 하나를 포함하고, 상기 x의 범위는 $0 \leq x \leq 1$ 일 수 있다.
- [0022] 일부 실시예들에 따르면, 상기 참조층을 사이에 두고 상기 스페이서와 이격하는 교환 결합층을 더 포함하고, 상기 교환 결합층은 강자성 절연체 또는 반강자성 절연체를 포함할 수 있다.

[0023] 일부 실시예들에 따르면, 상기 자유층과 상기 스핀 탐지층 사이에 배치되는 반강자성 절연층을 더 포함할 수 있다.

발명의 효과

[0024] 본 발명의 개념에 따르면, 자기 기억 소자는 트랜지스터의 소스/드레인 영역의 일 측과 연결되고, 타 측은 소스 라인과 연결되는 스핀 탐지층을 포함할 수 있다. 상기 스핀 탐지층 상에는 모두 절연체로 구성되는 매그논 스핀 밸브가 제공될 수 있다. 스핀 탐지층은 스핀 홀 각도가 큰 위상 절연체와 같은 물질을 포함할 수 있고, 이에 따라 매그논 스핀 밸브의 스위칭에 필요한 임계 전류 밀도가 낮아질 수 있다. 더하여, 본 발명에 따른 자기 기억 소자는 매그논 스핀 밸브의 참조층과 인접하게 배치되는 교환 결합층을 포함한다. 참조층은 상기 교환 결합층과 교환 결합을 통하여, 자유층의 자화가 반전되는 상황에서도 기존의 자화 방향을 유지해서 더 안정적인 동작을 구현할 수 있다.

도면의 간단한 설명

[0025] 도 1은 본 발명의 실시예에 따른 자기 기억 소자의 메모리 셀을 개략적으로 나타내는 회로도이다.

도 2는 본 발명의 실시예에 따른 자기 기억 소자를 개략적으로 나타내는 단면도이다.

도 3은 도 2의 aa를 확대한 단면도이다.

도 4는 도 2의 aa를 확대한 단면도이다.

도 5 및 도 6은 자기 기억 소자의 쓰기 동작을 개략적으로 나타내는 도면들이다.

도 7 및 도 8은 각각 자기 기억 소자의 읽기 동작을 개략적으로 나타내는 도면들이다.

도 9는 일부 실시예들에 따른 자기 기억 소자를 개략적으로 나타내는 단면도이다.

도 10은 실시예에 따른 자기 기억 소자의 자기장에 따른 관측 전압을 나타낸 도면이다.

도 11은 비교예에 따른 자기 기억 소자의 자기장에 따른 관측 전압을 나타낸다.

발명을 실시하기 위한 구체적인 내용

[0026] 이하, 첨부한 도면을 참조하여 본 발명의 실시예들을 설명함으로써 본 발명을 상세히 설명한다.

[0027] 도 1은 본 발명의 실시예에 따른 자기 기억 소자의 메모리 셀을 개략적으로 나타내는 회로도이다.

[0028] 도 1을 참조하면, 자기 기억 소자의 메모리 셀(MC)은 워드 라인(WL), 비트 라인(BL), 소스 라인(SL), 트랜지스터(M1), 매그논 스핀 밸브(Magnon Spin Valve)(MD), 및 스핀 탐지층(spin detection layer) (SDL)을 포함할 수 있다.

[0029] 메모리 셀(MC)의 트랜지스터(M1)는 비트 라인(BL)과 스핀 탐지층 (SDL)의 일 측(one edge) 사이에 연결될 수 있다. 트랜지스터(M1)의 게이트 전극은 워드 라인(WL)에 연결될 수 있다. 트랜지스터(M1)는 스핀 탐지층(SDL)과 비트 라인(BL) 간의 전기적 연결을 제어할 수 있다.

[0030] 비트 라인(BL)은 센스 앰프(미도시)와 연결될 수 있다. 센스 앰프에서 비트 라인(BL)의 센싱 전압과 기준 전압을 비교하여 메모리 셀(MC)에 저장된 데이터를 출력할 수 있다.

[0031] 소스 라인(SL)은 스핀 탐지층(SDL)의 타 측(other edge)과 연결될 수 있다.

[0032] 매그논 스핀 밸브(MD)는 스핀 탐지층(SDL) 상에 배치될 수 있다. 매그논 스핀 밸브(MD)는 스핀 탐지층(SDL)의 일 측과 타 측 사이의 부분 상에 배치될 수 있다.

[0033] 매그논 스핀 밸브(MD)는 도 1에 도시된 바와 같이, 자유층(FL), 참조층(RL) 및 이들 사이의 스페이서(SL)를 포함할 수 있다. 자유층(FL)은 스핀 탐지층(SDL)과 스페이서(SL) 사이에 배치될 수 있고, 참조층(RL)은 스페이서(SL)를 사이에 두고 자유층(FL)로부터 이격할 수 있다. 교환 결합층(exchange coupling layer)(ECL)이 참조층(RL) 상에 추가로 제공될 수 있다. 교환 결합층(ECL)은 참조층(RL)을 사이에 두고 스페이서(SL)와 이격할 수 있다. 매그논 스핀 밸브(MD)에 관한 상세한 사항은 후술하도록 한다.

[0034] 도 2는 본 발명의 실시예에 따른 자기 기억 소자를 개략적으로 나타내는 단면도이다. 도 3은 도 2의 aa를 확대

한 단면도이다.

- [0035] 도 2를 참조하면 셀 영역을 포함하는 반도체 기판(100)이 제공될 수 있다. 반도체 기판(100)은 실리콘 기판, 게르마늄 기판, 및/또는 실리콘-게르마늄 기판 등일 수 있다. 반도체 기판(100)은 불순물이 도핑된 활성 패턴(ACT)을 포함할 수 있다. 활성 패턴(ACT)은 반도체 기판(100)의 상면에 평행한 제1 방향(D1)을 따라서 연장할 수 있다. 활성 패턴(ACT)이 복수개인 경우, 활성 패턴들(ACT)은 반도체 기판(100)의 상면에 평행하고, 상기 제1 방향(D1)과 교차하는 제2 방향(D2)을 따라서 서로 이격하게 배치될 수 있다.
- [0036] 소자 분리 패턴(101)이 활성 패턴(ACT)의 측면 상에 배치될 수 있다. 소자 분리 패턴(101)은 활성 패턴(ACT)이 복수개인 경우, 활성 패턴들(ACT) 사이에 배치될 수 있다. 소자 분리 패턴(101)은 예를 들어, 실리콘 산화막, 실리콘 산화질화막, 또는 실리콘 질화막을 포함할 수 있다.
- [0037] 반도체 기판(100) 상에 워드 라인(WL)이 배치될 수 있다. 워드 라인(WL)과 반도체 기판(100) 사이에는 게이트 유전막(GIL)이 개재될 수 있다. 게이트 캐핑 패턴(GCP)이 워드 라인(WL) 상에 배치될 수 있다.
- [0038] 워드 라인(WL)은 도펀트로 도핑된 반도체 물질(ex, 도핑된 실리콘 등), 금속(ex, 텅스텐, 알루미늄, 티타늄 및/또는 탄탈륨), 도전성 금속 질화물(ex, 티타늄 질화물, 탄탈륨 질화물 및/또는 텅스텐 질화물) 및 금속-반도체 화합물(ex, 금속 실리사이드) 중에서 적어도 하나를 포함할 수 있다. 게이트 유전막(GIL)은 일 예로 고유전 물질을 포함할 수 있다. 게이트 캐핑 패턴(GCP)은 실리콘 산화물 또는 실리콘 질화물과 같은 절연 물질을 포함할 수 있다. 워드 라인(WL)은 활성 패턴(ACT)을 가로질러 제1 방향(D1)으로 연장될 수 있다.
- [0039] 소스/드레인 패턴들(SD)이 워드 라인(WL)의 양 측에서 활성 패턴(ACT) 상에 제공될 수 있다. 소스/드레인 패턴들(SD)은 활성 패턴(ACT)의 도전형과 반대의 도전형을 가지는 불순물들을 포함할 수 있다. 일부 실시예들에 따르면, 소스/드레인 패턴들(SD)은 활성 패턴(ACT)과 서로 다른 격자 상수를 가지는 반도체 물질로 이루어질 수 있다. 소스/드레인 패턴들(SD)은 실리콘 카바이드 또는 실리콘 게르마늄을 포함할 수 있다. 소스/드레인 패턴들(SD) 상에 금속 실리사이드막(미도시)이 배치될 수 있다. 실시예들에서, 소스/드레인 패턴들(SD)과 워드 라인(WL)은 메모리 셀의 트랜지스터(M1)를 구성할 수 있다.
- [0040] 제1 층간 절연막(110)이 반도체 기판(100)의 상면 상에 배치될 수 있다. 제1 층간 절연막(110)이 워드 라인(WL) 및 소스/드레인 패턴들(SD)을 덮을 수 있다. 제1 층간 절연막(110)은 예를 들어, 산화물 질화물, 또는 산화질화물로 형성될 수 있다.
- [0041] 제1 및 제2 활성 콘택들(111a, 113a)이 제1 층간 절연막(110)을 관통하여, 소스/드레인 패턴들(SD)에 각각 접속될 수 있다. 제1, 및 제2 활성 콘택들(111a, 113a)은 배리어 금속 패턴 및 금속 패턴을 포함할 수 있다. 제1, 및 제2 활성 콘택들(111a, 113a)은 예를 들어, 텅스텐, 티타늄, 탄탈륨, 및 코발트와 같은 금속 및/또는 티타늄 질화물, 탄탈륨 질화물, 및 텅스텐 질화물과 같은 도전성 금속 질화물을 포함할 수 있다.
- [0042] 제1, 및 제2 활성 콘택들(111a, 113a)과 소스/드레인 패턴들 사이에 각각 실리사이드 패턴(미도시)이 개재될 수 있다. 실리사이드 패턴은 금속-실리사이드(metal-silicide)를 포함할 수 있으며, 일 예로 티타늄-실리사이드, 탄탈륨-실리사이드, 텅스텐-실리사이드, 니켈-실리사이드, 및 코발트-실리사이드 중 적어도 하나를 포함할 수 있다.
- [0043] 제1 층간 절연막(110) 상에 제1 하부 도전 패턴(121), 제2 하부 도전 패턴들(123) 및 매그논 스핀 밸브(MD)가 배치될 수 있다. 제1 하부 도전 패턴(121)은 제1 활성 콘택(111a)과 접속될 수 있으며, 제2 하부 도전 패턴(123)은 제2 활성 콘택(113a)과 접속될 수 있다.
- [0044] 도 2 및 도 3을 함께 참조하면, 매그논 스핀 밸브(MD)는 제1 층간 절연막(110) 상에 차례로 적층된 참조층(RL), 스페이서(SL), 및 자유층(FL)을 포함할 수 있다. 참조층(RL)과 제1 층간 절연막(110) 사이에는 교환 결합층(ECL)이 개재될 수 있다.
- [0045] 자유층(FL)은 제1 면 및 제1 면에 대향하는 제2 면을 가질 수 있으며, 제1 면은 스페이서(SL)와 접촉하고, 제2 면은 스핀 탐지층(SDL)과 접촉할 수 있다. 자유층(FL)은 스핀 탐지층(SDL)에 의해 변경 가능한 자화 방향을 가질 수 있다. 자유층(FL)은 수직 자기 이방성 또는 수평 자기 이방성을 가질 수 있다. 자유층(FL)은 단일막 구조 또는 다층막 구조로 변형될 수 있다. 자유층(FL)은 강자성 절연체(ferromagnetic insulator)를 포함할 수 있다. 자유층(FL)은 iron garnet, 또는 inverse spinel 계열의 물질군을 포함할 수 있다. 자유층(FL)은 예를 들어 R₃Fe₅O₁₂, 또는 MFe₂O₄를 포함할 수 있다. 여기서 R은 Y, Pr, Nd, Sm, Eu, Gd, Tb, Dy, Ho, Er, Tm, Yb 또는 Lu 일 수 있다. 여기서 M은 Fe, Mn, Zn, Cu, Ni, Mg 또는 Co일 수 있다.

- [0046] 참조층(RL)은 일 방향으로 고정된 자화 방향을 가질 수 있으며, 수직 자기 이방성 또는 수평 자기 이방성을 가질 수 있다. 참조층(RL)의 일 면은 스페이서(SL)와 접촉할 수 있다. 참조층(RL)은 강자성 절연체를 포함할 수 있다. 참조층(RL)은 iron garnet, 또는 inverse spinel 계열의 물질군으로 구성될 수 있다. 참조층(RL)은 예를 들어서 $R_3Fe_5O_{12}$, 또는 MFe_2O_4 를 포함할 수 있다. 여기서 R은 Y, Pr, Nd, Sm, Eu, Gd, Tb, Dy, Ho, Er, Tm, Yb 또는 Lu 일 수 있다. 여기서 M은 Fe, Mn, Zn, Cu, Ni, Mg 또는 Co일 수 있다.
- [0047] 스페이서(SL)는 반강자성 절연체(antiferromagnetic insulator) 또는 상자성 절연체(paramagnetic insulator)를 포함할 수 있다. 스페이서(SL)는 rock salt oxide, corundum, 또는 perovskite 계열의 물질군으로 구성될 수 있다. 스페이서(SL)는 예를 들어 NiO, Cr_2O_3 , Fe_2O_3 , 또는 $BiFeO_3$ 를 포함할 수 있다.
- [0048] 스핀 탐지층(SDL)은 일 측 및 대향하는 타 측을 가질 수 있다. 스핀 탐지층(SDL)의 일 측은 트랜지스터(M1)와 연결되고, 타 측은 소스 라인(SL)과 연결될 수 있다. 스핀 탐지층(SDL)은 매그논 스핀 밸브(MD)의 자유층(FL)에 스핀 오빗 토크(Spin Orbit Torque) 또는 매그논 매개 스핀 토크(magnon-mediated spin torque)를 가하도록 구성될 수 있다. 스핀 탐지층(SDL)의 일부는 자유층(FL)과 접촉할 수 있다. 스핀 탐지층(SDL)은 자유층(FL)에 인접한 스핀 탐지층(SDL)에 면내 전류가 흐를 때 스핀 홀 효과(SHE: Spin Hall Effect)를 이용하여 자유층(FL)의 스위칭을 유도할 수 있다. 스핀 탐지층(SDL)은 위상 절연체 또는 바일 준금속을 포함할 수 있다. 위상 절연체는 $Bi_{1-x}Sb_x$, $(Bi_xSb_{1-x})_2Te_3$, Bi_2Se_3 , Sb_2Te_3 를 포함할 수 있고, 바일 준금속은 WTe_{2-x} 또는 $MoTe_2$ 을 포함할 수 있다($0 \leq x \leq 1$).
- [0049] 교환 결합층(ECL)은 스페이서(SL)와 접촉하는 참조층(RL)의 일 면과 대향하는 참조층(RL)의 타 면과 접촉할 수 있다. 교환 결합층(ECL)은 강자성 절연체 또는 반강자성 절연체를 포함할 수 있다. 교환 결합층(ECL)은 iron garnet, Inverse spinel, rock salt oxide, corundum, 또는 perovskite 계열의 물질군으로 구성될 수 있다. 교환 결합층(ECL)은 예를 들어 $R_3Fe_5O_{12}$, MFe_2O_4 , NiO, Cr_2O_3 , Fe_2O_3 , 또는 $BiFeO_3$ 를 포함할 수 있다. 여기서 R은 Y, Pr, Nd, Sm, Eu, Gd, Tb, Dy, Ho, Er, Tm, Yb 또는 Lu 일 수 있다. 여기서 M은 Fe, Mn, Zn, Cu, Ni, Mg 또는 Co일 수 있다.
- [0051] 참조층(RL)은 교환 결합층(ECL)과 교환 결합을 형성할 수 있다. 구체적으로 참조층(RL)의 자화 방향은 교환 결합층(ECL)에 의해서 고정될 수 있다. 참조층(RL)의 자화 방향은 참조층(RL)과 인접한 교환 결합층(ECL)의 면내 자화 방향과 평행 또는 반평행하게 결합될 수 있다.
- [0052] 스핀 탐지층(SDL) 및 스페이서(SL)의 각각의 두께는 0nm 보다 크고 10 nm 이하일 수 있다. 교환 결합층(ECL)의 두께는 10 nm 이상 30nm 이하일 수 있다. 자유층(FL)의 두께는 30nm보다 크고, 90nm보다 작을 수 있다. 참조층(RL)의 두께는 자유층(FL)의 두께보다 클 수 있다.
- [0053] 매그논 스핀 밸브(MD), 교환 결합층(ECL), 및 제1, 및 제2 하부 도전 패턴들(121, 123)을 덮는 제2 층간 절연막(120)이 제1 층간 절연막(110) 상에 제공될 수 있다. 제2 층간 절연막(120)은 예를 들어, 산화물 절화물, 또는 산화질화물로 형성될 수 있다.
- [0054] 제1 하부 콘택 플러그(121a) 및 제2 하부 콘택 플러그(123a)가 제2 층간 절연막(120)을 관통하여 제1 하부 도전 패턴(121) 및 제2 하부 도전 패턴(123)에 각각 연결될 수 있다.
- [0055] 제2 층간 절연막(120) 상에 상부 도전 패턴(131), 및 스핀 탐지층(SDL)이 배치될 수 있다. 상부 도전 패턴(131)은 제1 하부 콘택 플러그(121a)와 접속할 수 있다. 스핀 탐지층(SDL)은 일 측(one edge)에서 제2 하부 콘택 플러그(123a)와 접속할 수 있다. 스핀 탐지층(SDL)은 매그논 스핀 밸브(MD) 상에 배치될 수 있다. 스핀 탐지층(SDL)의 제2 방향(D2)으로의 폭은 매그논 스핀 밸브(MD)의 제2 방향(D2)으로의 폭보다 클 수 있다. 스핀 탐지층(SDL)은 자유층(FL)과 접촉할 수 있다.
- [0056] 상부 도전 패턴(131), 스핀 탐지층(SDL)을 덮는 제3 층간 절연막(130)이 제공될 수 있다. 제3 층간 절연막(130)은 예를 들어, 산화물 절화물, 또는 산화질화물로 형성될 수 있다.
- [0057] 제1 상부 콘택 플러그(131a) 및 제2 상부 콘택 플러그(133a)가 제3 층간 절연막(130)을 관통하여 상부 도전 패턴(131) 및 스핀 탐지층(SDL)에 각각 연결될 수 있다. 제2 상부 콘택 플러그(133a)는 스핀 탐지층(SDL)의 타 측(other edge)에 연결될 수 있다. 평면적 관점에서, 매그논 스핀 밸브(MD)는 제2 상부 콘택 플러그(133a) 및 제2 하부 콘택 플러그(123a) 사이에 배치될 수 있다.
- [0058] 제3 층간 절연막(130) 상에 비트 라인(BL) 및 소스 라인(SL)이 배치될 수 있다. 비트 라인(BL) 및 소스 라인

(SL)은 제2 방향(D2)으로 연장될 수 있다. 비트 라인(BL)은 제1 상부 콘택 플러그(131a)와 접속할 수 있다. 소스 라인(SL)은 제2 상부 콘택 플러그(133a)를 통해 스핀 탐지층(SDL)에 연결될 수 있다. 도 2에서는 비트 라인(BL)과 소스 라인(SL)이 동일한 레벨에 배치되는 것과 같이 도시되었으나, 비트 라인(BL) 및 소스 라인(SL)은 서로 다른 레벨에 배치될 수도 있다.

[0059] 비트 라인(BL), 및 소스 라인(SL)을 덮는 제4 층간 절연막(140)이 제공될 수 있다. 제4 층간 절연막(140)은 예를 들어, 산화물 질화물, 또는 산화질화물로 형성될 수 있다.

[0060] 도 4는 도 2의 aa를 확대한 단면도로서, 일부 실시예들에 따른 자기 기억 소자의 매그논 스핀 밸브 부분을 나타낸 것이다.

[0061] 도 4를 참조하면, 일부 실시예들에 따르면, 자기 기억 소자는 자유층(FL)과 스핀 탐지층(SDL) 사이에 개재되는 반강자성 절연층(AFL)을 더 포함할 수 있다. 자유층(FL)은 반강자성 절연층(AFL)을 사이에 두고, 스핀 탐지층(SDL)과 이격할 수 있다. 반강자성 절연층(AFL)의 일 면은 스핀 탐지층(SDL)과 접촉하고, 타 면은 자유층(FL)과 접촉할 수 있다. 반강자성 절연층(AFL)은 반강자성 절연체를 포함할 수 있다. 반강자성 절연층(AFL)은 rock salt oxide, Corundum, 또는 perovskite 계열의 물질군으로 구성될 수 있다. 반강자성 절연층(AFL)은 예를 들어 NiO, Cr₂O₃, Fe₂O₃, 또는 BiFeO₃를 포함할 수 있다.

[0063] [쓰기 과정]

[0064] 도 5 및 도 6은 자기 기억 소자의 쓰기 동작을 개략적으로 나타내는 도면들이다. 도 5를 참조하면, 참조층(RL)은 일 방향으로 고정된 자화 방향(MD_R)을 가질 수 있다. 자유층(FL)은 참조층(RL)의 자화 방향(MD_R)에 평행 또는 반평행하게 변경 가능한 자화 방향(MD_F)을 가질 수 있다. 참조층(RL) 및 자유층(FL)의 자화 방향들(MD_R, MD_F)은 스페이스(SL)의 계면에 실질적으로 평행할 수 있다.

[0065] 쓰기 전류(I_W)가 소스 라인(SL) 및 소스/드레인 패턴(SD) 사이에서 스핀 탐지층(SDL)을 통해 흐를 수 있다. 상기 쓰기 전류(I_W)는 상기 스핀 탐지층(SDL)과 상기 매그논 스핀 밸브(MD) 사이의 계면에 인접하게, 그리고 이에 평행하게 흐를 수 있다. 스핀 탐지층(SDL)에 흐르는 쓰기 전류(I_W)는 스핀 홀 효과(SHE, Spin Hall Effect)에 의해서 상기 계면에 수직인 방향의 스핀 전류(I_S)로 변환된다. 스핀 전류(I_S)는 스핀 탐지층(SDL)과 자유층(FL) 사이의 계면에 수직인 방향으로 흐를 수 있고, 스핀 전류(I_S)는 자유층(FL)에 도달한다. 자유층(FL)에 도달한 스핀 전류(I_S)는 스핀 전류(I_S)의 스핀 방향과 자유층(FL)의 자화 방향(MD_F)이 반대인 경우, 도 6과 같이 자유층(FL)의 자화 방향(MD_F)을 반전시킬 수 있다. 자유층(FL)의 자화 방향(MD_F)은 참조층(RL)의 자화 방향(MD_R)과 반평행하게(또는 평행하게) 스위칭될 수 있다. 이 과정을 통해서, 쓰기 과정이 완료되며, On 상태에서 Off 상태로의 쓰기와 Off 상태에서 On 상태로의 쓰기는 스핀 탐지층(SDL)에 흐르는 쓰기 전류의 방향을 반대로 하는 것으로 달성할 수 있다.

[0066] 본 발명의 개념에 따르면, 스핀 탐지층(SDL)이 위상 절연체와 같이 스핀 홀 각도(spin hall angle)가 큰 물질을 포함함으로써, 이에 따라서, 자유층(FL)의 자화 방향(MD_F)의 스위칭에 필요한 임계 전류 밀도가 낮아질 수 있다.

[0068] [읽기 과정]

[0069] 도 7 및 도 8을 참조하면, 열 또는 전자기파가 매그논 스핀 밸브(MD)에 가해질 수 있다. 이 경우, 자유층(FL) 및 참조층(RL)에서 각각 매그논 전류(I_F, I_R)가 생성될 수 있다. 매그논 전류(I_F, I_R)는 스핀 탐지층(SDL)에서 역 스핀 홀 효과(inverse spin hall effect)에 의해서, 관측 가능한 전압의 형태로 변환될 수 있다. 매그논 스핀 밸브(MD)에서는 줄 발열(Joule heating)을 발생시키는 전류가 흐르지 않을 수 있다.

[0070] 전압 관찰에 의해서 매그논 스핀 밸브(MD)의 저항 상태가 검출될 수 있다. 매그논 스핀 밸브(MD)가 고저항 상태에 있는지, 또는 저저항 상태에 있는지 여부가 상기 전압 관찰에 의해서 판단될 수 있다.

[0071] 일 예로, 도 7과 같이, 상기 자유층(FL)의 상기 자화 방향(MD_F)이 상기 참조층(RL)의 상기 자화 방향(MD_R)에 평행한 경우, 상기 매그논 스핀 밸브(MD)는 저저항 상태에 있을 수 있다. 상기 자유층(FL)의 자화 방향(MD_F)이 참조층(RL)의 상기 자화 방향(MD_R)에 평행한 경우, 자유층(FL)에서 발생한 매그논 전류(I_F) 및 참조층(RL)에서 발

생하는 매그논 전류(I_R)가 더해져 스핀 탐지층(SDL)에 큰 매그논 전류가 도달할 수 있다.

- [0072] 또 다른 예로 도 8과 같이, 상기 자유층(FL)의 상기 자화 방향(MD_F)이 상기 참조층(RL)의 상기 자화 방향(MD_R)에 반평행한 경우, 매그논 스핀 밸브(MD)는 고저항 상태에 있을 수 있다. 상기 자유층(FL)의 자화 방향(MD_F)이 참조층(RL)의 상기 자화 방향(MD_R)에 반평행한 경우, 자유층(FL)에서 발생한 매그논 전류(I_F) 및 참조층(RL)에서 발생하는 매그논 전류(I_R)가 서로를 상쇄하여 스핀 탐지층(SDL)에 도달하는 매그논 전류가 매우 적거나 없을 수 있다.
- [0074] 도 9는 일부 실시예들에 따른 자기 기억 소자를 개략적으로 나타내는 단면도이다. 이하에서 설명하는 것들을 제외하면, 도 1 내지 도 8에서 설명한 것과 실질적으로 동일하므로 중복되는 설명은 생략하기로 한다.
- [0075] 도 1 및 도 9를 참조하면, 제1 층간 절연막(110) 상에 제1 하부 도전 패턴(121) 및 스핀 탐지층(SDL)이 제공될 수 있다. 제1 하부 도전 패턴(121)은 제1 활성 콘택(111a)과 접속할 수 있다. 스핀 탐지층(SDL)은 일 측이 제2 활성 콘택(113a)과 접속될 수 있다.
- [0076] 스핀 탐지층(SDL) 상에는 매그논 스핀 밸브(MD)가 제공될 수 있다. 매그논 스핀 밸브(MD)와 스핀 탐지층(SDL) 사이에는 교환 결합층(ECL)이 개재될 수 있다.
- [0077] 제2 층간 절연막(120)이 제1 하부 도전 패턴(121), 스핀 탐지층(SDL), 매그논 스핀 밸브(MD), 교환 결합층(ECL)을 덮을 수 있다.
- [0078] 제1 하부 콘택 플러그(121a) 및 제2 하부 콘택 플러그(123a)가 제2 층간 절연막(120)을 관통하여 제1 하부 도전 패턴(121) 및 스핀 탐지층(SDL)에 각각 연결될 수 있다. 제2 하부 콘택 플러그(123a)는 스핀 탐지층(SDL)의 타 측(other edge)에 연결될 수 있다. 평면적 관점에서, 매그논 스핀 밸브(MD)는 제2 활성 콘택(113a) 및 제2 하부 콘택 플러그(123a) 사이에 배치될 수 있다.
- [0079] 제2 층간 절연막(120) 상에 비트 라인(BL) 및 소스 라인(SL)이 배치될 수 있다. 비트 라인(BL) 및 소스 라인(SL)은 제2 방향(D2)으로 연장될 수 있다. 비트 라인(BL)은 제1 하부 콘택 플러그(121a)와 접속할 수 있다. 소스 라인(SL)은 제2 하부 콘택 플러그(123a)를 통해 스핀 탐지층(SDL)에 연결될 수 있다. 도 9에서는 비트 라인(BL)과 소스 라인(SL)이 동일한 레벨에 배치되는 것과 같이 도시되었으나, 비트 라인(BL) 및 소스 라인(SL)은 서로 다른 레벨에 배치될 수도 있다.
- [0080] 비트 라인(BL), 및 소스 라인(SL)을 덮는 제3 층간 절연막(130)이 제공될 수 있다. 일부 실시예들에 따른 자기 기억 소자는 스핀 탐지층(SDL)이 먼저 형성되고, 이후에 매그논 스핀 밸브(MD)가 형성될 수 있다.
- [0082] 도 10은 실시예에 따른 자기 기억 소자의 자기장에 따른 관측 전압을 나타낸 도면이다. 도 11은 비교예에 따른 자기 기억 소자의 자기장에 따른 관측 전압을 나타낸다.
- [0083] 비교예에 따른 자기 기억 소자는 실시예에서 교환 결합층(ECL)이 생략된 것을 제외하면 다른 조건들은 모두 동일하다. 실시예 및 비교예는 모두 자유층, 및 참조층은 동일한 강자성 절연체 물질을 사용하였다.
- [0084] 도 10을 참조하면, 참조층(RL)이 교환 결합층(ECL)과 교환 결합을 형성하여 Off 상태의 마진(margin)을 확보하여 안정적인 작동이 가능할 수 있다. 참조층(RL)은 한 쪽 방향으로 큰 자기 이방성을 가질 수 있고, 자유층(FL)의 자화가 반전되는 상황에서도 기존의 자화 방향을 유지해서 더 안정적인 Off 상태를 구현할 수 있다.
- [0085] 이에 반하여, 도 11을 참조하면 비교예에 따른 자기 기억소자는 On 상태에 비하여 Off 상태가 명확하게 나타나지 않는다. 쓰기 과정에서 자유층(FL)의 자화를 바꾸기 위하여 주입된 스핀 전류는 자유층(FL)에 도달하여 자유층(FL)의 자화 방향을 변화시킬 수 있다.
- [0086] 즉, 본 발명에 따른 자기 기억 소자는 참조층(RL)의 교환 결합을 이용하여 자기 기억 소자의 신뢰성이 증가할 수 있다.
- [0088] 본 발명의 개념에 따른 자기 기억 소자는 아래와 같은 이점들이 있다.
- [0089] 첫 째로, 본 발명에 따른 자기 기억 소자는 매그논 스핀 밸브의 자유층, 및 참조층을 포함한 모든 층이 절연체로 구성될 수 있다. 기존의 MRAM(ex: STT-MRAM, SOT-MRAM)의 경우, 금속 또는 합금 물질들로 구성된 자유층, 및 참조층을 포함하였다. 위와 같은 차이로 인하여, 본 발명에 따른 자기 기억 소자는 매그논 스핀 밸브에 전하 전류가 흐르지 않기 때문에 줄 발열로부터 자유로워질 수 있다. 따라서, 에너지 손실이 감소하고, 자기 기억 소

자의 온도가 지나치게 높아지는 문제를 방지할 수 있다.

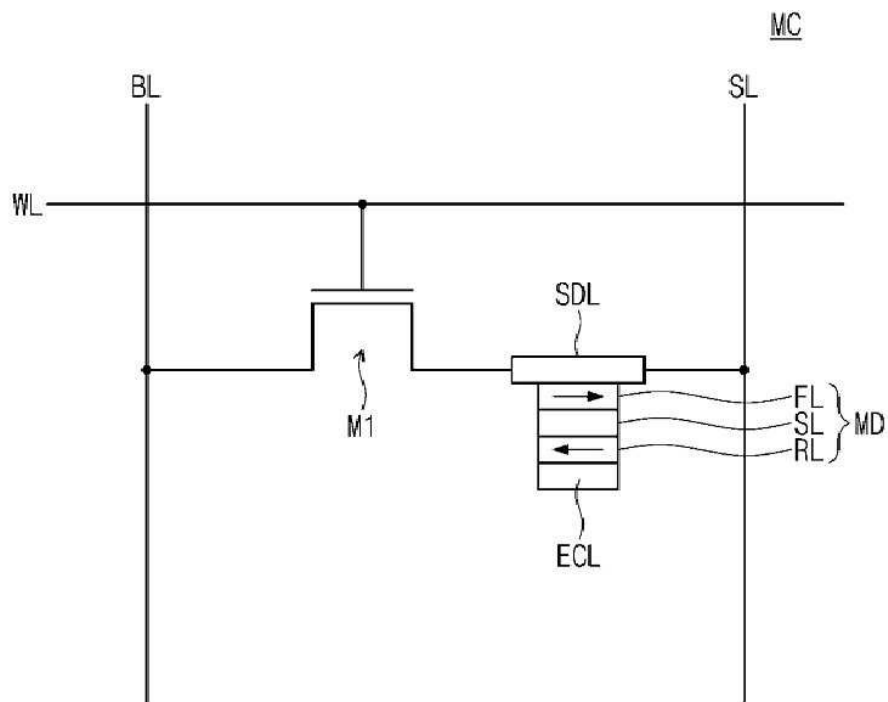
[0090] 둘째로, 본 발명에 따른 자기 기억 소자는 스핀 탐지층이 자유층의 자화를 바꾸는 역할, 및 매그논 전류를 관측 가능한 전압으로 바꾸는 역할을 동시에 수행할 수 있다. 또한, 위상 절연체(또는 바일 준금속)으로 구성된 스핀 탐지층은 스핀 홀 각도가 크다. 매그논 전류를 관측 가능한 전압으로 바꾸는 역 스핀 홀 효과의 경우, 상기 스핀 탐지층을 이용하는 경우, 같은 매그논 전류가 유입되는 경우에도, 더 큰 전압이 생성될 수 있다. 다른 비교예에 따르면, 참조층 상에 금속 전극층이 제공되고, 소스 라인이 스핀 탐지층이 아닌 상기 금속 전극층과 연결되는 경우라면, 스핀 탐지층은 쓰기 기능을 하고, 금속 전극층은 읽기 기능을 할 수 있다. 해당 비교예에 따르면, 금속 전극층은 위상 절연체(또는 바일 준금속)으로 구성된 스핀 탐지층에 비해서 읽기 신호의 검출이 현저히 저조할 수 있다. 즉, 본 발명에 따른 자기 기억 소자는 해당 비교예와 대비하여 읽기 신호의 크기가 증폭될 수 있다. 또한 스핀 탐지층은 적은 매그논 전류도 큰 전압으로 바꿀 수 있다. 따라서, 다결정 구조의 자성층(ex: 자유층, 참조층 등)이 형성되어 적은 매그논 전류를 만들어도 스핀 탐지층은 매그논 스핀 밸브의 역할을 수행할 수 있다. 그 결과, 자성층의 제작 과정에서 단결정 및 다결정 자성층을 둘 다 사용할 수 있다.

[0091] 셋째로, 본 발명에 따른 자기 기억 소자는 스핀 탐지층 및 자유층 사이에 반강자성 절연층을 포함할 수 있다(도 4 참조). 반강자성 절연층이 삽입됨으로써, Spin Orbit Torque(SOT)가 아닌, 매그논 매개 스핀 토크(magnon-mediated spin torque)에 의해서 자유층의 자화 방향이 전환될 수 있다. 스핀 토크(Spin Torque)는 스핀 전류를 통해 전자의 스핀이 다른 자성 물질에 전달되어 그 물질의 자화 방향을 변화시키는 과정인 반면에, 매그논 매개 스핀 토크는 전자와 매그논 간의 상호작용을 통해 이루어 질 수 있다. 이 과정에서 전자의 스핀은 매그논에 의해 자성 물질의 자화 방향이 전달되고 조절될 수 있다. 또한, 자유층과 스핀 탐지층 사이에 적절한 두께의 반강자성 절연체가 삽입됨으로써, 스핀 믹싱 컨덕턴스(Spin Mixing Conductance)가 증가하여 큰 신호를 얻는 것이 가능하다. 스핀 믹싱 컨덕턴스(Spin Mixing Conductance)는 두 개의 자성 물질 간의 인터페이스에서 스핀 전류의 효율성에 영향을 주는 파라미터이다. 또한 반강자성 절연층은 스핀 탐지층 증착의 버퍼층의 역할을 하여, 강자성 절연체로 구성된 자유층 상에 직접 형성되는 것보다, 반강자성 절연체인 반강자성 절연층 상에 형성됨으로써, 스핀 탐지층의 성능이 향상될 수 있다.

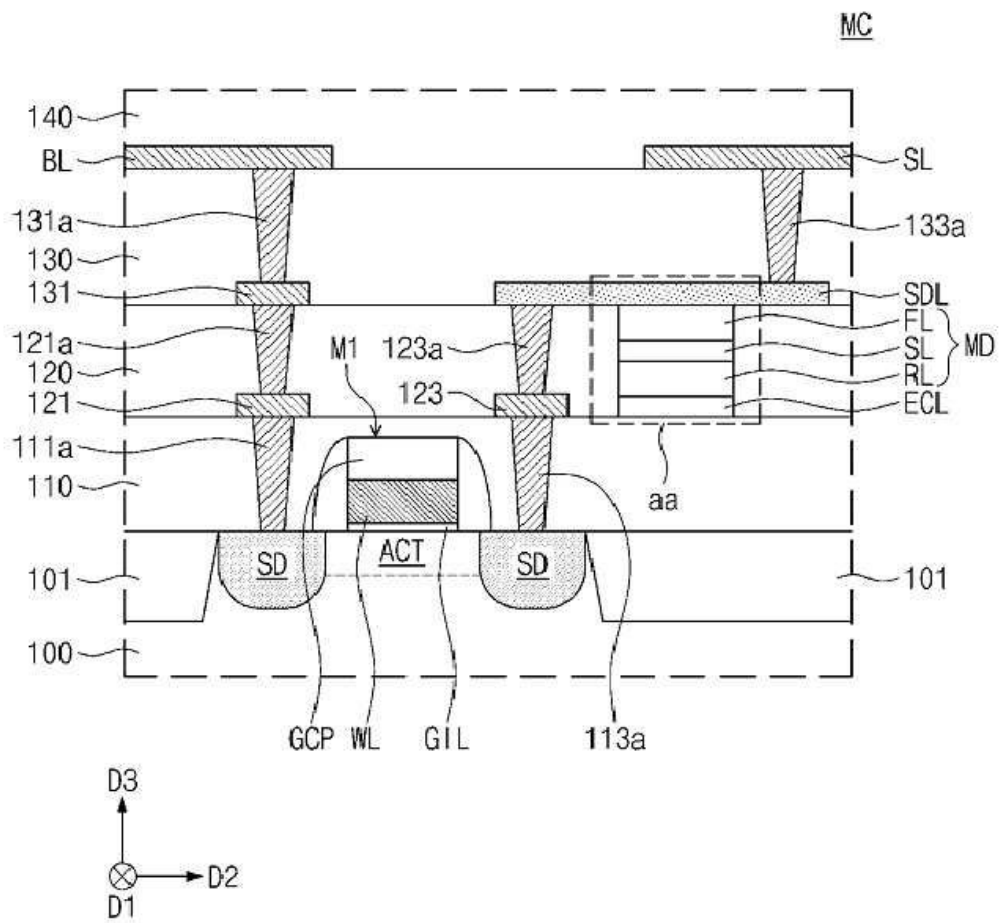
[0093] 본 발명의 실시예들에 대한 이상의 설명은 본 발명의 설명을 위한 예시를 제공한다. 따라서 본 발명은 이상의 실시예들에 한정되지 않으며, 본 발명의 기술적 사상 내에서 당해 기술 분야의 통상의 지식을 가진 자에 의하여 상기 실시예들을 조합하여 실시하는 등 여러 가지 많은 수정 및 변경이 가능함은 명백하다.

도면

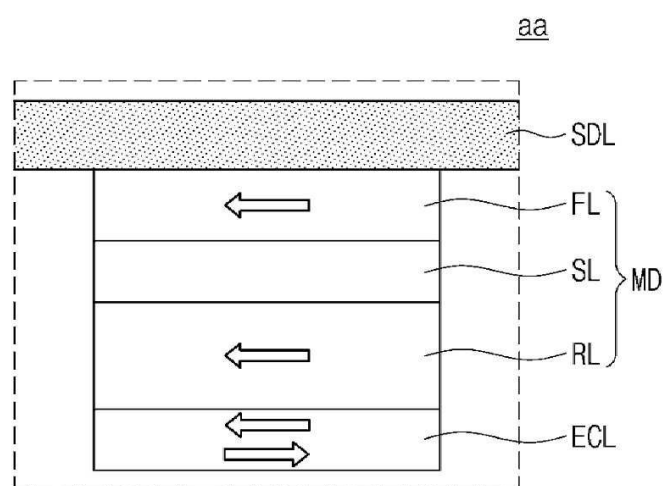
도면1



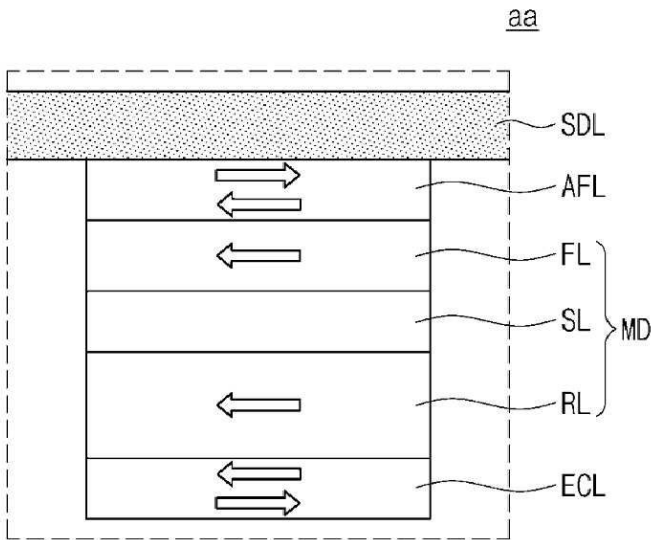
도면2



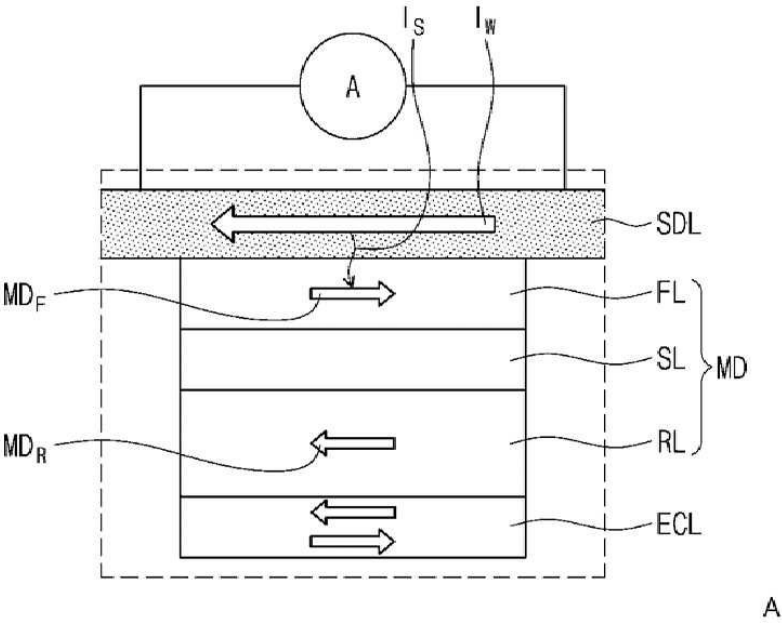
도면3



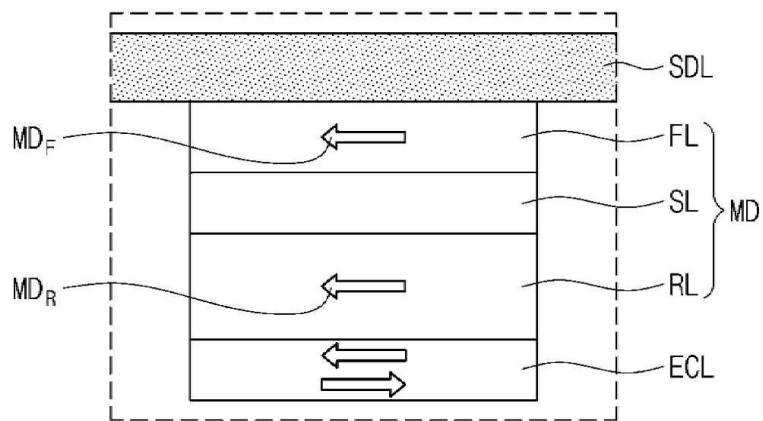
도면4



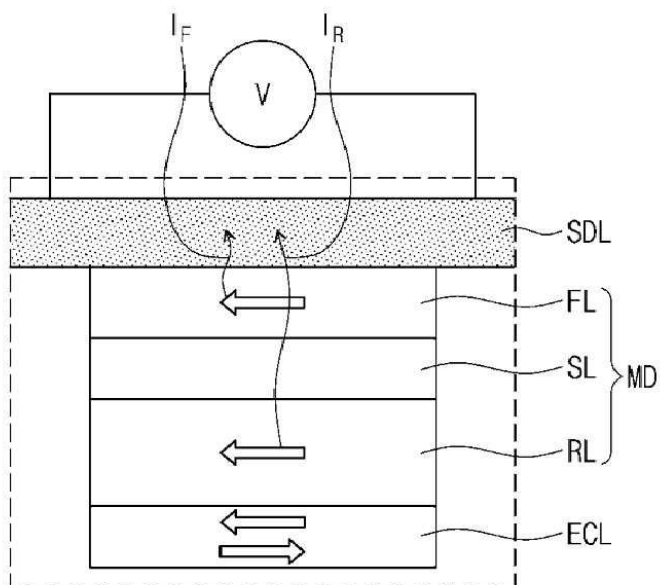
도면5



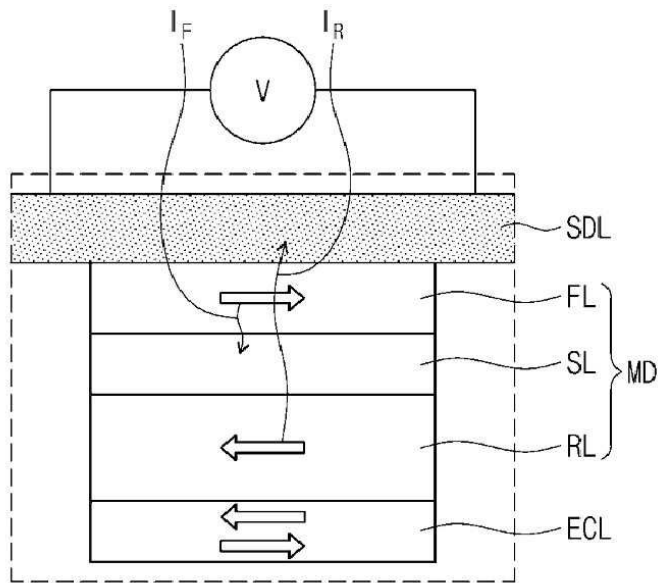
도면6



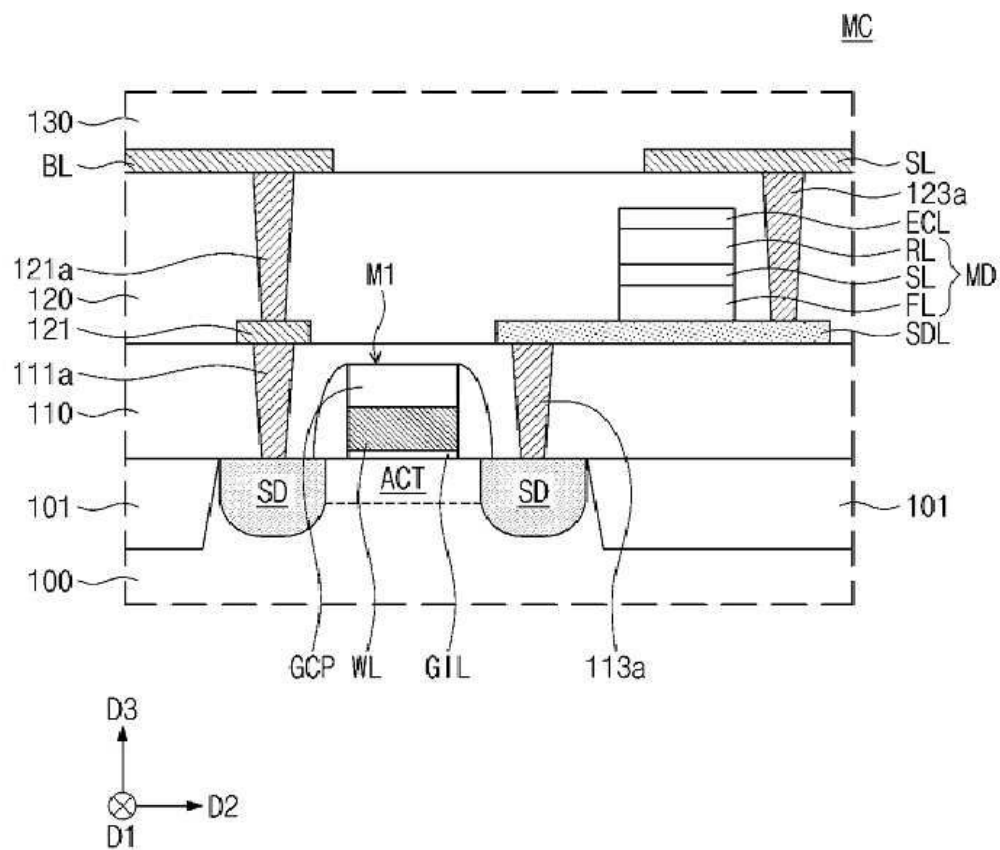
도면7



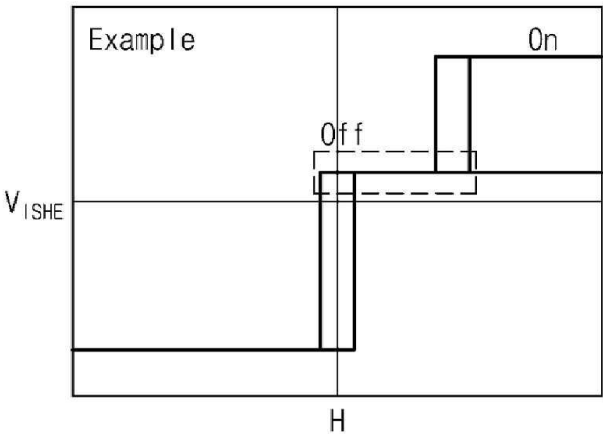
도면8



도면9



도면10



도면11

