

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年7月2日(02.07.2020)



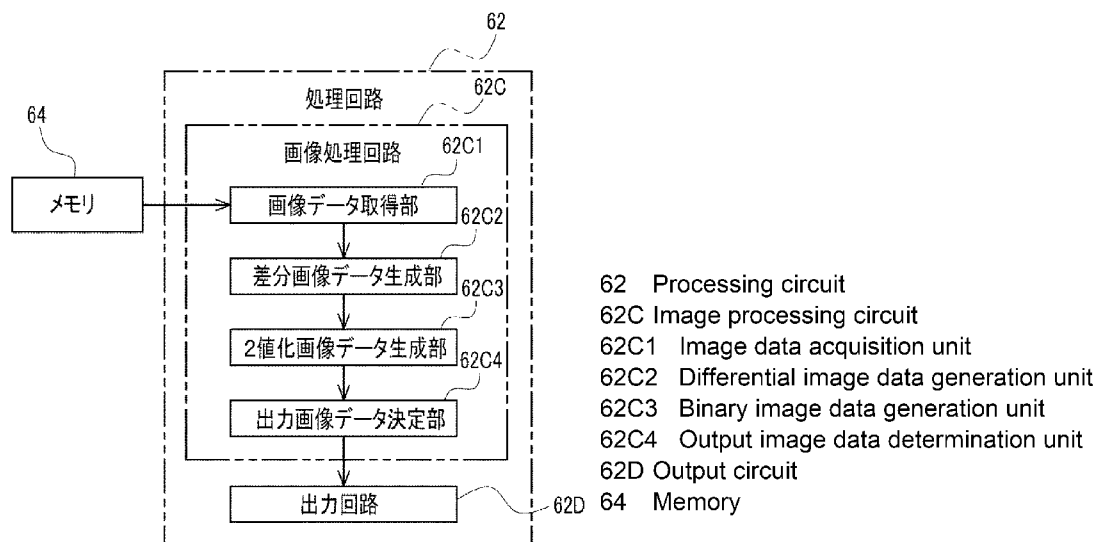
(10) 国際公開番号

WO 2020/137663 A1

- (51) 国際特許分類:
H04N 5/225 (2006.01) H04N 5/345 (2011.01)
H04N 5/232 (2006.01) H04N 5/351 (2011.01)
- (21) 国際出願番号: PCT/JP2019/049219
- (22) 国際出願日: 2019年12月16日(16.12.2019)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2018-243663 2018年12月26日(26.12.2018) JP
- (71) 出願人: 富士フイルム株式会社 (FUJIFILM CORPORATION) [JP/JP]; 〒1068620 東京都港区西麻布2丁目2番30号 Tokyo (JP).
- (72) 発明者: 長谷川 亮 (HASEGAWA, Ryo); 〒3319624 埼玉県さいたま市北区植竹町1丁目324番地 富士フイルム株式会社内 Saitama (JP). 河合智行(KAWAI, Tomoyuki); 〒3319624 埼玉県さいたま市北区植竹町1丁目324番地 富士フイルム株式会社内 Saitama (JP). 桜武 仁史(SAKURABU, Hitoshi); 〒3319624 埼玉県さいたま市北区植竹町1丁目324番地 富士フイルム株式会社内 Saitama (JP). 小林 誠(KOBAYASHI, Makoto); 〒3319624 埼玉県さいたま市北区植竹町1丁目324番地 富士フイルム株式会社内 Saitama (JP).
- (74) 代理人: 特許業務法人太陽国際特許事務所 (TAIYO, NAKAJIMA & KATO); 〒1600022 東京都新宿区新宿4丁目3番17号 Tokyo (JP).

(54) Title: IMAGING ELEMENT, IMAGING DEVICE, IMAGING ELEMENT OPERATION METHOD, AND PROGRAM

(54) 発明の名称: 撮像素子、撮像装置、撮像素子の作動方法、及びプログラム



(57) Abstract: An imaging element housing a memory and a processor. The memory stores image data obtained by a subject being captured at a first frame rate. The processor: derives a degree of difference between first image data obtained as image data by being captured and second image data obtained as image data before the first image data and stored in the storage unit; and performs processing whereby, if the derived degree of difference is at least a threshold value, sets at least either the first image data or the second image data as the output image data. The processor outputs the set output image data at a second frame rate.

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告(条約第21条(3))

(57) 要約: 撮像素子は、メモリ及びプロセッサを内蔵している。メモリは、被写体が第1フレームレートで撮像されることで得られた画像データを記憶する。プロセッサは、撮像されることにより画像データとして得られた第1画像データと、第1画像データよりも前に画像データとして得られて記憶部に記憶された第2画像データとの相違度を導出し、導出した相違度が閾値以上の場合に、第1画像データ及び第2画像データのうちの少なくとも一方を出力画像データとして決定する処理を行う。プロセッサは、決定した前記出力画像データを第2フレームレートで出力する。

明 細 書

発明の名称：

撮像素子、撮像装置、撮像素子の作動方法、及びプログラム

技術分野

[0001] 本開示の技術は、撮像素子、撮像装置、撮像素子の作動方法、及びプログラムに関する。

背景技術

[0002] 特開 2017-108368 号公報には、第 1 のフレームと第 2 のフレームとの間の差分データを求め、差分が検出されない場合は差分データを出力し、差分が検出された場合は第 3 のフレームの撮像データに対応する画像を表示装置に表示させる技術が開示されている。

[0003] 特開 2009-296353 号公報には、撮像画像データをデジタル信号で記憶するメモリと、メモリから読み出した撮像画像データを圧縮して外部に出力する圧縮手段と、を備えた撮像素子モジュールが開示されている。特許文献 2 に記載の撮像素子モジュールでは、前回の撮像画像データと今回の撮像画像データとの差分データが圧縮データとされている。

発明の概要

[0004] 本開示の技術に係る一つの実施形態は、撮像されることで得られた全ての画像データを出力する場合に比べ、画像データの出力に要する消費電力を低減することができる撮像素子、撮像装置、撮像素子の作動方法、及びプログラムを提供する。

課題を解決するための手段

[0005] 本開示の技術の第 1 の態様に係る撮像素子は、撮像素子であって、被写体が第 1 フレームレートで撮像されることで得られた画像データを記憶し、かつ、撮像素子に内蔵された記憶部と、画像データを用いた処理を行い、かつ、撮像素子に内蔵された処理部と、処理部での処理結果に基づいて、画像データに基づく出力画像データを第 2 フレームレートで出力し、かつ、撮像素

子に内蔵された出力部と、を含み、処理部は、撮像されることにより画像データとして得られた第1画像データと、第1画像データよりも前に画像データとして得られて記憶部に記憶された第2画像データとの相違度を導出し、導出した相違度が閾値以上の場合に、第1画像データ及び第2画像データのうちの少なくとも一方を出力画像データとして決定する処理を行い、出力部は、処理部により決定された出力画像データを出力する。これにより、撮像されることで得られた全ての画像データを出力する場合に比べ、画像データの出力に要する消費電力を低減することができる。

[0006] 本開示の技術の第2の態様に係る撮像素子において、処理部は、第1画像データ及び第2画像データに対して間引き処理を行い、間引き処理後の第1画像データと間引き処理後の第2画像データとの相違度を導出する。これにより、第1画像データ及び第2画像データに対して間引き処理を行わない場合に比べ、画像データの出力に要する消費電力を低減することができる。

[0007] 本開示の技術の第3の態様に係る撮像素子において、処理部は、第1画像データ及び第2画像データの一方から、主要被写体の画像を示す主要被写体画像データを検出し、第1画像データ及び第2画像データの他方から、第1画像データにより示される画像内での主要被写体の画像の位置に相当する位置から特定される画像を示す特定画像データを検出し、相違度は、処理部により検出された主要被写体画像データと処理部により検出された特定画像データとの相違度である。これにより、第1画像データの全体と第2画像データの全体との相違度を導出する場合に比べ、処理部にかかる負荷を軽減することができる。

[0008] 本開示の技術の第4の態様に係る撮像素子において、処理部は、相違度が閾値未満の状態が予め定められた時間継続した場合、第1フレームレート及び第2フレームレートのうちの少なくとも第1フレームレートを下げる。これにより、被写体に目立った動きをしていない期間に第1フレームレートを下げずに撮像が行われる場合に比べ、撮像素子の消費電力を低減することができる。

- [0009] 本開示の技術の第5の態様に係る撮像素子において、処理部は、画像データから瞼が閉じた状態の眼の画像を示す閉眼画像データを検出し、出力部は、処理部により閉眼画像データが検出された場合に、閉眼画像データが検出された画像データを出力しない。閉眼画像データが含まれる出力画像データを出力する場合に比べ、画像データの出力に要する消費電力を低減することができる。
- [0010] 本開示の技術の第6の態様に係る撮像素子において、出力部は、相違度が閾値以上の場合に、処理部により閉眼画像データが検出されなかったことを条件に、第1画像データ及び第2画像データのうちの少なくとも一方を出力画像データとして決定する。これにより、ユーザにとって必要性が高いと予想される出力画像データをユーザに提供することができる。
- [0011] 本開示の技術の第7の態様に係る撮像素子において、処理部は、画像データに対して合焦の度合いを示す評価値を導出し、出力部は、処理部により導出された評価値が既定評価値未満の場合に、既定評価値未満の評価値の導出対象とされた画像データを出力しない。これにより、既定評価閾値未満の合焦評価値に対応する出力画像データを出力する場合に比べ、画像データの出力に要する消費電力を低減することができる。
- [0012] 本開示の技術の第8の態様に係る撮像素子において、処理部は、相違度が閾値以上の場合に、評価値が既定評価値以上であることを条件に、第1画像データ及び第2画像データのうちの少なくとも一方を出力画像データとして決定する。これにより、ユーザにとって必要性が高いと予想される出力画像データをユーザに提供することができる。
- [0013] 本開示の技術の第9の態様に係る撮像素子において、出力部は、相違度が閾値未満の場合に、第1ダミーデータを出力する。これにより、相違度が閾値未満の場合に出力画像データを出力する場合に比べ、データのトグルレートを小さくすることができる。
- [0014] 本開示の技術の第10の態様に係る撮像素子において、出力部は、相違度が閾値以上の場合であっても、出力画像データが特定条件を満たす画像デー

タの場合に、出力画像データを出力せずに第2ダミーデータを出力する。これにより、相違度が閾値以上の場合に常に出力画像データを全て出力する場合に比べ、データのトグルレートを小さくすることができる。

[0015] 本開示の技術の第11の態様に係る撮像素子は、少なくとも光電変換素子と記憶部とが1チップ化された。これにより、光電変換素子と記憶部とが1チップ化されていない場合に比べ、撮像素子の可搬性を高めることができる。

[0016] 本開示の技術の第12の態様に係る撮像素子は、光電変換素子に記憶部が積層された積層型撮像素子である。これにより、光電変換素子に記憶部が積層されていない非積層型の撮像素子に比べ、光電変換素子から記憶部へのデータの転送速度を高めることができる。

[0017] 本開示の技術の第13の態様に係る撮像装置は、第1の態様から第12の態様の何れか1つの態様に係る撮像素子と、出力部により出力された出力画像データに基づく画像を表示部に対して表示させる制御を行う表示制御部と、を含む。これにより、被写体が撮像されることが得られた全ての画像データの各々により示される各画像が表示される場合に比べ、消費電力を低減することができる。

[0018] 本開示の技術の第14の態様に係る撮像装置は、第1の態様から第12の態様の何れか1つの態様に係る撮像素子と、出力部により出力された出力画像データを記憶装置に記憶させる制御を行う記憶制御部と、を含む。これにより、被写体が撮像されることが得られた全ての画像データが記憶装置に記憶される場合に比べ、消費電力を低減することができる。

[0019] 本開示の技術の第15の態様に係る撮像素子の作動方法は、被写体が第1フレームレートで撮像されることで得られた画像データを記憶する記憶部と、画像データを用いた処理を行う処理部と、処理部での処理結果に基づいて、画像データに基づく出力画像データを第2フレームレートで出力する出力部と、を含み、記憶部、処理部、及び出力部が内蔵された撮像素子の作動方法であって、処理部は、撮像されることにより画像データとして得られた第

1 画像データと、第 1 画像データよりも前に画像データとして得られて記憶部に記憶された第 2 画像データとの相違度を導出し、導出した相違度が閾値以上の場合に、第 1 画像データ及び第 2 画像データのうちの少なくとも一方を出力画像データとして決定する処理を行い、出力部は、処理部により決定された出力画像データを出力することを含む。これにより、撮像されることで得られた全ての画像データを出力する場合に比べ、画像データの出力に要する消費電力を低減することができる。

[0020] 本開示の技術の第 16 の態様に係るプログラムは、被写体が第 1 フレームレートで撮像されることで得られた画像データを記憶する記憶部と、画像データを用いた処理を行う処理部と、処理部での処理結果に基づいて、画像データに基づく出力画像データを第 2 フレームレートで出力する出力部と、を含み、記憶部、処理部、及び出力部が内蔵された撮像素子に含まれる処理部及び出力部としてコンピュータを機能させるためのプログラムであって、処理部は、撮像されることにより画像データとして得られた第 1 画像データと、第 1 画像データよりも前に画像データとして得られて記憶部に記憶された第 2 画像データとの相違度を導出し、導出した相違度が閾値以上の場合に、第 1 画像データ及び第 2 画像データのうちの少なくとも一方を出力画像データとして決定する処理を行い、出力部は、処理部により決定された出力画像データを出力する。これにより、撮像されることで得られた全ての画像データを出力する場合に比べ、画像データの出力に要する消費電力を低減することができる。

[0021] 本開示の技術の第 17 の態様に係る撮像素子は、撮像素子であって、被写体が第 1 フレームレートで撮像されることで得られた画像データを記憶し、かつ、撮像素子に内蔵されたメモリと、画像データを用いた処理を行い、処理部での処理結果に基づいて、画像データに基づく出力画像データを第 2 フレームレートで出力し、かつ、撮像素子に内蔵されたプロセッサと、を含み、プロセッサは、撮像されることにより画像データとして得られた第 1 画像データと、第 1 画像データよりも前に画像データとして得られてメモリに記

憶された第2画像データとの相違度を導出し、導出した相違度が閾値以上の場合に、第1画像データ及び第2画像データのうちの少なくとも一方を出力画像データとして決定する処理を行い、決定した出力画像データを出力する。

図面の簡単な説明

- [0022] [図1]第1～第6実施形態に係る撮像装置の一例を示す概略斜視図である。
- [図2]第1～第6実施形態に係る撮像装置の一例を示す概略背面図である。
- [図3]第1～第6実施形態に係る撮像装置の電気系のハードウェア構成の一例を示すブロック図である。
- [図4]第1～第6実施形態に係る撮像装置に含まれるハイブリッドファインダーの構成の一例を示す概略構成図である。
- [図5]第1～第6実施形態に係る撮像装置に含まれる撮像素子の積層構造の一例を示す概略構成図である。
- [図6]第1～第6実施形態に係る撮像素子の構成の一例を示すブロック図である。
- [図7A]第1～第6実施形態に係る撮像装置の撮像フレームレートの説明に供する概念図である。
- [図7B]第1～第6実施形態に係る撮像装置の出力フレームレートの説明に供する概念図である。
- [図8]第1実施形態に係る撮像装置の撮像素子に含まれる処理回路の構成の一例を示すブロック図である。
- [図9]図8に示す画像データ取得部の説明に供する概念図である。
- [図10]図8に示すメモリから画像データ取得部に出力される撮像画像データの出力態様の一例を示す概念図である。
- [図11]図8に示す差分画像データ生成部の説明に供する概念図である。
- [図12]図8に示す差分画像データ生成部及び2値化画像データ生成部の説明に供する概念図である。
- [図13]図8に示す2値化画像データ生成部及び出力画像データ決定部の説明

に供する概念図である。

[図14]図8及び図13に示す出力画像データ決定部の詳細な説明に供する概念図である。

[図15]第1実施形態に係る撮像処理の流れの一例を示すフローチャートである。

[図16]第1実施形態に係る撮像装置の処理回路に含まれる出力回路によって出力される画像データの変形例を示す概念図である。

[図17]第1実施形態に係る撮像処理の流れの変形例を示すフローチャートである。

[図18]第2実施形態に係る撮像装置の撮像素子に含まれる処理回路の構成の一例を示すブロック図である。

[図19]第2実施形態に係る撮像装置に含まれる撮像素子によって撮像されることで得られた撮像画像データ及び間引き画像データの各々のデータ構造の一例を示す概念図である。

[図20]図18に示す間引き画像データ生成部及び差分画像データ生成部の説明に供する概念図である。

[図21]第2実施形態に係る撮像処理の流れの一例を示すフローチャートである。

[図22]第3実施形態に係る撮像装置の撮像素子に含まれる処理回路の構成の一例を示すブロック図である。

[図23]図22に示す間引き画像データ生成部、検出部、及び差分画像データ生成部の説明に供する概念図である。

[図24]図22に示す画像処理回路、出力回路、及びコントローラの説明に供する概念図である。

[図25]第3実施形態に係る撮像処理の流れの一例を示すフローチャートである。

[図26]第4実施形態に係る撮像装置の撮像素子に含まれる処理回路の構成の一例を示すブロック図である。

[図27]第4実施形態に係る撮像装置に含まれるコントローラの構成の一例を示すブロック図である。

[図28]第4実施形態に係る撮像装置に含まれるコントローラのCPUの機能の一例を示す機能ブロック図である。

[図29]第4実施形態に係るフレームレート設定指示処理の流れの一例を示すフローチャートである。

[図30]第4実施形態に係る標準フレームレート設定処理の流れの一例を示すフローチャートである。

[図31]第4実施形態に係る低フレームレート設定処理の流れの一例を示すフローチャートである。

[図32]第5実施形態に係る撮像装置の撮像素子に含まれる処理回路の構成の一例を示すブロック図である。

[図33]図32に示す出力画像データ決定部及び画像データ選別部の説明に供する概念図である。

[図34A]図33に示す画像データ選別部の説明に供する概念図である。

[図34B]図33に示す画像データ選別部の詳細な説明に供する概念図である。

[図35]第5実施形態に係る撮像装置の処理回路に含まれる出力回路によって出力される画像データの一例を示す概念図である。

[図36]第5実施形態に係る撮像処理の流れの一例を示すフローチャートである。

[図37]第6実施形態に係る撮像装置の撮像素子に含まれる処理回路の構成の一例を示すブロック図である。

[図38]図37に示す出力画像データ決定部及び画像データ選別部の説明に供する概念図である。

[図39]図38に示す画像データ選別部の詳細な説明に供する概念図である。

[図40]ベイア配列に対応する撮像画像データ及び間引き画像データの各々のデータ構造の一例を示す概念図である。

[図41]プログラムが記憶された記憶媒体から、プログラムが撮像素子内のコ

ンピュータにインストールされる態様の一例を示す概念図である。

[図42]実施形態に係る撮像素子が組み込まれたスマートデバイスの概略構成の一例を示すブロック図である。

発明を実施するための形態

[0023] 以下、添付図面に従って本開示の技術に係る撮像装置の実施形態の一例について説明する。

[0024] 先ず、以下の説明で使用される用語の意味について説明する。

[0025] また、以下の説明において、CPUとは、“Central Processing Unit”の略称を指す。また、以下の説明において、RAMとは、“Random Access Memory”の略称を指す。また、以下の説明において、ROMとは、“Read Only Memory”の略称を指す。また、以下の説明において、DRAMとは、“Dynamic Random Access Memory”の略称を指す。また、以下の説明において、SRAMとは、“Static Random Access Memory”の略称を指す。

[0026] また、以下の説明において、LSIとは、“Large-Scale Integration”の略称を指す。また、以下の説明において、ASICとは、“Application Specific Integrated Circuit”の略称を指す。また、以下の説明において、PLDとは、“Programmable Logic Device”の略称を指す。また、以下の説明において、FPGAとは、“Field-Programmable Gate Array”の略称を指す。

[0027] また、以下の説明において、SSDとは、“Solid State Drive”の略称を指す。また、以下の説明において、DVD-ROMとは、“Digital Versatile Disc Read Only Memory”の略称を指す。また、以下の説明において、USBとは、“Universal Serial Bus”の略称を指す。また、以下の説明において、HDDとは、“Hard Disk Drive”の略称

を指す。また、以下の説明において、EEPROMとは、“Electrically Erasable and Programmable Read Only Memory”の略称を指す。

[0028] また、以下の説明において、CCDとは、“Charge Coupled Device”の略称を指す。また、以下の説明において、CMOSとは、“Complementary Metal Oxide Semiconductor”の略称を指す。また、以下の説明において、ELとは、“Electro-Luminescence”の略称を指す。また、以下の説明において、A/Dとは、“Analog/Digital”の略称を指す。また、以下の説明において、FIFOとは、“First in First out”の略称を指す。また、以下の説明において、I/Fとは、“Interface”の略称を指す。また、以下の説明において、AFとは、“Auto-Focus”の略称を指す。また、以下の説明において、AEとは、“Automatic Exposure”の略称を指す。

[0029] [第1実施形態]

一例として図1に示すように、撮像装置10は、レンズ交換式カメラである。撮像装置10は、撮像装置本体12と、交換レンズ14と、を含み、レフレックスミラーが省略されたデジタルカメラである。

[0030] 撮像装置本体12には、ハイブリッドファインダー（登録商標）16が設けられている。ここで言うハイブリッドファインダー16とは、例えば光学ビューファインダー（以下、「OVF」という）及び電子ビューファインダー（以下、「EVF」という）が選択的に使用されるファインダーを指す。なお、OVFとは、“optical viewfinder”の略称を指す。また、EVFとは、“electronic viewfinder”の略称を指す。

[0031] 撮像装置本体12の正面視中央部には撮像素子44が設けられている。撮像素子44は、例えば、CMOSイメージセンサである。詳しくは後述するが、撮像素子44は、本開示の技術に係る「積層型撮像素子」の一例である

。なお、ここでは、撮像素子44としてCMOSイメージセンサを例示しているが、本開示の技術はこれに限定されず、例えば、撮像素子44がCCDイメージセンサであっても本開示の技術は成立する。

[0032] 交換レンズ14は、撮像装置本体12に対して交換可能に装着される。交換レンズ14の鏡筒には、撮像レンズ40が設けられている。交換レンズ14が撮像装置本体12に装着されると、撮像レンズ40の光軸L1が撮像素子44の受光面44Aの中央部に位置し、被写体を示す被写体光は、撮像レンズ40を介して受光面44Aに結像される。

[0033] 交換レンズ14には、撮像装置10がマニュアルフォーカスモードの場合に使用されるフォーカスリング13が設けられている。撮像レンズ40は、フォーカスレンズ40Aを有しており、フォーカスリング13の手動による回転操作に伴って、フォーカスレンズ40Aは光軸方向に移動し、被写体距離に応じた合焦位置で受光面44Aに被写体光が結像される。ここで「合焦位置」とは、ピントが合っている状態でのフォーカスレンズ40Aの光軸L1上での位置を指す。

[0034] 撮像装置本体12の前面には、ファインダー切替レバー18が設けられている。OVFで視認可能な光学像とEVFで視認可能な電子像であるライブビュー画像とは、ファインダー切替レバー18を矢印SW方向に回転させることで切り換わる。ここで言う「ライブビュー画像」とは、撮像素子44によって被写体が撮像されることで得られた表示用の動画像を指す。ライブビュー画像は、一般的には、スルー画像とも称されている。

[0035] 撮像装置本体12の上面には、リリースボタン20及びダイヤル22が設けられている。ダイヤル22は、撮像系の動作モード及び再生系の動作モード等の設定の際に操作される。

[0036] リリースボタン20は、撮像準備指示部及び撮像指示部として機能し、撮像準備指示状態と撮像指示状態との2段階の押圧操作が検出可能である。撮像準備指示状態とは、例えば待機位置から中間位置（半押し位置）まで押下される状態を指し、撮像指示状態とは、中間位置を超えた最終押下位置（全

押し位置)まで押下される状態を指す。なお、以下では、「待機位置から半押し位置まで押下される状態」を「半押し状態」といい、「待機位置から全押し位置まで押下される状態」を「全押し状態」という。

[0037] 撮像装置 10 では、動作モードとして撮像モードと再生モードとがユーザの指示に応じて選択的に設定される。撮像モードは、表示動画用撮像モードと記録用撮像モードとに大別される。

[0038] 表示動画用撮像モードでは、連続的な撮像により得られた連続する複数フレーム分のライブビュー画像が後述の第 1 ディスプレイ 32 及び／又は第 2 ディスプレイ 86 (図 3 参照) に表示される動作モードである。

[0039] 記録用撮像モードは、静止画像用撮像モードと動画像用撮像モードとに大別される。静止画像用撮像モードは、撮像装置 10 により被写体が撮像されることで得られた静止画像を記録する動作モードであり、動画像用撮像モードは、撮像装置 10 により被写体が撮像されることで得られた動画像を記録する動作モードである。

[0040] 記録用撮像モードでは、ライブビュー画像が後述の第 1 ディスプレイ 32 及び／又は第 2 ディスプレイ 86 に表示され、かつ、記録用画像データが後述の二次記憶装置 80 (図 3 参照) 及び／又はメモリカード等に記録される動作モードである。記録用画像データは、静止画像データと動画像データとに大別され、静止画像データは、静止画像用撮像モードで得られる画像データであり、動画像データは、動画像用撮像モードで得られる画像データである。

[0041] 撮像モードが設定されると、まず、撮像装置 10 は、表示動画用撮像モードになる。表示動画用撮像モードでは、リリースボタン 20 が押圧操作された場合に、撮像装置 10 は、表示動画用撮像モードから記録用撮像モードに移行する。

[0042] 撮像モードでは、マニュアルフォーカスモードとオートフォーカスモードとがユーザの指示に応じて選択的に設定される。オートフォーカスモードでは、リリースボタン 20 が半押し状態にされることにより撮像条件の調整が

行われ、その後、引き続き全押し状態にすると露光が行われる。つまり、リリースボタン２０が半押し状態にされることによりＡＥ機能が働いて露出状態が設定された後、ＡＦ機能が働いて合焦制御され、リリースボタン２０を全押し状態にすると撮像が行われる。

[0043] 一例として図２に示すように、撮像装置本体１２の背面には、タッチパネル・ディスプレイ２６、指示キー２８、及びファインダー接眼部３０が設けられている。

[0044] タッチパネル・ディスプレイ２６は、第１ディスプレイ３２及びタッチパネル３４（図３も参照）を備えている。第１ディスプレイ３２としては、液晶ディスプレイ又は有機ＥＬディスプレイが挙げられる。

[0045] 第１ディスプレイ３２は、画像及び文字情報等を表示する。第１ディスプレイ３２は、撮像装置１０が撮像モードの場合に連続的な撮像により得られたライブビュー画像の表示に用いられる。また、第１ディスプレイ３２は、静止画像用撮像の指示が与えられた場合に撮像されることで得られた静止画像の表示にも用いられる。更に、第１ディスプレイ３２は、撮像装置１０が再生モードの場合の再生画像の表示及びメニュー画面等の表示にも用いられる。

[0046] タッチパネル３４は、透過型のタッチパネルであり、第１ディスプレイ３２の表示領域の表面に重ねられている。タッチパネル３４は、例えば、指又はスタイラスペン等の指示体による接触を検知し、検知結果を後述のＣＰＵ４６Ａ（図３参照）等の既定の出力先に出力する。

[0047] 指示キー２８は、１つ又は複数のメニューの選択、選択内容の確定、選択内容の消去、ズーム、及びコマ送り等の各種の指示を受け付ける。

[0048] 一例として図３に示すように、撮像装置１０は、マウント３６、３８を備えている。マウント３６は、撮像装置本体１２に設けられている。マウント３８は、交換レンズ１４において、マウント３６の位置に対応する位置に設けられている。交換レンズ１４は、マウント３６にマウント３８が結合されることにより撮像装置本体１２に交換可能に装着される。

- [0049] 一例として図3に示すように、交換レンズ14は、撮像レンズ40を有する。撮像レンズ40は、フォーカスレンズ40Aの他に、対物レンズ40B、及び絞り40Cを備えている。フォーカスレンズ40A、対物レンズ40B、及び絞り40Cは、被写体側から撮像装置本体12側にかけて、光軸L1に沿って、対物レンズ40B、フォーカスレンズ40A、及び絞り40Cの順に配置されている。
- [0050] 撮像レンズ40は、スライド機構41及びモータ45、47を含む。絞り40Cにはモータ47が接続されており、絞り40Cは、モータ47から付与された動力に応じて作動することで露出を調節する。
- [0051] スライド機構41は、動力を受けることでフォーカスレンズ40Aを光軸L1に沿って移動させる。スライド機構41には、モータ45及びフォーカスリング13が接続されており、スライド機構41に対しては、モータ45からの動力又はフォーカスリング13が操作されることにより得られる動力が付与される。すなわち、スライド機構41は、モータ45からの動力又はフォーカスリング13が操作されることにより得られる動力に従ってフォーカスレンズ40Aを光軸L1に沿って移動させる。
- [0052] モータ45、47は、マウント36、38を介して撮像装置本体12に接続されており、撮像装置本体12からの命令に従って駆動が制御される。なお、本実施形態では、モータ45、47の一例として、ステッピングモータを適用している。従って、モータ45、47は、撮像装置本体12からの命令によりパルス電力に同期して動作する。また、図3に示す例では、モータ45、47が撮像レンズ40に設けられている例が示されているが、これに限らず、モータ45、47のうちの少なくとも1つは撮像装置本体12に設けられていてもよい。
- [0053] 撮像装置本体12には、ロータリエンコーダ43が設けられている。ロータリエンコーダ43は、マウント36、38を介して撮像装置本体12に接続されている。ロータリエンコーダ43は、フォーカスリング13の位置を検出し、検出結果を撮像装置本体12に出力する。

- [0054] 撮像装置本体 1 2 は、メカニカルシャッタ 4 2 を備えている。メカニカルシャッタ 4 2 は、後述の CPU 4 6 A の制御下で、モータ等の駆動源（図示省略）からの動力を受けることで作動する。交換レンズ 1 4 がマウント 3 6 , 3 8 を介して撮像装置本体 1 2 に装着された場合に、被写体光は、撮像レンズ 4 0 を透過し、メカニカルシャッタ 4 2 を介して受光面 4 4 A に結像される。
- [0055] 撮像装置本体 1 2 は、コントローラ 4 6 及び UI 系デバイス 4 8 を備えている。コントローラ 4 6 は、撮像装置 1 0 の全体を制御する。UI 系デバイス 4 8 は、ユーザに対して情報を提示したり、ユーザからの指示を受け付けたりするデバイスである。コントローラ 4 6 には、バスライン 8 8 を介して UI 系デバイス 4 8 が接続されており、コントローラ 4 6 は、UI 系デバイス 4 8 からの各種情報の取得、及び UI 系デバイス 4 8 の制御を行う。
- [0056] コントローラ 4 6 は、CPU 4 6 A、ROM 4 6 B、RAM 4 6 C、制御 I / F 4 6 D、及び入力 I / F 4 6 E を備えている。CPU 4 6 A、ROM 4 6 B、RAM 4 6 C、制御 I / F 4 6 D、及び入力 I / F 4 6 E は、バスライン 8 8 を介して相互に接続されている。
- [0057] ROM 4 6 B には、各種プログラムが記憶されている。CPU 4 6 A は、ROM 4 6 B から各種プログラムを読み出し、読み出した各種プログラムを RAM 4 6 C に展開する。CPU 4 6 A は、RAM 4 6 C に展開した各種プログラムに従って撮像装置 1 0 の全体を制御する。
- [0058] 制御 I / F 4 6 D は、FPGA を有するデバイスであり、撮像素子 4 4 に接続されている。CPU 4 6 A は、制御 I / F 4 6 D を介して撮像素子 4 4 を制御する。また、制御 I / F 4 6 D は、マウント 3 6 , 3 8 を介してモータ 4 5 , 4 7 に接続されており、CPU 4 6 A は、制御 I / F 4 6 D を介してモータ 4 5 , 4 7 を制御する。更に、制御 I / F 4 6 D は、マウント 3 6 , 3 8 を介してロータリエンコーダ 4 3 に接続されており、CPU 4 6 A は、ロータリエンコーダ 4 3 から入力される検出結果に基づいてフォーカスリング 1 3 の位置を特定する。

- [0059] バスライン 88 には、二次記憶装置 80 及び外部 I/F 82 が接続されている。二次記憶装置 80 は、フラッシュメモリ、SSD、HDD、又はEEPROMなどの不揮発性のメモリである。CPU 46A は、二次記憶装置 80 に対して各種情報の読み書きを行う。
- [0060] 外部 I/F 82 は、FPGA を有するデバイスである。外部 I/F 82 には、USBメモリ及びメモリカード等の外部装置（図示省略）が接続される。外部 I/F 82 は、CPU 46A と外部装置との間の各種情報の授受を司る。
- [0061] CPU 46A は、後述の出力画像データ 70（図 6 参照）を二次記憶装置 80 及び／又は上述の外部装置に記憶させる。なお、CPU 46A は、本開示の技術に係る「記憶制御部」の一例である。また、二次記憶装置 80 及び上記の外部装置は、本開示の技術に係る「記憶装置」の一例である。
- [0062] UI系デバイス 48 は、ハイブリッドファインダー 16、タッチパネル・ディスプレイ 26、及び受付部 84 を備えている。第 1 ディスプレイ 32 及びタッチパネル 34 は、バスライン 88 に接続されている。従って、CPU 46A は、第 1 ディスプレイ 32 に対して各種情報を表示させ、タッチパネル 34 によって受け付けられた各種指示に従って動作する。
- [0063] 受付部 84 は、タッチパネル 34 及びハードキー部 25 を備えている。ハードキー部 25 は、複数のハードキーであり、リリースボタン 20、ダイヤル 22、及び指示キー 28 を有する。ハードキー部 25 は、バスライン 88 に接続されており、CPU 46A は、ハードキー部 25 によって受け付けられた各種指示に従って動作する。
- [0064] ハイブリッドファインダー 16 は、第 2 ディスプレイ 86 を備えている。CPU 46A は、第 2 ディスプレイ 86 に対して各種情報を表示させる。
- [0065] 一例として図 4 に示すように、ハイブリッドファインダー 16 は、OVF 90 及びEVF 92 を含む。OVF 90 は、逆ガリレオ式ファインダーであり、接眼レンズ 94、プリズム 96、及び対物レンズ 98 を有する。EVF 92 は、第 2 ディスプレイ 86、プリズム 96、及び接眼レンズ 94 を有す

る。

- [0066] 対物レンズ98の光軸L2に沿って対物レンズ98よりも被写体側には、液晶シャッタ100が配置されており、液晶シャッタ100は、EVF92を使用する際に、対物レンズ98に光学像が入射しないように遮光する。
- [0067] プリズム96は、第2ディスプレイ86に表示される電子像又は各種の情報を反射させて接眼レンズ94に導き、且つ、光学像と第2ディスプレイ86に表示される電子像及び／又は各種情報とを合成する。第2ディスプレイ86に表示される電子像の一例としては、ライブビュー画像が挙げられる。
- [0068] CPU46Aは、OVFモードの場合、液晶シャッタ100が非遮光状態になるように制御し、接眼レンズ94から光学像が視認できるようにする。また、CPU46Aは、EVFモードの場合、液晶シャッタ100が遮光状態になるように制御し、接眼レンズ94から第2ディスプレイ86に表示される電子像のみが視認できるようにする。
- [0069] なお、以下では、説明の便宜上、第1ディスプレイ32（図3参照）及び第2ディスプレイ86を区別して説明する必要がない場合は、符号を付さずに「ディスプレイ」と称する。ディスプレイは、本開示の技術に係る「表示部」の一例である。また、CPU46Aは、本開示の技術に係る「表示制御部」の一例である。
- [0070] 一例として図5に示すように、撮像素子44には、光電変換素子61、処理回路62、及びメモリ64が内蔵されている。撮像素子44では、光電変換素子61に対して処理回路62及びメモリ64が積層されている。撮像素子44は、光電変換素子61、処理回路62、及びメモリ64が1チップ化された撮像素子である。すなわち、光電変換素子61、処理回路62、及びメモリ64は1パッケージ化されている。具体的には、光電変換素子61及び処理回路62は、銅等の導電性を有するバンプ（図示省略）によって互いに電氣的に接続されており、処理回路62及びメモリ64も、銅等の導電性を有するバンプ（図示省略）によって互いに電氣的に接続されている。なお、メモリ64は、本開示の技術に係る「記憶部」の一例である。

- [0071] 処理回路62は、例えば、LSIであり、メモリ64は、例えば、DRAMである。但し、本開示の技術はこれに限らず、メモリ64としてDRAMに代えてSRAMを採用してもよい。
- [0072] 処理回路62は、ASIC及びFPGAによって実現されており、コントローラ46との間で各種情報の授受を行う。なお、ここでは、処理回路62がASIC及びFPGAによって実現される例を挙げているが、本開示の技術はこれに限定されるものではない。例えば、処理回路62がASIC、PLD、又はFPGAのみで実現されてもよいし、ASIC、PLD、及びFPGAのうち、ASIC及びPLDの組み合わせ、又はPLD及びFPGAの組み合わせによって実現されてもよい。また、CPU、ROM、及びRAMを含むコンピュータが採用されてもよい。CPUは、単数であってもよいし、複数であってもよい。また、処理回路62は、ハードウェア構成及びソフトウェア構成の組み合わせによって実現されてもよい。
- [0073] 光電変換素子61は、マトリクス状に配置された複数のフォトダイオードを有している。複数のフォトダイオードの一例としては、“4896×3265”画素分のフォトダイオードが挙げられる。
- [0074] 光電変換素子61は、カラーフィルタを備えており、カラーフィルタは、輝度信号を得るために最も寄与するG（緑）に対応するGフィルタ、R（赤）に対応するRフィルタ、及びB（青）に対応するBフィルタを含む。本実施形態では、光電変換素子61の複数のフォトダイオードに対してGフィルタ、Rフィルタ、及びBフィルタが行方向（水平方向）及び列方向（垂直方向）の各々に既定の周期性で配置されている。そのため、撮像装置10は、R、G、B信号のデモザイク処理等を行う際に、繰り返しパターンに従って処理を行うことが可能となる。なお、デモザイク処理とは、単板式のカラー撮像素子のカラーフィルタ配列に対応したモザイク画像から画素毎に全ての色情報を算出する処理を指す。例えば、RGB3色のカラーフィルタからなる撮像素子の場合、デモザイク処理とは、RGBからなるモザイク画像から画素毎にRGB全ての色情報を算出する処理を意味する。

- [0075] 撮像素子44は、いわゆる電子シャッタ機能を有しており、コントローラ46の制御下で電子シャッタ機能を働かせることで、光電変換素子61内の各フォトダイオードの電荷蓄積時間を制御する。電荷蓄積時間とは、いわゆるシャッタスピードを指す。
- [0076] 撮像装置10では、ローリングシャッタ方式で、静止画像用の撮像と、動画像用の撮像とが行われる。静止画像用の撮像は、電子シャッタ機能を働かせ、かつ、メカニカルシャッタ42（図3参照）を作動させることで実現され、ライブビュー画像用の撮像は、メカニカルシャッタ42を作動させずに、電子シャッタ機能を働かせることで実現される。なお、ここでは、ローリングシャッタ方式が例示されているが、本開示の技術はこれに限らず、ローリングシャッタ方式に代えてグローバルシャッタ方式を適用してもよい。
- [0077] 一例として図6に示すように、処理回路62は、読出回路62A、デジタル処理回路62B、画像処理回路62C、出力回路62D、及び制御回路62Eを含む。読出回路62A、デジタル処理回路62B、画像処理回路62C、及び制御回路62Eは、ASICによって実現され、出力回路62Dは、FPGAによって実現される。なお、画像処理回路62Cは、本開示の技術に係る「処理部」の一例であり、出力回路62Dは、本開示の技術に係る「出力部」の一例である。
- [0078] 制御回路62Eは、コントローラ46に接続されている。具体的には、制御回路62Eは、コントローラ46の制御I/F46D（図3参照）に接続されており、CPU46A（図3参照）の指示に従って、撮像素子44の全体を制御する。
- [0079] 読出回路62Aは、光電変換素子61、デジタル処理回路62B、及び制御回路62Eに接続されている。メモリ64は、デジタル処理回路62B、画像処理回路62C、及び制御回路62Eに接続されている。画像処理回路62Cは、出力回路62D、制御回路62E、及びメモリ64に接続されている。
- [0080] 出力回路62Dは、制御回路62E及びコントローラ46に接続されてい

る。具体的には、出力回路 6 2 D は、コントローラ 4 6 の入力 I / F 4 6 E (図 3 参照) に接続されている。

[0081] 読出回路 6 2 A は、制御回路 6 2 E の制御下で、光電変換素子 6 1 から光電変換素子 6 1 に蓄積された信号電荷であるアナログの撮像画像データ 6 9 A を読み出す。具体的には、読出回路 6 2 A は、制御回路 6 2 E から入力される垂直同期信号に従って、撮像画像データ 6 9 A を 1 フレーム毎に読み出す。また、読出回路 6 2 A は、1 フレームの読出期間内において制御回路 6 2 E から入力される水平同期信号に従って、撮像画像データ 6 9 A を 1 行毎に読み出す。

[0082] デジタル処理回路 6 2 B は、読出回路 6 2 A により読み出されたアナログの撮像画像データ 6 9 A に対して相関二重サンプリングの信号処理を行ってから A / D 変換を行うことでアナログの撮像画像データ 6 9 A をデジタル化する。そして、デジタル処理回路 6 2 B は、撮像画像データ 6 9 A をデジタル化して得た撮像画像データ 6 9 B をメモリ 6 4 に記憶する。なお、以下では、撮像画像データ 6 9 A, 6 9 B を区別して説明する必要がない場合、「撮像画像データ 6 9」と称する。

[0083] メモリ 6 4 は、複数フレームの撮像画像データ 6 9 B を記憶可能なメモリである。メモリ 6 4 は、画素単位の記憶領域 (図示省略) を有しており、撮像画像データ 6 9 B がデジタル処理回路 6 2 B によって、画素単位で、メモリ 6 4 のうちの対応する記憶領域に記憶される。

[0084] 画像処理回路 6 2 C は、撮像画像データ 6 9 B を用いた処理を行う。具体的には、画像処理回路 6 2 C は、メモリ 6 4 から撮像画像データ 6 9 B を取得し、取得した撮像画像データ 6 9 B に対して各種の信号処理を施す。ここで言う「各種の信号処理」には、色調補正、ホワイトバランス調整、シャープネス調整、ガンマ補正、及び階調補正などの公知の信号処理が含まれる他、本開示の技術に係る信号処理も含まれる。詳しくは後述するが、本開示の技術に係る信号処理とは、例えば、図 8 に示す画像データ取得部 6 2 C 1、差分画像データ生成部 6 2 C 2、2 値化画像データ生成部 6 2 C 3、及び出

力画像データ決定部62C4による信号処理を指す。

- [0085] 画像処理回路62Cは、撮像画像データ69Aに対して各種の信号処理を施すことで出力画像データ70を生成し、生成した出力画像データ70を出力回路62Dに出力する。
- [0086] 出力回路62Dは、画像処理回路62Cでの各種の信号処理の結果に基づいて、撮像画像データ69Bに基づく出力画像データ70を出力する。具体的には、出力回路62Dは、画像処理回路62Cから入力された出力画像データ70をコントローラ46に出力する。
- [0087] 撮像素子44では、撮像フレームレートで被写体が撮像され、出力フレームレートで出力画像データ70がコントローラ46に出力される。撮像フレームレートは、本開示の技術に係る「第1フレームレート」一例であり、出力フレームレートは、本開示の技術に係る「第2フレームレート」の一例である。なお、ここで言う「撮像」とは、光電変換素子61での1フレーム分の露光が開始されてからメモリ64に1フレーム分の撮像画像データ69Bが記憶されるまでの処理を指す。
- [0088] 撮像フレームレートは、光電変換素子61、読出回路62A、デジタル処理回路62B、制御回路62E、及びメモリ64が協働して行う撮像に要するフレームレートである。これに対し、出力フレームレートは、撮像素子44の後段のデバイスで用いられるフレームレートと同一のフレームレートである。
- [0089] 撮像フレームレートと出力フレームレートは、“撮像フレームレート $\geq$ 出力フレームレート”の関係性を有していればよい。例えば、撮像フレームレートが、図7Aに示すように、期間T内に8フレーム分の撮像が行われるフレームレートであり、出力フレームレートが、図7Bに示すように、期間T内に3フレーム分の出力が行われるフレームレートであればよい。
- [0090] なお、本実施形態では、撮像フレームレートとして240fps (frames per second) が採用され、出力フレームレートとして60fpsが採用されているが、本開示の技術はこれに限定されない。例えば

、撮像フレームレートとして300fpsが採用され、出力フレームレートとして120fpsが採用されてもよいし、撮像フレームレートと出力フレームレートとが同じであってもよい。

[0091] 一例として図8に示すように、画像処理回路62Cは、画像データ取得部62C1、差分画像データ生成部62C2、2値化画像データ生成部62C3、及び出力画像データ決定部62C4を有する。画像データ取得部62C1は、メモリ64に接続されている。差分画像データ生成部62C2は、画像データ取得部62C1に接続されている。2値化画像データ生成部62C3は、差分画像データ生成部62C2に接続されている。出力画像データ決定部62C4は、2値化画像データ生成部62C3に接続されている。出力回路62Dは、出力画像データ決定部62C4に接続されている。

[0092] 一例として図9に示すように、画像データ取得部62C1は、メモリ64から撮像画像データ69Bを取得する。図9に示す例では、撮像画像データ69Bとして、最新フレーム画像データと過去フレーム画像データとが画像データ取得部62C1によって取得された態様を示されている。

[0093] メモリ64は、FIFO方式で撮像画像データ69Bを入出力し、画像データ取得部62C1は、メモリ64から出力された撮像画像データ69Bを順次に取り得る。画像データ取得部62C1は、メモリ64から順次に取り得た一对の撮像画像データ69Bを一時的に保持する。画像データ取得部62C1によって保持されている一对の撮像画像データ69Bのうち、メモリ64から取得した最新の撮像画像データ69Bが上述の最新フレーム画像データである。また、画像データ取得部62C1によって保持されている一对の撮像画像データ69Bのうち、最新フレーム画像データよりも1フレーム前にメモリ64から取得した撮像画像データ69Bが上述の過去フレーム画像データである

[0094] つまり、一例として図10に示すように、メモリ64にはFIFO方式で撮像画像データ69Bが入出力され、画像データ取得部62C1は、メモリ64に撮像画像データ69Bが記憶される毎にメモリ64から出力される撮

画像データ 69 B を取得する。画像データ取得部 62 C 1 は、メモリ 64 から取得したタイミングが隣接する一対の撮像画像データ 69 B を一時的に保持する。

[0095] 画像データ取得部 62 C 1 は、メモリ 64 から新たな撮像画像データ 69 B が取得すると、過去フレーム画像データを出力する。また、画像データ取得部 62 C 1 は、メモリ 64 から新たな撮像画像データ 69 B を取得すると、最新フレーム画像データを過去フレーム画像として保持し、新たに取得した撮像画像データ 69 B を最新フレーム画像データとして保持する。このように、画像データ取得部 62 C 1 によってメモリ 64 から撮像画像データ 69 B が取得される毎に、画像データ取得部 62 C 1 によって保持される一対の撮像画像データ 69 B が更新される。

[0096] 一例として図 11 に示すように、画像データ取得部 62 C 1 から出力された撮像画像データ 69 B は、差分画像データ生成部 62 C 2 に入力される。差分画像データ生成部 62 C 2 は、画像データ取得部 62 C 1 から撮像画像データ 69 B を取得し、画像データ取得部 62 C 1 と同様に、最新フレーム画像データと過去フレーム画像データとして保持する。更に、差分画像データ生成部 62 C 2 は、画像データ取得部 62 C 1 から新たに撮像画像データ 69 B を取得すると、画像データ取得部 62 C 1 と同様に、保持対象の最新フレーム画像データ及び過去フレーム画像データを更新し、過去フレーム画像データとして保持していた撮像画像データ 69 B を 2 値化画像データ生成部 62 C 3（図 8 及び図 12 参照）に出力する。

[0097] 差分画像データ生成部 62 C 2 は、現時点で保持している一対の撮像画像データ 69 B、すなわち、最新フレーム画像データと過去フレーム画像データとの差分の絶対値（以下、「差分絶対値」と称する）を算出し、差分絶対値による差分画像データを生成する。ここで、過去フレーム画像データを $I_{past}(x, y)$ とし、最新フレーム画像データを $I_{curr}(x, y)$ とした場合、差分画像データ $I_{diff}(x, y)$ は、次の式（1）に従って算出される。

$$[0098] \quad I_{diff}(x, y) = |I_{curr}(x, y) - I_{past}(x, y)| \cdots \cdots (1)$$

[0099] 差分画像データ生成部62C2は、差分画像データ $I_{diff}(x, y)$ を算出すると、算出した差分画像データ $I_{diff}(x, y)$ を2値化画像データ生成部62C3（図12参照）に出力する。

[0100] 一例として図12に示すように、2値化画像データ生成部62C3は、差分画像データ生成部62C2から差分画像データを取得し、取得した差分画像データから2値化画像データを生成する。2値化画像データ生成部62C3は、差分画像データ $I_{diff}(x, y)$ を2値化する。例えば、以下の式（2）及び式（3）に従って差分画像データ $I_{diff}(x, y)$ が2値化画像データ $I_{bin}(x, y)$ に変換される。

$$[0101] \quad I_{bin}(x, y) = 1 \quad (I_{diff}(x, y) > \text{閾値} T1) \cdots \cdots (2)$$

$$[0102] \quad I_{bin}(x, y) = 0 \quad (I_{diff}(x, y) \leq \text{閾値} T1) \cdots \cdots (3)$$

[0103] なお、差分画像データ生成部62C2から出力された撮像画像データ69Bは、2値化画像データ生成部62C3に入力される。2値化画像データ生成部62C3は、差分画像データ生成部62C2から撮像画像データ69Bを取得し、画像データ取得部62C1と同様に、最新フレーム画像データと過去フレーム画像データとして保持する。更に、2値化画像データ生成部62C3は、差分画像データ生成部62C2から新たに撮像画像データ69Bを取得すると、画像データ取得部62C1と同様に、保持対象の最新フレーム画像データ及び過去フレーム画像データを更新し、過去フレーム画像データとして保持していた撮像画像データ69Bを出力画像データ決定部62C4（図8参照）に出力する。

[0104] 図13に示す例では、2値化画像データ内に“ $I_{bin}(x, y) = 1$ ”の2値化差分領域 S_A 、 S_B が含まれている。出力画像データ決定部62C4は、2値化差分領域 S_A 及び2値化差分領域 S_B の総面積（ $= \sum I_{bin}(x, y)$ ）を算出し、算出した総面積が既定面積以上であるか否かを判定する。ここで、出力画像データ決定部62C4は、算出した総面積が既定面積以上の場合

に、2値化差分領域 S_A 及び2値化差分領域 S_B が含まれる2値化画像データの生成に用いた最新フレーム画像データ及び過去フレーム画像データのうちの最新フレーム画像データを出力画像データ70として決定する。

[0105] なお、上記の「既定面積」は、例えば、2フレーム分の撮像が行われる間に被写体に動きがあると視覚的に認識することができる場合の2値化差分領域の面積としてコンピュータ・シミュレーション及び／又は実機を用いた官能試験等の結果から得られた面積である。本第1実施形態では、2値化画像データにより示される画像全体の面積のうちの2割の面積が上記の「既定面積」として採用されている。上記の「既定面積」は、受付部84（図3参照）によって受け付けられた指示に応じて変更可能な可変値であっても良いし、固定値であってもよい。上記の「既定面積」は、本開示の技術に係る「閾値」の一例であり、2値化差分領域 S_A 及び2値化差分領域 S_B の総面積は、本開示の技術に係る「相違度」の一例である。以下では、説明の便宜上、2値化差分領域 S_A 及び2値化差分領域 S_B の総面積を単に「2値化差分領域の面積」とも称する。

[0106] 一例として図14に示すように、出力画像データ決定部62C4は、2値化画像データ生成部62C3から撮像画像データ69Bが入力される毎に、入力された撮像画像データ69Bに対応する2値化画像データの2値化差分領域の総面積と既定面積とを比較する。出力画像データ決定部62C4は、比較結果に基づいて、入力された撮像画像データ69Bを出力回路62Dに出力するか否かを判定する。そして、出力画像データ決定部62C4は、出力すべき撮像画像データ69Bとして決定した出力画像データ70を順次に出力回路62Dに出力する。

[0107] 出力回路62Dは、画像処理回路62Cでの処理結果に基づいて画像データを出力フレームレートで出力する。具体的には、出力回路62Dは、画像処理回路62Cによって撮像画像データ69Bが処理されて得られた処理結果に基づいて、撮像画像データ69Bに基づく出力画像データ70を出力フレームレートで出力する。

- [0108] 次に、撮像装置 10 の作用について説明する。
- [0109] 先ず、撮像素子 44 の処理回路 62 によって実行される撮像処理の流れについて図 15 を参照しながら説明する。
- [0110] 図 15 に示す撮像処理では、先ず、ステップ S T 10 で、読出回路 62 A は、光電変換素子 61 に対して露光を開始させるタイミング（以下、「露光開始タイミング」と称する）が到来したか否かを判定する。露光開始タイミングは、上述した撮像フレームレートによって周期的に規定されたタイミングである。ステップ S T 10 において、露光開始タイミングが到来していない場合は、判定が否定されて、撮像処理はステップ S T 30 へ移行する。ステップ S T 10 において、露光開始タイミングが到来した場合は、判定が肯定されて、撮像処理はステップ S T 12 へ移行する。
- [0111] ステップ S T 12 で、読出回路 62 A は、光電変換素子 61 に対して 1 フレーム分の露光を行わせる。
- [0112] 次のステップ S T 14 で、読出回路 62 A は、光電変換素子 61 から 1 フレーム分の撮像画像データ 69 A を読み出す。
- [0113] 次のステップ S T 16 で、デジタル処理回路 62 B は、ステップ S T 14 で読み出された撮像画像データ 69 A に対して相関二重サンプリングの信号処理を行ってから A/D 変換を行うことで撮像画像データ 69 A をデジタル化する。
- [0114] 次のステップ S T 18 で、デジタル処理回路 62 B は、デジタル化して得た撮像画像データ 69 B をメモリ 64 に記憶する。メモリ 64 に記憶された撮像画像データ 69 B は、画像データ取得部 62 C 1 によって取得される。
- [0115] 次のステップ S T 20 で、画像データ取得部 62 C 1 は、過去フレーム画像データを有している否かを判定する。すなわち、画像データ取得部 62 C 1 は、最新フレーム画像データと過去フレーム画像データとの一対の撮像画像データ 69 B を保持しているか否かを判定する。ステップ S T 20 において、過去フレーム画像データを有していない場合は、判定が否定されて、撮像処理はステップ S T 30 へ移行する。ステップ S T 20 において、過去フ

レーム画像データを有している場合は、判定が肯定されて、撮像処理はステップS T 2 2へ移行する。

[0116] ステップS T 2 2で、まず、差分画像データ生成部6 2 C 2は、画像データ取得部6 2 C 1によって取得された最新フレーム画像データと過去フレーム画像データとの差分絶対値を算出し、算出した差分絶対値から上述の差分画像データを生成する。次に、2値化画像データ生成部6 2 C 3は、差分画像データを2値化することで上述した2値化画像データを生成する。そして、出力画像データ決定部6 2 C 4は、2値化画像データ生成部6 2 C 3によって生成された2値化画像データ値から上述の2値化差分領域を算出する。

[0117] 次のステップS T 2 4で、出力画像データ決定部6 2 C 4は、2値化差分領域の面積が上述の既定面積以上であるか否かを判定する。ステップS T 2 4において、2値化差分領域の面積が既定面積以上でない場合は、判定が否定されて、撮像処理はステップS T 3 0へ移行する。ステップS T 2 4において、2値化差分領域の面積が既定面積以上の場合は、判定が肯定されて、撮像処理はステップS T 2 6へ移行する。

[0118] ステップS T 2 6で、出力画像データ決定部6 2 C 4は、2値化差分領域が含まれる2値化画像データの生成に用いた最新フレーム画像データ及び過去フレーム画像データのうちの最新フレーム画像データを出力画像データ7 0として決定する。

[0119] 次のステップS T 2 8で、出力回路6 2 Dは、ステップS T 2 6で決定された出力画像データ7 0をコントローラ4 6に出力する。

[0120] コントローラ4 6は、出力回路6 2 Dから入力された出力画像データ7 0をディスプレイに対してライブビュー画像又は静止画像として表示させたり、二次記憶装置8 0及び／又はメモリカード（図示省略）に記憶させたりする。

[0121] ステップS T 3 0で、制御回路6 2 Eは、撮像処理を終了する条件（以下、「撮像処理終了条件」と称する）を満足したか否かを判定する。撮像処理終了条件としては、例えば、撮像処理を終了させる指示が受付部8 4によっ

て受け付けられた、との条件が挙げられる。ステップST30において、撮像処理終了条件を満足していない場合は、判定が否定されて、撮像処理はステップST10へ移行する。ステップST30において、撮像処理終了条件を満足した場合は、撮像処理が終了する。

[0122] 以上説明したように、撮像素子44は、メモリ64、画像処理回路62C、及びメモリ64を備えている。メモリ64には、被写体が撮像フレームレートで撮像されることで得られた撮像画像データ69Bが記憶される。画像処理回路62Cでは、一对の撮像画像データ69Bである最新フレーム画像データと過去フレーム画像データとの相違度が算出される。

[0123] 本第1実施形態において、相違度とは、上述の2値化差分領域の面積を指す。2値化差分領域の面積が大きい程、被写体の動きが大きいことを意味するので、このときに撮像されることで得られた撮像画像データ69は、ユーザにとって、表示したり記憶したりするに値する画像データであることが予想される。逆に、2値化差分領域の面積が小さい程、被写体の動きが小さいことを意味するので、このときに撮像されることで得られた撮像画像データ69は、ユーザにとって、表示したり記憶したりするに値しない画像データであることが予想される。

[0124] そこで、画像処理回路62Cでは、2値化差分領域の面積が既定閾値以上の場合に、相違度の算出に用いられた最新フレーム画像データが出力画像データ70として決定される。そして、出力回路62Dによってコントローラ46に出力画像データ70が出力される。これにより、撮像されることで得られた全ての画像データを出力する場合に比べ、画像データの出力に要する消費電力を低減することができる。

[0125] また、撮像素子44は、光電変換素子61、処理回路62、及びメモリ64が1チップ化された撮像素子である。これにより、光電変換素子61、処理回路62、及びメモリ64が1チップ化されていない撮像素子に比べ、撮像素子44の可搬性が高くなる。また、光電変換素子61、処理回路62、及びメモリ64が1チップ化されていない撮像素子に比べ、設計の自由度も

高めることができる。更に、光電変換素子 6 1、処理回路 6 2、及びメモリ 6 4 が 1 チップ化されていない撮像素子に比べ、撮像装置本体 1 2 の小型化にも寄与することができる。

[0126] また、図 5 に示すように、撮像素子 4 4 として、光電変換素子 6 1 にメモリ 6 4 が積層された積層型撮像素子が採用されている。これにより、光電変換素子 6 1 とメモリ 6 4 とが積層されていない場合に比べ、光電変換素子 6 1 からメモリ 6 4 への撮像画像データ 6 9 の転送速度を高めることができる。転送速度の向上は、処理回路 6 2 全体での処理の高速化にも寄与する。また、光電変換素子 6 1 とメモリ 6 4 とが積層されていない場合に比べ、設計の自由度も高めることができる。更に、光電変換素子 6 1 とメモリ 6 4 とが積層されていない場合に比べ、撮像装置本体 1 2 の小型化にも寄与することができる。

[0127] また、撮像装置 1 0 では、出力画像データ 7 0 に基づくライブビュー画像等が第 2 ディスプレイ 8 6 に表示される。これにより、出力画像データ 7 0 により示される画像をユーザに視認させることができる。また、被写体が撮像されることで得られた全ての撮像画像データ 6 9 B がディスプレイに表示される場合に比べ、消費電力を低減することができる。また、ユーザにとって必要性が高いと予想される画像のみをユーザに視認させることができる。

[0128] 更に、撮像装置 1 0 では、出力画像データ 7 0 が二次記憶装置 8 0 及び／又はメモリカード等に記憶される。これにより、被写体が撮像されることで得られた全ての撮像画像データ 6 9 B が二次記憶装置 8 0 等に記憶される場合に比べ、二次記憶装置 8 0 及び／又はメモリカードの記憶容量を長持ちさせることができる。

[0129] なお、上記第 1 実施形態では、ステップ S T 2 6 において出力画像データ 7 0 として決定されなかった最新フレーム画像データは出力回路 6 2 D によってコントローラ 4 6 に出力されない形態例を挙げて説明したが、本開示の技術はこれに限定されない。例えば、2 値化差分領域の面積が既定面積未満の場合に、図 1 6 に示すように、2 値化差分領域が含まれる 2 値化画像デー

タの生成に用いた最新フレーム画像データ及び過去フレーム画像データのうちの最新フレーム画像データの代わりにダミーデータ70aが出力されるようにしてもよい。すなわち、出力回路62Dは、上記の撮像処理のステップST26において出力画像データ70として決定されなかった最新フレーム画像データの代わりにダミーデータ70aをコントローラ46に出力するようにしてもよい。ダミーデータ70aとしては、例えば、全画素についての画素値が同一の画像データが挙げられる。全画素についての画素値が同一の画像データとは、例えば、全画素についての画素値が“0”の画像データを指す。

[0130] 出力回路62Dがダミーデータ70aを出力する場合、一例として図17に示す撮像処理が処理回路62によって実行される。図17に示す例では、撮像処理のステップST24において判定が否定された場合に、撮像処理がステップST32へ移行する。そして、ステップST32で、出力回路62Dがダミーデータ70aをコントローラ46に出力し、その後、撮像処理はステップST30へ移行する。

[0131] このように2値化差分領域の面積が既定面積未満の場合に、ダミーデータ70aが出力回路62Dによってコントローラ46に出力される。2値化差分領域の面積が既定面積未満であるということは、このときに撮像されることで得られた撮像画像データ69は、ユーザにとって、表示したり記憶したりするに値しない画像データであることが予想される。この場合、ダミーデータ70aがコントローラ46に出力されることで、単に画像データを出力しない場合に比べ、撮像素子44とコントローラ46との間でのデータが変化する度合い、すなわち、データのトグルレートを小さくすることができる。この結果、2値化差分領域の面積が既定面積未満の場合に何らかの撮像画像データ69をコントローラ46に出力する場合に比べ、画像データの出力に要する消費電力を低減することができる。なお、ダミーデータ70aは、本開示の技術に係る「第1ダミーデータ」の一例である。

[0132] また、上記第1実施形態では、本開示の技術に係る「相違度」の一例とし

て2値化差分領域の面積を例示したが、本開示の技術はこれに限定されない。例えば、2値化差分領域の面積に代えて、最新フレーム画像データと過去フレーム画像データとの単純な差分の絶対値を適用するようにしてもよい。

[0133] また、上記第1実施形態では、差分絶対値を例示したが、これに限らず、過去フレーム画像データに対する最新フレーム画像データの割合であってもよい。過去フレーム画像データに対する最新フレーム画像データの割合とは、例えば、“ $I_{past}(x, y) / I_{curr}(x, y)$ ”を指す。

[0134] また、上記第1実施形態では、一对の撮像画像データ69Aがメモリ64に記憶されている場合について説明したが、本開示の技術はこれに限定されない。例えば、過去フレーム画像データとの比較対象とされる最新フレーム画像データをメモリ64に記憶させずにデジタル処理回路62Bから画像処理回路62Cに直接出力するようにしてもよい。この場合、例えば、メモリ64には、1フレーム毎に過去フレーム画像データとして撮像画像データ69Bがデジタル処理回路62Bから入力される。そして、画像処理回路62Cでは、メモリ64から過去フレーム画像データとして入力された撮像画像データ69Bと、デジタル処理回路62Bから直接入力された最新フレーム画像データとの相違度が算出される。

[0135] また、上記第1実施形態では、2値化差分領域の面積が既定面積以上の場合に最新フレーム画像データのみが出力回路62Dによって出力される形態例を挙げて説明したが、本開示の技術はこれに限定されない。例えば、2値化差分領域の面積が既定面積以上の場合に最新フレーム画像データ及び過去フレーム画像データの双方が出力回路62Dによって出力されるようにしてもよい。

[0136] また、上記第1実施形態では、過去フレーム画像データが最新フレーム画像データよりも1フレーム前の撮像画像データ69Bであるが、本開示の技術はこれに限定されない。例えば、過去フレーム画像データは最新フレーム画像データより2フレーム以上前の撮像画像データ69Bであってもよい。

[0137] また、上第1実施形態では、出力画像データ70に基づくライブビュー画

像等が第2ディスプレイ86に表示されているが、本開示の技術はこれに限定されるものではない。例えば、出力画像データ70に基づくライブビュー画像等が、第1ディスプレイ32に表示されるようにしてもよいし、第1ディスプレイ32及び第2ディスプレイ86の双方に表示されるようにしてもよい。

[0138] また、上記第1実施形態では、撮像素子44として、光電変換素子61、処理回路62、及びメモリ64が1チップ化された撮像素子を例示したが、本開示の技術はこれに限定されない。例えば、光電変換素子61、処理回路62、及びメモリ64のうち、少なくとも光電変換素子61及びメモリ64が1チップ化されていればよい。

[0139] [第2実施形態]

上記第1実施形態では、2フレーム分の撮像画像データ69Bの全画素を対象にして差分画像データが生成される形態例を挙げて説明したが、本第2実施形態では、撮像画像データ69Bの圧縮画像データから差分画像データが生成される場合について説明する。

[0140] なお、本第2実施形態では、上記第1実施形態と同一の構成要素については同一の符号を付し、その説明を省略する。以下では、上記第1実施形態と異なる部分について説明する。

[0141] 一例として図1～図3に示すように、本第2実施形態に係る撮像装置200は、上記第1実施形態で説明した撮像装置100に比べ、撮像装置本体12に代えて撮像装置本体212を有する点異なる。一例として図3に示すように、撮像装置本体212は、撮像装置本体12に比べ、撮像素子44に代えて撮像素子244を有する点異なる。一例として図5に示すように、撮像素子244は、撮像素子44に比べ、処理回路62に代えて処理回路262を有する点異なる。

[0142] 一例として図6に示すように、処理回路262は、処理回路62に比べ、画像処理回路62Cに代えて画像処理回路262Cを有する点、及び、出力回路62Dに代えて出力回路262Dを有する点異なる。画像処理回路2

62Cは、画像処理回路62Cに比べ、撮像画像データ69Bに基づいて出力画像データ70を生成する点に代えて、撮像画像データ69Bに基づいて出力画像データ270を生成する点異なる。出力回路262Dは、出力回路62Dに比べ、出力画像データ70に代えて出力画像データ270を出力する点異なる。

[0143] 一例として図18に示すように、画像処理回路262Cは、画像データ取得部262C1、間引き画像データ生成部262F、差分画像データ生成部262C2、2値化画像データ生成部262C3、及び出力画像データ決定部262C4を有する。

[0144] 画像データ取得部262C1は、上記第1実施形態の画像データ取得部62C1と同様に、メモリ64から撮像画像データ69Bを取得する。すなわち、画像データ取得部262C1は、上記第1実施形態の画像データ取得部62C1と同様に、メモリ64から最新フレーム画像データ及び過去フレーム画像データを取得する。

[0145] 間引き画像データ生成部262Fは、画像データ取得部262C1によって取得された撮像画像データ69Bに対して間引き処理を行う。具体的には、間引き画像データ生成部262Fは、画像データ取得部262C1によって取得された最新フレーム画像データ及び過去フレーム画像データの各々に対して間引き処理を行う。間引き処理は、撮像画像データ69Bから画素を間引くことによって撮像画像データ69Bを圧縮する処理である。

[0146] 差分画像データ生成部262C2は、上記第1実施形態で説明した差分画像データ生成部62C2に比べ、撮像画像データ69Bに代えて間引き画像データ69B1から差分画像データを生成する点異なる。

[0147] 2値化画像データ生成部262C3は、上記第1実施形態で説明した2値化画像データ生成部62C3に比べ、差分画像データ生成部62C2によって生成された差分画像データに代えて差分画像データ生成部262C2によって生成された差分画像データから2値化画像データを生成する点異なる。

[0148] 出力画像データ決定部262C4は、上記第1実施形態で説明した出力画像データ決定部62C4に比べ、2値化画像データ生成部62C3によって生成された2値化画像データに基づいて出力画像データ70を決定することに代えて、2値化画像データ生成部262C3によって生成された2値化画像データに基づいて出力画像データ270を生成する点が異なる。出力画像データ決定部262C4は、出力画像データ270を出力回路262Dに出力する。出力画像データ270は、出力画像データ70に比べ、撮像画像データ69Bの最新フレーム画像データではなく、間引き処理後の最新フレーム画像データである点異なる。

[0149] 一例として図19に示すように、撮像画像データ69Bは、R画素、G画素、及びB画素を有するカラー画像データである。撮像画像データ69Bは、複数の原色画素が周期的に配列された画像データである。具体的には、撮像画像データ69Bでは、R画素、G画素、及びB画素がX-T r a n c e（登録商標）配列に対応した周期性で配列されている。

[0150] 図19に示す例では、1行目で、R画素、G画素、及びB画素が、行方向にG画素、B画素、R画素、G画素、及びR画素の順に循環して配列されている。また、2行目で、R画素、G画素、及びB画素が、行方向にR画素、G画素、G画素、B画素、G画素、及びG画素の順に循環して配列されている。また、3行目で、R画素、G画素、及びB画素が、行方向にB画素、G画素、G画素、R画素、G画素、及びG画素の順に循環して配列されている。また、4行目で、R画素、G画素、及びB画素が、行方向にG画素、R画素、B画素、G画素、B画素、及びR画素の順に循環して配列されている。また、5行目で、R画素、G画素、及びB画素が、行方向にB画素、G画素、G画素、R画素、G画素、及びG画素の順に循環して配列されている。更に、6行目で、R画素、G画素、及びB画素が、行方向にR画素、G画素、G画素、B画素、G画素、及びG画素の順に循環して配列されている。そして、1行目～6行目のR画素、G画素、及びB画素の配列パターンが6行単位で列方向に繰り返されることによって撮像画像データ69Bの全体のR画

素、G画素、及びB画素の配列パターンが形成されている。

[0151] 間引き画像データ69B1は、撮像画像データ69Bに対して行単位での間引き処理が行われることによって得られた画像データである。具体的には、一例として図19に示すように、間引き画像データ69B1は、撮像画像データ69Bにより示される撮像画像から列方向に偶数行のラインの画素を間引くことによって得られた垂直1/2間引き画像を示す画像データである。すなわち、垂直1/2間引き画像の各行の画素は、撮像画像の奇数行の画素に相当する画素である。

[0152] 一例として図20に示すように、差分画像データ生成部262C2は、間引き画像データ生成部262Fから間引き画像データ69B1を取得する。間引き画像データ69B1は、間引き画像データ生成部262Fによって最新フレーム画像データ及び過去フレーム画像データの各々に対して行単位での間引き処理が行われることによって生成される。すなわち、間引き画像データ69B1は、間引き処理後の最新フレーム画像データと間引き処理後の過去フレーム画像データである。なお、間引き処理後の最新フレーム画像データは、本開示の技術に係る「間引き処理後の第1画像データ」の一例であり、間引き処理後の過去フレーム画像データは、本開示の技術に係る「間引き処理後の第2画像データ」の一例である。

[0153] 差分画像データ生成部262C2は、上記第1実施形態で説明した差分画像データ生成部62C2と同様に、間引き処理後の最新フレーム画像データ及び間引き処理後の過去フレーム画像データから差分画像データを生成する。

[0154] 次に、撮像装置200の作用について説明する。

[0155] 先ず、撮像素子244の処理回路262によって実行される撮像処理の流れについて図21を参照しながら説明する。なお、図21に示す撮像処理は、図15に示す撮像処理に比べ、ステップST200を有する点が異なる。また、図21に示す撮像処理は、図15に示す撮像処理に比べ、ステップST22～ステップST28に代えてステップST222～ステップST22

8を有する点が異なる。そのため、図21に示す撮像処理のフローチャートには、図15に示す撮像処理と同一のステップについては同一のステップ番号が付されている。以下、図21に示す撮像処理については、図15に示す撮像処理と異なる点のみを説明する。

[0156] 図21に示す撮像処理では、ステップST20において判定が肯定されると、撮像処理はステップST200へ移行する。ステップST200で、間引き画像データ生成部262Fは、上述したように撮像画像データ69Bから間引き画像データ69B1を生成する。

[0157] ステップST222の処理は、図15に示すステップST22の処理に比べ、撮像画像データ69Bに代えて間引き画像データ69B1に基づいて2値化差分領域の面積を算出する点が異なる。

[0158] ステップST224の処理は、図15に示すステップST24の処理に比べ、撮像画像データ69Bに基づいて算出された2値化差分領域の面積に代えて、間引き画像データ69B1に基づいて算出された2値化差分領域の面積を既定面積と比較する点が異なる。

[0159] ステップST226の処理は、図15に示すステップST26の処理に比べ、撮像画像データ69Bの最新フレーム画像データに代えて、間引き処理後の最新フレーム画像データを出力する点が異なる。

[0160] ステップST228の処理は、図15に示すステップST28の処理に比べ、出力画像データ70に代えて出力画像データ270を出力する点が異なる。

[0161] 以上説明したように、画像処理回路262Cでは、撮像画像データ69Bが間引き処理されることで得られた間引き画像データ69B1に基づいて差分画像データ及び2値化画像データが生成され、出力画像データ270が決定される。間引き画像データ69B1は、撮像画像データ69Bよりもデータ量が少ないので、画像処理回路262Cでの処理にかかる負荷が軽減される。また、出力画像データ270は、出力画像データ70よりもデータ量が少ない。よって、画像データの出力に要する消費電力を低減することができ

る。

[0162] なお、上記第2実施形態では、間引き画像データ69B1として垂直1／2間引き画像を示す画像データを例示したが、本開示の技術はこれに限定されない。例えば、nを3以上の自然数とした場合、垂直1／n間引き画像を示す画像データを間引き画像データとして適用してもよい。また、列単位で間引いた水平間引き画像を示す画像データを間引き画像データとして適用してもよいし、行単位及び列単位で間引いた画像を示す画像データを間引き画像データとして適用してもよい。

[0163] [第3実施形態]

上記第2実施形態では、撮像画像データ69Bを行単位で間引くことでデータ量の削減を図る形態例を挙げて説明したが、本第3実施形態では、上記第2実施形態とは異なる方法でデータ量の削減を図る形態例について説明する。なお、本第3実施形態では、上記第2実施形態と同一の構成要素については同一の符号を付し、その説明を省略する。以下では、上記第2実施形態と異なる部分について説明する。

[0164] 一例として図1～図3に示すように、本第3実施形態に係る撮像装置300は、上記第2実施形態で説明した撮像装置200に比べ、撮像装置本体212に代えて撮像装置本体312を有する点が異なる。一例として図3に示すように、撮像装置本体312は、撮像装置本体212に比べ、撮像素子244に代えて撮像素子344を有する点が異なる。一例として図5に示すように、撮像素子344は、撮像素子244に比べ、処理回路262に代えて処理回路362を有する点が異なる。

[0165] 一例として図6に示すように、処理回路362は、処理回路262に比べ、画像処理回路262Cに代えて画像処理回路362Cを有する点、及び、出力回路262Dに代えて出力回路362Dを有する点が異なる。

[0166] 一例として図22に示すように、画像処理回路362Cは、上記第2実施形態で説明した画像処理回路262Cに比べ、検出部362Fを有する点が異なる。また、画像処理回路362Cは、上記第2実施形態で説明した画像

処理回路 2 6 2 C に比べ、差分画像データ生成部 2 6 2 C 2 に代えて差分画像データ生成部 3 6 2 C 2 を有する点異なる。また、画像処理回路 3 6 2 C は、上記第 2 実施形態で説明した画像処理回路 2 6 2 C に比べ、2 値化画像データ生成部 2 6 2 C 3 に代えて 2 値化画像データ生成部 3 6 2 C 3 を有する点異なる。また、画像処理回路 3 6 2 C は、上記第 2 実施形態で説明した画像処理回路 2 6 2 C に比べ、出力画像データ決定部 2 6 2 C 4 に代えて出力画像データ決定部 3 6 2 C 4 を有する点異なる。

[0167] 一例として図 2 3 に示すように、検出部 3 6 2 F は、間引き画像データ生成部 2 6 2 F から間引き画像データ 6 9 B 1 を取得する。上記第 2 実施形態でも説明したように、間引き画像データ 6 9 B 1 は、間引き処理後の最新フレーム画像データと間引き処理後の過去フレーム画像データである。本第 3 実施形態では、説明の便宜上、間引き処理後の最新フレーム画像データを単に「最新フレーム画像データ」と称し、間引き処理後の過去フレーム画像データを単に「過去フレーム画像データ」と称する。

[0168] 検出部 3 6 2 F は、主要被写体画像データ検出部 3 6 2 F 1 及び特定画像データ検出部 3 6 2 F 2 を備えている。主要被写体画像データ検出部 3 6 2 F 1 は、過去フレーム画像データから主要被写体の画像を示す主要被写体画像データ 6 9 B 1 a を検出する。

[0169] 主要被写体画像データ検出部 3 6 2 F 1 は、過去フレーム画像データから、基準画像データとの一致度が既定の一致度以上の画像データを主要被写体画像データ 6 9 B 1 a として検出する。例えば、基準画像データと 9 0 % 以上が一致している画像データが主要被写体画像データ 6 9 B 1 a として検出される。なお、本第 3 実施形態では、基準画像データの一例として、主要被写体画像データ 6 9 B 1 a に相当する画像データとして予め登録された画像データが採用されている。

[0170] 特定画像データ検出部 3 6 2 F 2 は、最新フレーム画像データから、過去フレーム画像データにより示される画像内での主要被写体画像データ 6 9 B 1 a により示される画像の位置に相当する位置から特定される画像を示す特

定画像データ 69B1b を検出する。

[0171] 検出部 362F は、主要被写体画像データ 69B1a 及び特定画像データ 69B1b を差分画像データ生成部 362C2 に出力する。

[0172] 一例として図 24 に示すように、差分画像データ生成部 362C2 は、主要被写体画像データ 69B1a と特定画像データ 69B1b との差分絶対値を算出し、算出した差分絶対値による差分画像データを生成する。

[0173] 2 値化画像データ生成部 362C3 は、差分画像データ生成部 362C2 によって生成された差分画像データに基づいて 2 値化画像データを生成する。

[0174] 出力画像データ決定部 362C4 は、2 値化画像データ生成部 362C3 によって生成された 2 値化画像データに基づいて、上記第 2 実施形態で説明した 2 値化画像データ生成部 262C3 と同様の方法で出力画像データ 270 を決定する。そして、出力画像データ決定部 362C4 は、決定した出力画像データ 270 を出力回路 262D に出力する。

[0175] 次に、撮像装置 300 の作用について説明する。

[0176] 先ず、撮像素子 344 の処理回路 262 によって実行される撮像処理の流れについて図 25 を参照しながら説明する。なお、図 25 に示す撮像処理は、図 21 に示す撮像処理に比べ、ステップ ST300 を有する点が異なる。また、図 25 に示す撮像処理は、図 21 に示す撮像処理に比べ、ステップ ST222～ステップ ST224 に代えてステップ ST322～ステップ ST324 を有する点が異なる。そのため、図 25 に示す撮像処理のフローチャートには、図 21 に示す撮像処理と同一のステップについては同一のステップ番号が付されている。以下、図 25 に示す撮像処理については、図 21 に示す撮像処理と異なる点のみを説明する。

[0177] 一例として図 25 に示すように、ステップ ST200 の処理が実行された後、撮像処理はステップ ST300 へ移行する。ステップ ST300 で、主要被写体画像データ検出部 362F1 は、過去フレーム画像データから上述の主要被写体画像データ 69B1a を検出する。また、特定画像データ検出

部 3 6 2 F 2 は、最新フレーム画像データから上述の特定画像データ 6 9 B 1 b を検出する。

[0178] ステップ S T 3 2 2 の処理は、図 2 1 に示すステップ S T 2 2 2 の処理に比べ、間引き画像データ 6 9 B 1 に基づいて 2 値化差分領域の面積を算出する点に代えて、主要被写体画像データ 6 9 B 1 a 及び特定画像データ 6 9 B 1 b に基づいて 2 値化差分領域の面積を算出する点異なる。

[0179] ステップ S T 3 2 4 の処理は、図 2 1 に示すステップ S T 2 2 4 の処理に比べ、間引き画像データ 6 9 B 1 に基づいて算出された 2 値化差分領域の面積に代えて、主要被写体画像データ 6 9 B 1 a 及び特定画像データ 6 9 B 1 b に基づいて算出された 2 値化差分領域の面積を既定面積と比較する点異なる。なお、主要被写体画像データ 6 9 B 1 a 及び特定画像データ 6 9 B 1 b に基づいて算出された 2 値化差分領域の面積は、本開示の技術に係る「相違度」の一例である。

[0180] 以上説明したように、画像処理回路 3 6 2 C では、撮像画像データ 6 9 B が間引き処理されることで得られた間引き画像データ 6 9 B 1 から主要被写体画像データ 6 9 B 1 a 及び特定画像データ 6 9 B 1 b が検出される。そして、主要被写体画像データ 6 9 B 1 a 及び特定画像データ 6 9 B 1 b に基づいて 2 値化差分領域の面積が算出される。主要被写体画像データ 6 9 B 1 a 及び特定画像データ 6 9 B 1 b は、撮像画像データ 6 9 B よりもデータ量が少ないので、画像処理回路 3 6 2 C での処理にかかる負荷は軽減される。また、出力画像データ 2 7 0 は、出力画像データ 7 0 よりもデータ量が少ない。よって、画像データの出力に要する消費電力を低減することができる。

[0181] なお、上記第 3 実施形態では、予め登録された基準画像データを用いて主要被写体画像データを検出する形態例を挙げて説明したが、本開示の技術はこれに限定されない。例えば、公知の顔検出機能を用いて、顔の画像を示す顔画像データが主要被写体画像データとして検出されるようにしてもよい。

[0182] [第 4 実施形態]

上記第 3 実施形態では、撮像フレームレートが一定の場合について説明し

たが、本第4実施形態では撮像フレームレートが可変の場合について説明する。なお、本第4実施形態では、上記第3実施形態と同一の構成要素については同一の符号を付し、その説明を省略する。以下では、上記第3実施形態と異なる部分について説明する。

[0183] 一例として図1～図3に示すように、本第4実施形態に係る撮像装置400は、上記第3実施形態で説明した撮像装置300に比べ、撮像装置本体312に代えて撮像装置本体412を有する点異なる。一例として図3に示すように、撮像装置本体412は、撮像装置本体312に比べ、撮像素子344に代えて撮像素子444を有する点異なる。一例として図5に示すように、撮像素子444は、撮像素子344に比べ、処理回路362に代えて処理回路462を有する点異なる。

[0184] 一例として図6に示すように、処理回路462は、処理回路362に比べ、画像処理回路362Cに代えて画像処理回路462Cを有する点、及び、制御回路62Eに代えて制御回路462Eを有する点異なる。

[0185] 一例として図26に示すように、制御回路462Eは、制御回路62Eに比べ、フレームレート設定部462E1を有する点異なる。なお、ここでは、フレームレート設定部462E1は、制御回路462Eに内蔵されている形態例を示しているが、本開示の技術はこれに限定されず、フレームレート設定部462E1は、制御回路462Eと別個に処理回路462に組み込まれていてもよい。

[0186] コントローラ46は、出力回路262Dから入力される出力画像データ270に基づいて、標準FR設定指示信号46FR1及び低FR設定指示信号46FR2を選択的にフレームレート設定部462E1に出力する。なお、ここで、「標準FR」及び「低FR」に含まれる“FR”とは、“Frame Rate”の略称を指す。

[0187] 上記第1実施形態で説明した撮像フレームレート（図7A参照）は、標準フレームレートと低フレームレートとに変更可能なフレームレートである。低フレームレートは、標準フレームレートよりも低く、かつ、出力フレーム

レート（図 7 B 参照）よりも高いフレームレートである。ここでは、標準フレームレートの一例として、240 fps が適用され、低フレームレートの一例として 120 fps が適用されている。

[0188] 標準 F R 設定指示信号 46 F R 1 は、撮像フレームレートとして標準フレームレートの設定を指示する信号である。低 F R 設定指示信号 46 F R 2 は、撮像フレームレートとして低フレームレートの設定を指示する信号である。

[0189] フレームレート設定部 46 2 E 1 は、コントローラ 46 から標準 F R 設定指示信号 46 F R 1 が入力された場合に撮像フレームレートとして標準フレームレートを設定する。また、フレームレート設定部 46 2 E 1 は、コントローラ 46 から低 F R 設定指示信号 46 F R 2 が入力された場合に撮像フレームレートとして低フレームレートを設定する。

[0190] 一例として図 2 7 に示すように、コントローラ 46 の ROM 46 B には、フレームレート設定指示プログラム 46 B 1 が記憶されている。CPU 46 A は、フレームレート設定指示プログラム 46 B 1 を RAM 46 C に展開する。CPU 46 A は、ROM 46 B からフレームレート設定指示プログラム 46 B 1 を読み出し、RAM 46 C に展開する。そして、CPU 46 A は、RAM 46 C に展開したフレームレート設定指示プログラム 46 B 1 を実行することで、一例として図 2 8 に示す画像データ受信部 46 C 1、カウントアップ指示部 46 C 2、カウンタ 46 C 3、第 1 信号出力部 46 C 4、及び第 2 信号出力部 46 C 5 として動作する。カウンタ 46 C 3 は、カウント値リセット部 46 C 3 a 及びカウントアップ部 46 C 3 b を有する。

[0191] 一例として図 2 8 に示すように、画像データ受信部 46 C 1 は、出力回路 26 2 D から出力された出力画像データ 270 を受信する。画像データ受信部 46 C 1 は、出力画像データ 270 を受信した場合に、出力画像データ 270 を受信したことを示す受信信号をカウンタ 46 C 3 に出力する。画像データ受信部 46 C 1 は、予め定められた受信タイミングが到来したにも拘らず出力画像データ 270 を受信していない場合に、出力画像データ 270 を

受信していないことを示す未受信信号をカウントアップ指示部46C2に出力する。ここで、予め定められた受信タイミングとは、出力フレームレートに従って定められたタイミングを指す。予め定められた受信タイミングは、出力フレームレートに従って周期的に到来する。例えば、予め定められた受信タイミングは、出力フレームレートが60fpsの場合、1/60秒の時間間隔で到来する。

[0192] カウントアップ指示部46C2は、未受信信号を受信した場合に、カウントアップを指示するカウントアップ信号をカウンタ46C3に出力する。

[0193] カウントアップ部46C3bは、初期値が“0”のカウント値をカウントアップする。具体的には、カウンタ46C3では、カウントアップ指示部46C2からカウントアップ信号が入力されると、カウントアップ部46C3bがカウント値を1加算する。カウントアップ部46C3bは、カウント値が閾値に到達すると、カウント値が閾値にと到達したことを示す閾値到達信号を第2信号出力部46C5に出力する。なお、図28に示す例では、閾値として“2”が採用されている。閾値は、受付部84（図3参照）によって受け付けられた指示に応じて変更可能な可変値であっても良いし、固定値であってもよい。

[0194] カウント値リセット部46C3aは、カウント値をリセットする。具体的には、カウンタ46C3では、画像データ受信部46C1から受信信号が入力されると、カウント値リセット部46C3aがカウント値を“0”にリセットする。そして、カウント値リセット部46C3aは、カウント値を“0”にリセットすると、リセットが完了したことを示すリセット完了信号を第1信号出力部46C4に出力する。

[0195] 第1信号出力部46C4は、カウント値リセット部46C3aからリセット完了信号が入力されると、標準FR設定指示信号46FR1をフレームレート設定部462E1に出力する。第2信号出力部46C5は、カウントアップ部46C3bから閾値到達信号が入力されると、低FR設定指示信号46FR2をフレームレート設定部462E1に出力する。

- [0196] 次に、撮像装置400の作用について説明する。なお、撮像装置400の作用の説明では、上記第3実施形態と異なる部分のみについて説明する。
- [0197] 先ず、フレームレート設定指示プログラム46B1に従ってCPU46Aによって実行されるフレームレート設定指示処理の流れについて図29を参照しながら説明する。
- [0198] 図29に示すフレームレート設定指示処理では、先ず、ステップST400で、画像データ受信部46C1は、出力画像データ270を受信したか否かを判定する。ステップST400において、出力画像データ270を受信した場合は、判定が肯定されて、フレームレート設定指示処理はステップST402へ移行する。ステップST400において、出力画像データ270を受信していない場合は、判定が否定されて、フレームレート設定指示処理はステップST410へ移行する。
- [0199] ステップST402で、カウント値リセット部46C3aは、カウント値が“0”を超えているか否かを判定する。ステップST402において、カウント値が“0”を超えている場合は、判定が肯定されて、フレームレート設定指示処理はステップST408へ移行する。ステップST402において、カウント値が“0”の場合は、判定が否定されて、フレームレート設定指示処理はステップST420へ移行する。
- [0200] ステップST404で、カウント値リセット部46C3aは、カウント値を“0”にリセットし、その後、フレームレート設定指示処理はステップST406へ移行する。
- [0201] ステップST406で、第1信号出力部46C4は、現時点での撮像素子444の撮像フレームレートが低フレームレートか否かを判定する。ステップST406において、現時点での撮像素子444の撮像フレームレートが低フレームレートの場合は、判定が肯定されて、フレームレート設定指示処理はステップST408へ移行する。ステップST406において、現時点での撮像素子444の撮像フレームレートが低フレームレートでない場合、すなわち、現時点での撮像素子444の撮像フレームレートが標準フレーム

レートの場合は、判定が否定されて、フレームレート設定指示処理はステップS T 4 2 0へ移行する。

[0202] ステップS T 4 0 8で、第1信号出力部4 6 C 4は、標準F R設定指示信号4 6 F R 1をフレームレート設定部4 6 2 E 1に出力し、その後、フレームレート設定指示処理はステップS T 4 2 0へ移行する。

[0203] ステップS T 4 1 0で、画像データ受信部4 6 C 1は、上述の予め定められた受信タイミングが経過したか否かを判定する。ステップS T 4 1 0において、上述の予め定められた受信タイミングが経過していない場合は、判定が否定されて、フレームレート設定指示処理はステップS T 4 0 0へ移行する。ステップS T 4 1 0において、上述の予め定められた受信タイミングが経過したか否かを判定する。ステップS T 4 1 0において、上述の予め定められた受信タイミングが経過している場合は、判定が肯定されて、フレームレート設定指示処理はステップS T 4 1 2へ移行する。

[0204] ステップS T 4 1 2で、カウントアップ指示部4 6 C 2がカウントアップ信号をカウンタ4 6 C 3に出力する。そして、カウンタ4 6 C 3では、カウントアップ信号が入力されると、カウントアップ部4 6 C 3 bがカウント値を1加算し、その後、フレームレート設定指示処理はステップS T 4 1 4へ移行する。

[0205] ステップS T 4 1 4で、カウントアップ部4 6 C 3 bは、カウント値が閾値に到達したか否かを判定する。ステップS T 4 1 4において、カウント値が閾値に到達した場合は、判定が肯定されて、フレームレート設定指示処理はステップS T 4 1 6へ移行する。ステップS T 4 1 4において、カウント値が閾値に到達していない場合は、判定が否定されて、フレームレート設定指示処理はステップS T 4 2 0へ移行する。

[0206] ステップS T 4 1 6で、第2信号出力部4 6 C 5は、現時点での撮像素子4 4 4の撮像フレームレートが標準フレームレートか否かを判定する。ステップS T 4 1 6において、現時点での撮像素子4 4 4の撮像フレームレートが標準フレームレートの場合は、判定が肯定されて、フレームレート設定指

示処理はステップS T 4 1 8へ移行する。ステップS T 4 1 6において、現時点での撮像素子4 4 4の撮像フレームレートが標準フレームレートでない場合、すなわち、現時点での撮像素子4 4 4の撮像フレームレートが低フレームレートの場合は、判定が否定されて、フレームレート設定指示処理はステップS T 4 2 0へ移行する。

[0207] ステップS T 4 1 8で、第2信号出力部4 6 C 5は、低F R設定指示信号4 6 F R 2をフレームレート設定部4 6 2 E 1に出力し、その後、フレームレート設定指示処理はステップS T 4 2 0へ移行する。

[0208] 次に、撮像素子4 4 4の処理回路4 6 2によって実行される標準フレームレート設定処理の流れについて図30を参照しながら説明する。

[0209] 図30に示す標準フレームレート設定処理では、まず、ステップS T 4 4 0で、フレームレート設定部4 6 2 E 1は、標準F R設定指示信号4 6 F R 1を受信したか否かを判定する。ステップS T 4 4 0において、標準F R設定指示信号4 6 F R 1を受信していない場合は、判定が否定されて、標準フレームレート設定処理はステップS T 4 4 4へ移行する。ステップS T 4 4 0において、標準F R設定指示信号4 6 F R 1を受信した場合は、判定が肯定されて、標準フレームレート設定処理はステップS T 4 4 2へ移行する。

[0210] ステップS T 4 4 2で、フレームレート設定部4 6 2 E 1は、撮像フレームレートとして標準フレームレートを設定し、その後、標準フレームレート設定処理はステップS T 4 4 4へ移行する。

[0211] ステップS T 4 4 4で、フレームレート設定部4 6 2 E 1は、標準フレームレート設定処理を終了する条件（以下、「標準フレームレート設定処理終了条件」と称する）を満足したか否かを判定する。標準フレームレート設定処理終了条件としては、例えば、標準フレームレート設定処理を終了させる指示が受付部84（図3参照）によって受け付けられた、との条件が挙げられる。ステップS T 4 4 4において、標準フレームレート設定処理終了条件を満足していない場合は、判定が否定されて、標準フレームレート設定処理はステップS T 4 4 0へ移行する。ステップS T 4 4 4において、標準フレ

ームレート設定処理終了条件を満足した場合は、標準フレームレート設定処理が終了する。

[0212] 次に、撮像素子444の処理回路462によって実行される低フレームレート設定処理の流れについて図31を参照しながら説明する。

[0213] 図31に示す低フレームレート設定処理では、まず、ステップST450で、フレームレート設定部462E1は、低FR設定指示信号46FR2を受信したか否かを判定する。ステップST450において、低FR設定指示信号46FR2を受信していない場合は、判定が否定されて、低フレームレート設定処理はステップST454へ移行する。ステップST450において、低FR設定指示信号46FR2を受信した場合は、判定が肯定されて、低フレームレート設定処理はステップST452へ移行する。

[0214] ステップST452で、フレームレート設定部462E1は、撮像フレームレートとして低フレームレートを設定し、その後、低フレームレート設定処理はステップST454へ移行する。

[0215] ステップST454で、フレームレート設定部462E1は、低フレームレート設定処理を終了する条件（以下、「低フレームレート設定処理終了条件」と称する）を満足したか否かを判定する。低フレームレート設定処理終了条件としては、例えば、低フレームレート設定処理を終了させる指示が受付部84（図3参照）によって受け付けられた、との条件が挙げられる。ステップST454において、低フレームレート設定処理終了条件を満足していない場合は、判定が否定されて、低フレームレート設定処理はステップST450へ移行する。ステップST444において、低フレームレート設定処理終了条件を満足した場合は、低フレームレート設定処理が終了する。

[0216] 以上説明したように、撮像素子444では、カウントアップ部46C3bによって出力画像データ270が出力回路262Dから継続して出力されなかった期間がカウント値としてカウントアップされる。そして、カウント値が閾値に到達した場合に、第2信号出力部46C5によって低FR設定指示信号46FR2が出力される。フレームレート設定部462E1では、低F

R設定指示信号46FR2が入力されると、撮像フレームレートとして低フレームレートが設定される。つまり、出力画像データ270が出力回路262Dから出力されなかった時間が予め定められた時間継続した場合、撮像フレームレートが下げられる。

[0217] 出力画像データ270が出力回路262Dから出力されないということは、2値化差分領域の面積が既定面積未満であるということである。これは、被写体が目立った動きをしていないことを意味している。被写体が目立った動きをしていない期間に被写体が撮像されることで得られる撮像画像データ69のフレーム数はそれ程多くなくてもユーザにとってはそれ程困ることではなく、また、フレーム数が増えると処理回路462での消費電力も増大する。本第4実施形態に係る撮像素子444では、出力画像データ270が出力回路262Dから出力されなかった時間が予め定められた時間継続した場合、撮像フレームレートが下げられるので、被写体が目立った動きをしていない期間に標準フレームレートで撮像が行われる場合に比べ、撮像素子444での消費電力を低減することができる。

[0218] なお、上記第4実施形態では、出力画像データ270が出力回路262Dから出力されなかった時間が予め定められた時間継続した場合に撮像フレームレートが下げられる形態例について説明したが本開示の技術はこれに限定されない。例えば、出力画像データ270が出力回路262Dから出力されなかった時間が予め定められた時間継続した場合に撮像フレームレートだけでなく、出力フレームレートも下げるようにしてもよい。例えば、フレームレート設定部462E1が、出力フレームレートを60fpsから30fpsに下げるようにしてもよい。

[0219] [第5実施形態]

上記第4実施形態では、出力画像データ決定部362C4によって決定された全ての出力画像データ270が出力されるが、本第5実施形態では、選別された出力画像データ270が出力される形態例について説明する。なお、本第5実施形態では、上記第4実施形態と同一の構成要素については同一

の符号を付し、その説明を省略する。以下では、上記第4実施形態と異なる部分について説明する。

[0220] 一例として図1～図3に示すように、本第5実施形態に係る撮像装置500は、上記第4実施形態で説明した撮像装置400に比べ、撮像装置本体412に代えて撮像装置本体512を有する点異なる。一例として図3に示すように、撮像装置本体512は、撮像装置本体412に比べ、撮像素子444に代えて撮像素子544を有する点異なる。一例として図5に示すように、撮像素子544は、撮像素子444に比べ、処理回路462に代えて処理回路562を有する点異なる。一例として図6に示すように、処理回路562は、処理回路462に比べ、画像処理回路362Cに代えて画像処理回路562Cを有する点、及び、出力回路262Dに代えて出力回路562Dを有する点異なる。

[0221] 一例として図32に示すように、画像処理回路562Cは、画像処理回路362Cに比べ、画像データ選別部562C1を有する点異なる。画像データ選別部562C1は、出力画像データ決定部362C4によって決定された出力画像データ270が出力されるのに相応しい画像データであるか否かを判定し、出力画像データ270を選別する。なお、本第5実施形態では、出力画像データ決定部362C4によって行われる出力画像データ270の決定を「仮決定」とも称する。

[0222] 画像データ選別部562C1は、閉眼被写体検出部562C1aを有しており、閉眼被写体検出部562C1aでの検出結果に基づいて出力画像データ270を選別する。

[0223] 一例として図33に示すように、画像データ選別部562C1は、出力画像データ決定部362C4によって決定された出力画像データ270を取得する。そして、閉眼被写体検出部562C1aは、公知の顔検出機能を用いて、出力画像データ270に顔の画像を示す顔画像データが含まれているかを判定する。顔画像データが含まれていない出力画像データ270は、出力されるのに相応しい画像データとして確定した出力確定画像データ27

OAとして画像データ選別部562C1によって選別され、出力回路562Dに出力される。

[0224] 閉眼被写体検出部562C1aは、出力画像データ270に顔画像データが含まれている場合に、顔画像データから瞼が閉じた状態の眼の画像を示す閉眼画像データを検出する。これにより、出力画像データ270に顔画像データが含まれている場合であっても、一例として図34Aに示すように、顔画像データが閉眼被写体検出部562C1aによって閉眼画像データと瞼が開いている開眼画像データとに類別される。

[0225] 一例として図34A及び図34Bに示すように、画像データ選別部562C1は、開眼画像データが含まれる出力画像データ270を出力確定画像データ270Aとして出力回路562Dに出力し、閉眼画像データが含まれる出力画像データ270を不出力確定画像データ270Bとし、出力回路562Dに出力しない。

[0226] 一例として図35に示すように、出力回路562Dは、出力確定画像データ270Aの他に、図16に示す例で説明したダミーデータ70aに相当する第1ダミーデータ270Cと、不出力確定画像データ270Bの代替画像データとして第2ダミーデータ270Dを出力する。第2ダミーデータ270Dも、第1ダミーデータ270Cと同様に、全画素についての画素値が“0”の画像データである。

[0227] 次に、撮像装置500の作用について説明する。

[0228] 先ず、撮像素子544の処理回路562によって実行される撮像処理の流れについて図36を参照しながら説明する。なお、以下では、説明の便宜上、出力画像データ270に顔画像データが含まれていることを前提として説明する。また、以下では、説明の便宜上、図35に示す第1ダミーデータ270Cの出力方法については図16に示す例と同様なので省略する。

[0229] また、図36に示す撮像処理は、図25に示す撮像処理に比べ、ステップST226～ステップST228に代えてステップST500～ステップST506を有する点異なる。そのため、図36に示す撮像処理のフローチ

ャートには、図 25 に示す撮像処理と同一のステップについては同一のステップ番号が付されている。以下、図 36 に示す撮像処理については、図 25 に示す撮像処理と異なる点のみを説明する。

[0230] 図 36 に示す撮像処理では、ステップ S T 3 2 4 において判定が肯定された場合、撮像処理はステップ S T 5 0 0 へ移行する。ステップ S T 5 0 0 で、出力画像データ決定部 3 6 2 C 4 は、最新フレーム画像データを出力画像データ 2 7 0 として仮決定する。

[0231] ステップ S T 5 0 2 で、閉眼被写体検出部 5 6 2 C 1 a は、ステップ S T 5 0 0 で仮決定された出力画像データ 2 7 0 に閉眼画像データが含まれているか否かを判定する。ステップ S T 5 0 2 において、ステップ S T 5 0 0 で仮決定された出力画像データ 2 7 0 に閉眼画像データが含まれていない場合は、判定が否定されて、撮像処理はステップ S T 5 0 4 へ移行する。ステップ S T 5 0 2 において、ステップ S T 5 0 0 で仮決定された出力画像データ 2 7 0 に閉眼画像データが含まれている場合は、判定が肯定されて、撮像処理はステップ S T 5 0 6 へ移行する。

[0232] ステップ S T 5 0 0 で仮決定された出力画像データ 2 7 0 に閉眼画像データが含まれていない場合、ステップ S T 5 0 0 で仮決定された出力画像データ 2 7 0 が画像データ選別部 5 6 2 C 1 によって出力確定画像データ 2 7 0 A として出力回路 5 6 2 D に出力される。

[0233] ステップ S T 5 0 4 で、出力回路 5 6 2 D は、出力確定画像データ 2 7 0 A をコントローラ 4 6 に出力し、その後、撮像処理はステップ S T 3 0 へ移行する。

[0234] ステップ S T 5 0 6 で、出力回路 5 6 2 D は、第 2 ダミーデータ 2 7 0 D をコントローラ 4 6 に出力し、その後、撮像処理はステップ S T 3 0 へ移行する。

[0235] 以上説明したように、撮像素子 5 4 4 では、出力画像データ決定部 3 6 2 C 4 によって仮決定された出力画像データ 2 7 0 に顔画像データが含まれており、顔画像データから閉眼画像データが検出された場合に、仮決定された

出力画像データ 270 がコントローラ 46 に出力されないようにしている。これにより、閉眼画像データが含まれる出力画像データ 270 をコントローラ 46 に出力する場合に比べ、画像データの出力に要する消費電力を低減することができる。

[0236] また、撮像素子 544 では、出力画像データ決定部 362C4 によって仮決定された出力画像データ 270 に顔画像データが含まれており、顔画像データから開眼画像データが検出された場合に、仮決定された出力画像データ 270 がコントローラ 46 に出力されるようにしている。これにより、閉眼画像データを含む出力画像データ 270 よりもユーザにとって必要性が高いと予想される開眼画像データを含む出力画像データ 270 をユーザに提供することができる。

[0237] また、撮像素子 544 では、出力画像データ決定部 362C4 によって仮決定された出力画像データ 270 に顔画像データが含まれており、顔画像データから閉眼画像データが検出された場合に、第 2 ダミーデータ 270D がコントローラ 46 に出力される。この場合、第 2 ダミーデータ 270D がコントローラ 46 に出力されることで、単に画像データを出力しない場合に比べ、撮像素子 544 とコントローラ 46 との間でのデータが変化する度合い、すなわち、データのトグルレートを小さくすることができる。

[0238] なお、上記第 5 実施形態では、第 2 ダミーデータ 270D がコントローラ 46 に出力される形態例を挙げて説明したが、本開示の技術はこれに限定されず、第 2 ダミーデータ 270D がコントローラ 46 に出力されないようにしてもよい。この場合、図 36 に示す撮像処理からステップ ST506 の処理を除けばよい。

[0239] [第 6 実施形態]

上記第 5 実施形態では、選別された出力画像データ 270 が出力される形態例について説明したが、本第 6 実施形態では、上記第 5 実施形態とは異なる方法で選別された出力画像データ 270 が出力される形態例について説明する。なお、本第 6 実施形態では、上記第 5 実施形態と同一の構成要素につ

いては同一の符号を付し、その説明を省略する。以下では、上記第5実施形態と異なる部分について説明する。

[0240] 一例として図1～図3に示すように、本第6実施形態に係る撮像装置600は、上記第5実施形態で説明した撮像装置500に比べ、撮像装置本体512に代えて撮像装置本体612を有する点異なる。一例として図3に示すように、撮像装置本体612は、撮像装置本体512に比べ、撮像素子544に代えて撮像素子644を有する点異なる。一例として図5に示すように、撮像素子644は、撮像素子544に比べ、処理回路562に代えて処理回路662を有する点異なる。一例として図6に示すように、処理回路662は、処理回路562に比べ、画像処理回路562Cに代えて画像処理回路662Cを有する点異なる。

[0241] 一例として図37に示すように、画像処理回路662Cは、画像処理回路562Cに比べ、画像データ選別部562C1に代えて画像データ選別部662C1を有する点異なる。画像データ選別部662C1は、画像データ選別部562C1に比べ、閉眼被写体検出部562C1aに代えて合焦評価値算出部662C1aを有する点異なる。

[0242] 一例として図38に示すように、合焦評価値算出部662C1aは、出力画像データ決定部362C4によって仮決定された出力画像データ270を対象にして、合焦状態の度合いを示す合焦評価値を算出する。合焦評価値としては、出力画像データ270により示される画像のコントラスト値が挙げられる。また、例えば、光電変換素子61に位相差画素が含まれている場合、位相差画素での画素値に基づいて特定される位相差も合焦評価値として用いることが可能である。

[0243] 図38に示す例では、フレーム毎の合焦評価値として $\alpha 1 \sim \alpha 8$ が示されている。一例として図39に示すように、画像データ選別部662C1は、合焦評価値 $\alpha 1 \sim \alpha 8$ の各々と閾値THとを比較し、閾値TH未満の合焦評価値に対応する出力画像データ270を出力確定画像データ270A1として出力回路562Dに出力する。また、画像データ選別部662C1は、閾

値 T_H 以上の合焦評価値に対応する出力画像データ 270 を不出力確定画像データ 270B1 とし、出力回路 562D に出力しない。

[0244] なお、閾値 T_H 未満の合焦評価値に対応する出力画像データ 270 とは、合焦評価値の算出対象とされた出力画像データ 270 を指す。また、閾値 T_H は、本開示の技術に係る「既定評価値」の一例である。閾値 T_H は、受付部 84（図 3 参照）によって受け付けられた指示に応じて変更可能な可変値であっても良いし、固定値であってもよい。

[0245] 一例として図 35 に示すように、出力回路 562D は、出力確定画像データ 270A1 をコントローラ 46 に出力し、不出力確定画像データ 270B1 の代替画像データとして第 2 ダミーデータ 270D1 を出力する。第 2 ダミーデータ 270D1 は、上記第 5 実施形態で説明した第 2 ダミーデータ 270D と同一の画像データである。

[0246] 以上説明したように、撮像素子 644 では、出力画像データ決定部 362C4 によって仮決定された出力画像データ 270 に関する合焦評価値が閾値 T_H 未満の場合に、仮決定された出力画像データ 270 がコントローラ 46 に出力されないようにしている。これにより、閾値 T_H 未満の合焦評価値に対応する出力画像データ 270 をコントローラ 46 に出力する場合に比べ、画像データの出力に要する消費電力を低減することができる。

[0247] また、撮像素子 644 では、出力画像データ決定部 362C4 によって仮決定された出力画像データ 270 に関する合焦評価値が閾値 T_H 以上の場合に、仮決定された出力画像データ 270 がコントローラ 46 に出力されるようにしている。これにより、閾値 T_H 未満の合焦評価値に対応する出力画像データ 270 よりもユーザにとって必要性が高いと予想される出力画像データ 270 をユーザに提供することができる。

[0248] なお、上記第 6 実施形態では、出力画像データ決定部 362C4 によって仮決定された出力画像データ 270 であっても、出力画像データ 270 に関する合焦評価値が閾値未満の場合に、出力画像データ 270 の代替画像データとして第 2 ダミーデータ 270D1 が出力されるようにしたが、本開示の

技術はこれに限定されない。例えば、上記第5実施形態で説明した出力画像データ決定部362C4によって仮決定された出力画像データ270について、閉眼画像データが含まれており、かつ、合焦評価値が閾値未満の場合に、第2ダミーデータ270D1が出力されるようにしてもよい。このように、出力画像データ決定部362C4によって仮決定された出力画像データ270であっても、出力画像データ270が特定条件を満たす画像データの場合に、出力回路562Dは、出力画像データ270を出力せずに第2ダミーデータ270D1を出力するようにすればよい。

[0249] また、上記第2～第6実施形態では、出力画像データ270を出力する場合について説明したが、本開示の技術はこれに限定されない。例えば、表示動画用撮像モードでは、出力画像データ270が出力され、記録用撮像モードでは、出力画像データ270よりもデータ量の多い出力画像データ70が出力されるようにしてもよい。

[0250] また、上記第2実施形態では、R画素、G画素、及びB画素がX-T r a n c e配列の撮像画像データ69Bを例示したが、本開示の技術はこれに限定されない。例えば、図40に示すように、撮像画像データ69Bに代えて撮像画像データ700を用いてもよい。撮像画像データ700では、R画素、G画素、及びB画素がベイヤ配列に対応した周期性で配列されている。

[0251] 図40に示す例では、1行目で、R画素及びG画素が、行方向にR画素及びG画素の順に循環して配列されている。また、2行目で、B画素及びG画素が、行方向にG画素及びB画素の順に循環して配列されている。そして、1行目のR画素及びG画素の配列パターンが1行おきに列方向に繰り返され、2行目のB画素及びG画素の配列パターンが1行おきに列方向に繰り返されることによって撮像画像データ700の全体のR画素、G画素、及びB画素の配列パターンが形成されている。

[0252] この場合、撮像画像データ700に対して間引き処理が行われる。例えば、図40に示す間引き画像データ702は、撮像画像データ700により示される画像から、列方向に隣接する2行分のラインが2行置きに間引くこと

によって得られた垂直 1 / 2 間引き画像を示す画像データである。

[0253] また、上記各実施形態では、演算式を用いて解を導き出すことを意味する「算出」を例示したが、本開示の技術はこれに限定されない。例えば、「算出」に代えて、ルックアップテーブルを用いた「導出」を適用してもよいし、演算式及びルックアップテーブルを併用してもよい。ルックアップテーブルを用いた「導出」は、例えば、演算式の独立変数を入力値と演算式の従属変数（解）を出力値とを有するルックアップテーブルを用いて出力値としての解を導き出す処理を含む。

[0254] また、上記各実施形態では、処理回路 6 2, 2 6 2, 3 6 2, 4 6 2, 5 6 2, 6 6 2（以下、単に「処理回路」と称する）が A S I C によって実現される形態例を挙げて説明したが、本開示の技術はこれに限定されない。例えば、上述した撮像処理は、コンピュータによるソフトウェア構成により実現されるようにしてもよい。

[0255] この場合、例えば、図 4 1 に示すように、撮像素子 4 4, 2 4 4, 3 4 4, 4 4 4, 5 4 4, 6 4 4 に相当する撮像素子 8 0 0 に内蔵されたコンピュータ 8 5 2 に、上述した撮像処理を実行させるための撮像処理プログラム 9 0 2 を記憶媒体 9 0 0 に記憶させておく。また、上述した標準フレームレート設定処理を実行させるための標準フレームレート設定プログラム 9 0 4 も記憶媒体 9 0 0 に記憶させておく。更に、上述した低フレームレート設定プログラム 9 0 6 も記憶媒体 9 0 0 に記憶させておく。

[0256] コンピュータ 8 5 2 は、C P U 8 5 2 A、R O M 8 5 2 B、及び R A M 8 5 2 C を備えている。そして、記憶媒体 9 0 0 の撮像処理プログラム 9 0 2 がコンピュータ 8 5 2 にインストールされ、コンピュータ 8 5 2 の C P U 8 5 2 A は、撮像処理プログラム 9 0 2 に従って、上述した撮像処理を実行する。また、記憶媒体 9 0 0 の標準フレームレート設定プログラム 9 0 4 がコンピュータ 8 5 2 にインストールされ、コンピュータ 8 5 2 の C P U 8 5 2 A は、標準フレームレート設定プログラム 9 0 4 に従って、上述した標準フレームレート設定処理を実行する。更に、記憶媒体 9 0 0 の低フレームレ

ト設定プログラム906がコンピュータ852にインストールされ、コンピュータ852のCPU852Aは、低フレームレート設定プログラム906に従って、上述した低フレームレート設定処理を実行する。

[0257] ここでは、CPU852Aとして、単数のCPUを例示しているが、本開示の技術はこれに限定されず、CPU852Aに代えて複数のCPUを採用してもよい。なお、記憶媒体900の一例としては、SSD又はUSBメモリなどの任意の可搬型の記憶媒体が挙げられる。

[0258] 図41に示す例では、記憶媒体900に撮像処理プログラム902、標準フレームレート設定プログラム904、及び低フレームレート設定プログラム906が記憶されているが、本開示の技術はこれに限定されない。例えば、ROM852Bに撮像処理プログラム902、標準フレームレート設定プログラム904、及び低フレームレート設定プログラム906のうちの少なくとも1つのプログラムを予め記憶させておき、CPU852AがROM852Bからプログラムを読み出し、RAM852Cに展開し、展開したプログラムを実行するようにしてもよい。

[0259] また、通信網（図示省略）を介してコンピュータ852に接続される他のコンピュータ又はサーバ装置等の記憶部に撮像処理プログラム902、標準フレームレート設定プログラム904、及び低フレームレート設定プログラム906を記憶させておき、撮像処理プログラム902、標準フレームレート設定プログラム904、及び低フレームレート設定プログラム906が撮像装置10、200、300、400、500、600（以下、単に「撮像装置」と称する）の要求に応じてコンピュータ852にダウンロードされるようにしてもよい。この場合、ダウンロードされた撮像処理プログラム902、標準フレームレート設定プログラム904、及び低フレームレート設定プログラム906がコンピュータ852のCPU852Aによって実行される。

[0260] また、コンピュータ852は、撮像素子44、244、344、444、544、644の外部に設けられるようにしてもよい。この場合、コンピュ

ータ 8 5 2 が撮像処理プログラム 9 0 2、標準フレームレート設定プログラム 9 0 4、及び低フレームレート設定プログラム 9 0 6 に従って処理回路を制御するようにすればよい。

[0261] 上記各実施形態で説明した撮像処理を実行するハードウェア資源としては、次に示す各種のプロセッサを用いることができる。プロセッサとしては、例えば、上述したように、ソフトウェア、すなわち、プログラムを実行することで、撮像処理を実行するハードウェア資源として機能する汎用的なプロセッサである CPU が挙げられる。また、プロセッサとしては、例えば、FPGA、PLD、又はASICなどの特定の処理を実行させるために専用に設計された回路構成を有するプロセッサである専用電気回路が挙げられる。

[0262] 撮像処理を実行するハードウェア資源は、これらの各種のプロセッサのうちの1つで構成されてもよいし、同種または異種の2つ以上のプロセッサの組み合わせ（例えば、複数のFPGAの組み合わせ、又はCPUとFPGAとの組み合わせ）で構成されてもよい。また、本開示の技術に係る各種処理を実行するハードウェア資源は1つのプロセッサであってもよい。

[0263] 1つのプロセッサで構成する例としては、第1に、クライアント及びサーバなどのコンピュータに代表されるように、1つ以上のCPUとソフトウェアの組み合わせで1つのプロセッサを構成し、このプロセッサが、撮像素子内処理を実行するハードウェア資源として機能する形態がある。第2に、SoC (System-on-a-chip) などに代表されるように、撮像処理を実行する複数のハードウェア資源を含むシステム全体の機能を1つのICチップで実現するプロセッサを使用する形態がある。このように、撮像素子内処理は、ハードウェア資源として、上記各種のプロセッサの1つ以上を用いて実現される。

[0264] 更に、これらの各種のプロセッサのハードウェア的な構造としては、より具体的には、半導体素子などの回路素子を組み合わせた電気回路を用いることができる。

[0265] また、上記各実施形態では、撮像装置としてレンズ交換式カメラを例示し

たが、本開示の技術はこれに限定されない。例えば、図42に示すスマートデバイス950に対して本開示の技術を適用するようにしてもよい。一例として図42に示すスマートデバイス950は、本開示の技術に係る撮像装置の一例である。スマートデバイス950には、撮像素子800が搭載されている。このように構成されたスマートデバイス950であっても、上記各実施形態で説明した撮像装置と同様の作用及び効果が得られる。なお、スマートデバイス950に限らず、パーソナル・コンピュータ又はウェアラブル端末装置に対しても本開示の技術は適用可能である。

[0266] また、上記各実施形態では、第1ディスプレイ32及び第2ディスプレイ86を例示したが、本開示の技術はこれに限定されない。例えば、撮像装置本体12、212、312、412、512、612に対して後付けされた別体のディスプレイを、本開示の技術に係る「表示部」として用いるようにしてもよい。

[0267] また、上記の撮像処理、標準フレームレート設定処理、及び低フレームレート設定処理はあくまでも一例である。従って、主旨を逸脱しない範囲内において不要なステップを削除したり、新たなステップを追加したり、処理順序を入れ替えたりしてもよいことは言うまでもない。

[0268] 以上に示した記載内容及び図示内容は、本開示の技術に係る部分についての詳細な説明であり、本開示の技術の一例に過ぎない。例えば、上記の構成、機能、作用、及び効果に関する説明は、本開示の技術に係る部分の構成、機能、作用、及び効果の一例に関する説明である。よって、本開示の技術の主旨を逸脱しない範囲内において、以上に示した記載内容及び図示内容に対して、不要な部分を削除したり、新たな要素を追加したり、置き換えたりしてもよいことは言うまでもない。また、錯綜を回避し、本開示の技術に係る部分の理解を容易にするために、以上に示した記載内容及び図示内容では、本開示の技術の実施を可能にする上で特に説明を要しない技術常識等に関する説明は省略されている。

[0269] 本明細書において、「A及び／又はB」は、「A及びBのうちの少なくとも

も1つ」と同義である。つまり、「A及び／又はB」は、Aだけであってもよいし、Bだけであってもよいし、A及びBの組み合わせであってもよい、という意味である。また、本明細書において、3つ以上の事柄を「及び／又は」で結び付けて表現する場合も、「A及び／又はB」と同様の考え方が適用される。

[0270] 本明細書に記載された全ての文献、特許出願及び技術規格は、個々の文献、特許出願及び技術規格が参照により取り込まれることが具体的かつ個々に記された場合と同程度に、本明細書中に参照により取り込まれる。

請求の範囲

[請求項1]

撮像素子であって、

被写体が第1フレームレートで撮像されることで得られた画像データを記憶し、かつ、前記撮像素子に内蔵されたメモリと、

前記画像データを用いた処理を行い、処理結果に基づいて、前記画像データに基づく出力画像データを第2フレームレートで出力し、かつ、前記撮像素子に内蔵されたプロセッサと、を含み、

前記プロセッサは、

撮像されることにより前記画像データとして得られた第1画像データと、前記第1画像データよりも前に前記画像データとして得られて前記メモリに記憶された第2画像データとの相違度を導出し、

導出した前記相違度が閾値以上の場合に、前記第1画像データ及び前記第2画像データのうちの少なくとも一方を前記出力画像データとして決定する処理を行い、

決定した前記出力画像データを出力する

撮像素子。

[請求項2]

前記プロセッサは、

前記第1画像データ及び前記第2画像データに対して間引き処理を行い、

前記間引き処理後の前記第1画像データと前記間引き処理後の前記第2画像データとの相違度を導出する請求項1に記載の撮像素子。

[請求項3]

前記プロセッサは、

前記第1画像データ及び前記第2画像データの一方から、主要被写体の画像を示す主要被写体画像データを検出し、

前記第1画像データ及び前記第2画像データの他方から、前記第1画像データにより示される画像内での前記主要被写体の画像の位置に相当する位置から特定される画像を示す特定画像データを検出し、

前記相違度は、前記プロセッサによって検出された前記主要被写体

画像データと前記プロセッサによって検出された前記特定画像データとの相違度である請求項 1 又は請求項 2 に記載の撮像素子。

[請求項4] 前記プロセッサは、前記相違度が前記閾値未満の状態が予め定められた時間継続した場合、前記第 1 フレームレート及び前記第 2 フレームレートのうちの少なくとも前記第 1 フレームレートを下げる請求項 1 から請求項 3 の何れか一項に記載の撮像素子。

[請求項5] 前記プロセッサは、
前記画像データから瞼が閉じた状態の眼の画像を示す閉眼画像データを検出し、
前記閉眼画像データを検出した場合に、前記閉眼画像データを検出した前記画像データを出力しない請求項 1 から請求項 4 の何れか一項に記載の撮像素子。

[請求項6] 前記プロセッサは、
前記相違度が前記閾値以上の場合に、前記閉眼画像データを検出なかったことを条件に、前記第 1 画像データ及び前記第 2 画像データのうちの少なくとも一方を前記出力画像データとして決定する請求項 5 に記載の撮像素子。

[請求項7] 前記プロセッサは、
前記画像データに対して合焦の度合いを示す評価値を導出し、
導出した前記評価値が既定評価値未満の場合に、前記既定評価値未満の前記評価値の導出対象とされた前記画像データを出力しない請求項 1 から請求項 4 の何れか一項に記載の撮像素子。

[請求項8] 前記プロセッサは、
前記相違度が前記閾値以上の場合に、前記評価値が前記既定評価値以上であることを条件に、前記第 1 画像データ及び前記第 2 画像データのうちの少なくとも一方を前記出力画像データとして決定する請求項 7 に記載の撮像素子。

[請求項9] 前記プロセッサは、

前記相違度が前記閾値未満の場合に、第1ダミーデータを出力する請求項1から請求項8の何れか一項に記載の撮像素子。

[請求項10] 前記プロセッサは、

前記相違度が前記閾値以上の場合であっても、前記出力画像データが特定条件を満たす画像データの場合に、前記出力画像データを出力せずに第2ダミーデータを出力する請求項1から請求項9の何れか一項に記載の撮像素子。

[請求項11] 少なくとも光電変換素子と前記メモリとが1チップ化された請求項1から請求項10の何れか1項に記載の撮像素子。

[請求項12] 前記撮像素子は、前記光電変換素子に前記メモリが積層された積層型撮像素子である請求項11に記載の撮像素子。

[請求項13] 請求項1から請求項12の何れか一項に記載の撮像素子と、
前記プロセッサにより出力された前記出力画像データに基づく画像を表示部に対して表示させる制御を行う表示制御プロセッサと、
を含む撮像装置。

[請求項14] 請求項1から請求項12の何れか一項に記載の撮像素子と、
前記プロセッサにより出力された前記出力画像データを記憶装置に記憶させる制御を行う記憶制御プロセッサと、
を含む撮像装置。

[請求項15] 被写体が第1フレームレートで撮像されることで得られた画像データを記憶するメモリと、前記画像データを用いた処理を行い、処理結果に基づいて、前記画像データに基づく出力画像データを第2フレームレートで出力するプロセッサと、を含み、前記メモリ及び前記プロセッサが内蔵された撮像素子の作動方法であって、

撮像されることにより前記画像データとして得られた第1画像データと、前記第1画像データよりも前に前記画像データとして得られて前記メモリに記憶された第2画像データとの相違度を導出し、

導出した前記相違度が閾値以上の場合に、前記第1画像データ及び

前記第2画像データのうちの少なくとも一方を前記出力画像データとして決定する処理を行い、

決定した前記出力画像データを出力することを含む

撮像素子の作動方法。

[請求項16]

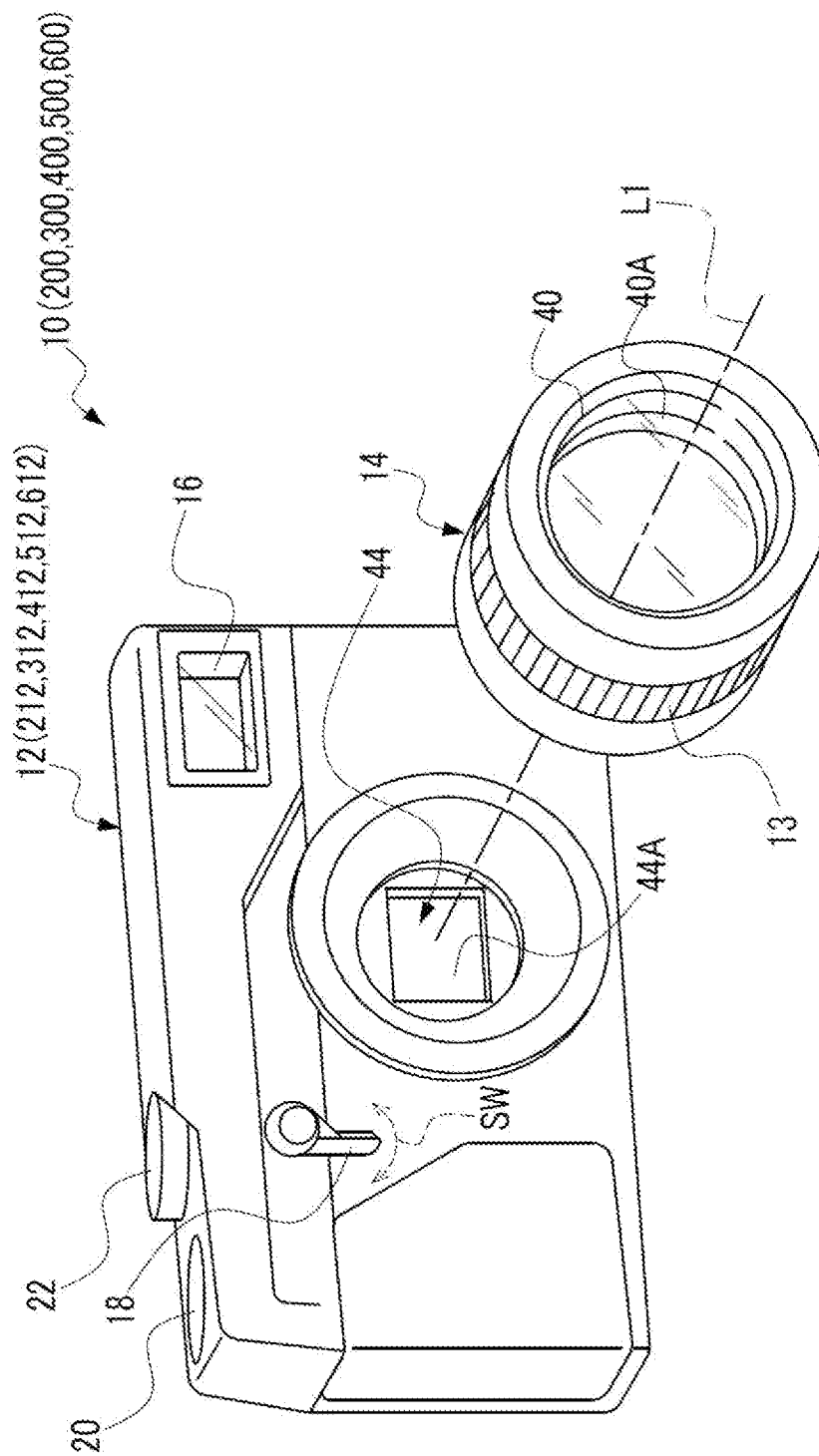
被写体が第1フレームレートで撮像されることで得られた画像データを記憶するメモリと、前記画像データを用いた処理を行い、処理結果に基づいて、前記画像データに基づく出力画像データを第2フレームレートで出力するプロセッサと、を含み、前記メモリ及び前記プロセッサが内蔵された撮像素子に適用されるコンピュータに、

撮像されることにより前記画像データとして得られた第1画像データと、前記第1画像データよりも前に前記画像データとして得られて前記メモリに記憶された第2画像データとの相違度を導出し、

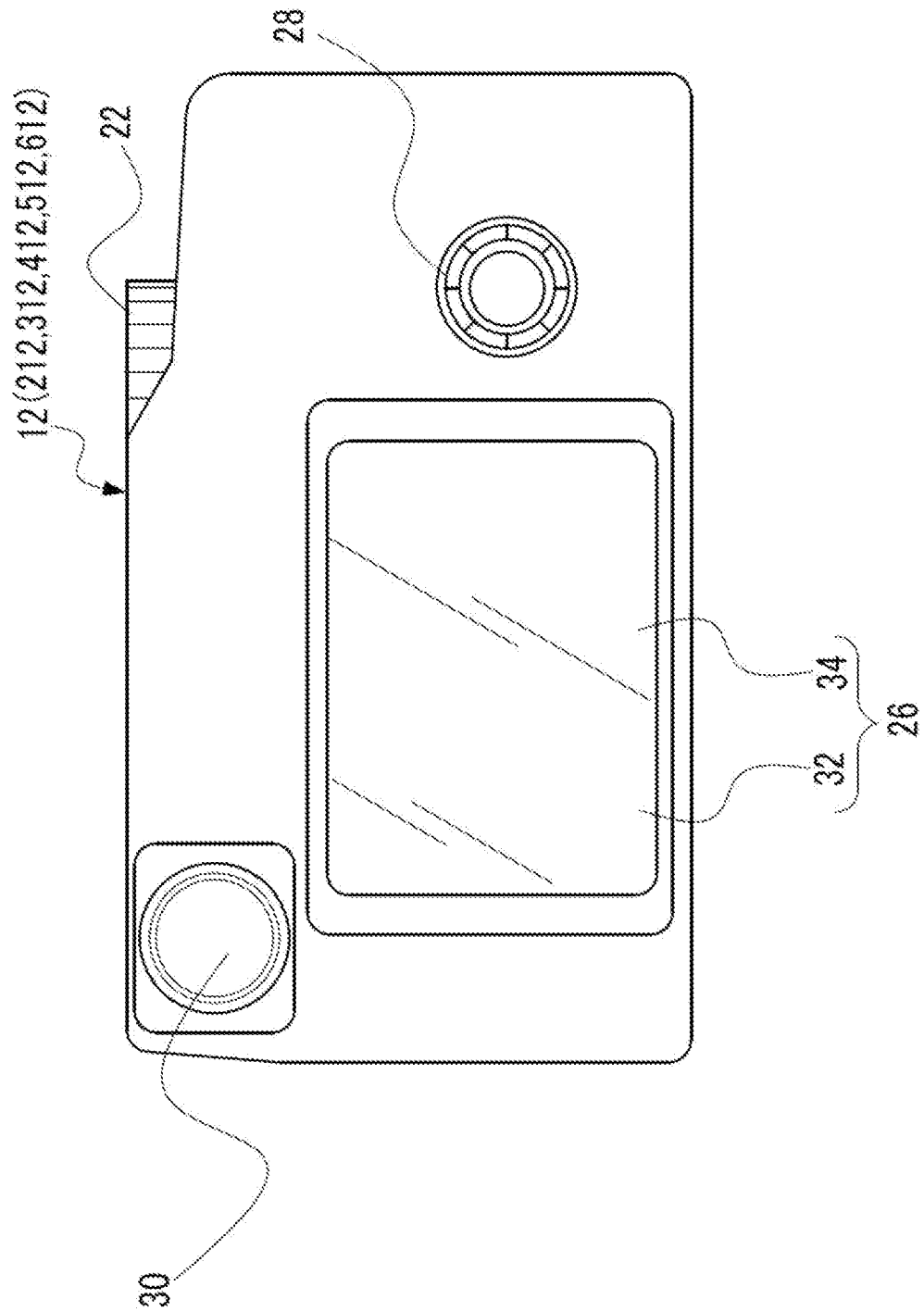
導出した前記相違度が閾値以上の場合に、前記第1画像データ及び前記第2画像データのうちの少なくとも一方を前記出力画像データとして決定する処理を行い、

決定した前記出力画像データを出力することを含む処理を実行させるためのプログラム。

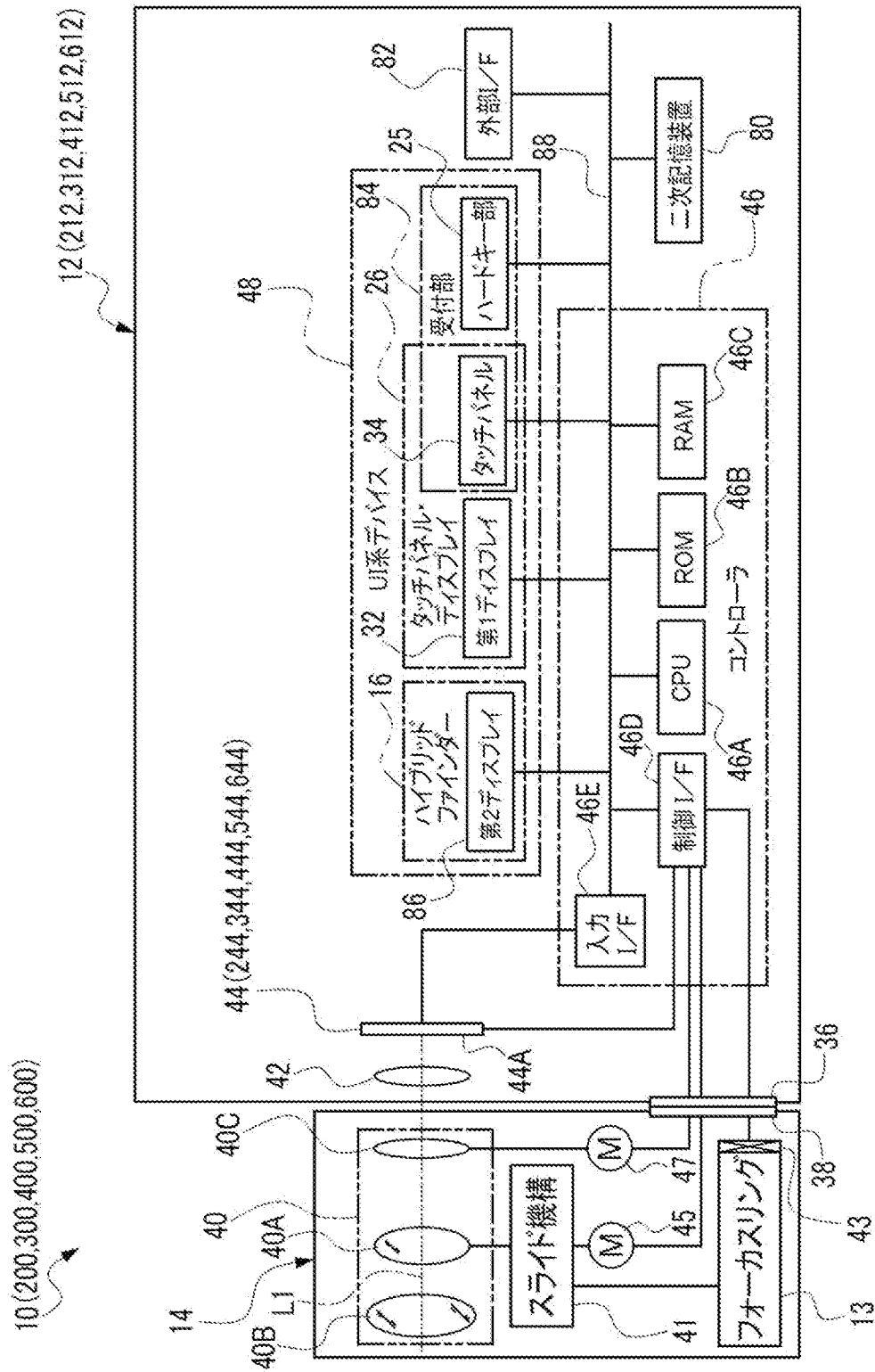
[図1]



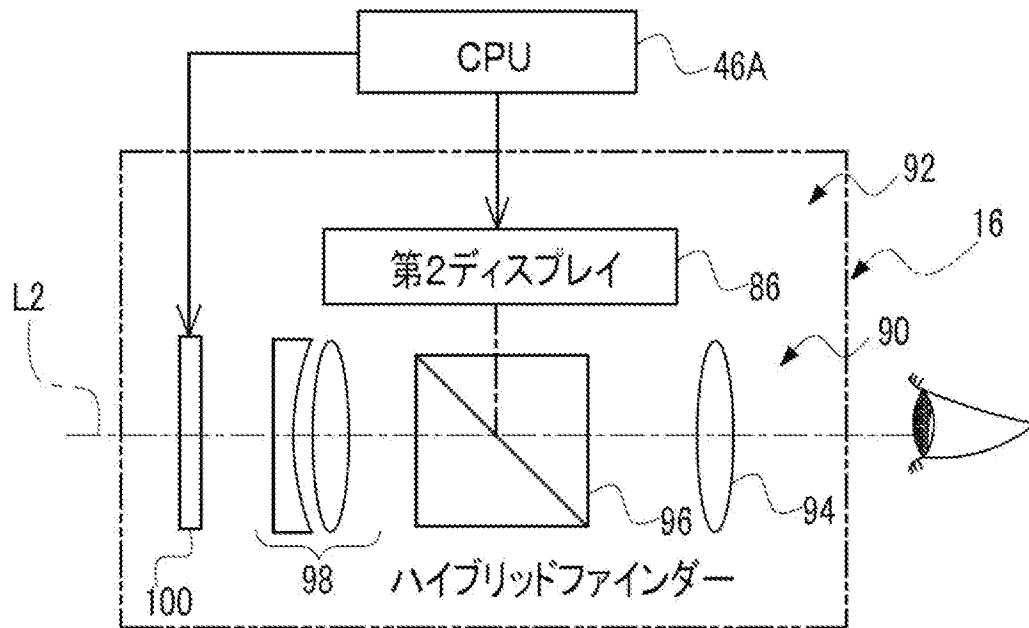
[図2]



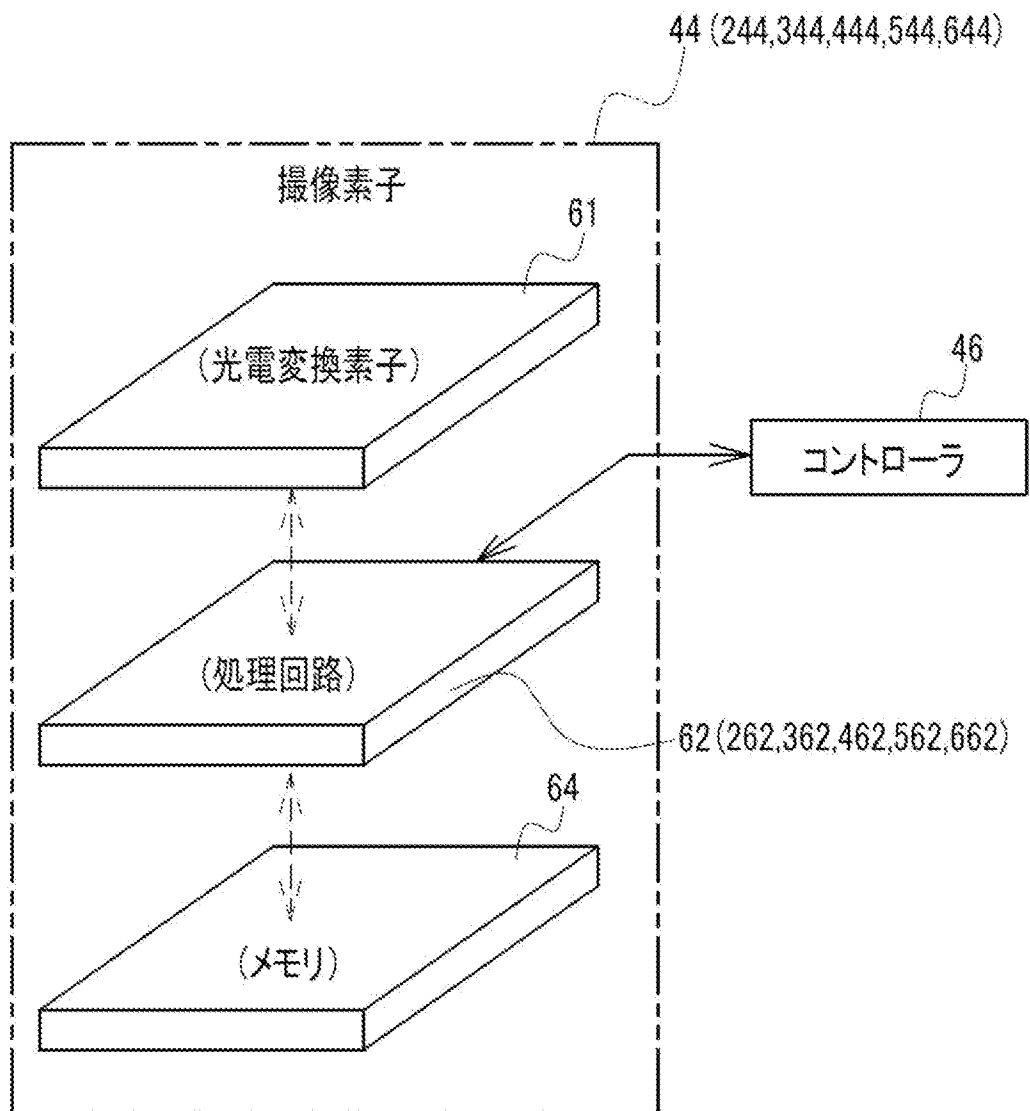
[図3]



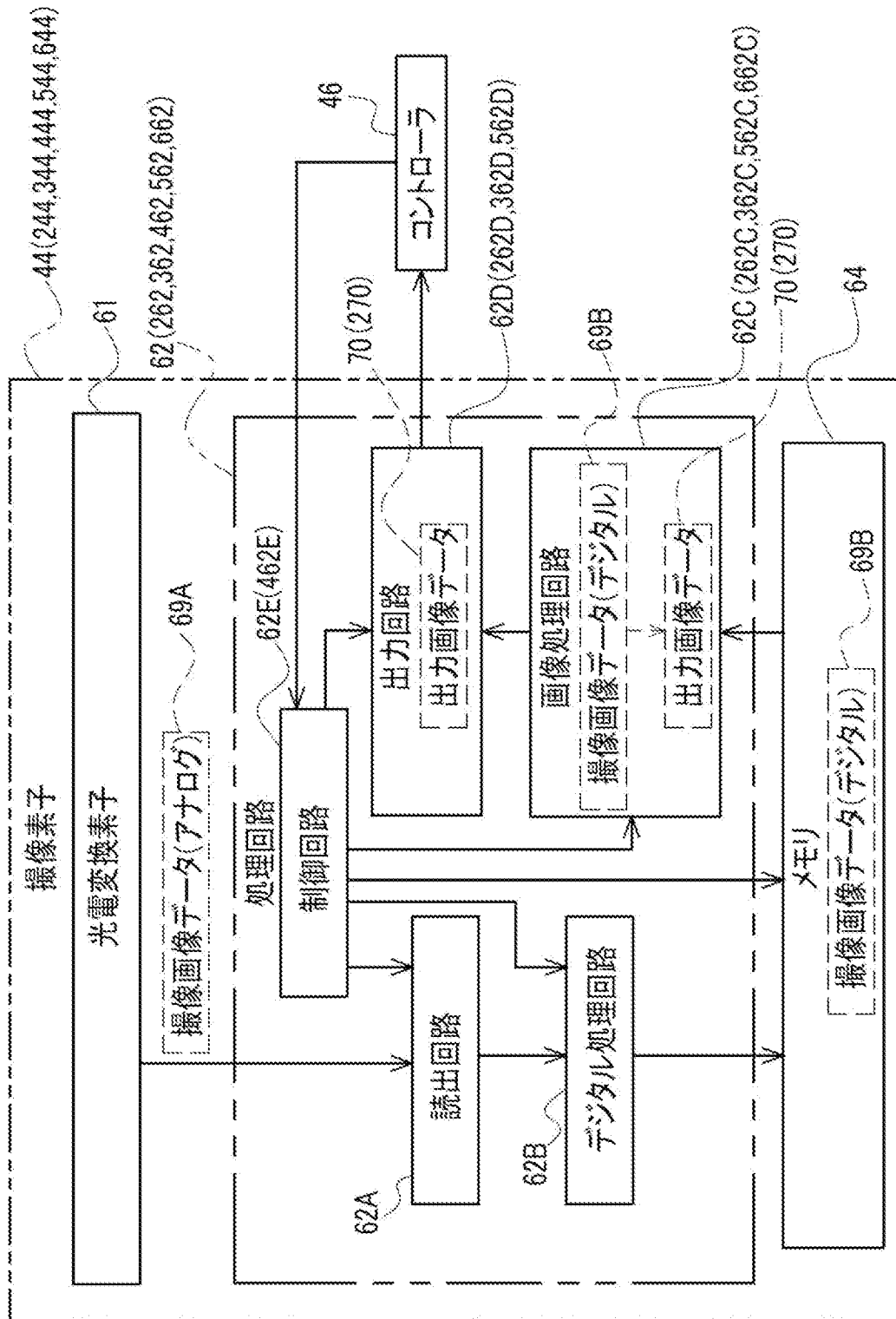
[図4]



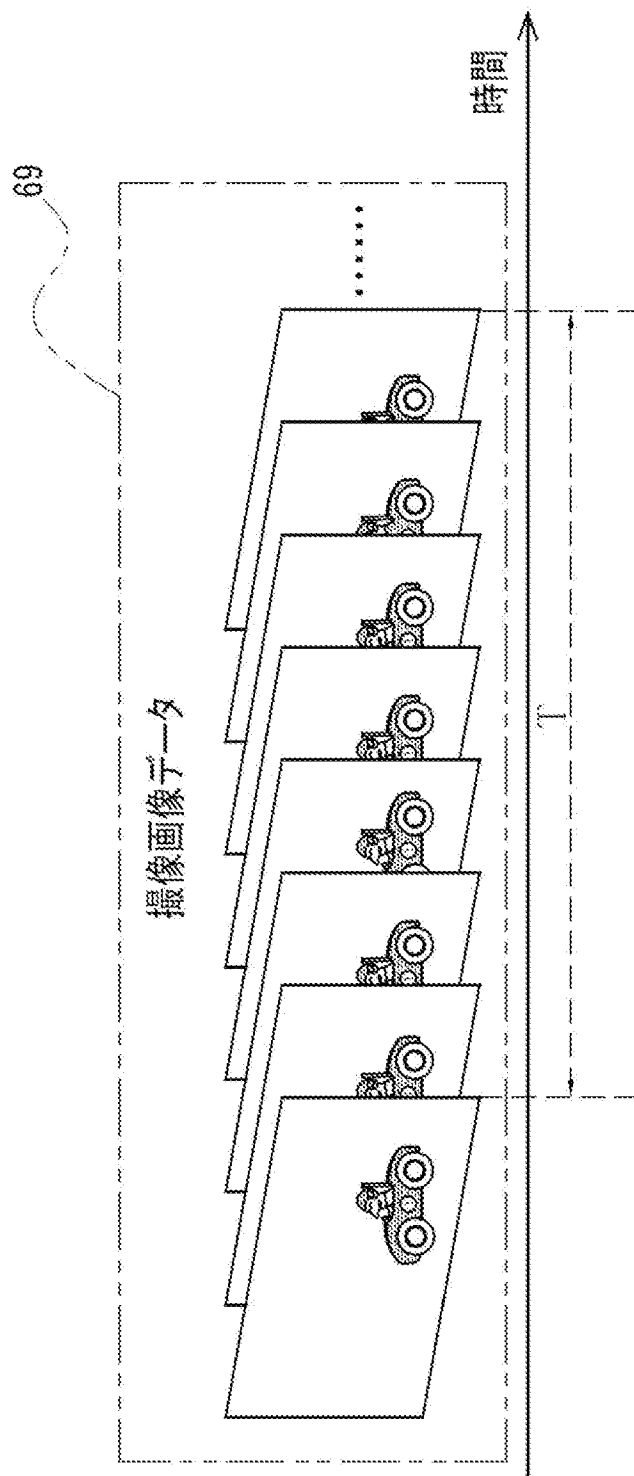
[図5]



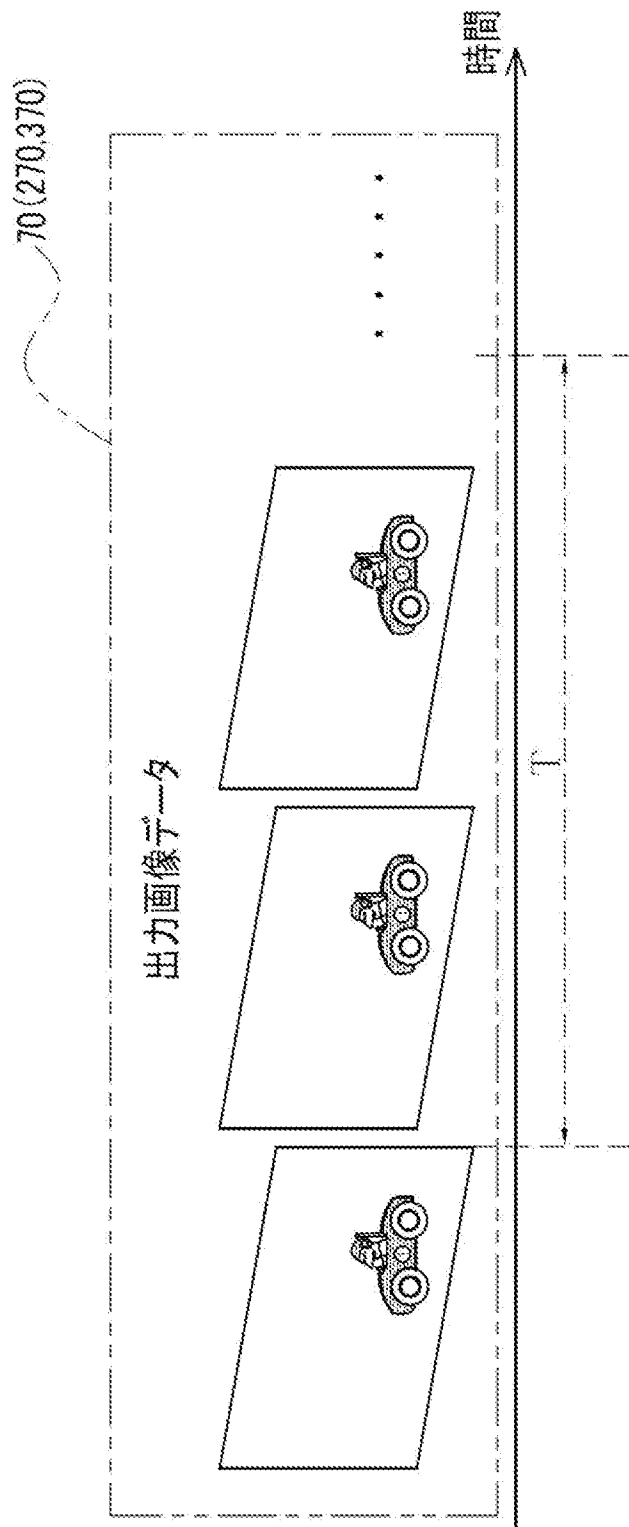
[図6]



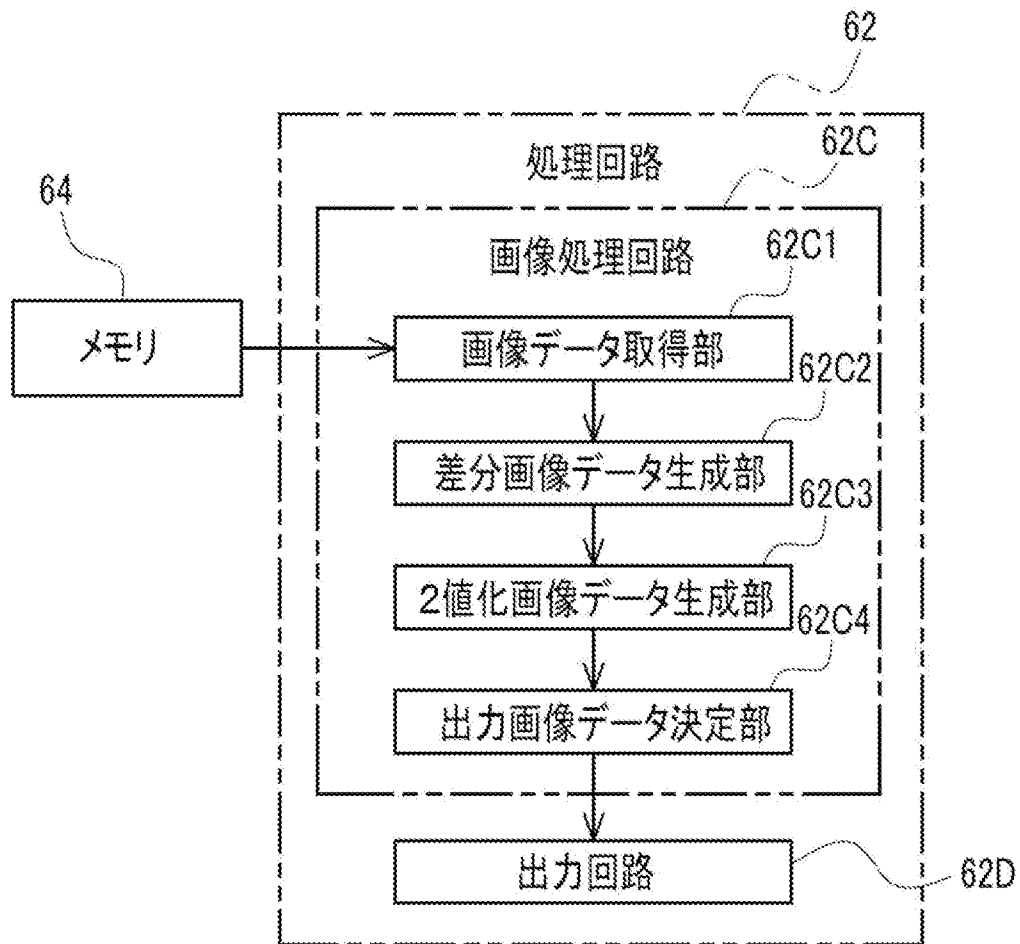
[図7A]



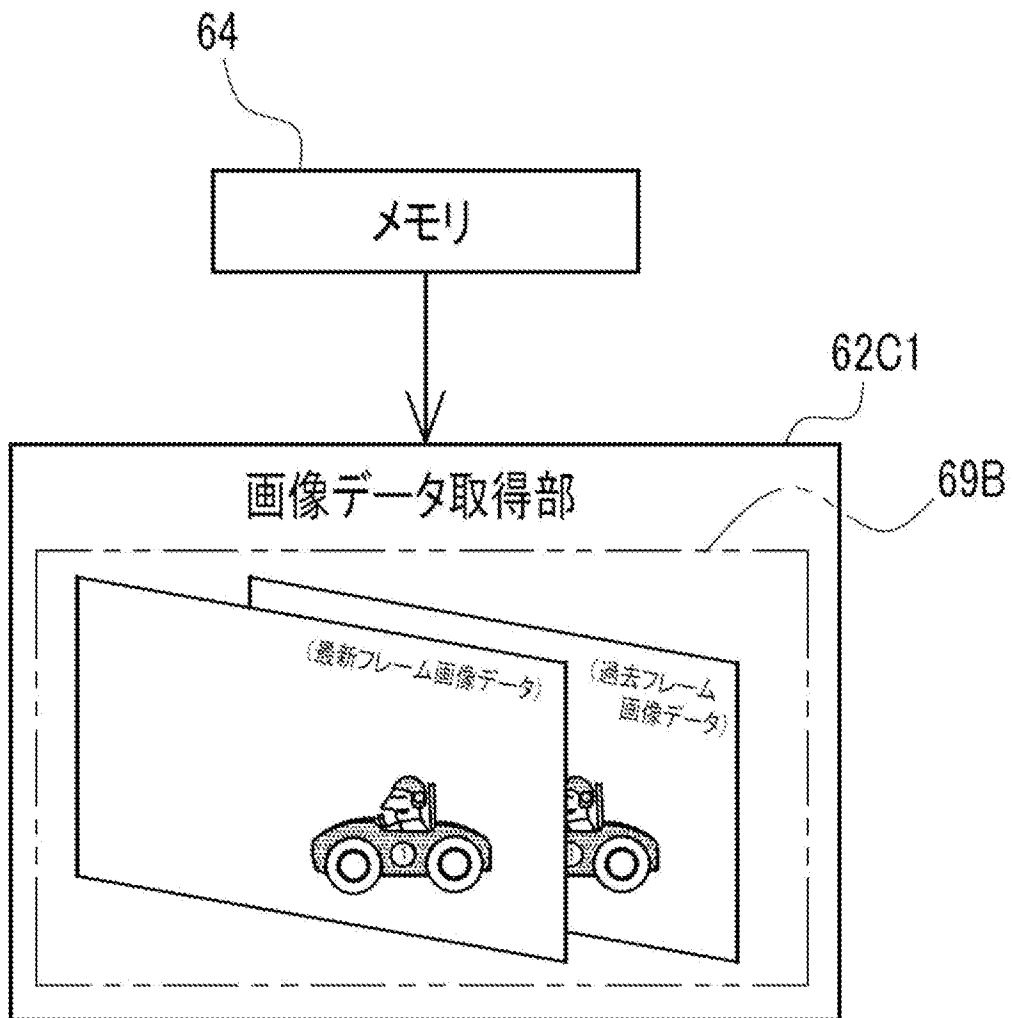
[図7B]



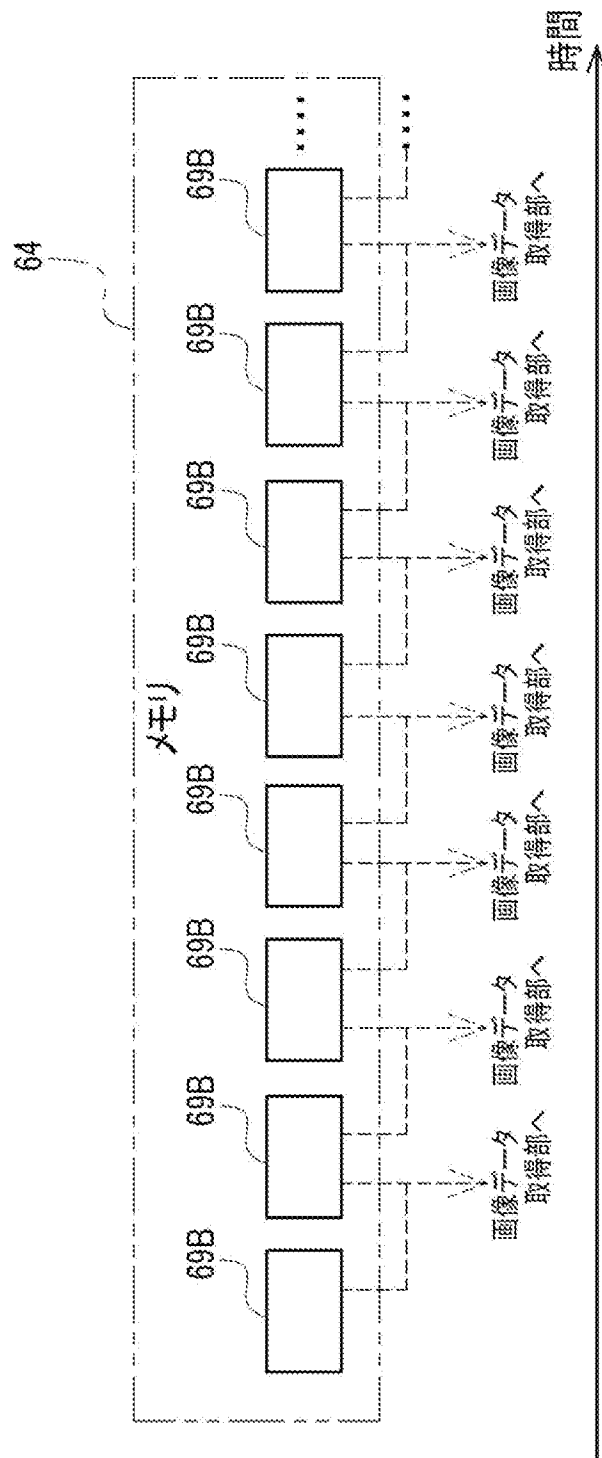
[図8]



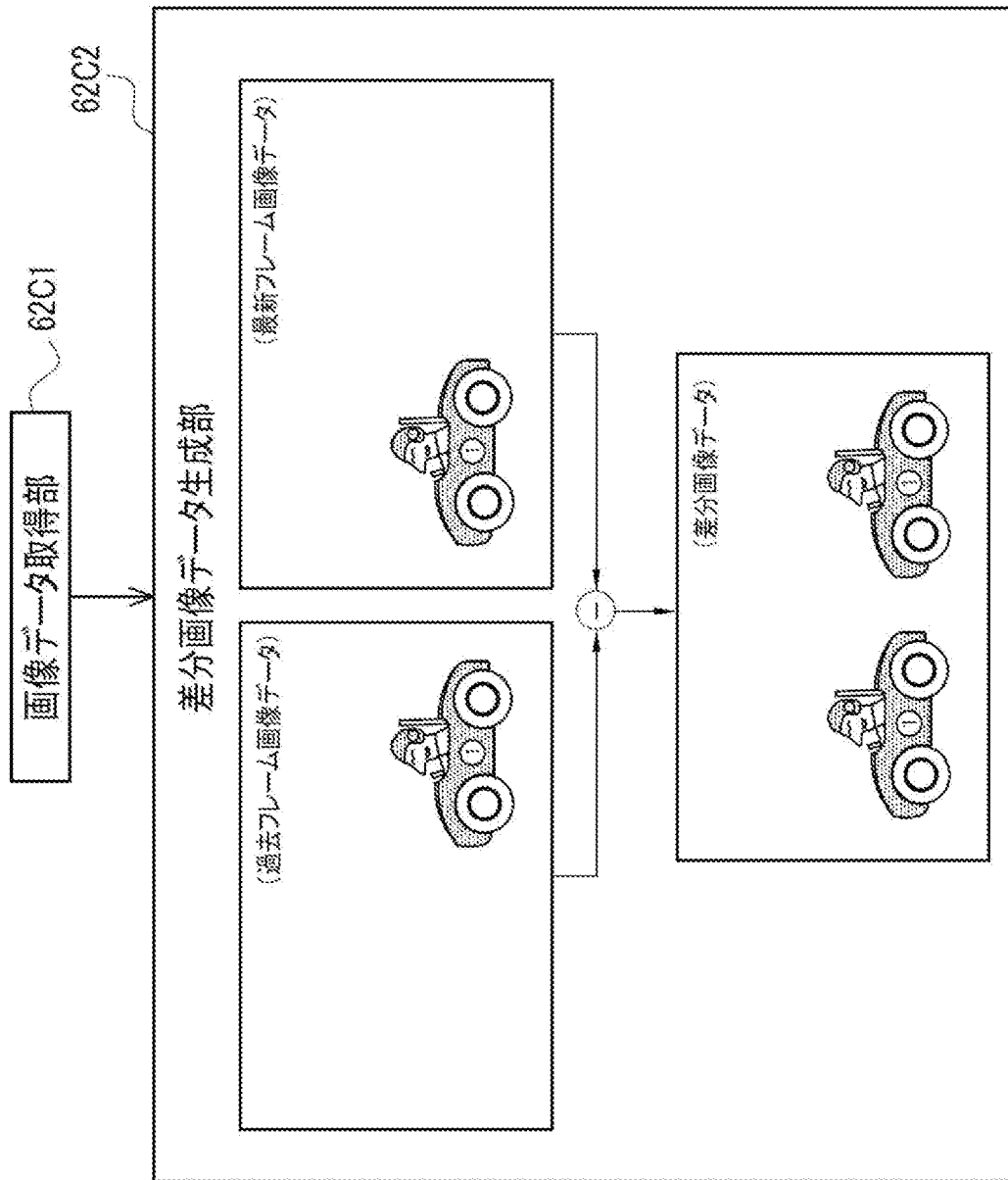
[図9]



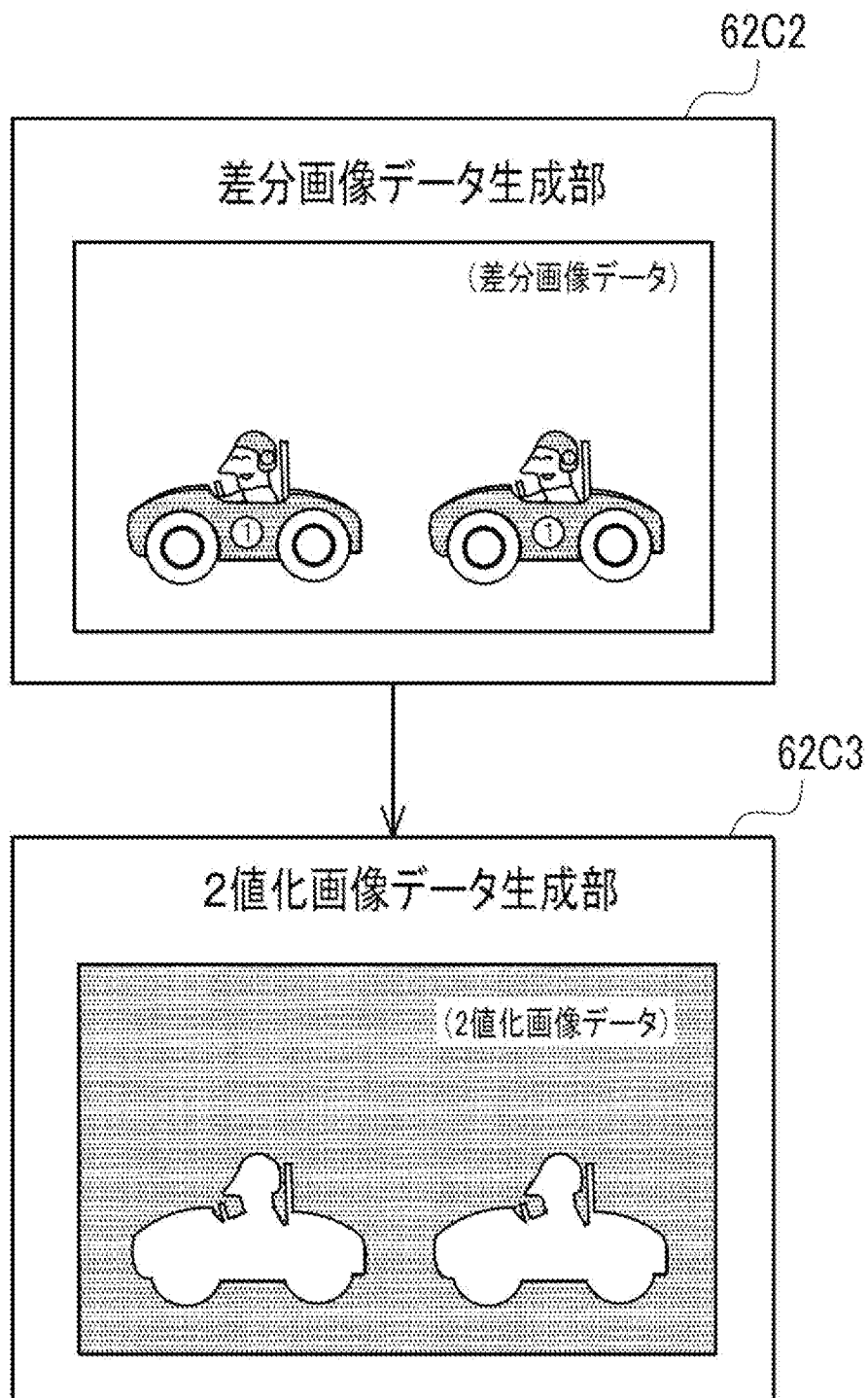
[図10]



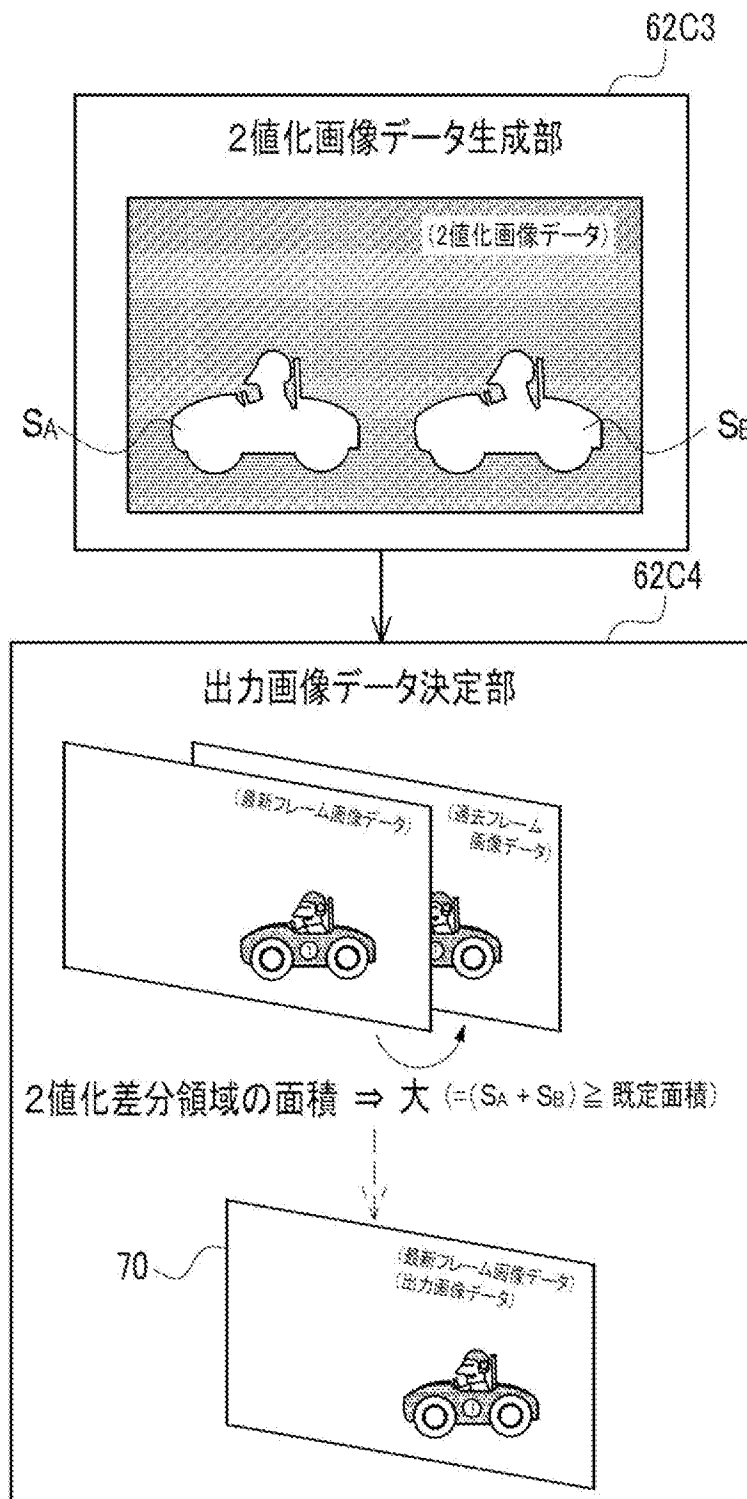
[図11]



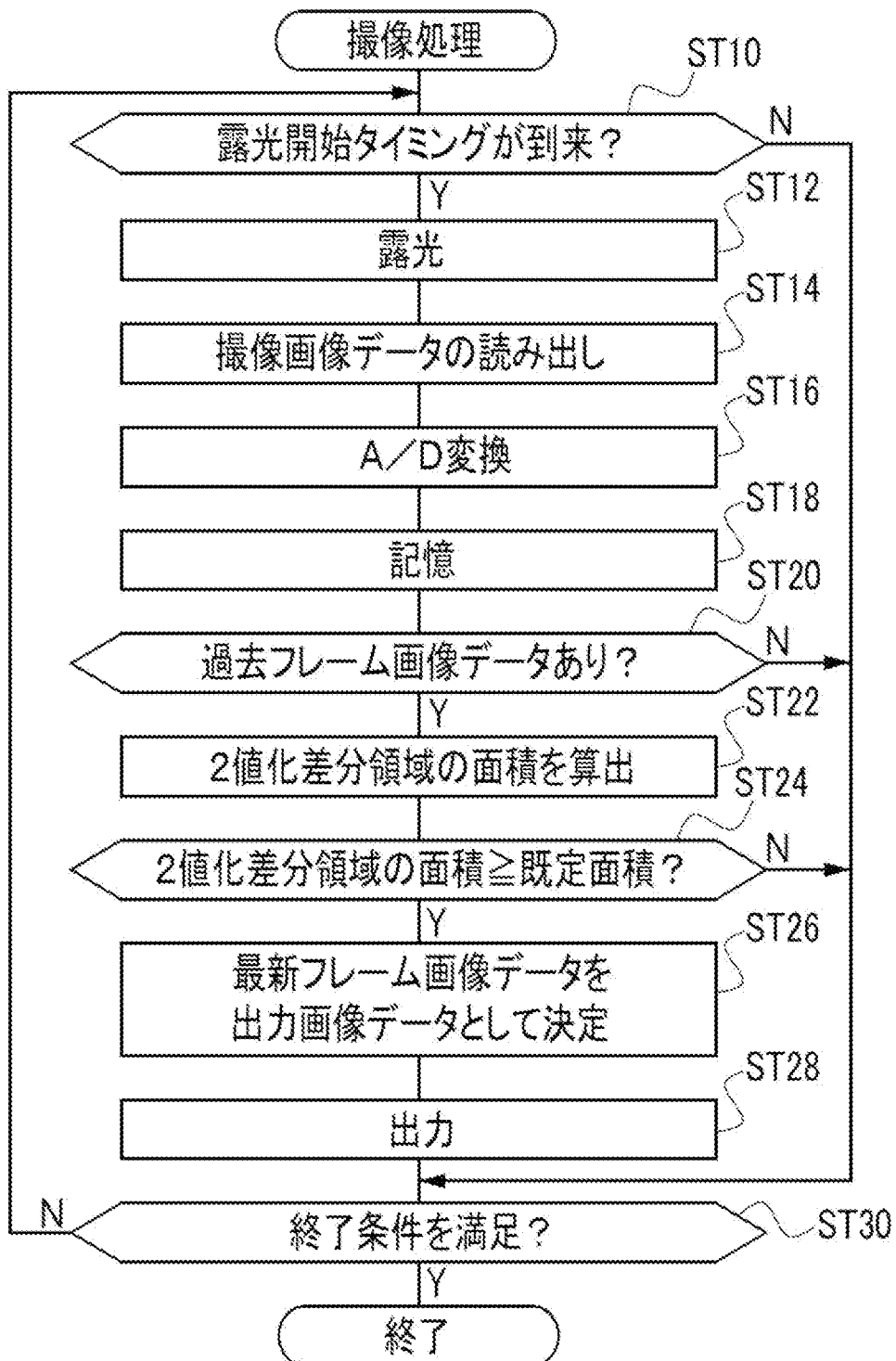
[図12]



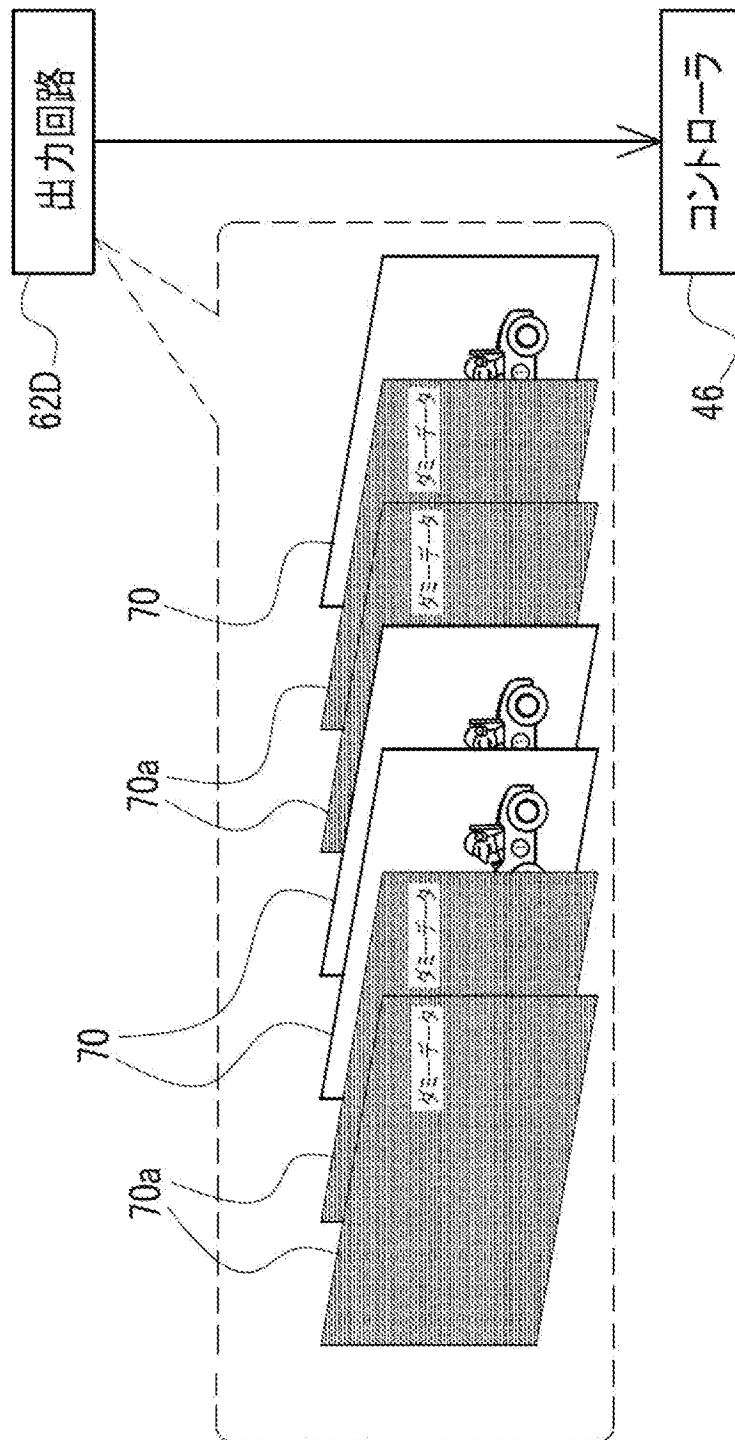
[図13]



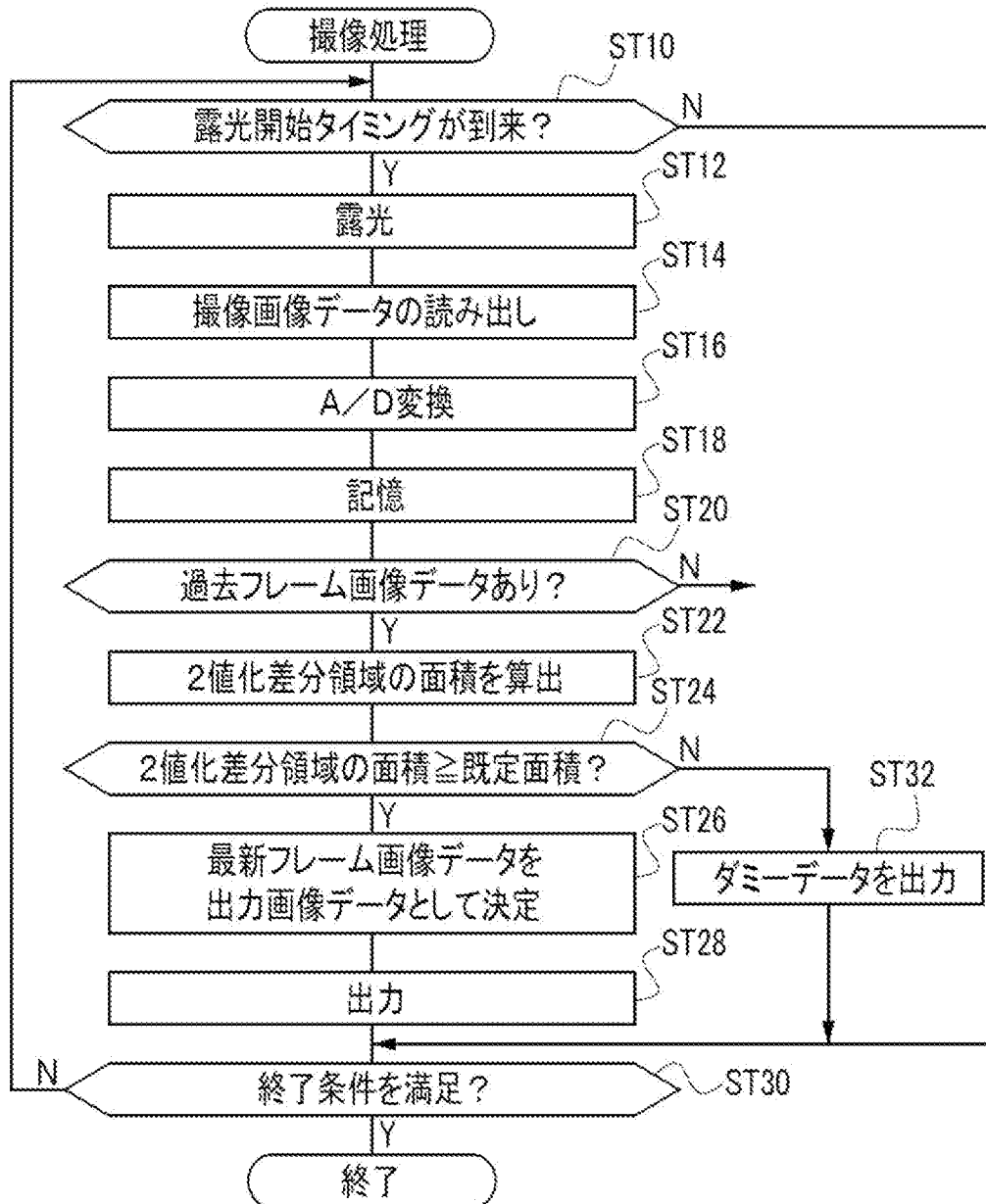
[図15]



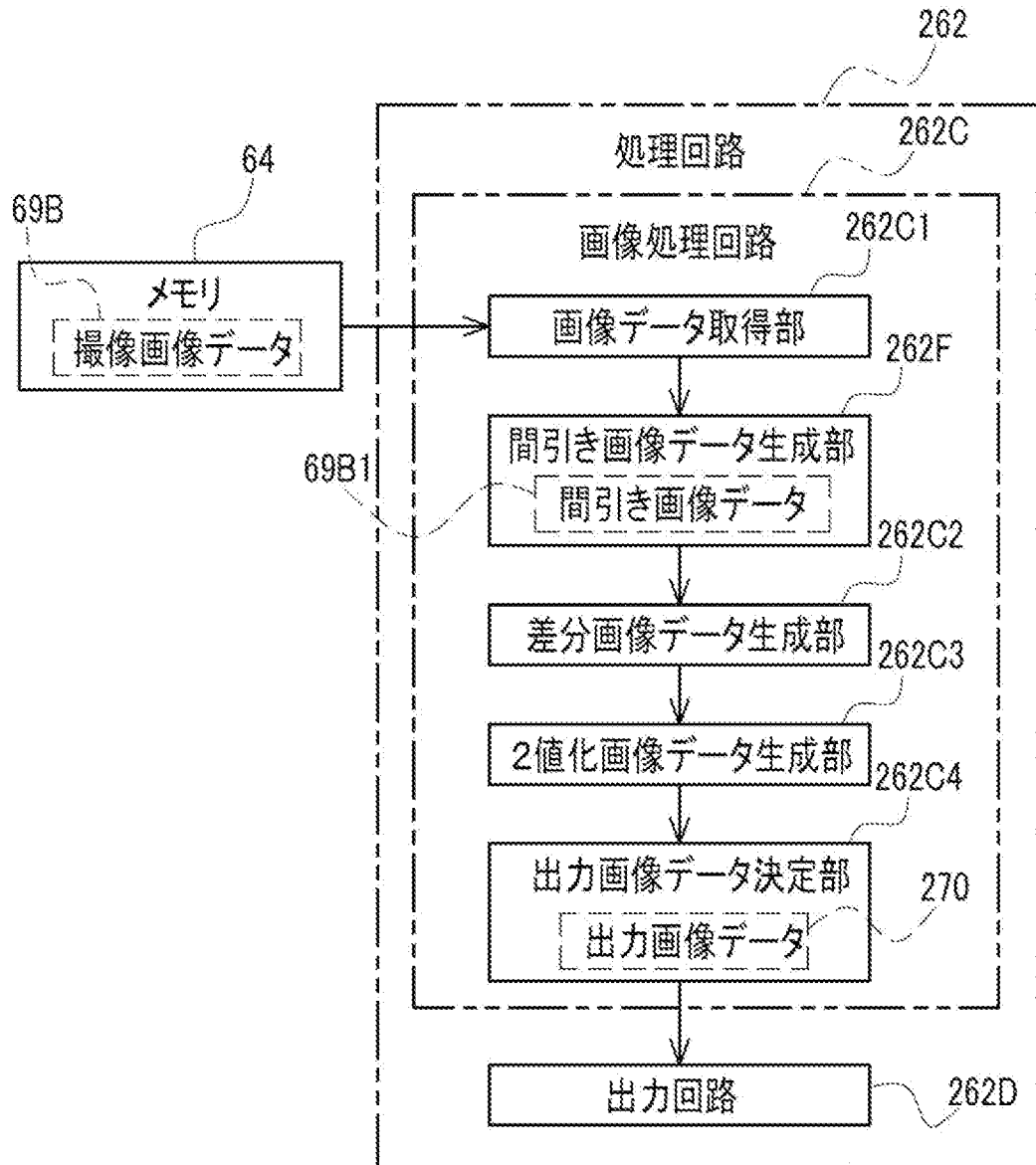
[図16]



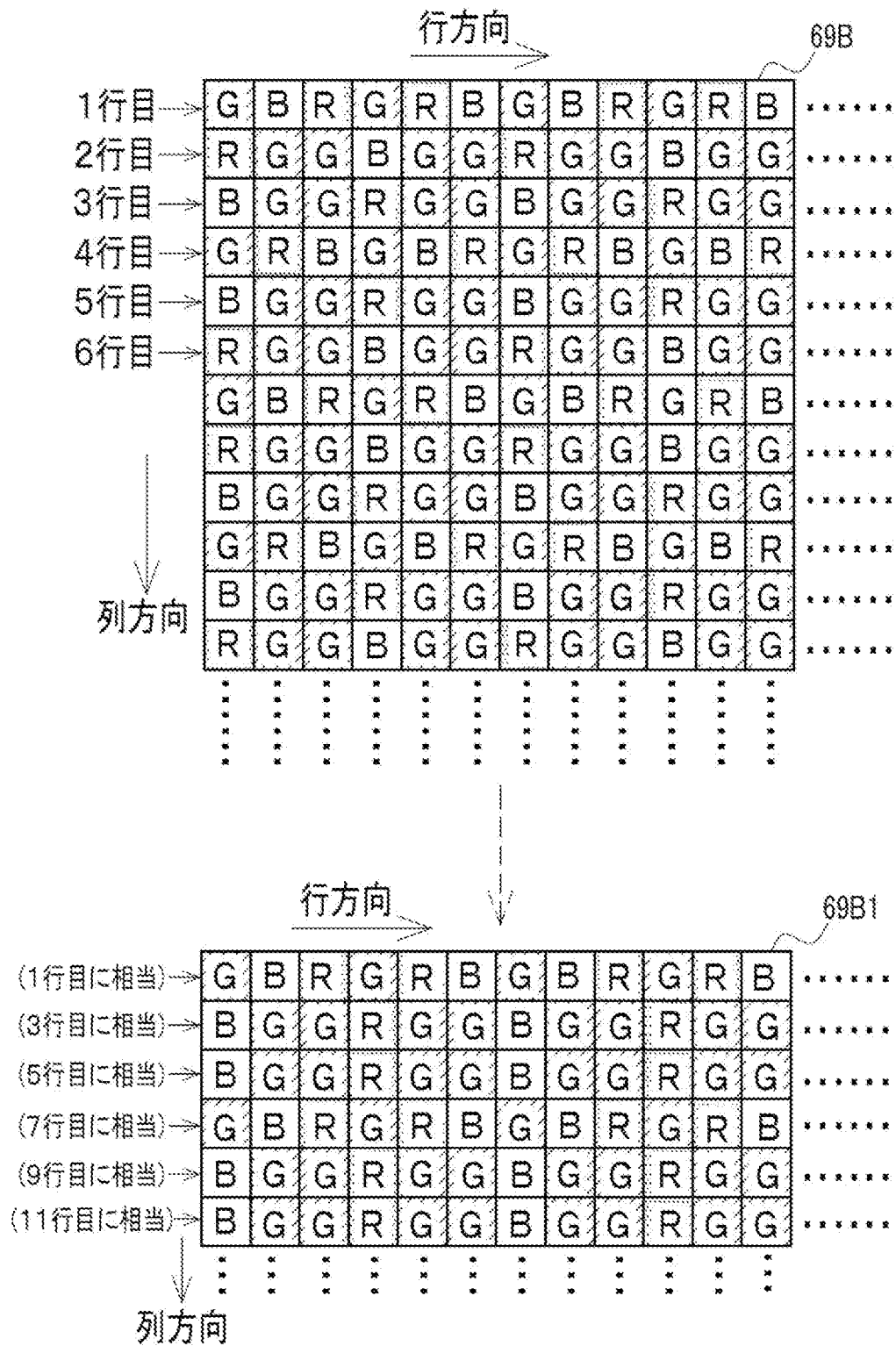
[図17]



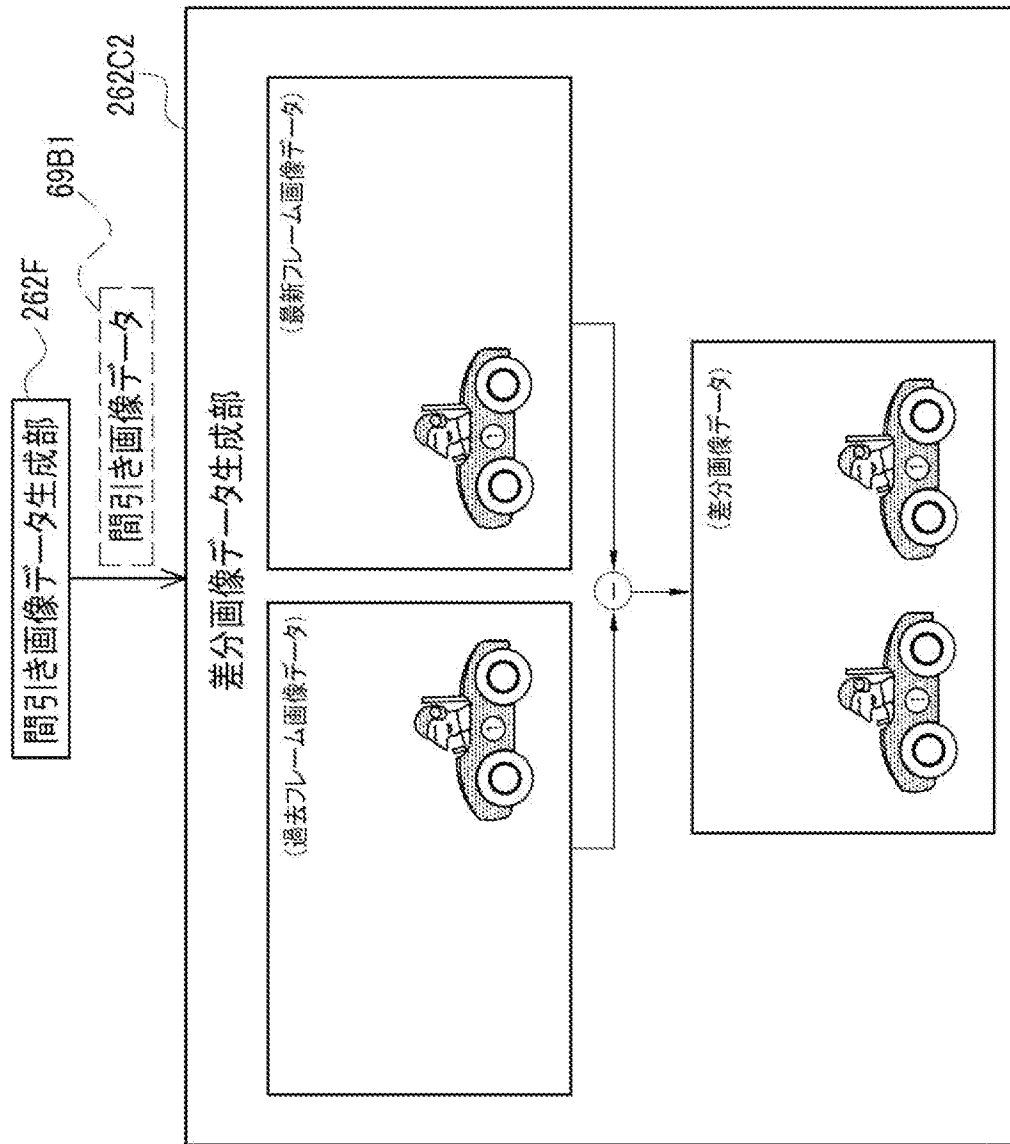
[図18]



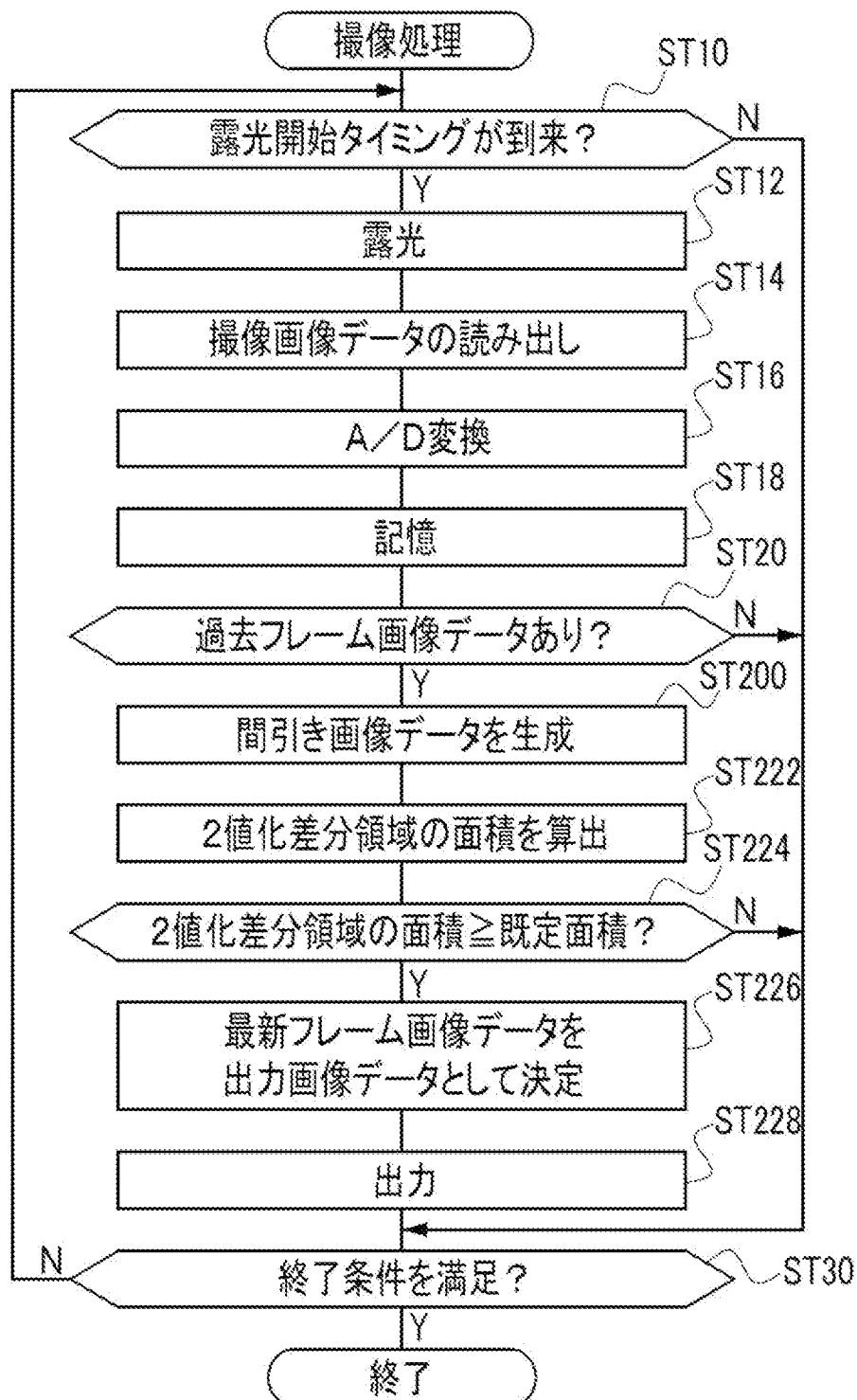
[図19]



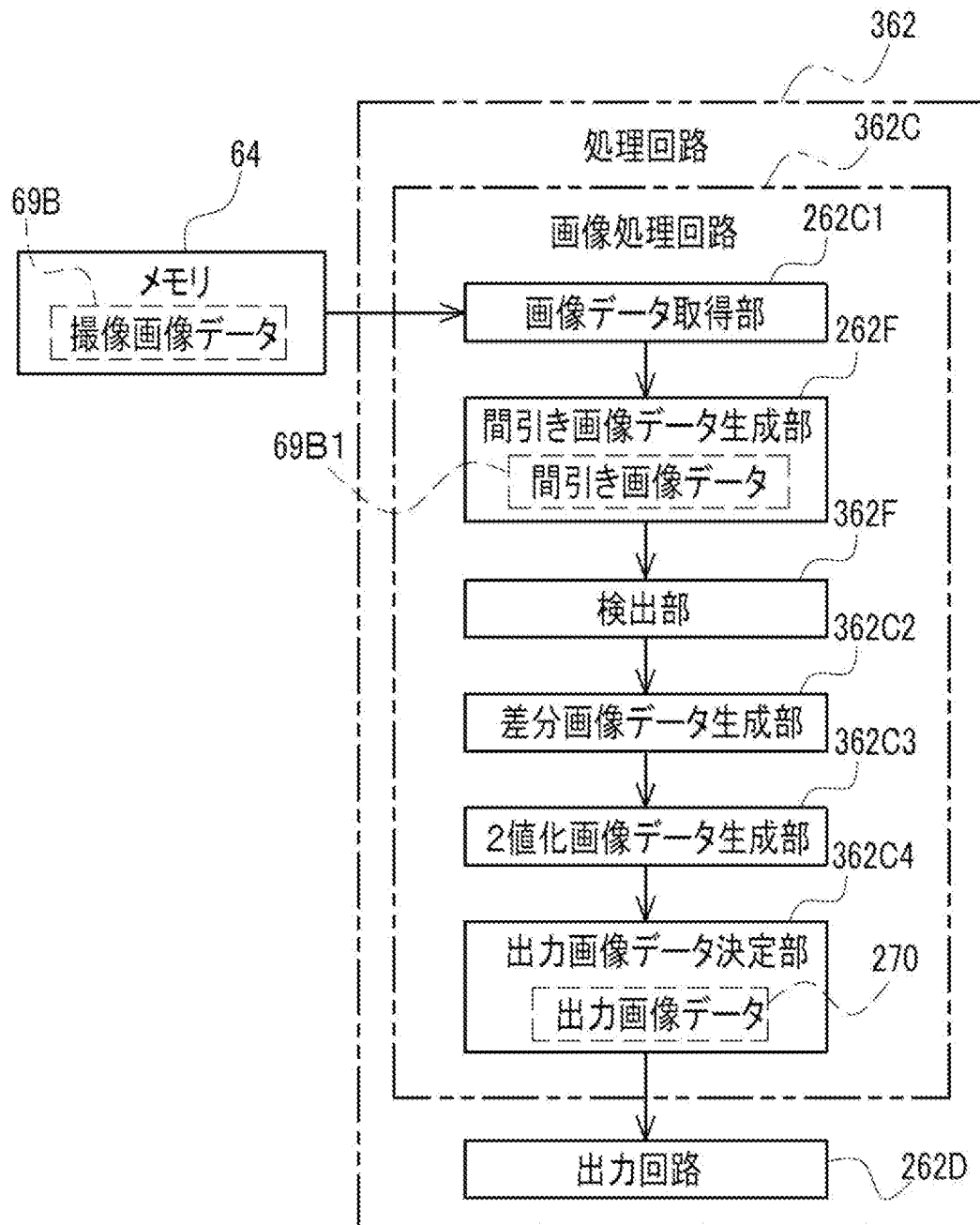
[図20]



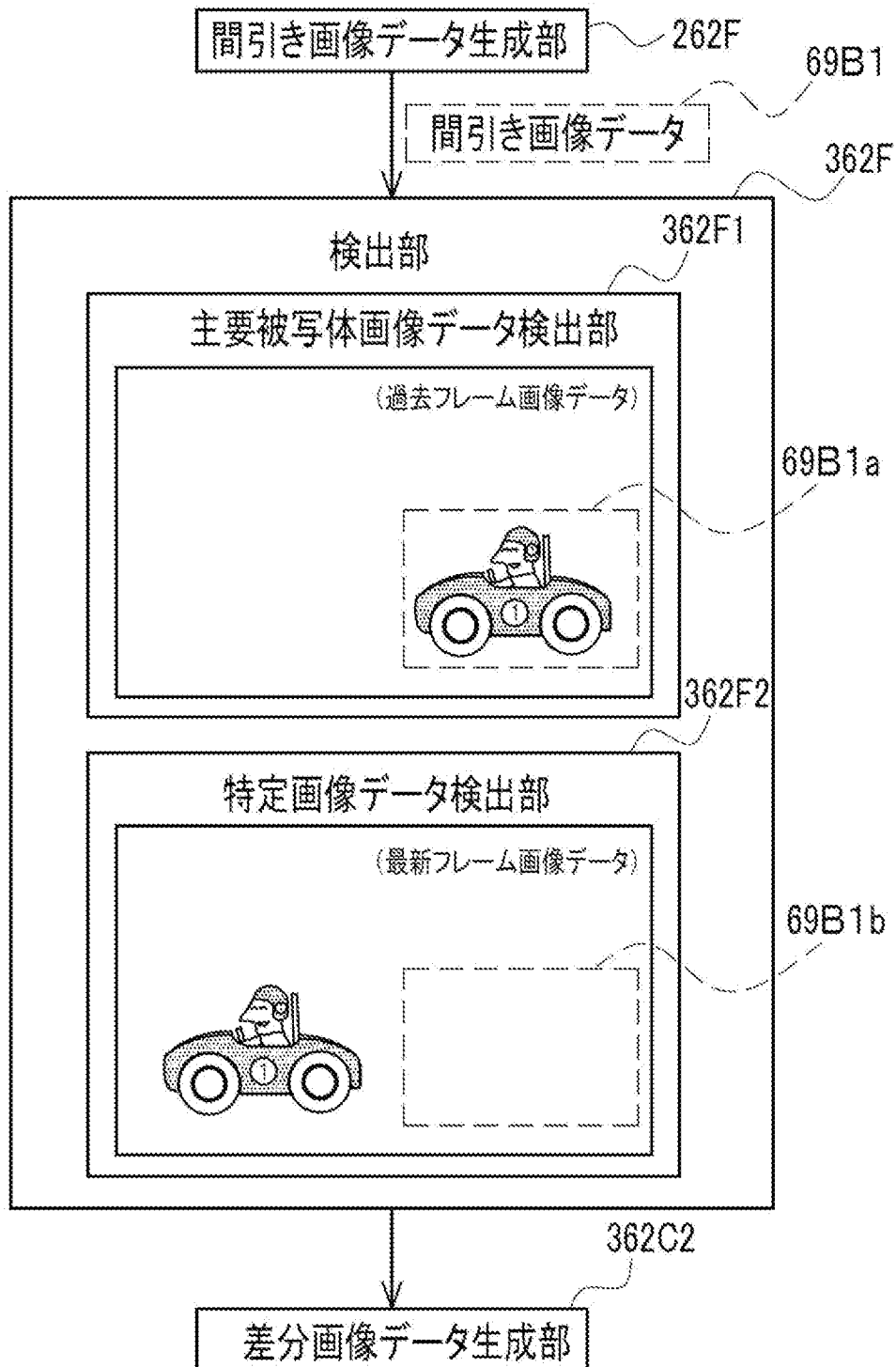
[図21]



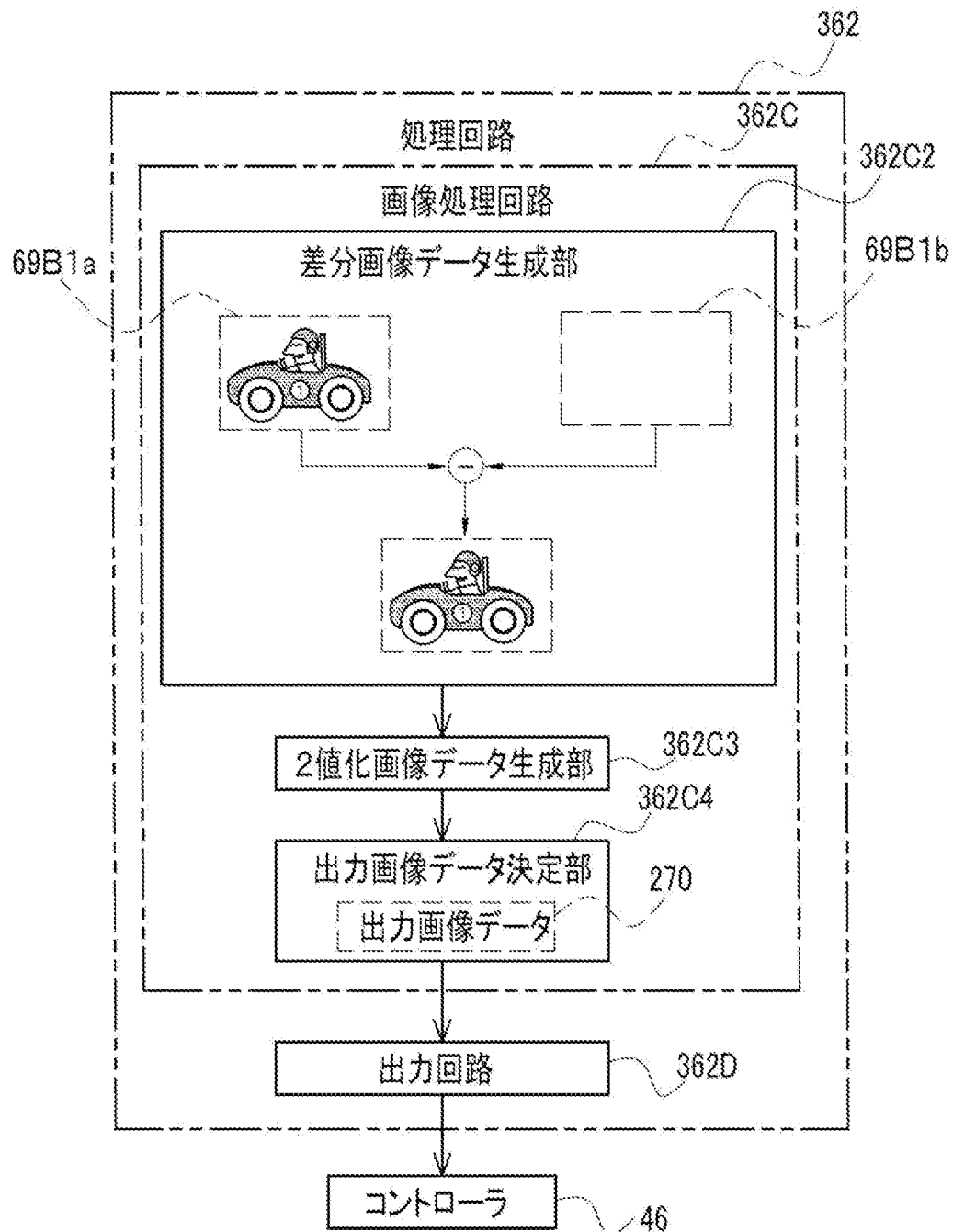
[図22]



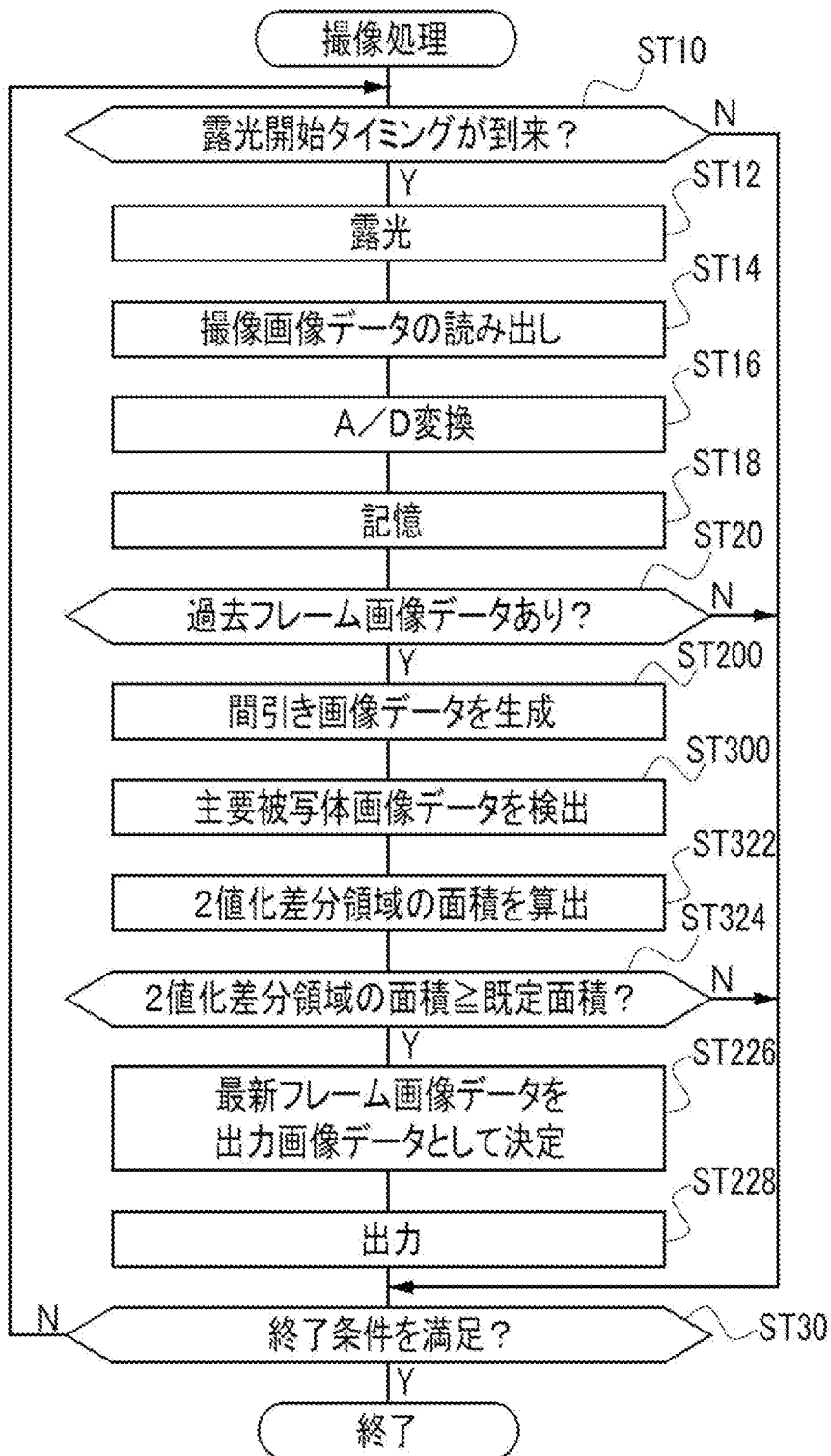
[図23]



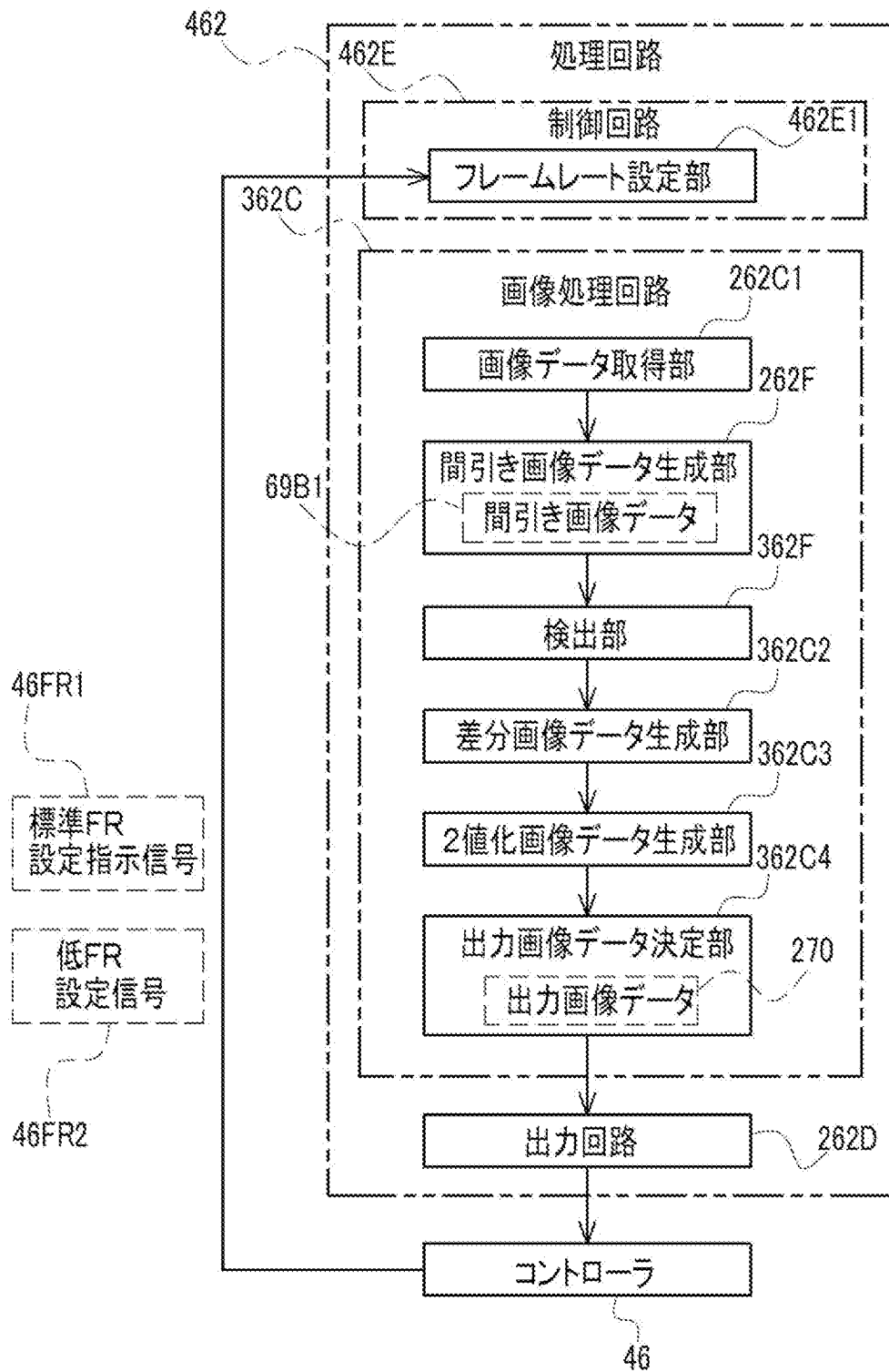
[図24]



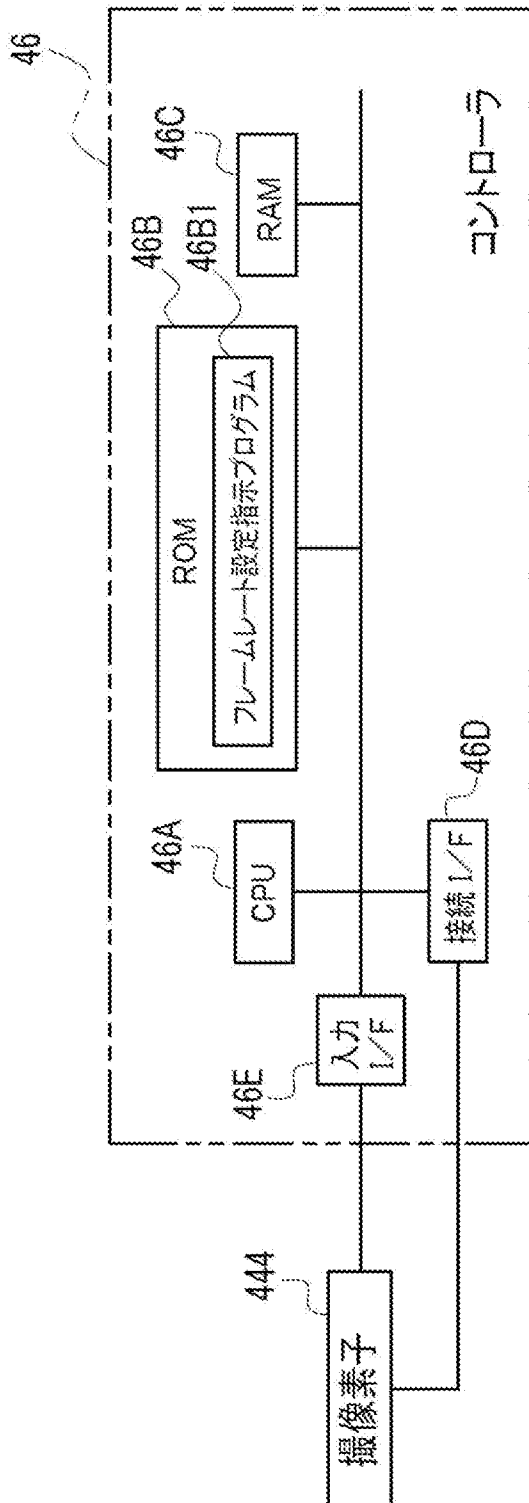
[図25]



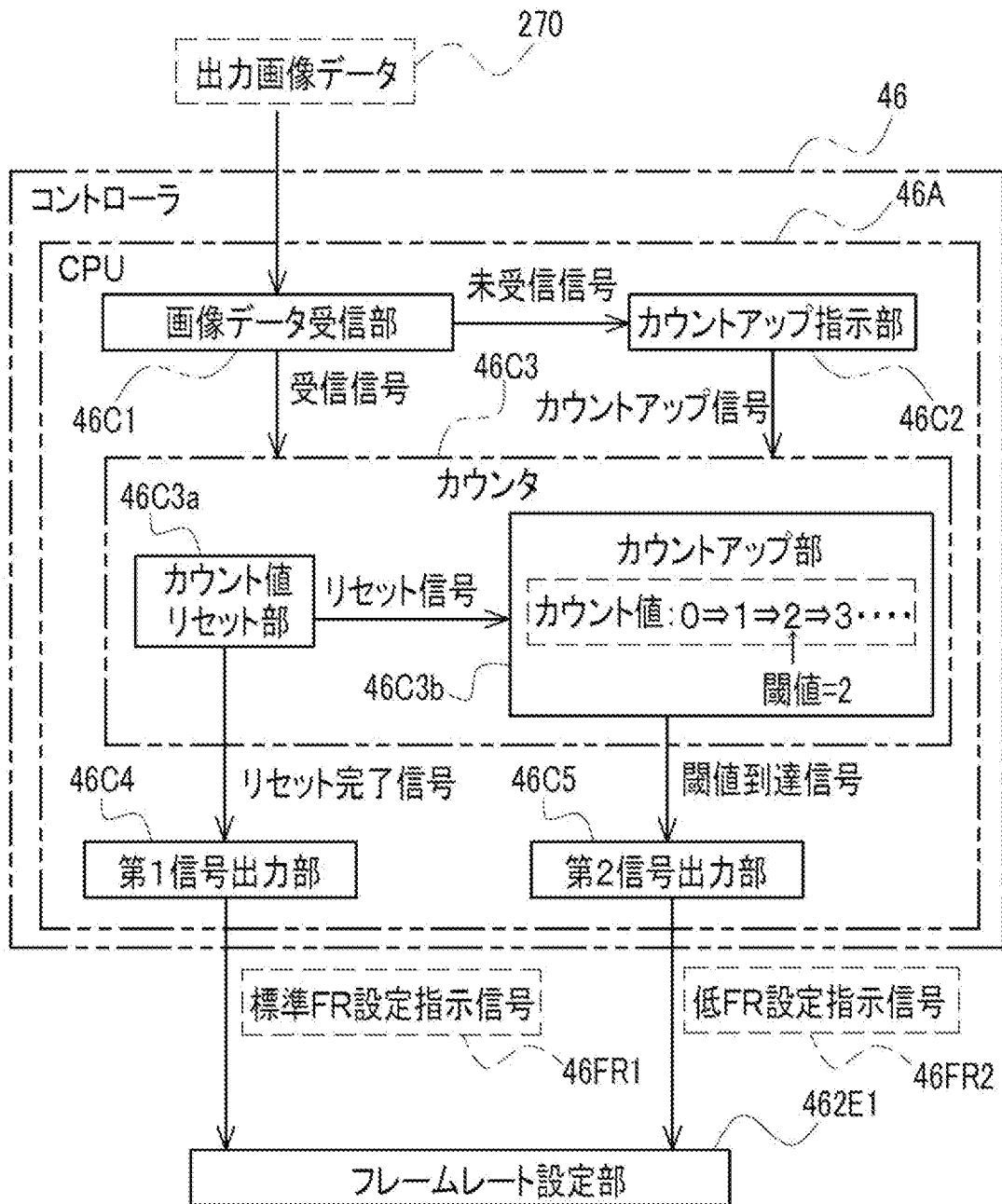
[図26]



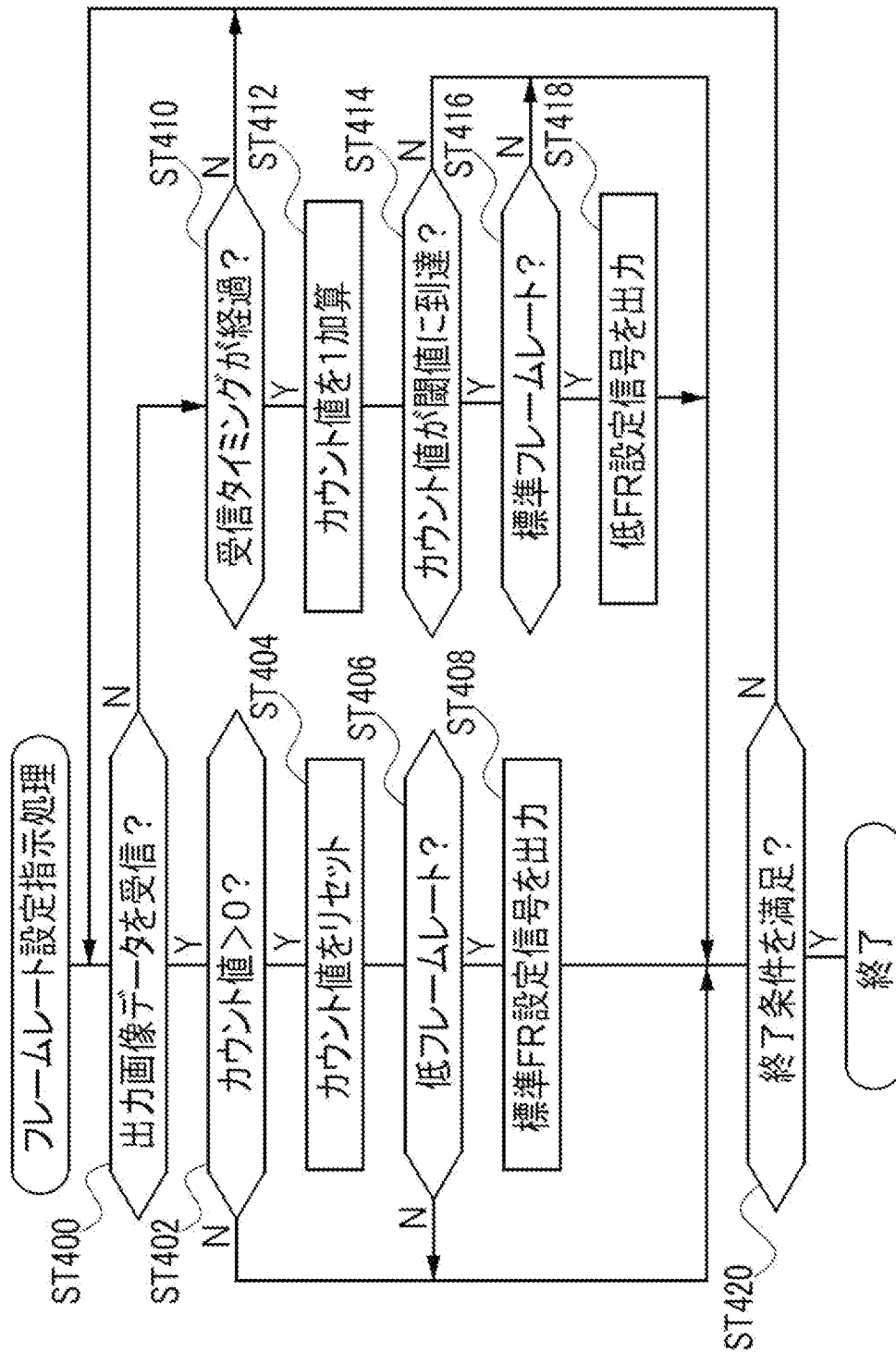
[図27]



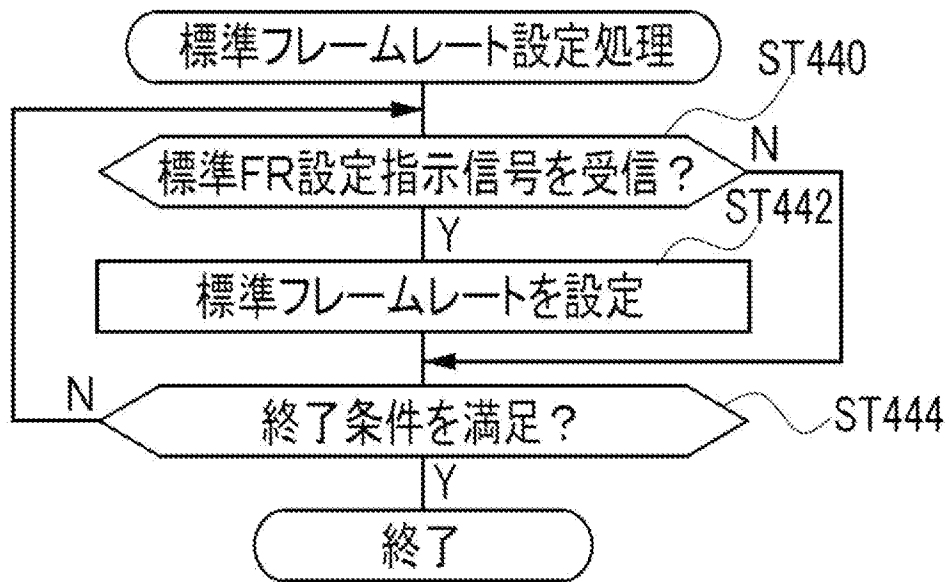
[図28]



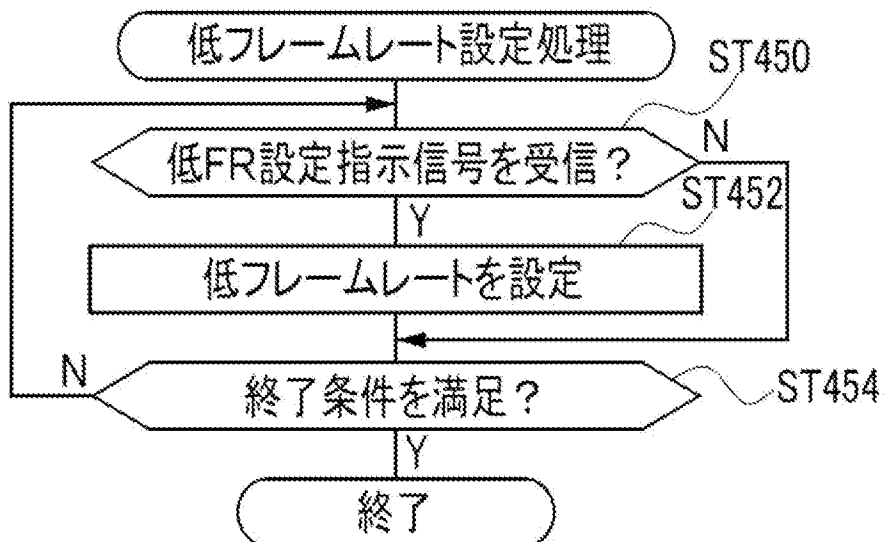
[図29]



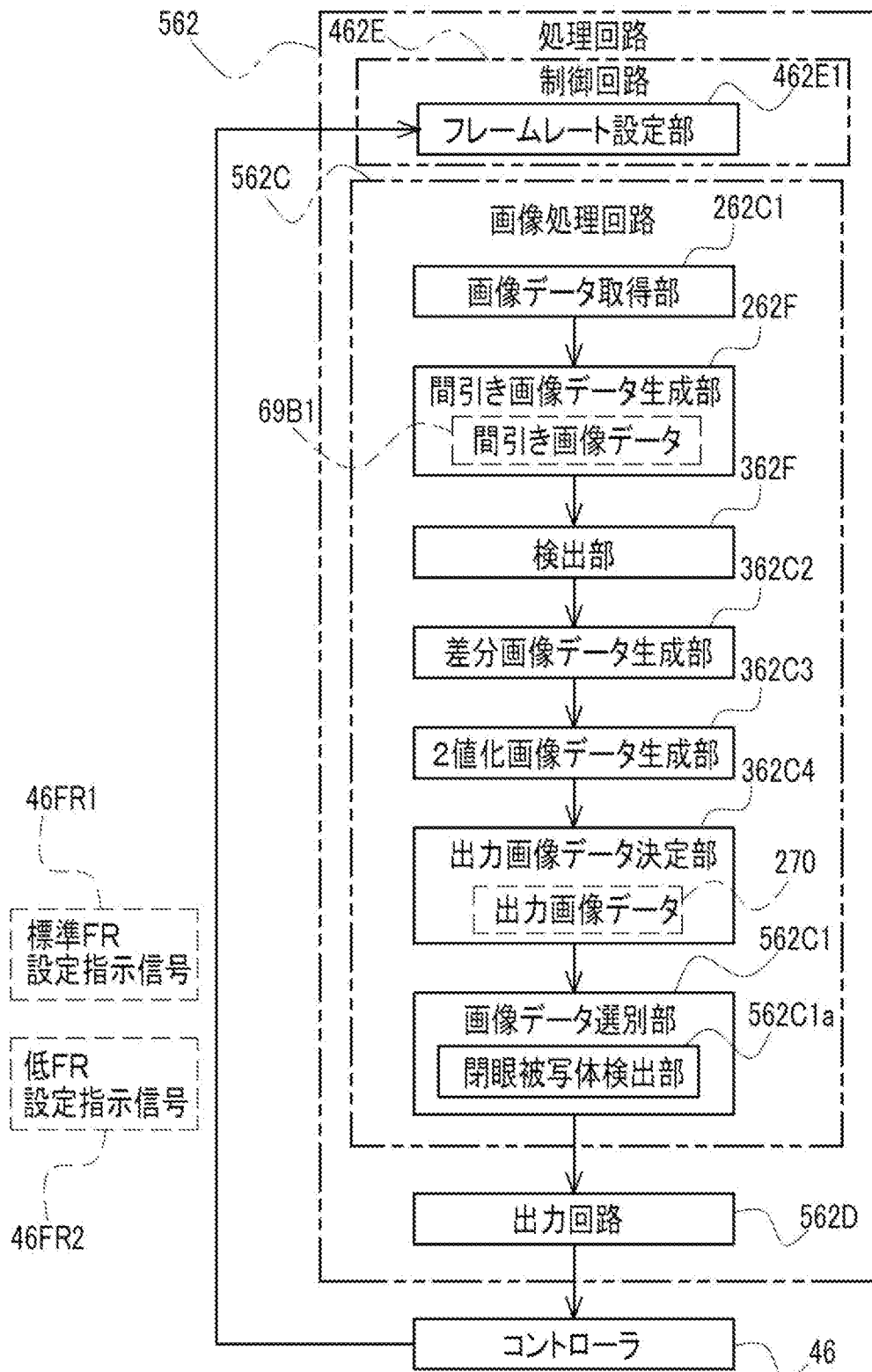
[図30]



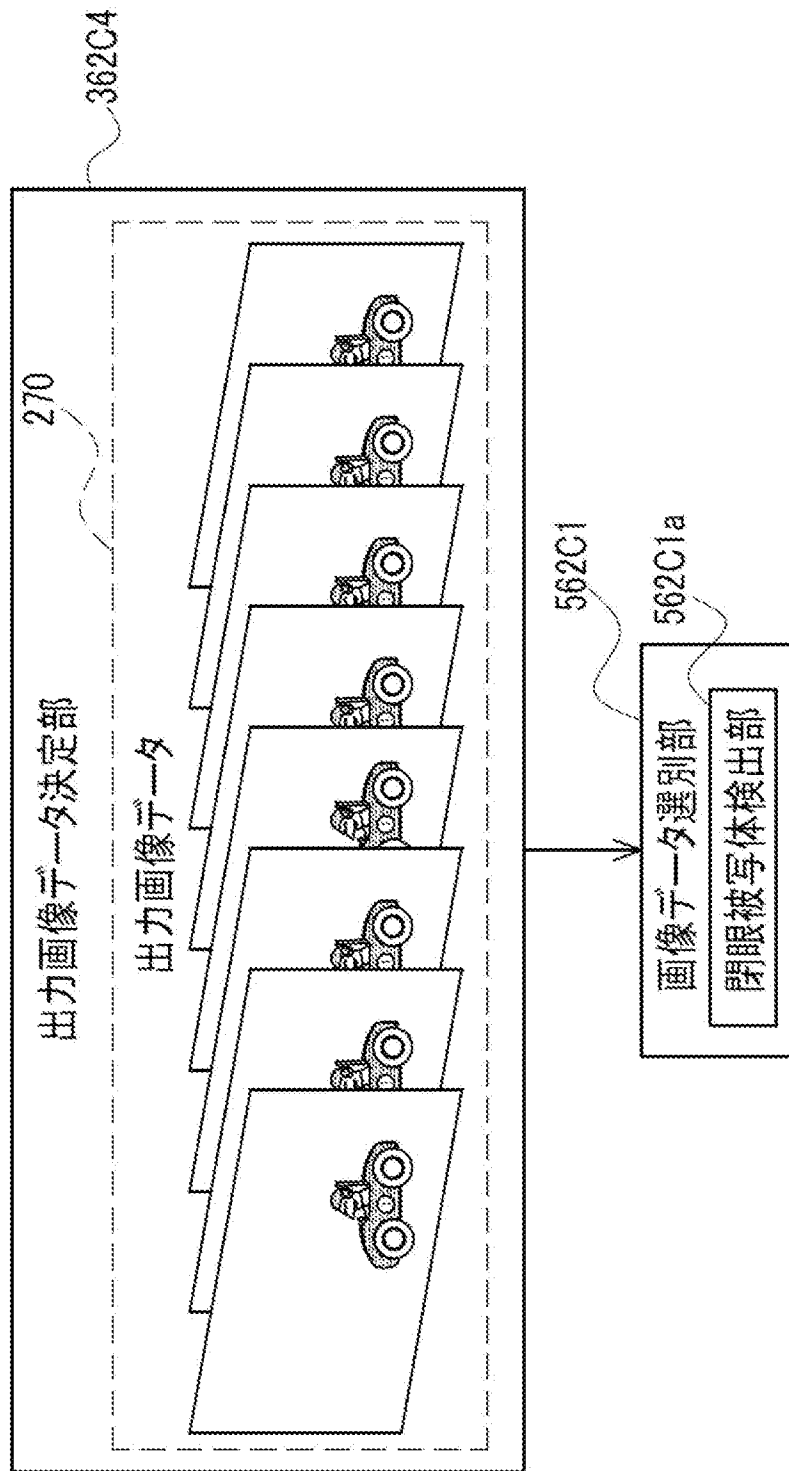
[図31]



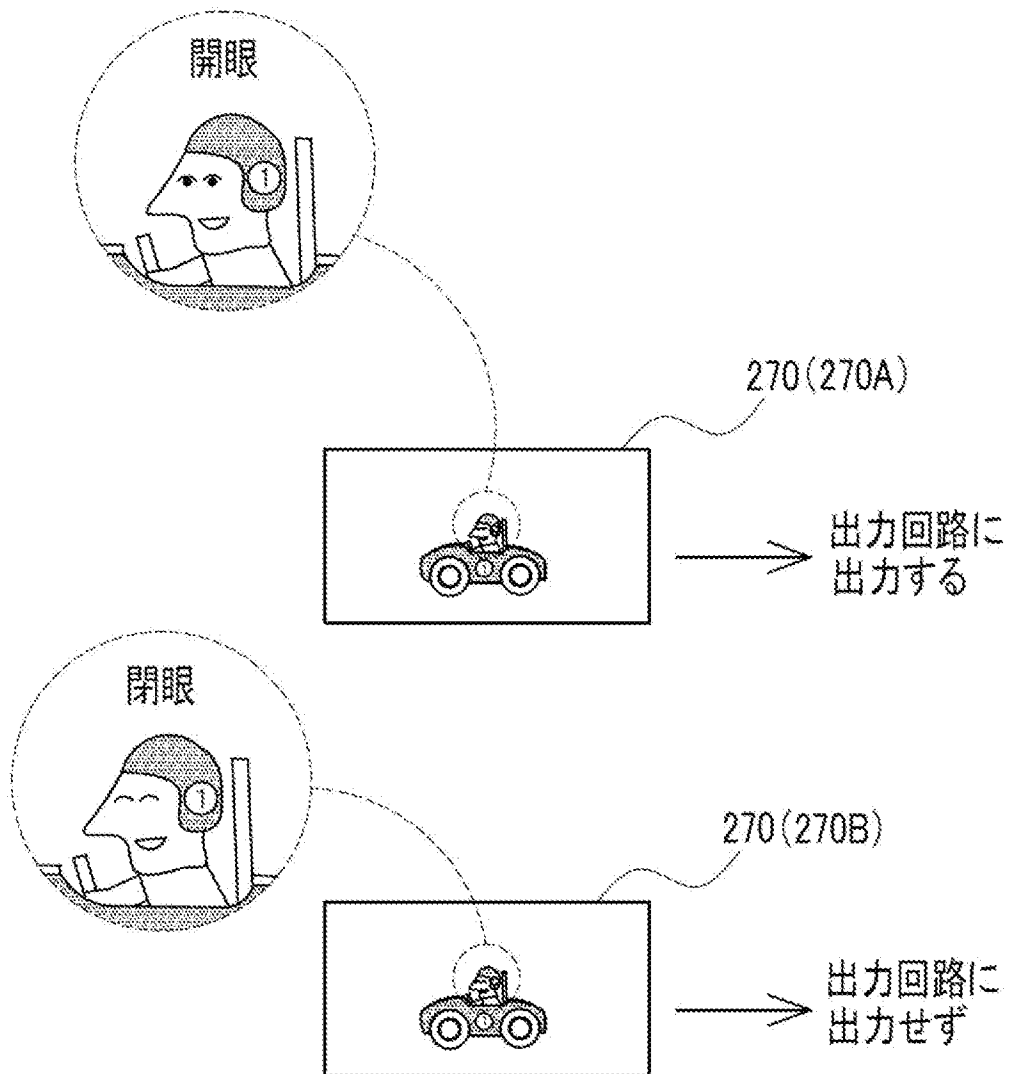
[図32]



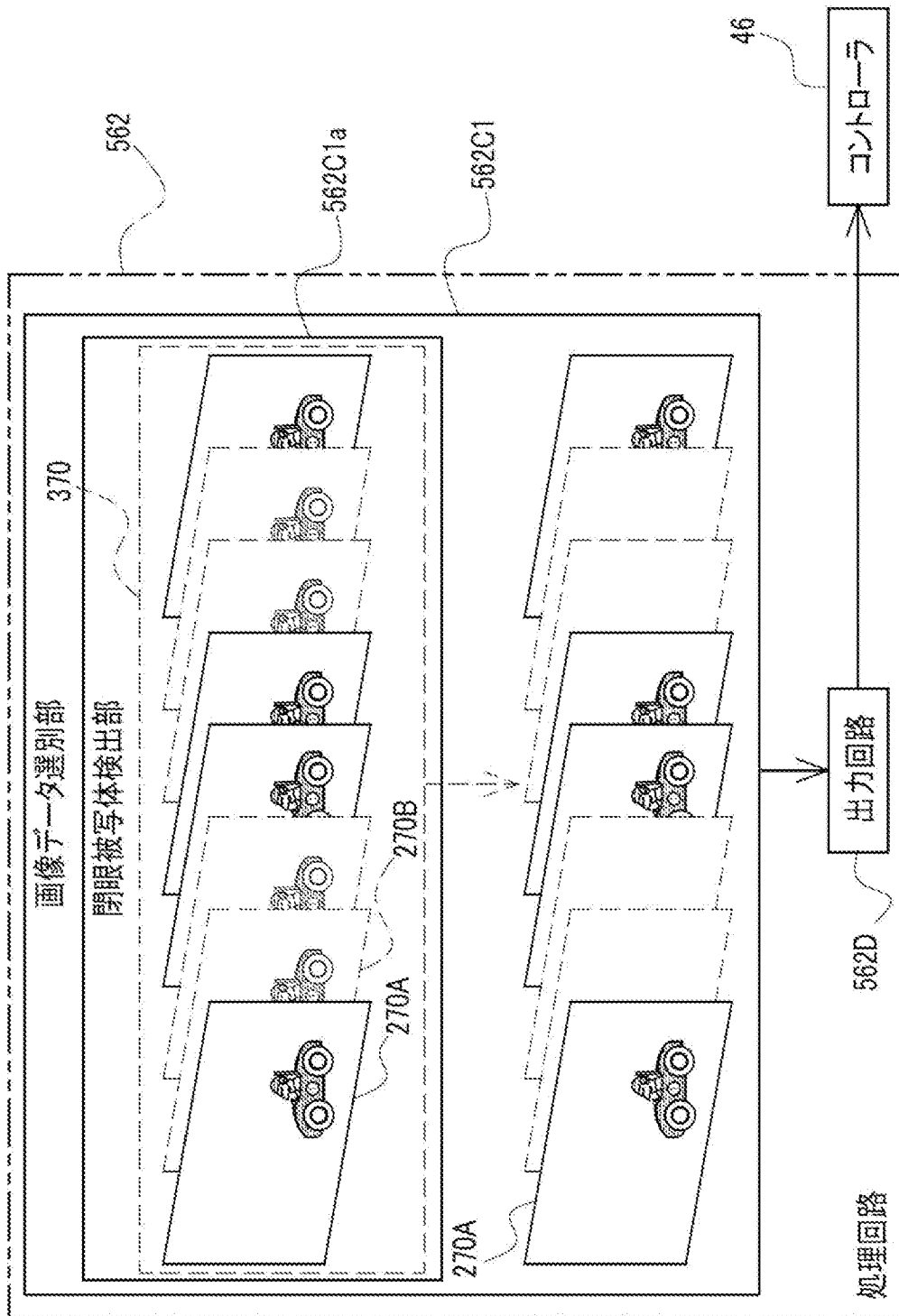
[図33]



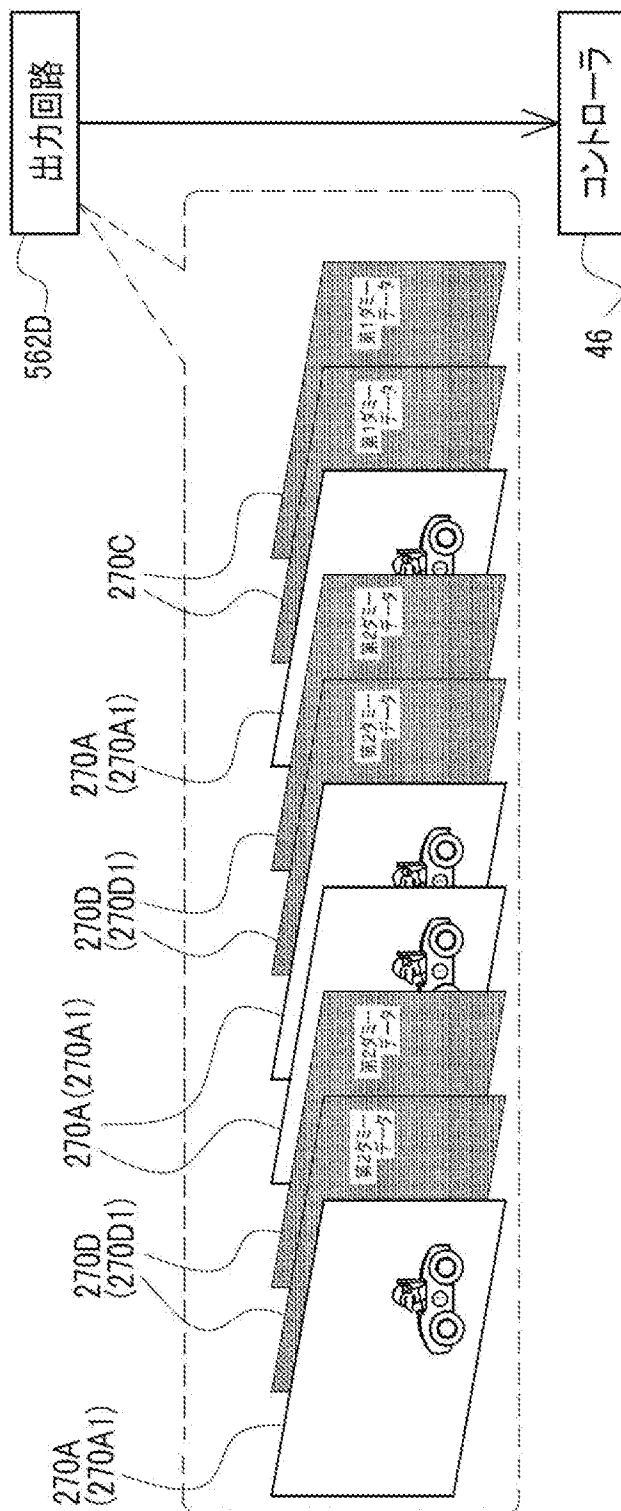
[図34A]



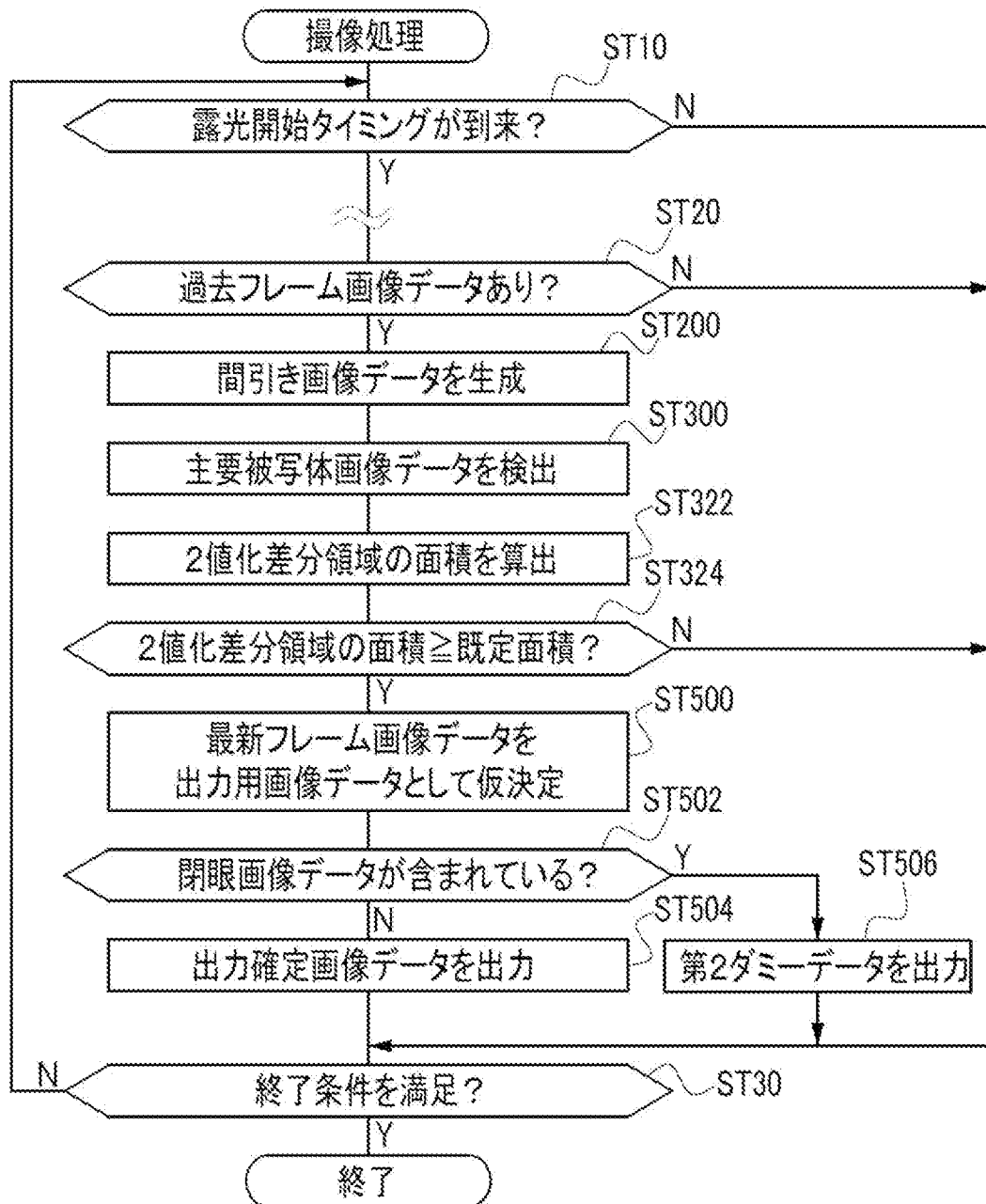
[図34B]



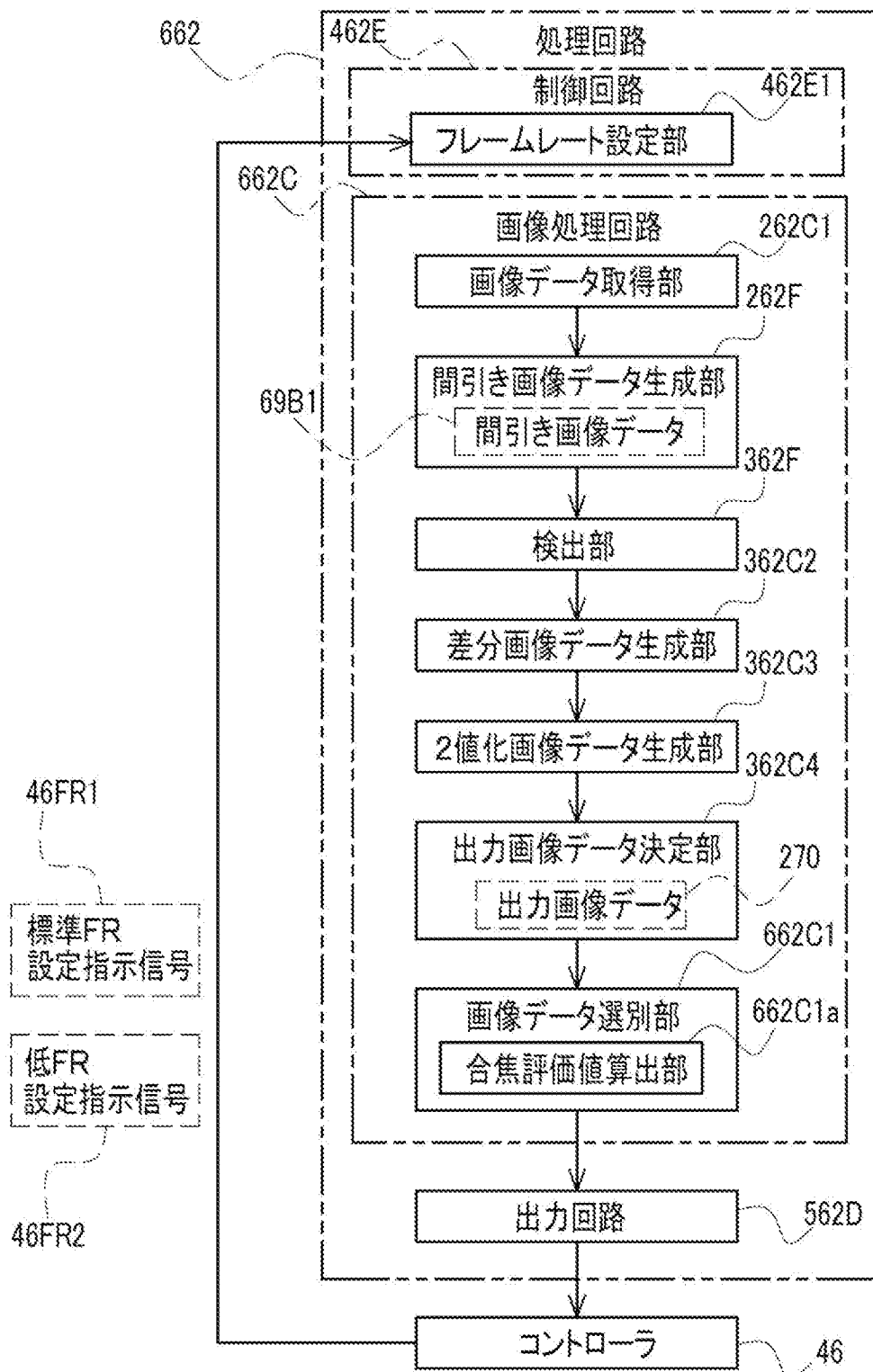
[図35]



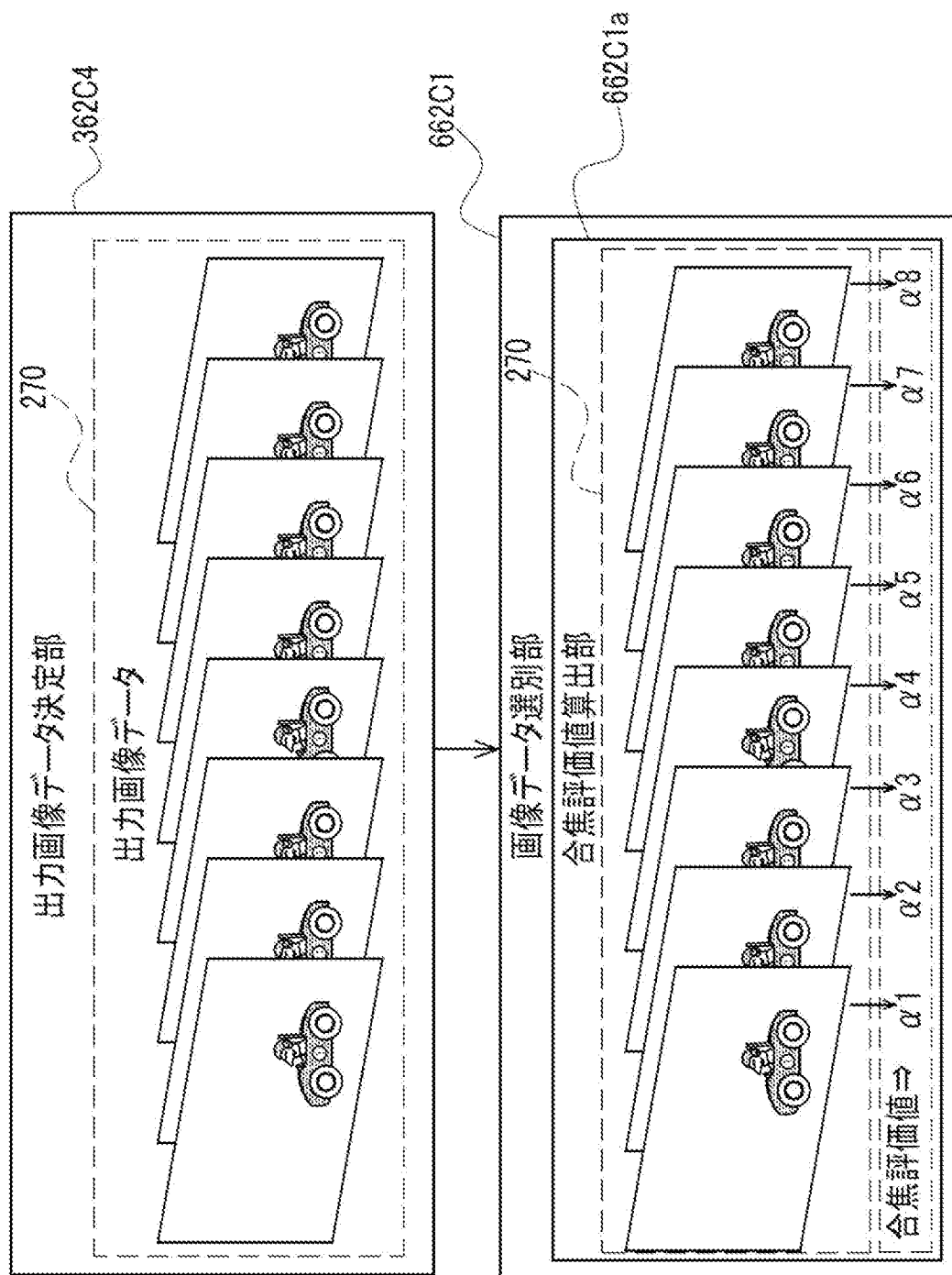
[図36]



[図37]



[図38]



[図39]

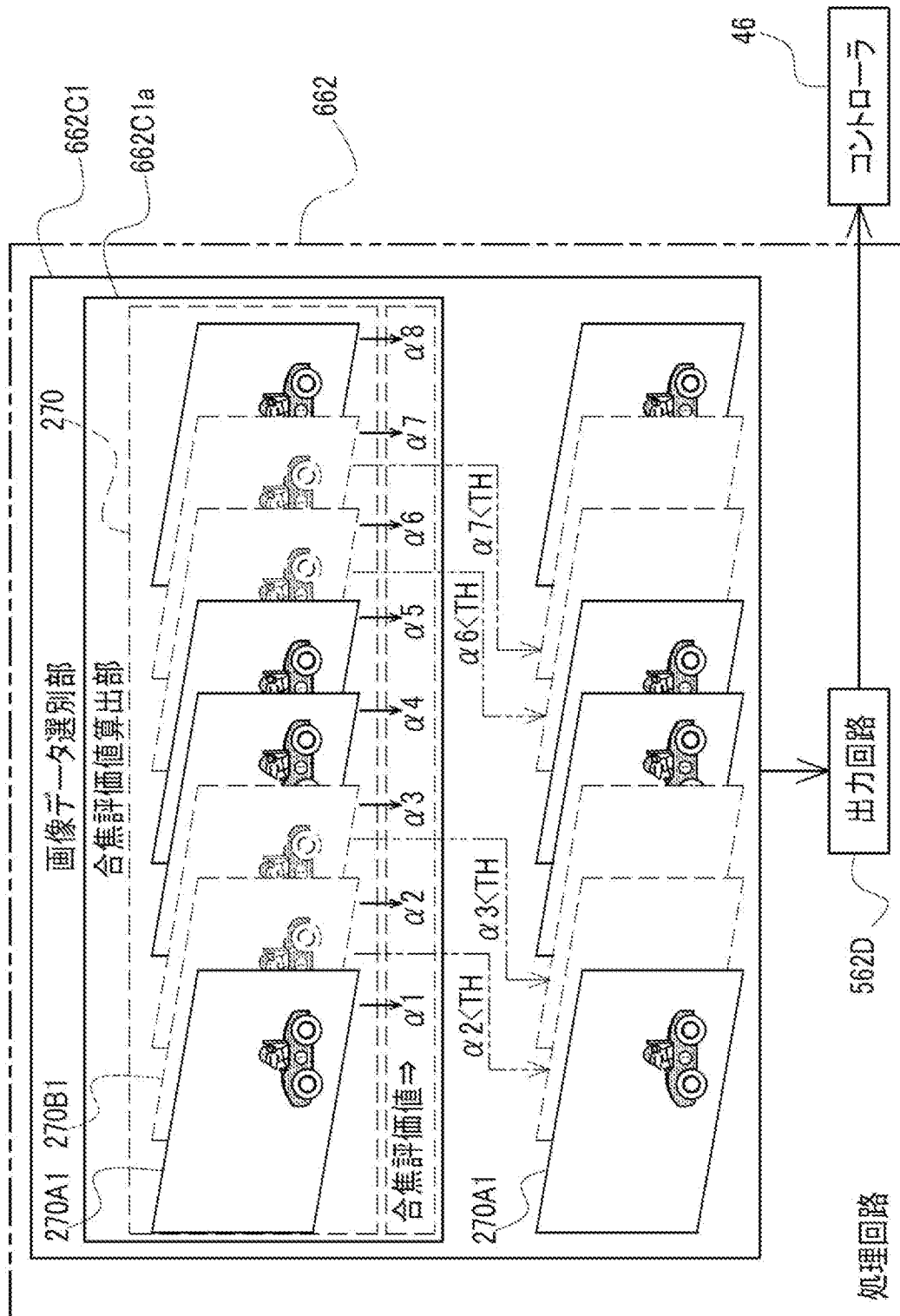
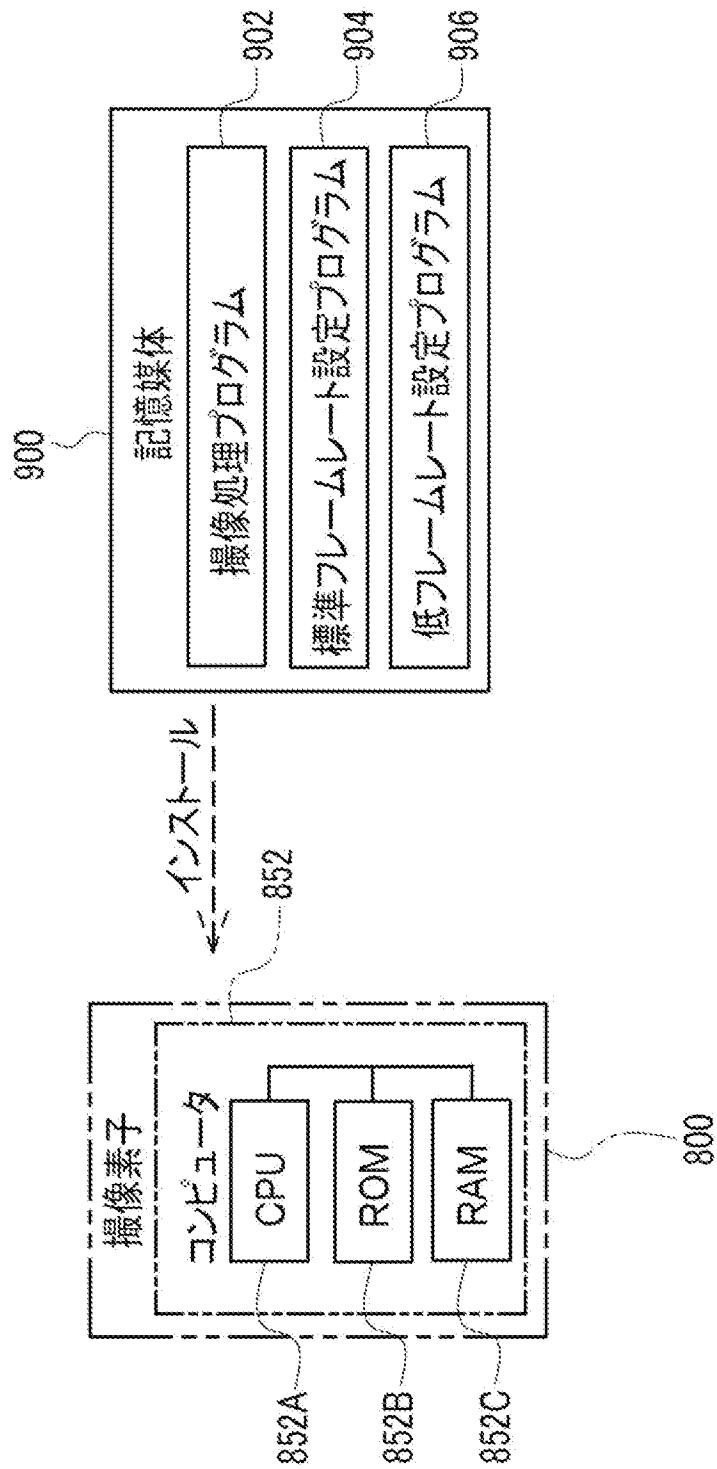


Diagram illustrating the arrangement of color filter elements in a matrix.

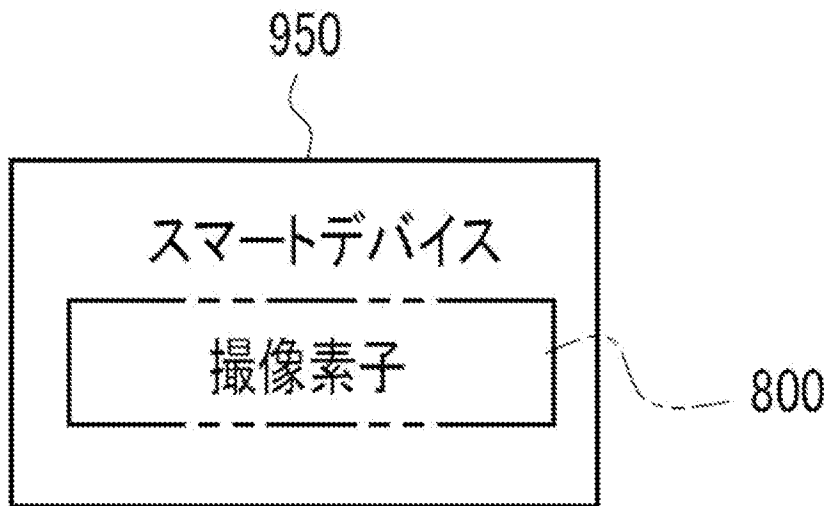
The top part shows a 10x10 grid of elements labeled 'R' (Red) and 'G' (Green) in a checkerboard pattern. The grid is labeled 700. Arrows indicate '行方向' (Row direction) and '列方向' (Column direction).

The bottom part shows a similar 10x10 grid labeled 702, but with a different checkerboard pattern of 'R' and 'G' elements. Arrows also indicate '行方向' and '列方向' for this grid.

[図41]



[図42]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/049219

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H04N5/225 (2006.01) i, H04N5/232 (2006.01) i, H04N5/345 (2011.01) i, H04N5/351 (2011.01) i

FI: H04N5/351, H04N5/345600, H04N5/225300, H04N5/232290

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H04N5/225, H04N5/232, H04N5/345, H04N5/351

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2020

Registered utility model specifications of Japan 1996-2020

Published registered utility model applications of Japan 1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2017-188760 A (SONY CORPORATION) 12.10.2017 (2017-10-12), paragraphs [0028], [0038], [0051], [0052], [0073], fig. 3, 4, 5	1-4, 9, 11-16 5-8, 10
Y	JP 2010-88050 A (NIKON CORPORATION) 15.04.2010 (2010-04-15), paragraphs [0060], [0061], [0065], fig. 8	7, 8
Y	JP 2001-333429 A (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) 30.11.2001 (2001-11-30), paragraphs [0020], [0039], fig. 1, 5	5, 6, 10



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
14.02.2020

Date of mailing of the international search report
03.03.2020

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/JP2019/049219

JP 2017-188760 A 12.10.2017 WO 2017/175492 A1
paragraphs [0028], [0038],
[0051], [0052], [0073],
fig. 3, 4, 5

JP 2010-88050 A 15.04.2010 (Family: none)

JP 2001-333429 A 30.11.2001 (Family: none)

A. 発明の属する分野の分類（国際特許分類（IPC）） H04N 5/225(2006.01)i; H04N 5/232(2006.01)i; H04N 5/345(2011.01)i; H04N 5/351(2011.01)i FI: H04N5/351; H04N5/345 600; H04N5/225 300; H04N5/232 290										
B. 調査を行った分野										
調査を行った最小限資料（国際特許分類（IPC）） H04N5/225; H04N5/232; H04N5/345; H04N5/351										
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2020年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2020年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2020年</td> </tr> </table>			日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2020年	日本国実用新案登録公報	1996-2020年	日本国登録実用新案公報	1994-2020年
日本国実用新案公報	1922-1996年									
日本国公開実用新案公報	1971-2020年									
日本国実用新案登録公報	1996-2020年									
日本国登録実用新案公報	1994-2020年									
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）										
C. 関連すると認められる文献										
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号								
X	JP 2017-188760 A（ソニー株式会社）12.10.2017（2017-10-12） 段落 [0028] , [0038] , [0051] , [0052] , [0073] , 図3,4,5	1-4,9,11-16								
Y		5-8,10								
Y	JP 2010-88050 A（株式会社ニコン）15.04.2010（2010-04-15） 段落 [0060] , [0061] , [0065] , 図8	7,8								
Y	JP 2001-333429 A（松下電器産業株式会社）30.11.2001（2001-11-30） 段落 [0020] , [0039] , 図1,5	5,6,10								
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。										
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献										
国際調査を完了した日 14.02.2020		国際調査報告の発送日 03.03.2020								
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 鈴木 明 5V 9185 電話番号 03-3581-1101 内線 3571								

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2019/049219

引用文献			公表日	パテントファミリー文献	公表日
JP	2017-188760	A	12.10.2017	WO 2017/175492 A1 段落 [0028] , [0038] , [0051] , [0052] , [0073] , 図3, 4, 5	
JP	2010-88050	A	15.04.2010	(ファミリーなし)	
JP	2001-333429	A	30.11.2001	(ファミリーなし)	