

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5306701号  
(P5306701)

(45) 発行日 平成25年10月2日 (2013. 10. 2)

(24) 登録日 平成25年7月5日 (2013. 7. 5)

(51) Int. Cl.

F I

G O 2 F 1/133 (2006. 01)

G O 9 F 9/00 (2006. 01)

G O 9 G 3/20 (2006. 01)

G O 9 G 3/34 (2006. 01)

G O 9 G 3/36 (2006. 01)

G O 2 F 1/133 5 3 5

G O 9 F 9/00 3 6 6 G

G O 2 F 1/133 5 8 0

G O 9 G 3/20 6 4 2 P

G O 9 G 3/34 J

請求項の数 2 (全 56 頁) 最終頁に続く

(21) 出願番号 特願2008-125694 (P2008-125694)

(22) 出願日 平成20年5月13日 (2008. 5. 13)

(65) 公開番号 特開2009-3433 (P2009-3433A)

(43) 公開日 平成21年1月8日 (2009. 1. 8)

審査請求日 平成23年3月4日 (2011. 3. 4)

(31) 優先権主張番号 特願2007-132607 (P2007-132607)

(32) 優先日 平成19年5月18日 (2007. 5. 18)

(33) 優先権主張国 日本国 (JP)

(73) 特許権者 000153878

株式会社半導体エネルギー研究所

神奈川県厚木市長谷 3 9 8 番地

(72) 発明者 福留 貴浩

神奈川県厚木市長谷 3 9 8 番地 株式会社

半導体エネルギー研究所内

審査官 小濱 健太

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

バックライト及びモニタ用の光源と、  
 前記バックライト及び前記モニタ用の光源上の第 1 の偏光板と、  
 前記第 1 の偏光板上の第 2 の偏光板と、  
 前記第 1 の偏光板と前記第 2 の偏光板とに挟まれた領域の液晶層と、  
 前記モニタ用の光源からの光の強度を検出するように配置された、前記第 2 の偏光板上の光センサと、

前記光センサにより検出された前記モニタ用の光源からの光の強度をもとに、前記バックライトの点灯タイミング又は消灯タイミングを算出する手段と、

算出された前記バックライトの点灯タイミング又は消灯タイミングをもとに、前記バックライトの点灯又は消灯を制御する手段と、を有し、

前記バックライトを表示領域ごとに制御できる機能を有し、

静止画のみを表示する領域において、前記バックライトの点灯又は消灯を制御する手段は、前記バックライトの点灯又は消灯のタイミングの制御を行わない機能を有し、

動画を表示する領域において、前記バックライトの点灯又は消灯を制御する手段は、前記バックライトの点灯又は消灯のタイミングの制御を行う機能を有することを特徴とする液晶表示装置。

【請求項 2】

請求項 1 において、

前記モニタ用の光源は、前記バックライトの一部であることを特徴とする液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置、電子機器、及びその駆動方法に関する。

【背景技術】

【0002】

近年、従来のブラウン管を用いた表示装置の液晶表示装置への置き換えや、小型電子機器への液晶表示装置の採用が急速に進んでいる。ここで、液晶表示装置とは、基板間の液晶分子に電圧を印加することで液晶分子の配向方向を変化させ、それにより生じる光学特性の変化を利用した表示装置をいう。

10

【0003】

代表的な液晶表示装置としては、例えば、ツイステッドネマティック（TN）方式を用いたものが挙げられる。TN方式を用いた表示素子は、2つの基板間にネマティック液晶を挟みこみ、液晶分子の長軸が2つの基板間で90°連続的にねじれた構成を基本としている。したがって、この状態の表示素子の液晶分子に入射した光の偏光方向は、液晶分子のねじれに沿って90°変化することになる。

【0004】

ここで、液晶分子に電圧を印加した場合、あるしきい値電圧 $V_{th}$ 以上の電圧を印加する事で液晶分子の長軸を電場方向に傾けることができる。すなわち、液晶分子のねじれの様子を90°から変化させることができる。このとき、このねじれに従って、液晶分子に入射した光の偏光方向も変化することになる。これを光シャッターとして用いるのがTN方式である。

20

【0005】

上記TN方式をアクティブマトリクス駆動することにより、パッシブマトリクス駆動と比較して動画表示性能に優れた表示装置が実現できる。ここで、アクティブマトリクス駆動とは、各画素に作り込んだトランジスタを用いて画素を駆動する方式をいう。

【0006】

このように、TN方式とアクティブマトリクス駆動とを組み合わせることにより、表示装置としての一応の性能は確保された。しかしながら、従来のブラウン管を用いた表示装置と比較した場合には、満足な性能（特に、画質や動画性能）が得られているとはいえない状況であった。この性能向上のために、高速に応答する液晶材料の開発が進められ（例えば、特許文献1参照）、また、OCB（ベンド配向）方式、IPS方式といった、TN方式に変わる方式が採用されるようになってきている（例えば、特許文献2参照）。

30

【0007】

また、上述とは異なるアプローチも検討されている。例えば、オーバードライブ駆動（例えば、特許文献3参照）や、インパルス駆動がそれである（例えば、特許文献4参照）。オーバードライブ駆動とは、液晶分子の応答速度を向上するために、一時的に高い電圧を印加する駆動方式である。これにより、所望の輝度に到達するまでの時間を短縮することができ、動画性能が向上する。インパルス駆動は、目標とする階調が表示されない期間（過渡期間）においてバックライトを消灯することで、パルス（インパルス）的な表示を実現して動画性能を向上させ、また、過渡期間を黒表示とすることにより階調ずれを低減して画質を向上させる。

40

【特許文献1】特開平5-17408号公報

【特許文献2】特開平7-84254号公報

【特許文献3】特開平7-104715号公報

【特許文献4】特開2000-56738号公報

【発明の開示】

【発明が解決しようとする課題】

50

## 【 0 0 0 8 】

近年ではバックライトとしてＬＥＤを用いることが検討されている。バックライトとしてＬＥＤを用いることにより、点灯と消灯を高速に切り替えることが可能となる。また、低温時の輝度特性が、定常状態の輝度特性とほぼ等しく、電源入力により瞬時に輝度を確保でき、高電圧が不要になるという利点も有している。

## 【 0 0 0 9 】

しかしながら、バックライトとしてＬＥＤを用いたとしても表示に纏わる問題が完全に解決するわけではない。例えば、液晶の応答速度は環境（例えば、温度や気圧等）の変化に伴って大きく変化する。このため、インパルス駆動を用いる場合には、液晶の応答タイミングと、バックライトの点灯タイミングにずれが生じる可能性がある。例えば、設計上固定されたタイミングにてバックライトの点灯と消灯（スイッチング）の制御を行う場合には、液晶の応答が完了していないにもかかわらずバックライトが点灯してしまうといった状況が発生しうる。これにより、動画ぼけ等の表示不良が生じてしまうことになる。また、せっかくのＬＥＤの優れた応答特性を十分に生かすことができない。

10

## 【 0 0 1 0 】

同様に、バックライトの輝度も環境によって大きく影響を受ける。したがって、どのような状況においても所望の輝度が得られているとは言い難い。

## 【 0 0 1 1 】

上記問題点を鑑み、本発明では、優れた画質や高い動画性能を有する液晶表示装置、電子機器、及び優れた画質や高い動画性能を得るための駆動方法を提供することを課題とする。

20

## 【課題を解決するための手段】

## 【 0 0 1 2 】

本発明では、液晶表示装置にモニタ用の画素を設け、光センサを用いて当該画素の輝度を検出する。これにより、環境の変化によるバックライトの輝度変化や液晶の応答に掛かる時間を算出することが可能になるため、該算出された情報を用いてリアルタイムにバックライトの制御を行うことができる。なお、ここで言う「リアルタイム」とは、厳密に「同時」を意味するものではなく、人間が認識できない程度の時間差は許容されるものである。

## 【 0 0 1 3 】

30

本発明の液晶表示装置の一は、バックライト、モニタ用の光源及び液晶層を有し、液晶層を通過したモニタ用の光源からの光の強度を検出するための光センサを有することを特徴としている。ここで、モニタ用の光源とは、輝度の監視に用いられる光源をいう。

## 【 0 0 1 4 】

本発明の液晶表示装置の他の一は、バックライトを有する液晶表示装置であって、モニタ用の光源上の第１の偏光板と、第１の偏光板上の第２の偏光板と、第１の偏光板と第２の偏光板とに挟まれた領域の液晶層と、第２の偏光板上の光センサと、を有し、光センサは、モニタ用の光源からの光の強度を検出するように配置されたことを特徴としている。

## 【 0 0 1 5 】

また、本発明の液晶表示装置の他の一は、上記に加え、光センサにより検出されたモニタ用の光源からの光の強度をもとに、バックライトの輝度の補正量を算出する手段と、算出されたバックライトの輝度の補正量をもとに、バックライトの輝度を制御する手段を有することを特徴としている。

40

## 【 0 0 1 6 】

また、本発明の液晶表示装置の他の一は、上記に加え、光センサにより検出されたモニタ用の光源の輝度をもとに、バックライトの点灯タイミング又は消灯タイミングを算出する手段と、算出されたバックライトの点灯タイミング又は消灯タイミングをもとに、バックライトの点灯又は消灯を制御する手段を有することを特徴としている。

## 【 0 0 1 7 】

上記において、モニタ用の光源と、バックライトとは、液晶層の一方の側に設けられた

50

ものであっても良い。また、モニタ用の光源は、バックライトの一部であっても良い。

【 0 0 1 8 】

また、上記において、モニタ用の光源は、液晶層の一方の側に設けられ、バックライトは、液晶層のモニタ用の光源と反対の側に設けられたものでも良い。

【 0 0 1 9 】

また、上記において、外部の光の強度を検出するための光センサを有していても良い。なお、上記の液晶表示装置を用いて様々な電子機器を提供することができる。

【 0 0 2 0 】

本発明の液晶表示装置の駆動方法の一は、バックライト、モニタ用の光源及び液晶層を有する液晶表示装置の駆動方法であって、液晶層を通過したモニタ用の光源からの光の強度を検出することを特徴としている。

10

【 0 0 2 1 】

また、本発明の液晶表示装置の駆動方法の他の一は、上記に加え、検出されたモニタ用の光源からの光の強度をもとに、バックライトの輝度の補正量を算出し、算出されたバックライトの輝度の補正量をもとに、バックライトの輝度を制御することを特徴としている。

【 0 0 2 2 】

また、本発明の液晶表示装置の駆動方法の他の一は、上記に加え、検出されたモニタ用の光源の輝度をもとに、バックライトの点灯タイミング又は消灯タイミングを算出し、算出されたバックライトの点灯タイミング又は消灯タイミングをもとに、バックライトの点灯又は消灯を制御することを特徴としている。

20

【 0 0 2 3 】

上記において、液晶表示装置は、外部の光の強度を検出するための光センサを有するものであり、外部の光の強度を検出するための光センサにより検出された周囲の明るさをもとに、バックライトの輝度の補正量を算出し、算出されたバックライトの輝度の補正量をもとに、バックライトの輝度を制御するものであっても良い。なお、本明細書において、輝度とは、瞬間の明るさ（瞬間の輝度）を一定期間で積分したものを言うこととする。

【発明の効果】

【 0 0 2 4 】

本発明により、環境（例えば、温度や圧力等）の変化に対応した制御を行うことが可能となるため、優れた画質や高い動画性能を有する表示装置を提供することができる。また、本発明により、環境の変化が大きい場合においても優れた画質や高い動画性能を示す液晶表示装置及び電子機器を提供することができる。つまり、苛酷な環境に晒される街頭の表示パネルや携帯機器、車載機器等においても、優れた画質や高い動画性能を得ることが可能である。

30

【発明を実施するための最良の形態】

【 0 0 2 5 】

本発明の実施の形態について、図面を用いて以下に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する本発明の構成において、同じものを指す符号は異なる図面間で共通して用いることとする。

40

【 0 0 2 6 】

（実施の形態 1）

本実施の形態では、本発明の液晶表示装置とその駆動方法の一例を図 1 及び 2 を用いて以下に説明する。

【 0 0 2 7 】

図 1（A）に、本発明の液晶表示装置に用いることができるパネルの平面図を示す。基板 100 及び対向基板 110 は、シール材 112 によって貼り合わされている。また、基板 100 及び対向基板 110 の間に、画素部 102、走査線駆動回路 104 a、走査線駆

50

動回路 104b、信号線駆動回路部 106、モニタ部 108 が設けられており、信号線駆動回路部 106 が基板 100 上に設けられている。ここで、モニタ部 108 は、パネルの輝度情報を得るための光センサが設けられた領域である。モニタ部 108 の面積は一つの画素の面積程度でも良いし、それ以上でも良い。モニタ部 108 の面積を大きくすることで、輝度の検出精度を向上することが出来る。外部からの信号は、FPC (Flexible Printed Circuit) 114 を介して入力される。なお、図 1 においては、走査線駆動回路 104a 及び走査線駆動回路 104b を一体形成する構成としたがこれに限られない。また、モニタ部の位置も図 1 (A) の構成に限られるものではない。また、パネルサイズも適宜選択して用いることができる。

#### 【0028】

10

図 1 (B) は、図 1 (A) に示されるパネルの積層構造を簡略化して示した図である。基板 100 と対向基板 110 との間には液晶層 122 が設けられている。また、基板 100 及び対向基板 110 の外側 (図面では基板 100 の下方及び対向基板 110 の上方) には、それぞれ、偏光板 120a 及び偏光板 120b が設けられている。偏光板 120b の外側 (偏光板 120b の上方) には、光センサ 124 が設けられている。

#### 【0029】

光センサ 124 は、偏光板 120a、基板 100、液晶層 122、対向基板 110、偏光板 120b を順に通過した光を検出する。具体的には、偏光板 120a の外側 (図面では偏光板 120a の下方) に設けられたバックライト (またはモニタ用の光源) からの光を検出する。これにより、環境 (例えば、温度や圧力等) の変化に伴うバックライトの輝度変化や液晶の応答に掛かる時間を算出して、バックライトの制御 (例えば、輝度の制御やスイッチングタイミングの制御等) を行うことができる。本実施の形態においては、光センサ 124 を偏光板 120a の外部に設ける構成としたが、これに限られない。本発明を実施するに当たって重要な点は、光センサ 124 によってバックライト (またはモニタ用の光源) の光強度を検出し、輝度変化や液晶の応答に掛かる時間を算出することにあるから、バックライト (またはモニタ用の光源) からの光の強度を検出することができる配置であれば、本実施の形態の構成に限られず同様に本発明を実施することができる。もちろん、光センサを複数設ける構成としてもかまわないし、その配置も適宜設定することができる。なお、本発明の制御を正確に行うためには、光センサ 124 に検出目的の光以外が入射しないような構成とすることが重要である。

20

30

#### 【0030】

なお、光センサに入射させる光はバックライトの光であっても良いが、バックライトとは別にモニタ用の光源を設けるとより好ましい。バックライトの光を用いる場合には、構成を簡略化できるため好ましい。バックライトとは別にモニタ用の光源を設ける場合には、当該光源を用いた他の制御方法を適宜組み合わせることができる。モニタ用の光源としては、バックライトと同じ特性を有する光源を用いることが好ましいが、モニタ用の光源の輝度とバックライトの輝度との対応関係が取れていれば、同じ特性の光源を用いることに限られるものではない。本実施の形態では、バックライトとは別の光源を設ける場合について説明することにする。

#### 【0031】

40

なお、図 1 (B) においては、対向基板側から光を取り出す構成について示しているが、基板 (アクティブマトリクス基板) 側から光を取り出す構成においても同様に本発明を用いることができる。この場合、光センサは、偏光板、対向基板、液晶層、基板 (アクティブマトリクス基板)、偏光板を順に通過した光を検出することになる。

#### 【0032】

次に、本発明の液晶表示装置のバックライトの出力 (輝度) を制御する回路およびバックライトの出力 (輝度) の制御方法の一例について、図 2 を用いて説明する。なお、本実施の形態におけるバックライトの出力制御は、電源を入れた直後や周辺の環境が変化した場合など、バックライトの明るさが本来の明るさではない場合に、本来の正しい明るさを表示するために行うものである。

50

## 【 0 0 3 3 】

図 2 ( A ) は、バックライトの出力 ( 輝度 ) を制御する回路の一例を示した図である。光センサ 2 0 0 は積分回路 2 0 2 に電氣的に接続され、積分回路 2 0 2 は比較回路 2 0 4 に電氣的に接続される。比較回路 2 0 4 はバックライト制御回路 2 0 6 に電氣的に接続され、バックライト制御回路 2 0 6 はバックライト 2 0 8 及びモニタ用の光源 2 1 0 に電氣的に接続される。モニタ用の光源 2 1 0 からの光は、液晶パネル 2 1 2 を透過して光センサ 2 0 0 に入射する。なお、図 2 ( A ) では、バックライト制御回路 2 0 6 と、バックライト 2 0 8 及びモニタ用の光源 2 1 0 との接続関係を示しているが、モニタ用の光源をバックライトと共有してモニタ用の光源を省略する場合には、バックライト制御回路 2 0 6 はバックライト 2 0 8 のみと電氣的に接続されている構成としても良い。図中の矢印は、

10

## 【 0 0 3 4 】

積分回路 2 0 2 は、光センサにより検出された光強度 ( 瞬間の輝度 ) を時間積分する役割を有する。人間は、一定時間内の光強度を積分して知覚するという特性を有している。このため、積分回路 2 0 2 を用いることで、人間の目が受ける輝度を算出することができる。

## 【 0 0 3 5 】

比較回路 2 0 4 は、積分回路 2 0 2 によって得られた輝度と、あらかじめ設定しておいた値とを比較する役割を有する。バックライト制御回路 2 0 6 は、比較回路 2 0 4 における比較結果にしたがってバックライト 2 0 8 やモニタ用の光源 2 1 0 の制御を行う。

20

## 【 0 0 3 6 】

ここで、図 2 ( B ) を用いて、バックライトの出力 ( 輝度 ) の制御方法の一例について説明する。まず始めに、目的の輝度 A を設定する ( ステップ S 2 5 0 )。本実施の形態では、一例として、バックライトの出力を " 0 から 2 5 5 " の 2 5 6 段階で調節でき、また、周囲の明るさに依存して複数の方式 ( 例えば、太陽光モード、室内モード、暗室モードなど ) を切り替え可能な場合について考える。例えば、太陽光モードにおけるバックライトの出力が 2 0 0 であり、室内モードにおけるバックライトの出力が 1 5 0 であり、暗室モードにおけるバックライトの出力が 1 0 0 であるとする。採用されている表示モードが太陽光モードであれば、出力が 2 0 0 である場合に予定している本来の明るさや、モニタ部の画素電極に印加される電圧などを基準として目的の輝度 A を設定することができる。より具体的には、例えば、バックライトの明るさを出力が 2 0 0 の場合における本来の明るさに設定し、輝度が最大となるような電圧をモニタ部の画素電極に印加した場合の輝度を、目的の輝度 A とすることができる。なお、本実施の形態は、バックライトの出力制御に係るものであるから、モニタ部の画素電極に印加される電圧は特に限定されないが、バックライトの出力制御を精度良く行うためには、光センサに入る光量は多いほど良い。なお、目的の輝度 A の情報を、あらかじめメモリに格納しておき、適宜メモリから読み出して用いる構成としても良い。

30

## 【 0 0 3 7 】

次に、1 フレーム期間におけるモニタ部の輝度 B を検出する ( ステップ S 2 5 2 )。なお、バックライトの出力制御のための該輝度検出を便宜的に「出力制御用輝度検出」と呼ぶこととする。

40

## 【 0 0 3 8 】

そして、目的の輝度 A と、上記輝度 B とを比較し、補正用のパラメータを求める ( ステップ S 2 5 4 )。ここで、補正用のパラメータの算出方法としては、目的の輝度 A と検出された輝度 B との差分を用いる方法や、目的の輝度 A と検出された輝度 B の比を用いる方法等が挙げられる。例えば、バックライトの出力 ( 輝度 ) が、入力に対して線形に変化する場合には、比による算出方法を用いることができる。この場合、目的の輝度を得るための入力電流  $I_1$  と現状の入力電流  $I_2$  との関係は、 $A : B = I_1 : I_2$  で表されるから、目的の輝度を得るための入力電流  $I_1$  は、 $I_1 = I_2 \cdot A / B$  である。本実施の形態においては、2 5 6 段階でバックライトの出力を制御できるから、バックライトの輝度を調節

50

する際には、上記電流値に最も近い電流となる段階を選択することになる。なお、バックライトの輝度が入力電圧に対して線形に変化するような場合には、同様に電圧値を用いて制御することができる。

#### 【0039】

バックライトの出力（輝度）が、入力パラメータに対して線形にตอบสนองしない場合には、差分を用いることが好ましい。すなわち、目的の輝度Aと検出された輝度Bとの差分C（ $= A - B$ ）を求め、参照表（いわゆるルックアップテーブル）を用いてバックライトに入力する電流や電圧等を決定する。

#### 【0040】

その後、上述の方法等を用いて算出した補正用のパラメータを用いてバックライトの輝度を調節する（ステップS256）。なお、差分Cを用いた制御を行う場合であっても、ルックアップテーブルを参照してバックライトに入力する電流や電圧等を決定することには限られない。例えば、バックライトの入力電流（又は電圧）を一定ステップごとに变化させる方式を採用することもできる。この場合、最大輝度における電流（又は電圧）が $I_{MAX}$ （又は $V_{MAX}$ ）で表されるとすれば、Nステップで輝度制御を行う場合には1ステップである $I_{MAX}/N$ （又は $V_{MAX}/N$ ）ごとに入力電流（又は電圧）を変化させる。このような構成とすると、目的の輝度に到達するための時間は多少長くなるが、ルックアップテーブルを設ける必要がないというメリットがある。また、本実施の形態のようにバックライトとモニタ用の光源を別に設けている場合には、後のフィードバックのために、モニタ用の光源の輝度調節を同時に行う必要がある。

#### 【0041】

次に、目的の輝度Aと補正後の輝度B'を比較する（ステップS258）。目的の輝度Aと補正後の輝度B'が等しくなった場合（ $A = B'$ ）には、ひとまず補正が終了する。環境の変化や、補正における誤差等により、目的の輝度Aと補正後の輝度B'が等しくならない場合には、再度、補正用のパラメータを求め、補正を行う（ステップS252、ステップS254）。このようなフィードバックを繰り返すことにより、最終的には目的の輝度Aが表示されるようになる。なお、本実施の形態においては目的の輝度Aと補正後の輝度B'とが等しくなるまでフィードバックを繰り返す構成としたがこれに限られるものではない。例えば、目的の輝度Aに対してある程度のマージンを設け、補正後の輝度B'がその範囲内に収まる場合には、そこで補正を終了するような構成とすることもできる。

#### 【0042】

なお、図2（B）に示すフローにおいて、補正が完了した場合には、補正を終了しているが本発明はこれに限られない。例えば、一定周期ごとに補正を行う構成としても良いし、常にフィードバックをかけておく構成としてもよい。また、表示方式を切り替える際（例えば、太陽光モードから室内モードへの切り替えの際）に補正を行う構成とすることもできる。また、本発明は、検出された輝度Bが目的の輝度Aより低い場合、及び検出された輝度Bが目的の輝度Aより高い場合のどちらにおいても適用することができる。もちろん、検出された輝度Bが目的の輝度Aと等しい状況であっても良い。

#### 【0043】

上述のように、光センサを用いてバックライトの出力（輝度）制御を行うことで、所望の輝度を正確に表示することができる。また、環境（温度や圧力等）の変化に伴いバックライトの出力が変化する場合でも、所望の輝度を保つことができる。また、環境の変化を検出するための温度センサ等が不要となり、温度等と輝度との関係を参照するためのルックアップテーブルを用いる必要がないため、センサやメモリ等の構成を簡略化することができる。

#### 【0044】

また、電力が投入されて間もない状況においても、電力が投入されてから一定時間を経過した状況においても、変わらない優れた画質を提供することができる。また、苛酷な環境に晒される街頭の表示パネルや携帯機器、車載機器等においても、優れた画質を得ることが可能である。

## 【 0 0 4 5 】

なお、本実施の形態では、ハードウェアを用いて処理を行う例について説明したが、本発明はこれに限られるものではない。本実施の形態における技術的思想は、光センサによって得られた情報をもとにバックライトの出力制御（出力の最適化）を行うというものであるから、これらの技術的思想が実施可能な構成であれば、どのような構成を採用することもできる。例えば、本実施の形態においてはハードウェアにて行っていた処理を、ソフトウェアにて行うことも可能である。

## 【 0 0 4 6 】

なお、本実施の形態においては、本発明を液晶表示装置に適用した場合についての説明を行ったが、本発明は液晶表示装置以外の表示装置に用いることが可能である。たとえば、発光素子を利用したエレクトロルミネッセンス型表示装置において、発光素子の劣化に伴う輝度の低下を補償するために本発明を用いることができる。特に、RGBごとの輝度を補償する構成とすれば、非常に優れた画質を提供することが可能となる。同様に、PDP (Plasma Display Panel)、FED (Field Emission Display) 等の表示装置においても本発明を用いることができる。

## 【 0 0 4 7 】

## (実施の形態2)

本実施の形態では、本発明の液晶表示装置とその駆動方法の他の一例を図3及び4を用いて以下に説明する。

## 【 0 0 4 8 】

本実施の形態の液晶表示装置に用いることができるパネルの構成については、実施の形態1と同様であるため、詳細な説明は省略する。本実施の形態では、バックライトのスイッチング制御回路及びバックライトのスイッチング制御方法の一例について説明する。なお、本実施の形態におけるバックライトのスイッチング制御は、液晶の応答遅れや、書き込みタイムラグなどにより正しい階調を表示できない場合などにおいて、バックライトのオンとオフのタイミングを制御して正しい階調を表示するために行うものである。

## 【 0 0 4 9 】

図3(A)は、バックライトのスイッチング制御回路の一例を示した図である。光センサ300は積分回路302に電気的に接続され、積分回路302は比較回路304に電気的に接続される。比較回路304はバックライト制御回路306に電気的に接続され、バックライト制御回路306はバックライト308及びモニタ用の光源310に電気的に接続される。モニタ用の光源310からの光は、液晶パネル312を透過して光センサ300に入射する。なお、図3(A)では、バックライト制御回路306と、バックライト308及びモニタ用の光源310との接続関係を示しているが、モニタ用の光源をバックライトと共有してモニタ用の光源を省略する場合には、バックライト制御回路306はバックライト308のみと電気的に接続されている構成としても良い。図中の矢印は、主要な信号の伝達方向を示している。

## 【 0 0 5 0 】

積分回路302は、光センサにより検出された光強度を時間積分する役割を有する。人間は、一定時間内の光強度を積分して知覚するという特性を有している。このため、積分回路302を用いることで、人間の目が受ける輝度を算出することができる。

## 【 0 0 5 1 】

なお、本実施の形態においては積分回路302を設ける構成を示すがこれに限られない。本実施の形態における制御は、瞬間の輝度を用いて行う制御であるから、あえて積分回路302を設けない構成としてもかまわない。積分回路302を設けることにより、ノイズの影響を低減してより正確な制御を行うことができる。積分回路302を設けない場合には、構成をより簡略化できるメリットがある。

## 【 0 0 5 2 】

比較回路304は、積分回路302によって得られた輝度と、あらかじめ設定しておいた値とを比較する役割を有する。バックライト制御回路306は、比較回路304にお

10

20

30

40

50



る比較結果にしたがってバックライト308やモニタ用の光源310の制御を行う。なお、本実施の形態においては、モニタ用の光源310は常に点灯させる構成としてもよいし、不要な期間において消灯させる構成としても良い。たとえば、バックライト308の点灯タイミングが確定した場合には以降の1フレーム期間において、モニタ用の光源310を消灯させる構成とすることも可能である。これにより、常に発光させておく場合と比較して、消費電力を低減することが可能である。

#### 【0053】

ここで、図3(B)を用いて、バックライトのスイッチング制御方法の一例について説明する。まず始めに、目的の輝度Dを設定する(ステップS350)。目的の輝度Dは、その液晶表示装置において、最も応答速度が小さくなる状況、つまり、応答の完了までもっとも時間を要する状況を想定して設定することが好ましい。例えば、VA方式の液晶表示装置では中間階調への応答がもっとも遅いため、当該中間階調における輝度を目的の輝度Dとすると良い。これにより、一つの画素に信号が入力されてから、その応答が完了するまでに要する最大の時間が求められる。つまり、バックライトの点灯タイミングを、最も応答が遅くなる状況に合わせることができるようになる。これにより、一画面を構成するすべての画素が応答を終えてからバックライトを点灯させることができるため、動画性能の向上につながる。なお、このような表示を実現するためには、例えば、一画面の最後の画素に信号が入力された後に、求めた点灯タイミングに応じてバックライトを点灯させてやればよい。

#### 【0054】

次に、しきい値Eを設定する(ステップS352)。しきい値Eはバックライトのスイッチングの基準となる値である。具体的には、しきい値Eは目的の輝度に到達したかどうかを判定するための基準値であり、例えば、輝度が低い状態から高い状態への応答を判定する場合には、しきい値E以上の輝度であれば、目的の輝度に到達しているとみなす。しきい値Eは、目的とする画質特性及び動画性能に合わせて適宜設定することができる。また、目的の輝度Dを基準にして設定すると良い。本実施の形態においては、一例として、輝度が低い状態から高い状態への応答を判定する場合であって、しきい値Eを目的の輝度Dの95パーセントとする場合について説明する。なお、輝度が高い状態から低い状態への応答を判定する場合には、しきい値E以下の輝度となる場合に、目的の輝度に到達していると考えれば良い。

#### 【0055】

なお、静止画のみを表示する用途に用いる場合は、実質的に本実施の形態に示すバックライトのスイッチング制御が行われなくてもよい。これにより、同じ輝度を表示する場合においてはバックライトの「瞬間の輝度」を低く抑えることができるため、バックライトの寿命向上の効果がある。

#### 【0056】

次に、1フレーム期間をF個の等しい期間(以下「輝度検出期間」と呼ぶ)に区切る(ステップS354)。なお、本実施の形態においては、一例として1フレーム期間を30個の輝度検出期間に区切る場合について説明する。ここで、液晶の応答が1フレーム期間にて完了しないような場合には、1フレーム期間をテスト期間としてバックライトのスイッチング制御を行う必要はない。例えば、応答の遅い液晶材料を用いた一部の液晶表示装置等においては、液晶の応答が1フレーム期間にて完了しない場合が見られる。このような場合には、2フレーム期間以上の期間をテスト期間として制御を行うことができる。一方、近年における液晶表示装置の応答速度を考慮した場合、多くの液晶表示装置において、概ね1フレーム期間内に液晶の応答が完了する。したがって、本実施の形態では1フレーム期間をテスト期間としてバックライトのスイッチング制御を行う例について説明する。もちろん、駆動周波数を高くした場合(倍速(120Hz)駆動や、3倍速(180Hz)駆動等)においても、本発明を実施することが可能である。例えば、1フレーム期間をn個のサブフレーム期間に分けてn倍速駆動を行う場合には、第1サブフレーム期間において全画素への信号の書き込みを完了させ、第1サブフレーム期間を含む一又は複数の

サブフレーム期間を用いて液晶の応答に掛かる時間を算出する構成としても良い。

【0057】

なお、本実施の形態のように、基準となる1フレーム期間とは異なる期間において何らかの動作（本実施の形態においては、上記「輝度検出期間における輝度の検出」がそれにあたる）を行うためには、目的のタイミングに対応した新たなタイミング信号が必要となる。ここで、新たなタイミング信号を簡単な構成にて生成するためには、駆動回路に入力されるクロック信号を利用してやると良い。例えば、駆動回路における第N-1段目のシフトレジスタと第N段目のシフトレジスタの出力をもとに論理演算を行う（例えば論理積をとる）ことにより、非常に簡単な構成にて新たなタイミング信号を生成することができる。また、選択するシフトレジスタの段数を適宜変更することで、非常に多様なタイミング信号を、ごく簡単な構成にて生成することができる。その他、分周回路等を適宜組み合わせることでタイミング信号を生成しても良い。

10

【0058】

次に、一つの輝度検出期間における輝度Gを検出する（ステップS356）。ここで、バックライトのスイッチング制御のための輝度検出を便宜的に「スイッチング制御用輝度検出」と呼ぶこととする。次に、上記輝度検出期間において検出された輝度Gと、輝度検出期間あたりのしきい値E/Fとを比較する（ステップS358）。検出された輝度Gが輝度検出期間あたりのしきい値E/Fを超えた場合（又はE/F以上の場合）にはそのタイミングにてバックライトを点灯させ（ステップS360）、そうでない場合には次の輝度検出期間における輝度G'を検出し、同様の比較を行う（ステップS356、ステップS358）。ここで、検出された輝度がしきい値を下回る状況においてバックライトを消灯させる構成としても良い。なお、E/Fを比較の対象として用いたのは、しきい値Eが目的の輝度Dをもとに設定した値であり、1フレーム期間の積分値で表されているためである。一方で、輝度Gを算出する際の積分期間は1フレーム期間の1/Fである。

20

【0059】

なお、本実施の形態において、モニタ部における画素の動作は、表示部における画素の動作から独立したものであっても良いし、表示部における画素の動作に連動したものであっても良い。モニタ部における画素の動作を表示部における画素の動作に連動させる場合には、表示部において最後に信号が書き込まれる画素に対して連動させることが好ましい。最後に信号が書き込まれる画素に連動させることで、画面上のすべての画素における液晶の応答が完了するタイミングを算出することが容易となる。モニタ部における画素の動作を表示部における画素の動作から独立したものとする場合には、適宜、バックライトのスイッチングタイミングを補正すれば良い。

30

【0060】

上述のように、図3(B)にて示したフローに従って、バックライトのスイッチングタイミングを決定することができる。決定したタイミングはメモリに記憶しておき、一定期間継続して用いることができる。もちろん、1フレーム期間毎にバックライトのスイッチングタイミングを更新する構成としても良い。

【0061】

図4は、本実施の形態に示すバックライトのスイッチングタイミング制御方法を用いる場合の、輝度（瞬間の輝度）とバックライトの点灯タイミングとの関係を示すグラフである。グラフの縦軸は目的の輝度を100とした場合の輝度を表す。横軸は、1フレーム分の輝度検出期間（第1輝度検出期間から第30輝度検出期間）を表す。また、しきい値以上の輝度を領域400で、バックライトが点灯する期間を領域402で示す。グラフ中の矢印は、それ以降（つまり、第16輝度検出期間以降）、輝度がしきい値を超えたと判定されることを示している。本実施の形態においては、輝度のしきい値を目的の輝度の95パーセントとし、1フレーム期間を30個の輝度検出期間に区切った場合について示しているが、本発明はこれに限られるものではない。各パラメータは適宜変更することができる。

40

【0062】

50

図4の場合、第15輝度検出期間までは、輝度がしきい値を超えない。このため、しきい値を超える第16輝度検出期間の次の輝度検出期間である第17輝度検出期間から、バックライトを点灯させている。なお、図4中の曲線で示される輝度は「瞬間の輝度」であって、時間積分による「輝度」とは厳密には対応していない。また、本実施の形態においては、しきい値以上の輝度を検出するタイミングと、バックライトを点灯させるタイミングにはタイムラグがある。例えば、図4に示すように、しきい値を超えるのが第16輝度検出期間であるのに対して、バックライトの点灯は第17輝度検出期間からとなっている。これは、一の輝度検出期間において、輝度を時間積分により求めているためである。しかしながら、この問題は、積分期間である輝度検出期間を十分短くすること（つまり、1フレーム期間を多数の輝度検出期間に区切ること）で、解消することができる。

10

#### 【0063】

また、このような問題を解消するために、時間積分によって求めた輝度を用いるのではなく、瞬間の輝度を用いて判定を行う構成としても良い。瞬間の輝度を用いることは、積分期間を十分に小さくすること（つまり、1フレーム期間をほぼ無限の数の輝度検出期間に区切ること）と同様の意味を有する。このような構成とすることで、バックライト点灯のタイミングをより細かく制御することができる。時間積分によって求めた輝度を用いる場合において、積分期間である輝度検出期間を十分に短くすることができないような場合であっても、例えば、バックライトの制御タイミングをメモリに保持させて、同じタイミングで一定期間の制御を行う場合には、適切に補正を加えて（図4の場合では第17輝度検出期間から第16輝度検出期間に点灯タイミングを変更する）、バックライトの点灯タイ

20

#### 【0064】

なお、表示装置が高速に動作するようになると、ノイズ等に起因する問題が生じ得る。例えば、図4に示すようにノイズの影響がごく僅かであり、輝度が単調に増加（又は減少）する場合であれば特に問題はないが、ノイズが大きい場合には、一時的にしきい値を超えてしまう状況が発生し得る。このような状況では正確なバックライト制御は困難である。当該問題を解消するために、例えば、「検出された輝度が少なくとも2回（又はそれ以上）連続してしきい値を超える場合にバックライトを点灯させる」といった新たな条件を付加しても良い。同様の問題はオーバードライブ駆動を採用する際にも発生し得るから、同様の手当てを行うことが好ましい。

30

#### 【0065】

なお、本実施の形態においては、輝度が低い状態から高い状態へ遷移する場合をテストパターンとする場合について説明しているが、本発明はこれに限られるものではない。輝度が高い状態から低い状態へ遷移する場合をテストパターンとして本発明の構成を用いることもできる。この場合には、各パラメータを適宜変更してやれば良い。

#### 【0066】

上述のように、光センサを用いてバックライトのスイッチング制御を行うことで、最適なタイミングによるインパルス駆動を実現することが可能になる。これにより、動画性能が著しく向上される。また、環境（温度や圧力等）の変化に伴い液晶の応答速度が変化する場合でも、最適なインパルス駆動を実現することができるため、常に動画性能を高い状態に保つことができる。また、環境の変化を検出するための温度センサ等が不要となり、参照となる表（いわゆるルックアップテーブル）を用いて制御する必要がないため、センサやメモリ等の構成を簡略化することができる。

40

#### 【0067】

なお、本発明を用いた場合のインパルス駆動は、従来の意味におけるインパルス駆動とは異なる。つまり、従来のインパルス駆動は、ある画素に着目した場合の輝度がパルス的に変化することを指すのに対して、本発明により実現されるインパルス駆動は、一画面分の画素の輝度が同時に、且つパルス的に変化することを指す。さらに言い換えれば、従来のインパルス駆動は点順次駆動、線順次駆動によるインパルス駆動であるのに対して、本発明により実現されるインパルス駆動は一画面分の画素を同時に点灯するという、いわば

50

「面順次駆動」的な側面を有している。一画面におけるすべての画素を同時に点灯することができるため、動画性能は著しく向上する。なお、上記インパルス駆動を実現するためには、対象とする期間（本実施の形態においては1フレーム期間）が、全画素に信号を書き込むために要する時間と、液晶の応答が完了するまでに要する時間との和より、長いものでなくてはならない。これは、全画素の液晶の応答が完了した状態からバックライトの点灯が開始することに起因する。しかしながら、近年における駆動回路の処理能力の向上や、液晶の応答速度の向上等を鑑みれば、この点は特に問題にならない。

【0068】

また、電力が投入されて間もない状況においても、電力が投入されてから一定時間を経過した状況においても、高い動画性能を示す液晶表示装置を提供することができる。また、苛酷な環境に晒される街頭の表示パネルや携帯機器、車載機器等においても、高い動画性能を得ることが可能である。

【0069】

なお、本実施の形態においては、バックライトのスイッチング制御を行う場合についての説明を行ったが、本発明はバックライトのスイッチング制御を行う場合以外においても用いることができる。例えば、オーバードライブ駆動に最適な電圧を決定するために本発明を用いることも可能である。この場合において、所望の期間までに目標の輝度が表示されるようにオーバードライブ電圧を制御することで、動画性能を著しく向上できる。もちろん、オーバードライブ電圧の制御と、バックライトのスイッチング制御を組み合わせる用いても良い。

【0070】

また、本実施の形態では、ハードウェアを用いて処理を行う例について説明したが、本発明はこれに限られるものではない。本実施の形態における技術的思想は、光センサによって得られた情報をもとにバックライトのスイッチング制御を行うというものであるから、これらの技術的思想が実施可能な構成であれば、どのような構成を採用することもできる。例えば、本実施の形態においてはハードウェアにて行っていた処理を、ソフトウェアにて行うことも可能である。

【0071】

本実施の形態は、実施の形態1と適宜組み合わせて用いることができる。なお、実施の形態1に示したバックライトの出力制御と本実施の形態におけるバックライトのスイッチング制御とは、組み合わせて用いることも可能である。当該構成を組み合わせて用いることにより、優れた画質且つ高い動画性能を有する液晶表示装置が実現される。

【0072】

（実施の形態3）

本実施の形態では、本発明の液晶表示装置とその駆動方法の他の一例を図5乃至7を用いて以下に説明する。

【0073】

本実施の形態の液晶表示装置に用いることができるパネルの構成については、実施の形態1と同様であるため、詳細な説明は省略する。本実施の形態では、実施の形態2とは異なるバックライトのスイッチング制御回路及びバックライトのスイッチング制御方法について説明する。

【0074】

図5は、バックライトのスイッチング制御回路の一例を示した図である。光センサ500は積分回路502に電氣的に接続され、積分回路502は比較回路A504、差動回路506、遅延回路508に電氣的に接続される。遅延回路508は差動回路506に電氣的に接続され、差動回路506は比較回路B510に電氣的に接続されている。比較回路A504及び比較回路B510は、一致回路512に電氣的に接続され、一致回路512はバックライト制御回路514に電氣的に接続され、バックライト制御回路514はバックライト516及びモニタ用の光源518に電氣的に接続される。モニタ用の光源518からの光は、液晶パネル520を透過して光センサ500に入射する。なお、図5では、

バックライト制御回路 5 1 4 と、バックライト 5 1 6 及びモニタ用の光源 5 1 8 との接続関係を示しているが、モニタ用の光源をバックライトと共用してモニタ用の光源を省略する場合には、バックライト制御回路 5 1 4 はバックライト 5 1 6 のみと電氣的に接続されている構成としても良い。図中の矢印は、主要な信号の伝達方向を示している。

#### 【 0 0 7 5 】

積分回路 5 0 2 は、光センサにより検出された光強度を時間積分する役割を有する。人間は、一定時間内の光強度を積分して知覚するという特性を有している。このため、積分回路 5 0 2 を用いることで、人間の目が受ける輝度を算出することができる。

#### 【 0 0 7 6 】

なお、本実施の形態においては積分回路 5 0 2 を設ける構成を示すがこれに限られない。本実施の形態における制御は、瞬間の輝度を用いて行う制御であるから、あえて積分回路 5 0 2 を設けない構成としてもかまわない。積分回路 5 0 2 を設けることにより、ノイズの影響を低減してより正確な制御を行うことができる。積分回路 5 0 2 を設けない場合には、構成をより簡略化できるメリットがある。

#### 【 0 0 7 7 】

比較回路 A 5 0 4 は、積分回路 5 0 2 によって得られた輝度と、あらかじめ設定しておいた値とを比較する役割を有する。差動回路 5 0 6 は、積分回路 5 0 2 によって得られた輝度と、遅延回路 5 0 8 によって得られた直前の輝度検出期間における輝度とから、その差分を算出する。比較回路 B 5 1 0 は、差動回路 5 0 6 によって得られた差分と、あらかじめ設定しておいた値とを比較する役割を有する。一致回路 5 1 2 は、比較回路 A 5 0 4 による比較結果と比較回路 B 5 1 0 による比較結果とが共に条件を満たすか否かを判定する。バックライト制御回路 5 1 4 は、一致回路 5 1 2 からの信号に従ってバックライト 5 1 6 やモニタ用の光源 5 1 8 の制御を行う。なお、本実施の形態においては、モニタ用の光源 5 1 8 は常に点灯させる構成とすることが好ましいが、これに限られるものではない。

#### 【 0 0 7 8 】

ここで、図 6 を用いて、バックライトのスイッチング制御方法の一例について説明する。まず始めに、目的の輝度 H を設定する（ステップ S 6 0 0）。目的の輝度 H は、その液晶表示装置において、最も応答速度が小さくなる状況、つまり、応答の完了までにもっとも時間を要する状況を想定して設定することが好ましい。例えば、V A 方式の液晶表示装置では中間階調への応答がもっとも遅いため、当該中間階調における輝度を目的の輝度 H とすると良い。最も応答が遅くなる状況を想定して目的の輝度 H を設定することにより、一画面を構成するすべての画素が応答を終えてからバックライトを点灯させることができるため、動画性能の向上につながる。

#### 【 0 0 7 9 】

次に、しきい値 I 及びしきい値 J を設定する（ステップ S 6 0 2）。しきい値 I 及びしきい値 J はバックライトのスイッチングの基準となる値である。具体的には、しきい値 I は目的の輝度に到達したかどうかを判定するための基準値であり、例えば、輝度が低い状態から高い状態への応答を判定する場合には、しきい値 I 以上の輝度であれば、目的の輝度に到達しているとみなす。しきい値 J は輝度が安定しているかどうかを判定するための基準値であり、輝度の変化量がしきい値 J 以下の値であれば、輝度は安定しているものとみなす。しきい値 I 及びしきい値 J は、目的とする画質特性及び動画性能に合わせて適宜設定することができる。また、目的の輝度 H を基準にして設定すると良い。本実施の形態においては一例として、輝度が低い状態から高い状態への応答を判定する場合であって、しきい値 I を目的の輝度 H の 9 5 パーセントとする場合について説明する。

#### 【 0 0 8 0 】

なお、静止画のみを表示する用途に用いる場合は、実質的に本実施の形態に示すバックライトのスイッチング制御が行われなくてもよい。このようにすることで、同じ輝度を表示する場合においてはバックライトの「瞬間の輝度」を低く抑えることができるため、バックライトの寿命向上の効果がある。

## 【0081】

なお、バックライトを表示領域ごとに制御できる場合には、しきい値を表示領域ごとに設定する構成としても良い。つまり、静止画のみを表示する領域においては、実質的に本実施の形態に示すバックライトのスイッチング制御が行われないうようにして、動画を表示する領域においては、求められる動画性能に従ってしきい値 $I$ の値を適宜設定する。このようにすることで、画面上に静止画領域と動画領域を有する場合の最適化が可能となる。

## 【0082】

しきい値 $J$ については、ノイズの大きさ等を考慮して決定することが好ましい。例えば、平均のノイズレベルが目的の輝度 $H$ の1パーセント程度であれば、しきい値 $J$ は目的の輝度 $H$ の1パーセント以上にすることが必要がある。しかしながら、しきい値 $J$ を大きくし過ぎると安定状態か否かの判定に用いることができなくなってしまうから、ノイズレベルを考慮しつつ、安定状態か否かを判定できる程度の値をしきい値 $J$ として設定すると良い。本実施の形態においては一例として、しきい値 $J$ を目的の輝度 $H$ の1パーセントとした場合について説明する。

## 【0083】

次に、1フレーム期間を $K$ 個の等しい期間（以下「輝度検出期間」と呼ぶ）に区切る（ステップ $S604$ ）。なお、本実施の形態においては、一例として1フレーム期間を30個の輝度検出期間に区切る場合について説明する。ここで、液晶の応答が1フレーム期間にて完了しないような場合には、1フレーム期間をテスト期間としてバックライトのスイッチング制御を行う必要はない。例えば、応答の遅い液晶材料を用いた一部の液晶表示装置等においては、液晶の応答が1フレーム期間にて完了しない場合が見られる。このような場合には、2フレーム期間以上の期間をテスト期間として制御を行うことができる。一方、近年における液晶表示装置の応答速度を考慮した場合、多くの液晶表示装置において、概ね1フレーム期間内に液晶の応答が完了する。したがって、本実施の形態では1フレーム期間をテスト期間としてバックライトのスイッチング制御を行う例について説明する。もちろん、駆動周波数を高くした場合（例えば、倍速（120Hz）駆動や、3倍速（180Hz）駆動等）においても、本発明を実施することが可能である。例えば、1フレーム期間を $n$ 個のサブフレーム期間に分けて $n$ 倍速駆動を行う場合には、第1サブフレーム期間において全画素への信号の書き込みを完了させ、第1サブフレーム期間を含む一又は複数のサブフレーム期間を用いて液晶の応答に掛かる時間を算出する構成としても良い。

## 【0084】

なお、本実施の形態のように、基準となる1フレーム期間とは異なる期間において何らかの動作（本実施の形態においては、上記「輝度検出期間における輝度の検出」がそれにあたる）を行うためには、目的のタイミングに対応した新たなタイミング信号が必要となる。ここで、新たなタイミング信号を簡単な構成にて生成するためには、駆動回路に入力されるクロック信号を利用してやると良い。例えば、駆動回路における第 $N-1$ 段目のシフトレジスタと第 $N$ 段目のシフトレジスタの出力をもとに論理演算を行う（例えば論理積をとる）ことにより、非常に簡単な構成にて新たなタイミング信号を生成することができる。また、選択するシフトレジスタの段数を適宜変更することで、非常に多様なタイミング信号を、ごく簡単な構成にて生成することができる。その他、分周回路等を適宜組み合わせさせてタイミング信号を生成しても良い。

## 【0085】

次に、一つの輝度検出期間において輝度 $L$ を検出する（ステップ $S606$ ）。そして、一つの輝度検出期間において検出された輝度 $L$ と、一つの輝度検出期間あたりのしきい値 $I/K$ とを比較する（ステップ $S608$ ）。検出された輝度 $L$ が輝度検出期間あたりのしきい値 $I/K$ を超えた場合（又は $I/K$ 以上の場合）には次のステップに進む。そうでない場合には次の輝度検出期間における輝度 $L'$ を検出し、同様の比較を行う（ステップ $S606$ 、ステップ $S608$ ）。ここで $I/K$ を比較の対象として用いたのは、しきい値 $I$ が目的の輝度 $H$ をもとに設定した値であり、1フレーム期間の積分値で表されているため

である。一方で、輝度 $L$ を算出する際の積分期間は1フレーム期間の $1/K$ である。

【0086】

次に、一つの輝度検出期間における輝度 $L$ と直前の輝度検出期間における輝度 $L'$ とから、輝度の差分 $\Delta L$ を検出する(ステップS610)。そして、輝度の差分 $\Delta L$ と一つの輝度検出期間あたりのしきい値 $J/K$ とを比較する(ステップS612)。輝度の差分 $\Delta L$ が $J/K$ より小さくなった場合(又は $J/K$ 以下の場合)にはそのタイミングにてバックライトを点灯させる(ステップS614)。そうでない場合にはステップS606に戻り、再度同様のステップを繰り返す。ここで $J/K$ を比較の対象として用いたのは、しきい値 $J$ が目的の輝度 $H$ をもとに設定した値であり、1フレーム期間の積分値で表されているためである。一方で、輝度の差分 $\Delta L$ は、輝度検出期間における輝度の差分であるから、積分期間は1フレーム期間の $1/K$ である。

10

【0087】

なお、図5に示した制御回路のブロック図においては、しきい値 $I$ との比較及びしきい値 $J$ との比較を並列的にを行い、その後、それらの結果を判定する構成としているが、実質的に行っていることは、図6のフローとなんら変わるところはない。図6のフローでは、簡単のため、先にしきい値 $I$ との比較を行い、次にしきい値 $J$ との比較を行う構成を示したが、先にしきい値 $J$ との比較を行い、次にしきい値 $I$ との比較を行う構成としても良いし、図5に示したとおりの並列的なフローとしても良い。

【0088】

また、本実施の形態において、モニタ部における画素の動作は、表示部における画素の動作から独立したものであっても良いし、表示部における画素の動作に連動したものであっても良い。モニタ部における画素の動作を表示部における画素の動作に連動させる場合には、表示部において最後に信号が書き込まれる画素に対して連動させることが好ましい。最後に信号が書き込まれる画素に連動させることで、画面上のすべての画素における液晶の応答が完了するタイミングを算出することが容易となる。モニタ部における画素の動作を表示部における画素の動作から独立したものとする場合には、適宜、バックライトのスイッチングタイミングを補正すれば良い。

20

【0089】

上述のように、図6にて示したフローに従って、バックライトのスイッチングタイミングを決定することができる。決定したタイミングはメモリに記憶しておき、一定期間継続して用いることができる。もちろん、1フレーム期間毎にバックライトのスイッチングタイミングを更新する構成としても良い。

30

【0090】

図7は、本実施の形態に示すバックライトのスイッチングタイミング制御方法を用いる場合の、輝度(瞬間の輝度)とバックライトの点灯タイミングとの関係を示すグラフである。グラフの縦軸は目的の輝度を100とした場合の輝度を表す。横軸は、1フレーム分の輝度検出期間(第1輝度検出期間から第30輝度検出期間)を表す。図7において、しきい値以上の輝度を領域700で、バックライトが点灯する期間を領域702で示す。グラフ中の長い矢印は、それ以降(つまり、第14輝度検出期間以降)、輝度がしきい値を超えたと判定されることを示し、グラフ中の短い矢印はそれ以降(つまり、第16輝度検出期間以降)、輝度の差分がしきい値より小さくなったと判定されたことを示している。本実施の形態においては、輝度のしきい値を目的の輝度の95パーセントとし、1フレーム期間を30個の輝度検出期間に区切った場合について示しているが、本発明はこれに限られるものではない。各パラメータは適宜変更することができる。

40

【0091】

図7の場合、液晶の過渡的応答期間において非常に大きなノイズ成分704が存在している。しかしながら、本実施の形態の液晶表示装置においては、バックライト制御に大きな問題は発生しない。輝度がしきい値を超えるような状況であるにも関わらず、バックライト制御に問題が生じないのは、輝度としきい値との比較に加えて、輝度の差分としきい値との比較を行っているためである。輝度としきい値との比較及び輝度の差分としきい値

50

との比較という、言わば２種類の異なるフィルタを用いて最適なタイミングを検出しているのである。本実施の形態に示すように、異なる手法を組み合わせることでノイズ成分を除去することにより、より精度の高いバックライト制御が可能となる。もちろん、フィルタとして用いることが可能な手法は、本実施の形態に示す手法に限られるものではない。例えば、実施の形態２にて示した、「検出された輝度が少なくとも２回（又はそれ以上）連続してしきい値を超える場合にバックライトを点灯させる」という新たな条件を付加することによってノイズを除去することも可能である。また、３つ以上の異なる手法を組み合わせることも良い。

#### 【００９２】

図７の場合、実施の形態２における図４の場合と同様に、条件を満たすタイミングと、バックライトを点灯させるタイミングとは、厳密に一致しているわけではない。しかしながら、実施の形態２にも示したように、積分期間である輝度検出期間を十分短くすること（つまり、１フレーム期間を多数の輝度検出期間に区切ることで、当該問題は解消される。もちろん、時間積分によって求めた輝度を用いるのではなく、瞬間の輝度を用いる構成として、当該問題を解消しても良い。また、バックライトの制御タイミングをメモリに保持させて、同じタイミングで一定期間の制御を行う場合には、適切に補正を加えて（図７の場合では第１６輝度検出期間から第１５輝度検出期間に点灯タイミングを変更する）、点灯タイミングをより最適化することが可能である。

#### 【００９３】

なお、本実施の形態においては、輝度が低い状態から高い状態へ遷移する場合をテストパターンとする場合について説明しているが、本発明はこれに限られるものではない。輝度が高い状態から低い状態へ遷移する場合をテストパターンとして本発明の構成を用いることもできる。この場合には、各パラメータを適宜変更してやれば良い。

#### 【００９４】

上述のように、光センサを用いてバックライトのスイッチング制御を行うことで、最適なタイミングによるインパルス駆動を実現することが可能になる。これにより、動画性能が著しく向上される。また、環境（温度や圧力等）の変化に伴い液晶の応答が変化する場合でも、最適なインパルス駆動を実現することができるため、常に動画性能を高い状態に保つことができる。また、環境の変化を検出するための温度センサ等が不要となり、参照となる表（いわゆるルックアップテーブル）を用いて制御する必要がないため、センサやメモリ等の構成を簡略化することができる。

#### 【００９５】

なお、本発明を用いた場合のインパルス駆動は、従来の意味におけるインパルス駆動とは異なる。つまり、従来のインパルス駆動は、ある画素に着目した場合の輝度がパルス的に変化することを指すのに対して、本発明により実現されるインパルス駆動は、一画面分の画素の輝度が同時に、且つパルス的に変化することを指す。さらに言い換えれば、従来のインパルス駆動は点順次駆動、線順次駆動によるインパルス駆動であるのに対して、本発明により実現されるインパルス駆動は１画面分の画素を同時に点灯するという、いわば「面順次駆動」的な側面を有している。一画面におけるすべての画素を同時に点灯することができるため、動画性能は著しく向上する。なお、上記インパルス駆動を実現するためには、対象とする期間（本実施の形態においては１フレーム期間）が、全画素に信号を書き込むために要する時間と、液晶の応答が完了するまでに要する時間との和より、長いものでなくてはならない。これは、全画素の液晶の応答が完了した状態からバックライトの点灯が開始することに起因する。しかしながら、近年における駆動回路の処理能力の向上や、液晶の応答速度の向上等を鑑みれば、この点は特に問題にならない。

#### 【００９６】

また、電力が投入されて間もない状況においても、電力が投入されてから一定時間を経過した状況においても、高い動画性能を示す液晶表示装置を提供することができる。また、苛酷な環境に晒される街頭の表示パネルや携帯機器、車載機器等においても、高い動画性能を得ることが可能である。



## 【 0 0 9 7 】

さらに、本実施の形態における液晶表示装置は、2種類の異なる条件を用いてバックライトの点灯タイミングを制御している。これにより、ノイズ等の影響を排除した非常に精度の高い制御が可能となる。つまり、高いレベルの動画性能を、安定して提供することが可能になる。

## 【 0 0 9 8 】

なお、本実施の形態においては、バックライトのスイッチング制御を行う場合についての説明を行ったが、本発明はバックライトのスイッチング制御を行う場合以外においても用いることができる。例えば、オーバードライブ駆動に最適な電圧を決定するために本発明を用いることも可能である。この場合において、所望の期間までに目標の輝度が表示されるようにオーバードライブ電圧を制御することで、動画性能を著しく向上できる。もちろん、オーバードライブ電圧の制御と、バックライトのスイッチング制御を組み合わせる用いても良い。

10

## 【 0 0 9 9 】

また、本実施の形態では、ハードウェアを用いて処理を行う例について説明したが、本発明はこれに限られるものではない。本実施の形態における技術的思想は、光センサによって得られた情報をもとにバックライトのスイッチング制御を行うというものであるから、これらの技術的思想が実施可能な構成であれば、どのような構成を採用することもできる。例えば、本実施の形態においてはハードウェアにて行っていた処理を、ソフトウェアにて行うことも可能である。

20

## 【 0 1 0 0 】

本実施の形態は、実施の形態1及び2と適宜組み合わせる用いることができる。なお、実施の形態1に示したバックライトの出力制御と本実施の形態におけるバックライトのスイッチング制御とは、組み合わせる用いることも可能である。当該構成を組み合わせる用いることにより、優れた画質且つ高い動画性能を有する液晶表示装置が実現される。

## 【 0 1 0 1 】

## ( 実施の形態 4 )

本実施の形態では、本発明の液晶表示装置とその駆動方法の他の一例を、図8を用いて以下に説明する。

## 【 0 1 0 2 】

30

本実施の形態の液晶表示装置に用いることができるパネルの構成については、実施の形態1と同様であるため、詳細な説明は省略する。本実施の形態では、実施の形態1に係るバックライトの出力(輝度)制御方法と、実施の形態2又は3に係るバックライトのスイッチング制御方法とを組み合わせる用いる場合について、以下に説明する。

## 【 0 1 0 3 】

図8は、バックライトの出力制御方法と、スイッチング制御方法を組み合わせる用いる場合の制御方法の一例である。なお、回路構成としては実施の形態1乃至3に記載の回路構成等を組み合わせる用いることができるため、詳細については省略する。なお、本実施の形態に係る回路構成は、実施の形態1乃至3に記載の回路構成の組み合わせに限られるものではなく、同等の機能を有する回路構成を適宜用いることができる。また、実施の形態1乃至3に係る回路構成を組み合わせる用いた際に共通化できる回路構成については共通化して用いても良い。例えば、積分回路を共通化して用いる構成としても良い。

40

## 【 0 1 0 4 】

本実施の形態においては、はじめにバックライトの出力制御を行い、その後にバックライトのスイッチング制御を行う構成について説明する。もちろん、はじめにバックライトのスイッチング制御を行い、次にバックライトの出力制御を行う構成としても構わない。なお、バックライトの出力制御方法及びスイッチング制御方法の各々の動作の詳細については実施の形態1乃至3を参照することができるため、ここでは省略する。

## 【 0 1 0 5 】

まず、バックライト及びモニタ用の光源の点灯を開始する。同時に、モニタパターンを

50

用いて、モニタ用画素における液晶の駆動を行う（ステップS800）。ここで、バックライトとモニタ用の光源を別に設けている場合には、同時に点灯を開始すると良い。その後、光センサにより輝度を検出し（ステップS802）、検出された輝度を用いてバックライトの出力制御を行う（ステップS804）。

【0106】

次に、検出された輝度と目的の輝度とを比較する（ステップS806）。ここで、目的の輝度を達成できなかった場合には、次の期間においても同様のステップを繰り返す。なお、バックライトの出力制御において単位となる期間は1フレーム期間であっても良いし、それ以上の期間であっても良い。また、1フレーム期間以下の期間とすることもできる。目的の輝度を達成できた場合には、バックライトのスイッチング制御のために、液晶の光学応答の検出を開始する（ステップS808）。

10

【0107】

次に、検出された光学応答にしたがって、バックライトのスイッチング制御を行う（ステップS810）。バックライトのスイッチング制御が完了した場合には、再び、バックライトの出力制御のステップを行う。

【0108】

なお、本実施の形態においては、バックライトのスイッチング制御が完了した直後に再びバックライトの出力制御を行う構成としているが、本発明はこれに限られない。バックライトのスイッチング制御が完了した後、一定時間経過後にバックライトの出力制御を行う構成としてもかまわない。バックライトの出力制御及びバックライトのスイッチング制御を最短の期間にて繰り返し行うことで、常に、液晶表示装置を最適な状態に保つことができる。一方、一定期間経過後に再び出力制御及びスイッチング制御を行うことで、液晶表示装置を良好な状態に保ちつつ、制御用の回路の動作回数を低減することができる。つまり、優れた画質及び高い動画性能を保ちつつ、消費電力を低減することができる。

20

【0109】

また、本発明の特性上、高視野角を実現できる液晶材料や、高視野角を実現できる駆動方法（例えば、VA方式やIPS方式等）を組み合わせることで、より一層優れた画質を提供することができる。また、応答速度の速い液晶材料や、応答速度の速い駆動方法（例えば、OCB方式等）を組み合わせることで、より高い動画性能を得ることができる。

30

【0110】

上述のように、光センサを用いてバックライトの出力（輝度）制御及びスイッチング制御を行うことで、所望の輝度を正確に表示しつつ、最適なタイミングによるインパルス駆動を実現することができる。これにより、優れた画質及び高い動画性能を有する液晶表示装置を提供することができる。また、環境（温度や圧力等）の変化に伴い液晶の応答速度が変化した場合でも、所望の輝度を保ちつつ、最適なインパルス駆動を実現することができる。これにより、優れた画質と高い動画性能をどのような状況においても提供することができる。また、環境の変化を検出するための温度センサ等が不要となり、温度等と輝度との関係を参照するためのルックアップテーブルを用いる必要がないため、センサやメモリ等の構成を簡略化することができる。

40

【0111】

なお、本発明を用いた場合のインパルス駆動は、従来の意味におけるインパルス駆動とは異なる。つまり、従来のインパルス駆動は、ある画素に着目した場合の輝度がパルス的に変化することを指すのに対して、本発明により実現されるインパルス駆動は、一画面分の画素の輝度が同時に、且つパルス的に変化することを指す。さらに言い換えれば、従来のインパルス駆動は点順次駆動、線順次駆動によるインパルス駆動であるのに対して、本発明により実現されるインパルス駆動は1画面分の画素を同時に点灯するという、いわば「面順次駆動」的な側面を有している。一画面におけるすべての画素を同時に点灯することができるため、動画性能は著しく向上する。

【0112】

50

また、電力が投入されて間もない状況においても、電力が投入されてから一定時間を経過した状況においても、優れた画質及び高い動画性能を提供することができる。また、苛酷な環境に晒される街頭の表示パネルや携帯機器、車載機器等においても、優れた画質及び高い動画性能を得ることが可能である。

【 0 1 1 3 】

なお、本実施の形態においては、バックライトのスイッチング制御を行う場合についての説明を行ったが、本発明はバックライトのスイッチング制御を行う場合以外においても用いることができる。例えば、オーバードライブ駆動に最適な電圧を決定するために本発明を用いることも可能である。この場合において、所望の期間までに目標の輝度が表示されるようにオーバードライブ電圧を制御することで、動画性能を著しく向上できる。もちろん、オーバードライブ電圧の制御と、バックライトのスイッチング制御を組み合わせ

10

【 0 1 1 4 】

本実施の形態は、実施の形態 1 乃至 3 と適宜組み合わせ用いることができる。

【 0 1 1 5 】

( 実施の形態 5 )

本実施の形態では、実施の形態 1 にて示した液晶表示装置とは異なる構成の液晶表示装置について図 9 及び 10 を用いて以下に説明する。

【 0 1 1 6 】

実施の形態 1 の図 1 に示した構成は、バックライト又はモニタ用の光源の輝度を光センサによって検出する場合であって、バックライト及びモニタ用の光源が液晶層に対して同じ側（具体的には、偏光板 120a の下方）に設けられた場合を想定している。一方、図 9 では、バックライトが液晶層の一方にあり、モニタ用の光源が液晶層の他方にある場合の構成について示す。なお、図 9 に示す構成を用いる場合は、バックライトとモニタ用の光源とを別に設ける必要がある点に留意しなくてはならない。

20

【 0 1 1 7 】

図 9 ( A ) にパネルの平面図を示す。平面図に関しては、図 1 に示す構成とほぼ同様である。基板 900 及び対向基板 910 は、シール材 912 によって貼り合わされている。また、基板 900 及び対向基板 910 の間に、画素部 902、走査線駆動回路 904a、走査線駆動回路 904b、信号線駆動回路部 906、モニタ部 908 が設けられている。外部からの信号は、FPC (Flexible Printed Circuit) 914 を介して入力される。

30

【 0 1 1 8 】

図 9 ( B ) は、図 9 ( A ) に示されるパネルの積層構造を簡略化して示した図である。基板 900 と対向基板 910 との間には液晶層 922 が設けられている。また、基板 900 及び対向基板 910 の外側（図面では基板 900 の下方及び対向基板 910 の上方）には、それぞれ、偏光板 920a 及び偏光板 920b が設けられている。偏光板 920a の外側（偏光板 920a の下方）には、バックライト 924 及び光センサ 926 が設けられており、偏光板 920b の外側（偏光板 920b の上方）には、モニタ用の光源 928 が設けられている。

40

【 0 1 1 9 】

光センサ 926 は、偏光板 920b、対向基板 910、液晶層 922、基板 900、偏光板 920a を順に通過した光を検出する。これにより、環境（例えば、温度や圧力等）の変化に伴うバックライトの輝度変化や液晶の応答に掛かる時間を算出して、バックライトの制御（例えば、輝度の制御やスイッチングタイミングの制御等）を行うことができる。図 9 においては、光センサ 926 とバックライト 924 を同じ層に設ける構成を示したが、本発明はこれに限られない。光センサ 926 がバックライト 924 の光を検出しないように配置すれば良い。また、図 9 において、バックライト 924 は、その一部に切り欠きを有する構成となっているが、本発明はこれに限られるものではない。

【 0 1 2 0 】

50

モニタ用の光源としては、バックライトと同じ特性を有する光源を用いることが好ましいが、モニタ用の光源の輝度とバックライトの輝度との対応関係が取れていれば、同じ特性の光源を用いることに限られるものではない。なお、図9(B)においては、対向基板側から光を取り出す構成の液晶表示装置について示しているが、基板(アクティブマトリクス基板)側から光を取り出す構成においても同様に本発明を用いることができる。この場合、光センサは、偏光板、基板(アクティブマトリクス基板)、液晶層、対向基板、偏光板を順に通過した光を検出することになる。

#### 【0121】

なお、図9の構成に類似する構成の一例として、モニタ用の光源に代えて外部からの光(外光)を用いる構成がある。外部からの光を光センサにより検出することで、周辺の明るさに対応させてバックライトの輝度を調節することが可能である。なお、この目的に用いる場合には、光センサは外部からの光を検出できる構成であれば良く、図9に類似の構成に特に限られるものではない。また、外部からの光が安定している状況では、外部からの光を液晶の応答に掛かる時間の算出に用いて、バックライトのスイッチング制御を行うことも可能である。

#### 【0122】

次に、液晶表示装置におけるモニタ部の配置例を、図10に示す。図10(A)、(B)、(C)は小型パネルを用いた液晶表示装置におけるモニタ部の配置例を示している。図10(D)は、大型パネルを用いた液晶表示装置におけるモニタ部の配置例である。なお、筐体1000及び表示部1002は共通の符号を用いて示している。

#### 【0123】

図10(A)は、モニタ部1010とモニタ部1012を設けた構成の例である。モニタ部1010とモニタ部1012には、それぞれ、光センサが設けられている。モニタ部が二つ存在することで、出力制御用輝度検出とスイッチング制御用輝度検出とを異なる光センサを用いて行うことができる。つまり、出力制御とスイッチング制御とを分離して実行することが可能であり、出力制御とスイッチング制御を同時に実行することも可能である。同時に実行する場合には、交互に実行する場合と比較して制御に要する期間を短縮することができるから、より細やかな制御を行うことが可能である。

#### 【0124】

図10(B)は、モニタ部1020、モニタ部1022、モニタ部1024、モニタ部1026を設けた構成の例である。モニタ部1020、モニタ部1022、モニタ部1024、モニタ部1026には、それぞれ、光センサが設けられている。モニタ部1020及びモニタ部1024は、出力制御用輝度検出を行うためのモニタ部であり、モニタ部1022及びモニタ部1026は、スイッチング制御用輝度検出を行うためのモニタ部である。出力制御用輝度検出とスイッチング制御用輝度検出を、それぞれ二つの光センサを用いて行うことにより、輝度検出の精度を向上させることができる。図10(B)においては出力制御用輝度検出とスイッチング制御用輝度検出とをそれぞれ二つのモニタ部にて行う例を示したが、それぞれ三つ以上のモニタ部を用いて輝度検出を行う構成としてもかまわない。

#### 【0125】

図10(C)は、モニタ部1030、モニタ部1032、モニタ部1034を設けた構成の例である。モニタ部1030、モニタ部1032、モニタ部1034には、それぞれ、光センサが設けられている。また、筐体1000のモニタ部1034に対応する領域には開口部が設けられている。モニタ部1030は出力制御用輝度検出を行うためのモニタ部であり、モニタ部1032はスイッチング制御用輝度検出を行うためのモニタ部である。モニタ部1034では、外部からの光を検出する。モニタ部1034を有することにより、周辺の明るさに応じてバックライトの明るさを調節することが可能である。また、外部からの光が安定している状況では、外部からの光を液晶の応答に掛かる時間の算出に用いて、バックライトのスイッチング制御を行うことも可能である。

#### 【0126】

図 10 (D) の液晶表示装置には、モニタ部 1040 が設けられている。モニタ部 1040 には、光センサが設けられている。図 10 (D) に示すような大型液晶表示装置では、携帯機器等に用いられるような液晶表示装置と比較して、周囲の環境の変化が緩やかである。したがって、モニタ部の数を最小限に抑えた構成としても良い。もちろん、複数のモニタ部を設けて、細やかな制御を行ってもかまわない。

【0127】

本実施の形態は、実施の形態 1 乃至 4 と適宜組み合わせ用いることができる。

【0128】

(実施の形態 6)

本実施の形態では、本発明に用いる光センサの一例について図 11 を用いて説明する。具体的には、フォト IC の構成の一例について説明する。

10

【0129】

図 11 (A) に示すフォト IC 1100 は、光電変換素子 1102 と、トランジスタで構成される集積回路とを有し、当該集積回路は少なくともトランジスタ 1104 と、ダイオード接続されたトランジスタ 1106 とで構成されるカレントミラー回路 1108 を有する構成であることが好ましい。なお、本実施形態においてカレントミラー回路 1108 を構成するトランジスタは、n チャネル型トランジスタであっても、p チャネル型トランジスタであっても構わないが、ここでは、n チャネル型トランジスタの例を示す。また、フォト IC は、光電変換装置とも言う。

【0130】

20

端子 1110 は、光電変換素子 1102 を介してトランジスタ 1106 のゲート電極及び第 1 の電極 (ソース電極及びドレイン電極の一方) と接続され、トランジスタ 1106 の第 2 の電極 (ソース電極及びドレイン電極の他方) は端子 1112 と接続されている。また、端子 1110 はトランジスタ 1104 の第 1 の電極 (ソース電極及びドレイン電極の一方) とも接続されている。一方、トランジスタ 1104 の第 2 の電極 (ソース電極及びドレイン電極の他方) は端子 1112 と接続されている。なお、トランジスタ 1104 のゲート電極はトランジスタ 1106 のゲート電極と接続されている。

【0131】

フォト IC 1100 において、光電変換素子 1102 に光が照射されると電子及び正孔が生じ、電流が発生する。なお、カレントミラー回路 1108 は、光電変換素子 1102 から得られた電流を増幅する働きを有する。本実施の形態にて示すフォト IC 1100 では、トランジスタ 1104 が一つの場合、即ち光電変換素子 1102 から得られた電流を 2 倍に増幅する場合について示しているが、さらに大きな電流を得たい場合には、ゲート電極がトランジスタ 1106 のゲート電極に接続されたトランジスタ 1104 からなるユニット 1114 を、端子 1110 と端子 1112 との間に、並列に複数設ければ良い。例えば、ユニット 1114 の数を  $n$  とすることで、光電変換素子 1102 から得られる電流  $I$  の約  $(n+1)$  倍の電流を、フォト IC 1100 より出力することができる。なお、光電変換素子 1102 から得られた電流は照度依存性を有するため、照度すなわち照射された光を検出することが可能となる。

30

【0132】

40

次に、光電変換素子 1102 の構成について図 11 (B) を参照して説明する。

【0133】

図 11 (B) は光電変換素子 1102 の積層構造を簡略化して示した図である。光電変換素子 1102 は、光透過性を有する基板上に、光透過性を有する導電膜と、第 1 の導電型半導体層と、真性層 (真性半導体層) と、第 2 の導電型半導体層とが順次積層されることで形成されている。具体的には、光透過性を有する基板 1150 上に光透過性を有する導電膜 1152、P 型半導体層 1154、真性層 1156、N 型半導体層 1158、及び背面電極 1160 が順次積層されている。

【0134】

光透過性を有する基板 1150 としては、絶縁性材料を用いた基板が挙げられる。例え

50

ば、バリウムホウケイ酸ガラスや、アルミノホウケイ酸ガラスなどのガラス基板、石英基板、ステンレス基板等を用いることができる。また、PET、PES、PENに代表されるプラスチックや、アクリル等の可撓性を有する合成樹脂からなる基板を用いることも可能である。なお、光電変換素子の性質上、光透過性を有する基板には、所望の光を透過する性質が求められる。

#### 【0135】

光透過性を有する導電膜1152は、インジウム錫酸化物(ITO)、酸化珪素を含むインジウム錫酸化物、酸化亜鉛(ZnO)、酸化スズ(SnO<sub>2</sub>)などの光透過性を有する材料を用いてスパッタリング法等により形成することができる。厚さは、1μm以下であることが好ましい。なお、光透過性を有する導電膜1152についても、所望の光を透過する性質が求められることは言うまでもない。

10

#### 【0136】

P型半導体層1154、真性層1156、及びN型半導体層1158は、プラズマCVD法等を用いて形成することができる。半導体材料としては、シリコン(Si)を主成分とする材料を用いることが好ましいがこれに限られない。求められる特性に応じて適宜材料を選択することができる。P型半導体層1154においては、ボロンなどがドーパントとして用いられ、N型半導体層1158においては、リンなどがドーパントとして用いられている。

#### 【0137】

背面電極1160は、CVD法やスパッタリング法、蒸着法等などにより、タンタル(Ta)、タングステン(W)、チタン(Ti)、モリブデン(Mo)、クロム(Cr)、アルミニウム(Al)、金(Au)、銀(Ag)、銅(Cu)、白金(Pt)、ニオブ(Nb)等の金属元素、又は当該金属元素を含む合金材料若しくは化合物材料を用いて形成することができる。厚さは、100μm以下であることが好ましい。

20

#### 【0138】

なお、図11(B)にて示した光電変換素子1102の構成はあくまでも一例に過ぎず、本発明はこれに限られるものではない。積層構造を適宜変更、追加等した光電変換素子を用いることもできる。

#### 【0139】

また、フォトICの構成についても、図11(A)にて示した構成に限られるものではない。カレントミラー回路を有さない構成のフォトICを用いても良いし、それ以外の構成のフォトICを用いても良い。また、フォトICに用いる光電変換素子の構成も本実施の形態に示す構成に限られない。

30

#### 【0140】

また、フォトICはあくまでも光センサの一例であるから、その他の光センサを用いて本発明を実施することも可能である。例えば、光センサとして光電子増倍管等を用いることも可能である。

#### 【0141】

本実施の形態は実施の形態1乃至5と適宜組み合わせ用いることができる。

#### 【0142】

##### (実施の形態7)

本発明の表示装置に用いることができる半導体基板の作製方法の一例を図12乃至図14を用いて説明する。なお、本実施の形態では結晶性半導体膜を用いた場合について説明するが、非晶質半導体膜、単結晶半導体膜を用いてもよい。

40

#### 【0143】

まず、図12(A)に示すように、基板1200上に下地膜1202を成膜する。基板1200としては、例えばバリウムホウケイ酸ガラスや、アルミノホウケイ酸ガラスなどのガラス基板、石英基板、ステンレス基板等を用いることができる。また、PET、PES、PENに代表されるプラスチックや、アクリル等の可撓性を有する合成樹脂からなる基板を用いることも可能である。

50

## 【0144】

下地膜1202は基板1200中に含まれるNaなどのアルカリ金属やアルカリ土類金属が、半導体膜中に拡散し、半導体素子の特性に悪影響を与えることを防止するために設ける。よってアルカリ金属やアルカリ土類金属の半導体膜への拡散を抑制することができる窒化珪素や、窒素を含む酸化珪素といった絶縁性材料を用いて形成する。本実施の形態では、プラズマCVD法を用いて窒素を含む酸化珪素膜を10nm以上400nm以下（好ましくは50nm以上300nm以下）の膜厚になるように形成する。

## 【0145】

次に、下地膜1202上に半導体膜1204を形成する。半導体膜1204の膜厚は25nm以上100nm以下（好ましくは30nm以上60nm以下）とする。なお、半導体膜1204は、非晶質半導体であっても良いし、多結晶半導体であっても良い。また、半導体としては、シリコン(Si)だけではなくシリコンゲルマニウム(SiGe)等を用いることもできる。シリコンゲルマニウムを用いる場合、ゲルマニウムの濃度は0.01原子%以上4.5原子%以下程度であることが好ましい。

## 【0146】

次に、図12(B)に示すように、半導体膜1204に線状レーザー1208を照射し、結晶化を行なう。本実施の形態のようなレーザー結晶化を行なう場合には、レーザーに対する半導体膜1204の耐性を高めるために、500、1時間程度の加熱処理工程をレーザー結晶化の工程の前に加えてもよい。

## 【0147】

レーザー結晶化の工程には、例えば、連続発振のレーザー(CWレーザー)や、擬似的なCWレーザー(発振周波数が10MHz以上、好ましくは80MHz以上のパルス発振レーザー)等を用いることができる。

## 【0148】

具体的には、連続発振のレーザーとして、Arレーザー、Krレーザー、CO<sub>2</sub>レーザー、YAGレーザー、YVO<sub>4</sub>レーザー、YLFレーザー、YAlO<sub>3</sub>レーザー、GdVO<sub>4</sub>レーザー、Y<sub>2</sub>O<sub>3</sub>レーザー、ルビーレーザー、アレキサンドライトレーザー、Ti:サファイアレーザー、ヘリウムカドミウムレーザー等が挙げられる。

## 【0149】

また擬似的なCWレーザーとして、Arレーザー、Krレーザー、エキシマレーザー、CO<sub>2</sub>レーザー、YAGレーザー、YVO<sub>4</sub>レーザー、YLFレーザー、YAlO<sub>3</sub>レーザー、GdVO<sub>4</sub>レーザー、Y<sub>2</sub>O<sub>3</sub>レーザー、ルビーレーザー、アレキサンドライトレーザー、Ti:サファイアレーザー、銅蒸気レーザーまたは金蒸気レーザーのようなパルス発振レーザー等が挙げられる。

## 【0150】

このようなパルス発振レーザーは、発振周波数を増加させると、連続発振レーザーと同等の効果を示すようになる。

## 【0151】

例えば連続発振が可能な固体レーザーを用いる場合、基本波の第2高調波乃至第4高調波を照射することで、大粒径の結晶を得ることができる。代表的には、YAGレーザー(基本波1064nm)の第2高調波(532nm)や第3高調波(355nm)を用いることができる。パワー密度は0.01MW/cm<sup>2</sup>以上100MW/cm<sup>2</sup>以下程度（好ましくは0.1MW/cm<sup>2</sup>以上10MW/cm<sup>2</sup>以下）とすれば良い。

## 【0152】

上述の如き半導体膜1204へのレーザー光の照射により、結晶性がより高められた結晶性半導体膜1210が形成される。

## 【0153】

次に、図12(C)に示すように結晶性半導体膜1210を選択的にエッチングすることで、島状半導体膜1212、1214、1216を形成する。

## 【0154】

次に、島状半導体膜 1212、1214、1216 のそれぞれに、しきい値制御のための不純物元素を導入する。本実施の形態においてはジボラン ( $B_2H_6$ ) をドーピングすることによってボロン (B) を導入する。

【0155】

次に、島状半導体膜 1212、1214、1216 を覆うように絶縁膜 1218 を形成する。絶縁膜 1218 としては、例えば酸化珪素、窒化珪素、または窒素を含む酸化珪素 ( $SiO_xN_y$  :  $x > y > 0$ ) 等を用いることができる。また、成膜方法としては、プラズマ CVD 法や、スパッタ法などを用いることができる。

【0156】

次に、絶縁膜 1218 上に第 1 の導電膜 1220、第 2 の導電膜 1222 を成膜した後、当該第 1 の導電膜 1220、第 2 の導電膜 1222 を選択的にエッチングすることで、ゲート電極 1236、1238、1240 を形成する (図 12 (D)、図 13)。

【0157】

第 1 の導電膜 1220、第 2 の導電膜 1222 としては、アルミニウム (Al)、タンタル (Ta)、チタン (Ti)、モリブデン (Mo)、タングステン (W)、ネオジム (Nd)、クロム (Cr)、ニッケル (Ni)、白金 (Pt)、金 (Au)、銀 (Ag)、銅 (Cu)、マグネシウム (Mg)、スカンジウム (Sc)、コバルト (Co)、亜鉛 (Zn)、ニオブ (Nb)、シリコン (Si)、リン (P)、ボロン (B)、ヒ素 (As)、ガリウム (Ga)、インジウム (In)、錫 (Sn) から選択された一つ又は複数の元素、または、前記元素を成分として含有する化合物や合金材料 (例えば、インジウム錫酸化物 (ITO)、インジウム亜鉛酸化物 (IZO)、酸化珪素を添加したインジウム錫酸化物 (ITSO)、酸化亜鉛 (ZnO)、アルミネオジム (Al-Nd)、マグネシウム銀 (Mg-Ag) など)、もしくは、これらの化合物を組み合わせた物質などを用いることができる。その他にも、シリサイド (例えば、アルミシリコン、モリブデンシリコン、ニッケルシリサイド) や、窒素を含有する化合物 (例えば、窒化チタン、窒化タンタル、窒化モリブデン)、リン (P) 等の不純物元素をドーピングしたシリコン (Si) 等を用いてもよい。なお、本実施の形態においては、第 1 の導電膜 1220、第 2 の導電膜 1222 の二層構造としたが、単層でも良いし、三層以上の積層構造であっても良い。

【0158】

本実施の形態では、ゲート電極 1236、1238、1240 は以下のようにして形成される。まず、第 1 の導電膜 1220 として、例えば、窒化タンタル膜を 10 nm 以上 50 nm 以下、代表的には 30 nm の膜厚で形成する。そして、第 1 の導電膜 1220 上に第 2 の導電膜 1222 として、例えばタングステン膜を 200 nm 以上 400 nm 以下、代表的には 370 nm の膜厚で形成し、第 1 の導電膜 1220 及び第 2 の導電膜 1222 の積層膜を形成する (図 12 (D))。

【0159】

次に、第 2 の導電膜 1222 を異方性エッチングによりパターンニングし、上層ゲート電極 1224、1226、1228 を形成する (図 13 (A))。次いで、第 1 の導電膜 1220 を等方性エッチングによりパターンニングし、下層ゲート電極 1230、1232、1234 を形成する (図 13 (B))。以上の工程によりゲート電極 1236、1238、1240 が形成される。

【0160】

ゲート電極 1236、1238、1240 は、ゲート配線の一部として形成してもよいし、別に形成したゲート配線にゲート電極 1236、1238、1240 を接続する構成としてもよい。

【0161】

そして、ゲート電極 1236、1238、1240 や、選択的に形成したレジスト等をマスクとして用い、島状半導体膜 1212、1214、1216 のそれぞれに導電性 (n 型または p 型の導電性) を付与する不純物を添加して、ソース領域、ドレイン領域、低濃度不純物領域等を形成する。

10

20

30

40

50



## 【0162】

まず、フォスフィン ( $\text{PH}_3$ ) を用いて、リン (P) を島状半導体膜 1212、1216 に導入する。導入の条件として、加速電圧を 60 kV 以上 120 kV 以下、ドーズ量を  $1 \times 10^{13} \text{ atoms} \cdot \text{cm}^{-2}$  以上  $1 \times 10^{15} \text{ atoms} \cdot \text{cm}^{-2}$  以下とすることが好ましい。この不純物導入によって、後の n チャンネル型 TFT 1278 及び 1282 のチャンネル形成領域 1242 及び 1248 が形成される (図 13 (C))。

## 【0163】

また、ジボラン ( $\text{B}_2\text{H}_6$ ) を用いて島状半導体膜 1214 にボロン (B) を導入する。導入の条件として、印加電圧 60 kV 以上 100 kV 以下、ドーズ量  $1 \times 10^{13} \text{ atoms} \cdot \text{cm}^{-2}$  以上  $5 \times 10^{15} \text{ atoms} \cdot \text{cm}^{-2}$  以下とすることが好ましい。これにより、後の p チャンネル型 TFT 1280 のソース領域またはドレイン領域 1244、及びチャンネル形成領域 1246 が形成される (図 13 (C))。

## 【0164】

次に、絶縁膜 1218 を選択的にエッチングしてゲート絶縁膜 1250、1252、1254 を形成する。

## 【0165】

ゲート絶縁膜 1250、1252、1254 を形成した後、n チャンネル型 TFT 1278 及び 1282 となる島状半導体膜中に、フォスフィン ( $\text{PH}_3$ ) を用いて、印加電圧 40 kV 以上 80 kV 以下、ドーズ量  $1.0 \times 10^{15} \text{ atoms} \cdot \text{cm}^{-2}$  以上  $2.5 \times 10^{16} \text{ atoms} \cdot \text{cm}^{-2}$  以下でリン (P) を導入する。これにより n チャンネル型 TFT の低濃度不純物領域 1258、1262、及びソース領域またはドレイン領域 1256、1260 が形成される (図 14 (A))。

## 【0166】

本実施の形態においては、ソース領域またはドレイン領域 1256、1260 のそれぞれに  $1 \times 10^{19} \text{ atoms} \cdot \text{cm}^{-3}$  以上  $5 \times 10^{21} \text{ atoms} \cdot \text{cm}^{-3}$  以下の濃度でリン (P) が含まれる。また、低濃度不純物領域 1258、1262 のそれぞれに  $1 \times 10^{18} \text{ atoms} \cdot \text{cm}^{-3}$  以上  $5 \times 10^{19} \text{ atoms} \cdot \text{cm}^{-3}$  以下の濃度でリン (P) が含まれる。さらに、ソース領域またはドレイン領域 1244 には、 $1 \times 10^{19} \text{ atoms} \cdot \text{cm}^{-3}$  以上  $5 \times 10^{21} \text{ atoms} \cdot \text{cm}^{-3}$  以下の濃度でボロン (B) が含まれる。

## 【0167】

次に、島状半導体膜 1212、1214、1216、ゲート電極 1236、1238、1240 を覆うように、第 1 層間絶縁膜 1264 を形成する (図 14 (B))。

## 【0168】

第 1 層間絶縁膜 1264 としては、プラズマ CVD 法またはスパッタ法を用いて、シリコンを含む絶縁膜、例えば酸化珪素膜、窒化珪素膜、窒素を含む酸化珪素膜 ( $\text{SiO}_x\text{N}_y$ :  $x > y > 0$ ) など単層もしくは積層して形成することが好ましい。勿論、第 1 層間絶縁膜 1264 の作製方法及び材料は上記に限定されるものではない。例えば、他の絶縁膜を単層または積層構造として用いても良い。

## 【0169】

次に、第 1 層間絶縁膜 1264 を覆って、平坦化膜として機能する第 2 層間絶縁膜 1266 を形成する (図 14 (C))。

## 【0170】

第 2 層間絶縁膜 1266 としては、感光性または非感光性の有機材料 (ポリイミド、アクリル、ポリアミド、ポリイミドアミド、レジストまたはベンゾシクロブテン)、珪素 (Si) と酸素 (O) との結合 (Si-O-Si 結合) で骨格構造が構成されるシロキサン等を用いることができる。第 2 層間絶縁膜 1266 は、単層構造としても良いし、積層構造としても良い。感光性の有機材料としては、ポジ型感光性有機樹脂やネガ型感光性有機樹脂を用いることができる。

## 【0171】

本実施の形態では、第2層間絶縁膜1266としてシロキサンをスピンコート法で形成する。

【0172】

次に、第1層間絶縁膜1264及び第2層間絶縁膜1266をエッチングして、島状半導体膜1212、1214、1216に到達するコンタクトホールを形成する。

【0173】

なお、第2層間絶縁膜1266上に第3層間絶縁膜を形成し、第1層間絶縁膜乃至第3層間絶縁膜にコンタクトホールを形成してもよい。第3層間絶縁膜としては、水分や酸素などを透過させにくい膜を用いることが好ましい。代表的には、スパッタ法またはCVD法により形成される窒化珪素膜、酸化珪素膜、酸素を含む窒化珪素膜( $\text{SiN}_x\text{O}_y$ 膜： $x > y > 0$ 、または $\text{SiO}_x\text{N}_y$ 膜： $x > y > 0$ )、炭素を主成分とする薄膜(例えばDLC膜、CN膜)等を用いることができる。

10

【0174】

第2層間絶縁膜1266上にコンタクトホールを介して、第3の導電膜を形成し、当該第3の導電膜を選択的にエッチングして、電極または配線1268、1270、1272、1274、1276を形成する。

【0175】

第3の導電膜としては、アルミニウム(Al)、タンタル(Ta)、チタン(Ti)、モリブデン(Mo)、タングステン(W)、ネオジム(Nd)、クロム(Cr)、ニッケル(Ni)、白金(Pt)、金(Au)、銀(Ag)、銅(Cu)、マグネシウム(Mg)、スカンジウム(Sc)、コバルト(Co)、亜鉛(Zn)、ニオブ(Nb)、シリコン(Si)、リン(P)、ボロン(B)、ヒ素(As)、ガリウム(Ga)、インジウム(In)、錫(Sn)から選択された一つ又は複数の元素、または、前記元素を成分として含有する化合物や合金材料(例えば、インジウム錫酸化物(ITO)、インジウム亜鉛酸化物(IZO)、酸化珪素を添加したインジウム錫酸化物(ITSO)、酸化亜鉛(ZnO)、アルミネオジム(Al-Nd)、マグネシウム銀(Mg-Ag)など)、もしくは、これらの化合物を組み合わせた物質などを用いることができる。その他にも、シリサイド(例えば、アルミシリコン、モリブデンシリコン、ニッケルシリサイド)や、窒素を含有する化合物(例えば、窒化チタン、窒化タンタル、窒化モリブデン)、リン(P)等の不純物元素をドーピングしたシリコン(Si)等を用いてもよい。

20

30

【0176】

本実施の形態では、チタン膜(Ti)、窒化チタン膜、シリコン-アルミニウム合金膜(Al-Si)、チタン膜(Ti)をそれぞれ60nm、40nm、300nm、100nmに積層したのち、所望の形状になるように選択的にエッチングして電極または配線1268、1270、1272、1274、1276を形成する。

【0177】

なお、電極または配線1268、1270、1272、1274、1276を、ニッケル(Ni)、コバルト(Co)、鉄(Fe)のうち少なくとも1種の元素、及び炭素(C)を含むアルミニウム合金膜で形成してもよい。このようなアルミニウム合金膜を用いることにより、電極等がシリコン(Si)と接触した場合にも、シリコンと電極材料の相互拡散を防止できるという利点がある。また、このようなアルミニウム合金膜は、透明導電膜、例えばインジウム錫酸化物(ITO)を用いて形成された導電膜と接触しても酸化還元反応が起こらないという特徴を有し、両者を直接接触させることが可能である。さらに、このようなアルミニウム合金膜は、比抵抗が小さく、耐熱性にも優れているので、配線材料としては好適である。

40

【0178】

また、電極または配線1268、1270、1272、1274、1276としては、電極と配線とを同時に形成した構成を用いても良いし、電極と配線とを別々に形成してそれらを接続させた構成を用いても良い。

【0179】

50

上記一連の工程によってnチャネル型TFT1278及びpチャネル型TFT1280を含むCMOS回路1284、及びnチャネル型TFT1282を含む半導体基板を形成することができる(図14(C))。なお、本発明に用いることができる半導体基板の作製方法は、上述の作製工程に限定されない。例えば、非晶質半導体膜を用いたTFTや、単結晶半導体膜を用いたTFTを形成する工程を採用しても良い。また、トップゲート型のTFTに限らず、ボトムゲート型のTFTを用いることとしても良い。

【0180】

また、本発明の液晶表示装置に用いることができる半導体基板は、駆動回路を一体で有する構成には限られない。例えば、駆動回路(もしくはその一部)を単結晶基板上に形成し、そのICチップをCOG(Chip On Glass)で接続してガラス基板上に配置してもよい。また、ICチップをTAB(Tape Auto Bonding)やプリント基板を用いてガラス基板と接続してもよい。

10

【0181】

本実施の形態は、実施の形態1乃至実施の形態6のいずれとも、適宜組み合わせ用いることができる。

【0182】

(実施の形態8)

本実施の形態では、液晶表示装置の作製工程について、図15乃至17を用いて説明する。

【0183】

20

なお、本実施の形態で説明する液晶表示装置は画素部とその周辺に設けられる駆動回路部を一体にて形成するものである。簡単のため、駆動回路に関しては基本単位であるCMOS回路のみを示すものとする。

【0184】

まず、実施の形態7に記載の方法等を用いて半導体基板を作製する。ここで、本実施の形態においては、実施の形態7に記載の方法を用いて作製した半導体基板を用いて説明を行うが、本発明の液晶表示装置の作製方法はこれに限られるものではない。

【0185】

まず、実施の形態7にしたがい、電極または配線1268、1270、1272、1274、1276の形成までの工程を行う(図14(C))。なお、以下の図面において、実施の形態7と同じものについては同じ符号を用いて表すこととする。

30

【0186】

次に、第2層間絶縁膜1266、及び、電極または配線1268、1270、1272、1274、1276上に第3層間絶縁膜1500を形成する(図15)。なお第3層間絶縁膜1500は、第2層間絶縁膜1266と同様の材料を用いて形成することが可能である。

【0187】

次に、フォトリソマスクを用いてレジストマスクを形成し、第3層間絶縁膜1500の一部をドライエッチングにより除去してコンタクトホールを形成する。コンタクトホール形成においては、エッチングガスとして四フッ化炭素(CF<sub>4</sub>)、酸素(O<sub>2</sub>)、ヘリウム(He)を、それぞれ50sccm、50sccm、30sccmの流量で用いた。なお、コンタクトホールの底部は電極または配線1276に達している。

40

【0188】

レジストマスクを除去した後、全面に第4の導電膜を成膜する。次いで、第4の導電膜を選択的にエッチングして、電極または配線1276に電氣的に接続される画素電極1502を形成する(図15)。反射型の液晶表示装置を作製する場合には、画素電極1502はスパッタ法によりAg(銀)、Au(金)、Cu(銅)、W(タングステン)、Al(アルミニウム)等の光反射性を有する金属材料を用いて形成すればよい。透過型の液晶表示装置を作製する場合は、インジウム錫酸化物(ITO)、酸化珪素を含むインジウム錫酸化物、酸化亜鉛(ZnO)、酸化スズ(SnO<sub>2</sub>)などの透明導電膜を用い、画素電

50

極 1 5 0 2 を形成することができる。

【 0 1 8 9 】

なお、本発明は透過型の液晶表示装置において顕著な効果が得られるものであるが、反射型の液晶表示装置においても適用は可能である。また、画素の一部が反射型であり、他の一部が透過型である、いわゆる半透過型の液晶表示装置に本発明を適用しても効果的である。反透過型の液晶表示装置は、外部からの光が大きい場合には反射型として、そうではない場合には透過型として用いることができるため、輝度の確保や消費電力の低減が容易であるという利点を有する。

【 0 1 9 0 】

画素 T F T を含む画素部の一部を拡大した平面図を図 1 6 に示す。図 1 6 では、画素電極 10 10 下部の状態の理解を容易にするために、図面に向かって右側の画素における画素電極を省略した構成を示している。なお、図 1 6 の A - A ' における断面は、図 1 5 の画素部の A - A ' と対応しており、図 1 5 と対応する部分には同じ符号を用いている。

【 0 1 9 1 】

図 1 6 に示すように、ゲート電極 1 2 4 0 はゲート配線 1 5 0 4 に接続されている。また、電極または配線 1 2 7 4 はソース配線と一体形成されている。さらに、容量配線 1 5 0 6 が形成されており、第 1 層間絶縁膜 1 2 6 4、画素電極 1 5 0 2、及び容量配線 1 5 0 6 とから保持容量が形成されている。

【 0 1 9 2 】

以上の工程により、トップゲート型の n チャンネル型 T F T 1 2 8 2 からなる画素 T F T 20 1 2 7 8 及びトップゲート型の p チャンネル型 T F T 1 2 8 0 からなる C M O S 回路 1 2 8 4、及び画素電極 1 5 0 2 が、基板 1 2 0 0 の上に形成された。本実施の形態では、トップゲート型 T F T を形成する例を示したが、ボトムゲート型 T F T を形成しても良い。

【 0 1 9 3 】

次に、画素電極 1 5 0 2 を覆うように、配向膜 1 5 0 8 a を形成する。なお、配向膜 1 5 0 8 a は、液滴吐出法、スクリーン印刷法、オフセット印刷法等を用いて形成すればよい。その後、配向膜 1 5 0 8 a の表面にラビング処理を行う。

【 0 1 9 4 】

次に、基板 1 2 0 0 と貼り合わせるための対向基板 1 5 1 0 を用意する。ここで、対向基板 1 5 1 0 には、着色層 1 5 1 2 a、遮光層（ブラックマトリクス）1 5 1 2 b、及びオーバーコート層 1 5 1 4 からなるカラーフィルターを設け、さらに光透過性の電極や光反射性の電極からなる対向電極 1 5 1 6 と、配向膜 1 5 0 8 b を形成する（図 1 7）。対向基板 1 5 1 0 は基板 1 2 0 0 と同程度の大きさ、形のものを用いることもできる。ここで、同程度の大きさ、形とは、厳密に同じである必要はなく、パネルを構成するに足りる程度の大きさ、形を言うものとする。

【 0 1 9 5 】

次に、上記工程により得た基板 1 2 0 0 と対向基板 1 5 1 0 とをシール材を介して貼り合わせる。ここで、両基板の間隔を一定に保つために、配向膜 1 5 0 8 a と配向膜 1 5 0 8 b との間にスペーサを設けても良い。次に、両基板の間に液晶 1 5 1 8 を注入し、封止材を用いて封止する。その後、偏光板やバックライト、光センサ等を設けることで本発明の液晶表示装置が完成する。なお、光センサはモニタ部に対応した位置に設ける。モニタ部の画素は表示用の画素と同様に作製することができる。モニタ部は一の画素で形成することもできるし、二以上の画素を用いて形成しても良い。モニタ部の画素の面積は、表示部の画素の面積と同じでも良いし、表示部の画素の面積より大きくても良い。モニタ部を複数の画素で構成することで、輝度検出の精度を向上させることができる。また、モニタ部の画素の面積を大きくすることで、同様に輝度検出の精度を向上させることが出来る。つまり、細やかなバックライト制御が可能になる。

【 0 1 9 6 】

なお、本発明の液晶表示装置には、T N ( T w i s t e d N e m a t i c ) 方式、I 50

PS (In - Plane - Switching) 方式、FFS (Fringe Field Switching) 方式、MVA (Multi-domain Vertical Alignment) 方式、PVA (Patterned Vertical Alignment) 方式、ASM (Axially Symmetric aligned Micro-cell) 方式、OCB (Optical Compensated Birefringence) 方式、FLC (Ferroelectric Liquid Crystal) 方式、AFLC (AntiFerroelectric Liquid Crystal) 方式等の各方式を用いることができる。

【0197】

本実施の形態は、実施の形態1乃至実施の形態7と適宜組み合わせて用いることができる。

10

【0198】

(実施の形態9)

本実施の形態においては、本発明の表示装置に用いることができる半導体基板の作製方法の一例を図18乃至24を用いて説明する。なお、本実施の形態に係る半導体基板は、単結晶半導体層と非単結晶半導体層とを有するものである。

【0199】

図18に、本発明に用いる半導体基板の斜視図を示す。また、図19及び20に、本発明に用いる半導体基板の断面図を示す。

【0200】

20

図18(A)、図19(A)、及び図19(B)において、半導体基板1800は、ベース基板1810の一表面上に、絶縁層1820と単結晶半導体層1830とが順次積層された積層体が複数設けられ、また、絶縁層1840と非単結晶半導体層1850とが順次積層して設けられた構成を有する。単結晶半導体層1830は絶縁層1820を介して、非単結晶半導体層1850は、絶縁層1840を介してベース基板1810上に設けられている。つまり、1枚のベース基板1810上に複数の単結晶半導体層1830が設けられ、また、非単結晶半導体層1850が設けられることにより1枚の半導体基板1800を形成している。なお、図18乃至20では、便宜上、1枚の半導体基板1800から1枚のパネルを作製する場合の構成についてのみ示すが、本発明はこれに限られるものではない。

30

【0201】

単結晶半導体層1830として、代表的には単結晶シリコンが適用される。その他、水素イオン注入剥離法を利用して単結晶半導体基板から剥離可能であるシリコン、ゲルマニウムや、ガリウムヒ素、インジウムリンなどの化合物半導体である単結晶半導体層を適用することもできる。

【0202】

単結晶半導体層1830の形状は特に限定されないが、矩形状(正方形を含む)とすると加工が容易になり、ベース基板1810にも集積度高く貼り合わせることができ好ましい。

【0203】

40

ベース基板1810には絶縁表面を有する基板または絶縁基板を用いる。具体的には、アルミノシリケートガラス、アルミノホウケイ酸ガラス、バリウムホウケイ酸ガラスのような電子工業用に使われる各種ガラス基板、石英基板、セラミック基板、サファイヤ基板等を用いることができる。好ましくはガラス基板を用いるのがよく、例えば第6世代(1500mm×1850mm)、第7世代(1870mm×2200mm)、第8世代(2200mm×2400mm)といわれる大面積のマザーガラス基板を用いることができる。大面積のマザーガラス基板をベース基板1810として用いることで、半導体基板の大面積化が実現できる。本実施の形態においては、1枚のベース基板から1枚のパネルを作製する場合について示すが、1枚のベース基板から複数のパネルを作製する場合(多面取りの場合)には、単結晶半導体層1830及び非単結晶半導体層1850の大きさを適宜

50

調節して作製すれば良い。

#### 【0204】

ベース基板1810と単結晶半導体層1830の間には、絶縁層1820が設けられている。絶縁層1820は単層構造としても積層構造としてもよいが、ベース基板1810と接合する面(以下、「接合面」ともいう)は、平滑面を有し、親水性表面となるようにする。

#### 【0205】

図19(A)は絶縁層1820として接合層1822を形成する例を示している。平滑面を有し親水性表面を形成できる接合層1822としては、酸化シリコン層が適している。特に、有機シランを用いて化学気相成長法により作製される酸化シリコン層が好ましい。有機シランとしては、テトラエトキシシラン(略称;TEOS:化学式 $\text{Si}(\text{OC}_2\text{H}_5)_4$ )、テトラメチルシラン(TMS:化学式 $\text{Si}(\text{CH}_3)_4$ )、トリメチルシラン( $(\text{CH}_3)_3\text{SiH}$ )、テトラメチルシクロテトラシロキサン(TMCTS)、オクタメチルシクロテトラシロキサン(OMCTS)、ヘキサメチルジシラザン(HMDS)、トリエトキシシラン( $\text{SiH}(\text{OC}_2\text{H}_5)_3$ )、トリスジメチルアミノシラン( $\text{SiH}(\text{N}(\text{CH}_3)_2)_3$ )等のシリコン含有化合物を用いることができる。

#### 【0206】

上記平滑面を有し親水性表面を形成する接合層1822は、膜厚5nm以上500nm以下の範囲で設けることが好ましい。接合層1822の膜厚を上記範囲内とすることで、被成膜表面の表面荒れを平滑化すると共に、当該膜の成長表面の平滑性を確保することが可能である。また、接合する基板(図19(A)ではベース基板1810)との歪みを緩和することができる。なお、ベース基板1810にも、接合層1822と同様の酸化シリコン層を設けてもよい。絶縁表面を有する基板若しくは絶縁基板であるベース基板1810に単結晶半導体層1830を接合するに際し、接合を形成する面の一方若しくは双方に、好ましくは有機シランを原材料として成膜した酸化シリコン層でなる接合層を設けることで強固な接合を形成することができる。

#### 【0207】

図19(B)には絶縁層1820を積層構造とする例を示している。具体的には、絶縁層1820として接合層1822及び窒素含有絶縁層1824の積層構造を形成する例を示している。なお、ベース基板1810との接合面には接合層1822が形成されるようにするため、単結晶半導体層1830と接合層1822との間に窒素含有絶縁層1824が設けられた構成とする。窒素含有絶縁層1824は、窒化シリコン層、窒化酸化シリコン層( $\text{SiN}_x\text{O}_y$ : $x>y$ )又は酸化窒化シリコン層( $\text{SiO}_x\text{N}_y$ : $x>y$ )を用いて単層構造又は積層構造で形成する。例えば、単結晶半導体層1830側から酸化窒化シリコン層、窒化酸化シリコン層を積層して窒素含有絶縁層1824とすることができる。

#### 【0208】

なお、非単結晶半導体層1850の下部に設けられた絶縁層1840は、単結晶半導体層1830の下部に設けられた絶縁層1820と同じ構成とすることには限られないが、図19(A)及び図19(B)に示すように、少なくとも非単結晶半導体層1850と接する材料と単結晶半導体層1830と接する材料とを同じにすることが好ましい。接する材料を同じにすることで、後のパターニングの際のエッチング特性をそろえることができる。

#### 【0209】

なお、酸化窒化シリコン層とは、その組成において、窒素よりも酸素の含有量が多いものを示し、例えば、酸素が50原子%以上70原子%以下、窒素が0.5原子%以上15原子%以下、珪素が25原子%以上35原子%以下、水素が0.1原子%以上10原子%以下の範囲で含まれるものをいう。また、窒化酸化シリコン層とは、その組成において、酸素よりも窒素の含有量が多いものを示し、例えば、酸素が5原子%以上30原子%以下、窒素が20原子%以上55原子%以下、珪素が25原子%以上35原子%以下、水素が10原子%以上30原子%以下の範囲で含まれるものをいう。但し、上記範囲は、ラザフ

10

20

30

40

50

ォード後方散乱法 (RBS: Rutherford Backscattering Spectrometry) や、水素前方散乱法 (HFS: Hydrogen Forward Scattering) を用いて測定した場合のものである。また、構成元素の含有比率は、その合計が100原子%を超えない値をとる。

#### 【0210】

図18(B)、図20(A)、及び図20(B)は、ベース基板1810に接合層を含む絶縁層1860を形成する例を示している。絶縁層1860は、単層構造でも積層構造でもよいが、単結晶半導体層1830との接合面は平滑面を有し親水性表面を形成するようにする。なお、ベース基板1810と接合層との間には、ベース基板1810として用いられるガラス基板からアルカリ金属若しくはアルカリ土類金属などの可動イオンの拡散を防ぐため、バリア層が設けられていることが好ましい。

10

#### 【0211】

図20(A)は、絶縁層1860としてバリア層1862、接合層1864の積層構造を形成する例を示している。接合層1864としては、接合層1822と同様の酸化シリコン層を設ければよい。また、単結晶半導体層1830に適宜接合層を設けてもよい。図20(A)では、単結晶半導体層1830にも接合層1822を設ける例を示している。このような構成とすることで、ベース基板1810及び単結晶半導体層1830を接合させる際に接合層同士で接合を形成するため、より強固な接合を形成することができる。バリア層1862は、酸化シリコン層、窒化シリコン層、酸化窒化シリコン層又は窒化酸化シリコン層を用いて単層構造又は積層構造で形成する。好ましくは、窒素を含有する絶縁層を用いて形成する。

20

#### 【0212】

図20(B)は、ベース基板1810に接合層を設ける例を示している。具体的には、ベース基板1810に絶縁層1860としてバリア層1862と接合層1864の積層構造を設けている。また、単結晶半導体層1830には酸化シリコン層1826を設けている。ベース基板1810に単結晶半導体層1830を接合する際には、酸化シリコン層1826が接合層1864と接合を形成する。酸化シリコン層1826は、熱酸化法により形成されたものが好ましい。また、酸化シリコン層1826としてケミカルオキサイドを適用することもできる。ケミカルオキサイドは、例えばオゾン含有水で単結晶基板表面を処理することで形成することができる。ケミカルオキサイドは単結晶基板の表面の平坦性を反映して形成されるので好ましい。

30

#### 【0213】

なお、非単結晶半導体層1850の下部に設けられた絶縁層1840は、単結晶半導体層1830の下部に設けられた接合層1822や酸化シリコン層1826と同じ構成とすることには限られないが、図19(A)及び図19(B)に示すように、少なくとも非単結晶半導体層1850と接する材料と単結晶半導体層1830と接する材料とを同じにすることが好ましい。接する材料を同じにすることで、後のパターンニングの際のエッチング特性をそろえることができる。

#### 【0214】

次に、半導体基板の製造方法について説明する。ここでは、図19(B)に示す半導体基板の製造方法の例について、図21乃至図24を用いて説明する。なお、図19(A)、図20(A)、図20(B)等の構成についても同様に作製することができることはいうまでもない。

40

#### 【0215】

まず、図21(A)に示すように、ベース基板2100上に絶縁層2102を成膜する。ベース基板2100としては、上記のような基板を用いることができる。また、PET、PEP、PENに代表されるプラスチックや、アクリル等の可撓性を有する合成樹脂からなる基板を用いることも可能である。

#### 【0216】

絶縁層2102はベース基板2100中に含まれるNaなどのアルカリ金属やアルカリ

50

土類金属が、半導体層中に拡散し、半導体素子の特性に悪影響を与えることを防止するために設ける。よってアルカリ金属やアルカリ土類金属の半導体層への拡散を抑制することができる窒化珪素や、窒素を含む酸化珪素といった絶縁性材料を用いて形成することが好ましい。本実施の形態では、プラズマCVD法を用いて窒素を含む酸化珪素膜を10nm以上400nm以下（好ましくは50nm以上300nm以下）の膜厚になるように形成する。

#### 【0217】

次に絶縁層2102上に半導体層2104を形成する。半導体層2104の膜厚は25nm以上100nm以下（好ましくは30nm以上60nm以下）とする。なお半導体層2104は、非晶質半導体であっても良いし、多結晶半導体であっても良い。また半導体としては、シリコン(Si)だけではなくシリコンゲルマニウム(SiGe)等を用いることもできる。シリコンゲルマニウムを用いる場合、ゲルマニウムの濃度は0.01原子%以上4.5原子%以下程度であることが好ましい。

10

#### 【0218】

次に図21(B)に示すように、半導体層2104に線状レーザー2108を照射し、結晶化を行なう。本実施の形態のようなレーザー結晶化を行なう場合には、レーザーに対する半導体層2104の耐性を高めるために、500、1時間程度の加熱処理工程をレーザー結晶化の工程の前に加えてもよい。

#### 【0219】

レーザー結晶化の工程には、例えば、連続発振のレーザー(CWレーザー)や、擬似的なCWレーザー（発振周波数が10MHz以上、好ましくは80MHz以上のパルス発振レーザー）等を用いることができる。

20

#### 【0220】

具体的には、連続発振のレーザーとして、Arレーザー、Krレーザー、CO<sub>2</sub>レーザー、YAGレーザー、YVO<sub>4</sub>レーザー、YLFレーザー、YAlO<sub>3</sub>レーザー、GdVO<sub>4</sub>レーザー、Y<sub>2</sub>O<sub>3</sub>レーザー、ルビーレーザー、アレキサンドライトレーザー、Ti:サファイアレーザー、ヘリウムカドミウムレーザー等が挙げられる。

#### 【0221】

また擬似的なCWレーザーとして、Arレーザー、Krレーザー、エキシマレーザー、CO<sub>2</sub>レーザー、YAGレーザー、YVO<sub>4</sub>レーザー、YLFレーザー、YAlO<sub>3</sub>レーザー、GdVO<sub>4</sub>レーザー、Y<sub>2</sub>O<sub>3</sub>レーザー、ルビーレーザー、アレキサンドライトレーザー、Ti:サファイアレーザー、銅蒸気レーザーまたは金蒸気レーザーのようなパルス発振レーザー等が挙げられる。

30

#### 【0222】

このようなパルス発振レーザーは、発振周波数を増加させると、連続発振レーザーと同等の効果を示すようになる。

#### 【0223】

例えば連続発振が可能な固体レーザーを用いる場合、基本波の第2高調波乃至第4高調波を照射することで、大粒径の結晶を得ることができる。代表的には、YAGレーザー（基本波1064nm）の第2高調波（532nm）や第3高調波（355nm）を用いることができる。パワー密度は0.01MW/cm<sup>2</sup>以上100MW/cm<sup>2</sup>以下程度（好ましくは0.1MW/cm<sup>2</sup>以上10MW/cm<sup>2</sup>以下）とすれば良い。

40

#### 【0224】

上記の如き半導体層2104へのレーザー光の照射により、結晶性がより高められた結晶性半導体層2110が形成される。

#### 【0225】

なお、本実施の形態においてはレーザー光の照射を用いて結晶性半導体層2110を形成する例を示したが、本発明はこれに限られない。工程の簡略化のために、結晶化工程を経ない半導体層2104を用いても良い。

#### 【0226】

50



次に、図 2 1 ( C ) に示すように結晶性半導体層 2 1 1 0 を選択的にエッチングし、さらに絶縁層 2 1 0 2 をエッチングしてベース基板表面の一部を露出させる。結晶性半導体層 2 1 1 0 のエッチングの際に、後の画素 T F T を構成する島状半導体層を形成してもよい。以上の工程により、ベース基板 2 1 0 0 上に結晶性半導体層（非単結晶半導体層）2 1 1 0 が形成された。

#### 【 0 2 2 7 】

次に、単結晶半導体層を形成する。まず、単結晶基板 2 2 0 0 を準備する（図 2 2 ( A )、図 2 3 ( A ) 参照）。単結晶基板 2 2 0 0 としては、市販の基板を用いればよく、例えばシリコン基板やゲルマニウム基板、ガリウムヒ素やインジウムリンなどの化合物半導体基板が挙げられる。市販のシリコン基板としては、直径 5 インチ（1 2 5 mm）、直径 6 インチ（1 5 0 mm）、直径 8 インチ（2 0 0 mm）、直径 1 2 インチ（3 0 0 mm）サイズのもものが代表的であり、その形状は円形のものが多い。また、厚さは 1 . 5 mm 程度まで適宜選択できる。

10

#### 【 0 2 2 8 】

次に、単結晶基板 2 2 0 0 の表面から、電界で加速されたイオン 2 2 0 2 を所定の深さに導入し、イオンドーピング層 2 2 0 4（単に損傷領域と呼ぶこともできる）を形成する（図 2 2 ( A )、図 2 3 ( A ) 参照）。イオン 2 2 0 2 の照射は、後にベース基板に転置する単結晶半導体層の膜厚を考慮して行われる。好ましくは、単結晶半導体層の膜厚が 5 nm 乃至 5 0 0 nm、より好ましくは 1 0 nm 乃至 2 0 0 nm の厚さとなるようにする。

#### 【 0 2 2 9 】

20

イオン 2 2 0 2 は、水素、ヘリウム、又はフッ素等のハロゲンのイオンを用いることができる。なお、イオン 2 2 0 2 としては、水素、ヘリウム、又はハロゲン元素から選ばれたソースガスをプラズマ励起して生成された一の原子又は複数の同一の原子からなるイオン種を照射することが好ましい。水素イオンを照射する場合には、 $H^+$ 、 $H_2^+$ 、 $H_3^+$  イオンを含ませると共に、 $H_3^+$  イオンの割合を高めておくことイオンの導入効率を高めることができ、照射時間を短縮することができるため好ましい。また、このような構成とすることで、剥離を容易に行うことができる。

#### 【 0 2 3 0 】

なお、所定の深さにイオンドーピング層 2 2 0 4 を形成するために、イオン 2 2 0 2 を高ドーズ条件で照射する場合がある。このとき、条件によっては単結晶基板 2 2 0 0 の表面が粗くなってしまう。そのため、単結晶基板のイオンが照射される表面に、保護層として窒化シリコン層又は窒化酸化シリコン層などを膜厚 5 0 nm 乃至 2 0 0 nm の範囲で設けておいてもよい。

30

#### 【 0 2 3 1 】

次に、単結晶基板 2 2 0 0 に絶縁層 2 2 0 6 を形成した後、接合層 2 2 0 8 を形成する（図 2 2 ( B )、図 2 3 ( B ) 参照）。絶縁層 2 2 0 6 は絶縁層 2 1 0 2 と同じ材料で形成することが好ましいが、これに限られるものではない。

#### 【 0 2 3 2 】

本実施の形態では絶縁層 2 2 0 6 として、プラズマ C V D 法を用いて窒素を含む酸化珪素膜を形成する。接合層 2 2 0 8 は、単結晶基板 2 2 0 0 がベース基板と接合を形成する面に形成する。ここで形成する接合層 2 2 0 8 としては、上記のように有機シランを原料ガスに用いた化学気相成長法により成膜される酸化シリコン層が好ましい。その他に、シランを原料ガスに用いた化学気相成長法により成膜される酸化シリコン層を適用することもできる。化学気相成長法による成膜では、単結晶基板 2 2 0 0 に形成したイオンドーピング層 2 2 0 4 から脱ガスが起こらない程度の温度が適用される。例えば、3 5 0 以下の成膜温度が適用される。なお、単結晶基板から単結晶半導体層を剥離する加熱処理は、化学気相成長法による成膜温度よりも高い加熱処理温度が適用される。

40

#### 【 0 2 3 3 】

次に、単結晶基板 2 2 0 0 を所望の大きさ、形状に加工する（図 2 2 ( C )、図 2 3 ( C ) 参照）。図 2 3 ( C ) では、円形の単結晶基板 2 2 0 0 を分断して、矩形の単結晶基

50

板 2 2 1 0 を形成する例を示している。この際、絶縁層 2 2 0 6、接合層 2 2 0 8 及びイオンドーピング層 2 2 0 4 も分断される。つまり、所望の大きさ、形状を有し、所定の深さにイオンドーピング層 2 2 0 4 が形成され、表面（ベース基板との接合面）に接合層 2 2 0 8 が形成された単結晶基板 2 2 1 0 が得られる。

【 0 2 3 4 】

単結晶基板 2 2 1 0 は、所望の大きさとすることができるが、ここでは、駆動回路の大きさとすることにする。駆動回路の大きさは駆動回路として求められる面積に応じて適宜選択すればよい。単結晶基板 2 2 1 0 を矩形状にすると、後の製造工程における加工が容易になり、さらに単結晶基板 2 2 0 0 から効率的に切り出すことも可能になるため好ましい。単結晶基板 2 2 0 0 の分断は、ダイサー或いはワイヤソー等の切断装置、レーザー切断、プラズマ切断、電子ビーム切断、その他任意の切断手段を用いて行うことができる。

10

【 0 2 3 5 】

なお、単結晶基板表面に接合層を形成するまでの工程順序は、適宜入れ替えることが可能である。図 2 2 及び 2 3 では単結晶基板にイオンドーピング層を形成し、単結晶基板の表面に絶縁層及び接合層を形成した後、単結晶基板を所望のパネルサイズに加工する例を示している。これに対し、例えば、単結晶基板を所望のパネルサイズに加工した後、該所望のパネルサイズの単結晶基板にイオンドーピング層を形成し、所望のパネルサイズの単結晶基板の表面に絶縁層及び接合層を形成することもできる。

【 0 2 3 6 】

次に、ベース基板 2 1 0 0 と単結晶基板 2 2 1 0 を貼り合わせる。図 2 4 ( A ) には、ベース基板 2 1 0 0 と単結晶基板 2 2 1 0 の接合層 2 2 0 8 が形成された面とを密着させ、ベース基板 2 1 0 0 と接合層 2 2 0 8 を接合させて、ベース基板 2 1 0 0 と単結晶基板 2 2 1 0 を貼り合わせる例を示す。なお、接合を形成する面（接合面）は十分に清浄化しておくことが好ましい。ベース基板 2 1 0 0 と接合層 2 2 0 8 を密着させることにより接合が形成される。この接合にはファンデルワールス力が作用しており、ベース基板 2 1 0 0 と単結晶基板 2 2 1 0 とを圧接することで、水素結合による強固な接合を形成することが可能である。

20

【 0 2 3 7 】

また、ベース基板 2 1 0 0 と接合層 2 2 0 8 との良好な接合を形成するために、接合面を活性化しておいてもよい。例えば、接合を形成する面の一方又は双方に原子ビーム若しくはイオンビームを照射する。原子ビーム若しくはイオンビームを利用する場合には、アルゴン等の不活性ガス中性原子ビーム若しくは不活性ガスイオンビームを用いることができる。その他に、プラズマ照射若しくはラジカル処理を行うことで接合面を活性化することもできる。このような表面処理により、4 0 0 以下の温度であっても異種材料間の接合を形成することが容易となる。

30

【 0 2 3 8 】

また、接合層 2 2 0 8 を介してベース基板 2 1 0 0 と単結晶基板 2 2 1 0 を貼り合わせた後は、加熱処理又は加圧処理を行うことが好ましい。加熱処理又は加圧処理を行うことで接合強度を向上させることが可能となる。加熱処理の温度は、ベース基板 2 1 0 0 の耐熱温度以下であることが好ましい。加圧処理においては、接合面に垂直な方向に圧力が加わるように行い、ベース基板 2 1 0 0 及び単結晶基板 2 2 1 0 の耐圧性を考慮して行う。

40

【 0 2 3 9 】

次に、加熱処理を行い、イオンドーピング層 2 2 0 4 を劈開面として単結晶基板 2 2 1 0 の一部をベース基板 2 1 0 0 から剥離する（図 2 4 ( B ) 参照）。加熱処理の温度は接合層 2 2 0 8 の成膜温度以上、ベース基板 2 1 0 0 の耐熱温度以下で行うことが好ましい。例えば、4 0 0 乃至 6 0 0 の加熱処理を行うことにより、イオンドーピング層 2 2 0 4 に形成された微小な空洞の体積変化が起こり、イオンドーピング層 2 2 0 4 に沿って劈開することが可能となる。接合層 2 2 0 8 はベース基板 2 1 0 0 と接合しているので、ベース基板 2 1 0 0 上には単結晶基板 2 2 1 0 と同じ単結晶の単結晶半導体層 2 2 1 2 が残存することとなる。

50

## 【0240】

以上で、ベース基板2100上に接合層2208を介して単結晶半導体層2212が設けられ、かつ、結晶性半導体層（非単結晶半導体層）2110が設けられた半導体基板が形成される。なお、本実施の形態にて説明した半導体基板は、1枚のベース基板上に接合層を介して複数の単結晶半導体層が設けられた構造であるが、これに限られない。

## 【0241】

なお、剥離により得られる単結晶半導体層は、その表面を平坦化するため、化学的機械的研磨（Chemical Mechanical Polishing：CMP）を行うことが好ましい。また、CMP等の物理的研磨手段を用いず、単結晶半導体層の表面にレーザー光を照射して平坦化を行ってもよい。なお、レーザー光を照射する際は、酸素濃度が10ppm以下の窒素雰囲気下で行うことが好ましい。これは、酸素雰囲気下でレーザー光の照射を行うと単結晶半導体層表面が荒れる恐れがあるためである。また、得られた単結晶半導体層の薄膜化を目的として、CMP等を行ってもよい。

10

## 【0242】

本実施の形態は、実施の形態1乃至8と適宜組み合わせ用いることができる。

## 【0243】

（実施の形態10）

本実施の形態では、本発明の液晶表示装置の作製方法について、図25乃至28を用いて説明する。なお、本実施の形態においては、実施の形態9において作製した半導体基板を用いて液晶表示装置を作製する例について示す。

20

## 【0244】

図25（A）は液晶表示装置の平面図であり、図25（B）は図25（A）の線分OPにおける断面図であり、図25（C）は液晶表示装置の斜視図である。

## 【0245】

本実施の形態に係る液晶表示装置は、第1の基板2500上に設けられた表示部2520と、第1の駆動回路部2530と、第2の駆動回路部2550と、を有する。表示部2520、第1の駆動回路部2530及び第2の駆動回路部2550は、シール材2580によって、第1の基板2500と第2の基板2590との間に封止されている。また、第1の基板2500上には、第1の駆動回路部2530及び第2の駆動回路部2550に外部からの信号や電位を伝達する外部入力端子が接続される端子領域2570が設けられる。

30

## 【0246】

図25（B）に示すように、表示部2520にはトランジスタを有する画素回路部2522が設けられている。また、第1の駆動回路部2530にはトランジスタを有する周辺回路部2532が設けられている。第1の基板2500と画素回路部2522との間には、絶縁層2502が設けられている。第1の基板2500と周辺回路部2532との間には、接合層2504、絶縁層2506が積層されている。なお、基板2500上に下地絶縁層として機能する絶縁層を設ける構成としても良い。画素回路部2522及び周辺回路部2532、或いはその上層には、層間絶縁層として機能する絶縁層2508、絶縁層2509が設けられている。画素回路部2522に形成されたトランジスタのソース電極又はドレイン電極は、絶縁層2509に形成された開口を介して、画素電極2560と電気的に接続される。なお、画素回路部2522はトランジスタを用いた回路が集積されているが、ここでは便宜上1つのトランジスタの断面図を示している。同様に、周辺回路部2532にもトランジスタを用いた回路が集積されているが、便宜上2つのトランジスタの断面図を示している。

40

## 【0247】

画素回路部2522及び周辺回路部2532上には、画素電極2560を覆うように形成された配向膜2582と、配向膜2587とで挟持された液晶層2584が設けられている。液晶層2584は、スペーサ2586により距離（セルギャップ）が制御されている。配向膜2587上には、対向電極2588、カラーフィルター2589を介して第2

50

基板 2 5 9 0 が設けられている。第 1 の基板 2 5 0 0 及び第 2 の基板 2 5 9 0 はシール材 2 5 8 0 によって固着されている。

【 0 2 4 8 】

また、第 1 の基板 2 5 0 0 の外側には、偏光板 2 5 9 1 が、第 2 の基板 2 5 9 0 の外側には、偏光板 2 5 9 2 が設けられている。本発明は透過型、反射型、及びそれらを組み合わせた半透過型のいずれにも適用することができるが、中でも、透過型、半透過型の液晶表示装置に用いた場合には顕著な効果を奏する。

【 0 2 4 9 】

また、端子領域 2 5 7 0 には、端子電極 2 5 7 4 が設けられている。該端子電極 2 5 7 4 は、異方性導電層 2 5 7 6 によって、外部入力端子 2 5 7 8 と電氣的に接続されている。

10

【 0 2 5 0 】

次に、図 2 5 で示した液晶表示装置の製造方法の一例に関して説明する。

【 0 2 5 1 】

まず、半導体基板を用意する（図 2 6 ( A ) 参照）。ここでは、図 1 9 ( B ) に類似した半導体基板を適用する例を示すが、本発明はこれに限られるものではない。

【 0 2 5 2 】

ベース基板である基板 2 5 0 0 上には、絶縁層 2 5 0 2 を介して非単結晶半導体層 2 5 1 0 が、接合層 2 5 0 4 及び絶縁層 2 5 0 6 を介して複数の単結晶半導体層 2 5 1 1 が設けられている。基板 2 5 0 0 としては、絶縁表面を有する基板または絶縁基板を用いる。例えば、アルミノシリケートガラス、アルミノホウケイ酸ガラス、バリウムホウケイ酸ガラスのような電子工業用に使われる各種ガラス基板、石英基板、セラミック基板、サファイヤ基板等を用いることができる。ここでは、ガラス基板を用いるものとする。

20

【 0 2 5 3 】

なお、ガラス基板からアルカリ金属若しくはアルカリ土類金属などの可動イオンの拡散を防ぐため、下地絶縁層として機能する絶縁層を別に設けても良い。具体的には、窒化シリコン層又は窒化酸化シリコン層等の窒素を含有する絶縁層を設けることが好ましい。

【 0 2 5 4 】

次に、非単結晶半導体層 2 5 1 0 を選択的にエッチングして、表示部 2 5 2 0 に非単結晶半導体層 2 5 2 1 を形成し、単結晶半導体層 2 5 1 1 を選択的にエッチングして、第 1 の駆動回路部 2 5 3 0 に第 1 の単結晶半導体層 2 5 3 1 及び第 2 の単結晶半導体層 2 5 4 1 を形成する。そして、非単結晶半導体層 2 5 2 1、第 1 の単結晶半導体層 2 5 3 1 及び第 2 の単結晶半導体層 2 5 4 1 上に、ゲート絶縁層 2 5 1 2 を介してゲート電極 2 5 1 4 を形成する（図 2 6 ( B ) 参照）。

30

【 0 2 5 5 】

なお、完成するトランジスタの閾値電圧を制御するため、非単結晶半導体層 2 5 2 1、第 1 の単結晶半導体層 2 5 3 1 及び第 2 の単結晶半導体層 2 5 4 1 に低濃度の一導電型を付与する不純物元素を添加してもよい。この場合、トランジスタのチャネル形成領域にも不純物元素が添加されることになる。なお、ここで添加する不純物元素は、ソース領域又はドレイン領域として機能する高濃度不純物領域及び L D D 領域として機能する低濃度不純物領域よりも低い濃度で添加する。

40

【 0 2 5 6 】

ゲート電極 2 5 1 4 は、基板全面に導電層を形成した後、該導電層を選択的にエッチングして所望の形状に加工して形成する。ここでは、ゲート電極 2 5 1 4 として導電層による積層構造を形成した後、選択的にエッチングして、分離した導電層が非単結晶半導体層 2 5 2 1、第 1 の単結晶半導体層 2 5 3 1 及び第 2 の単結晶半導体層 2 5 4 1 をそれぞれ横断するように加工している。

【 0 2 5 7 】

ゲート電極 2 5 1 4 を形成する導電層は、C V D 法やスパッタリング法により、タンタル ( T a )、タングステン ( W )、チタン ( T i )、モリブデン ( M o )、クロム ( C r

50

）、アルミニウム（Ａｌ）、銅（Ｃｕ）、又はニオブ（Ｎｂ）等の金属元素、又は当該金属元素を含む合金材料若しくは化合物材料を用いて基板全面に導電層を形成した後、当該導電層を選択的にエッチングして形成することができる。また、リン等の一導電型を付与する不純物元素が添加された多結晶シリコンに代表される半導体材料を用いて形成することもできる。

#### 【０２５８】

なお、ここではゲート電極２５１４を２層の導電層の積層構造で形成する例を図示するが、ゲート電極は単層構造でも３層以上の積層構造でもよい。また、導電層の側面をテーパ形状としてもよい。ゲート電極を導電層の積層構造とする場合、下層の導電層の幅を大きくしてもよいし、各層の側面を異なる角度のテーパ形状としてもよい。

10

#### 【０２５９】

ゲート絶縁層２５１２は、ＣＶＤ法、スパッタリング法、ＡＬＤ法等を用いて、酸化シリコン、酸化窒化シリコン、酸化ハフニウム、酸化アルミニウム、酸化タンタルなどの材料を用いて形成することができる。また、非単結晶半導体層２５２１、第１の単結晶半導体層２５３１及び第２の単結晶半導体層２５４１をプラズマ処理により固相酸化又は固相窒化して形成することもできる。その他、ＣＶＤ法等により絶縁層を形成した後、当該絶縁層をプラズマ処理により固相酸化又は固相窒化して形成してもよい。

#### 【０２６０】

なお、図２６（Ｂ）では、ゲート絶縁層２５１２とゲート電極２５１４の側端部が揃うように加工される例を示すが、特に限定されず、ゲート電極２５１４のエッチングにおいてゲート絶縁層２５１２を残すように加工してもよい。

20

#### 【０２６１】

また、ゲート絶縁層２５１２に高誘電率物質（ｈｉｇｈ－ｋ材料とも呼ばれる）を用いる場合には、ゲート電極２５１４を多結晶シリコン、シリサイド、金属若しくは金属窒化物で形成する。好ましくは金属若しくは金属窒化物で形成する。例えば、ゲート電極２５１４のうちゲート絶縁層２５１２と接する導電層を金属窒化物材料で形成し、その上の導電層を金属材料で形成する。この組み合わせを用いることによって、ゲート絶縁層を薄膜化した場合でもゲート電極中に空乏層が広がることを防ぐことができ、微細化した場合にもトランジスタの駆動能力を損なわずに済む。

#### 【０２６２】

次に、ゲート電極２５１４上に絶縁層２５１６を形成する。そして、ゲート電極２５１４をマスクとして一導電型を付与する不純物元素を添加する（図２６（Ｃ）参照）。ここでは、第１の駆動回路部２５３０に形成された第１の単結晶半導体層２５３１及び第２の単結晶半導体層２５４１に相異なる導電型を付与する不純物元素を添加する例を示す。また、表示部２５２０に形成された非単結晶半導体層２５２１には第１の単結晶半導体層２５３１と同じ導電型を付与する不純物元素を添加する例を示す。

30

#### 【０２６３】

表示部２５２０に形成された非単結晶半導体層２５２１には、ゲート電極２５１４をマスクとして自己整合的に一对の不純物領域２５２３と、当該一对の不純物領域２５２３の間に位置するチャネル形成領域２５２５が形成される。

40

#### 【０２６４】

第１の駆動回路部２５３０に形成された第１の単結晶半導体層２５３１には、ゲート電極２５１４をマスクとして自己整合的に一对の不純物領域２５３３と、当該一对の不純物領域２５３３の間に位置するチャネル形成領域２５３５が形成される。第２の単結晶半導体層２５４１には、ゲート電極２５１４をマスクとして自己整合的に一对の不純物領域２５４３と、当該一对の不純物領域２５４３の間に位置するチャネル形成領域２５４５が形成される。不純物領域２５３３及び不純物領域２５４３は、相異なる導電型の不純物元素が添加されている。

#### 【０２６５】

一導電型を付与する不純物元素としては、ボロン（Ｂ）、アルミニウム（Ａｌ）、ガリ

50

ウム（Ga）等のp型を付与する元素、リン（P）、ヒ素（As）等のn型を付与する元素を用いることができる。本実施の形態では、表示部2520に形成された非単結晶半導体層2521、第1の駆動回路部2530に形成された第1の単結晶半導体層2531にn型を付与する元素、例えばリンを添加する。また、第2の単結晶半導体層2541にp型を付与する元素、例えばボロンを添加する。なお、非単結晶半導体層2521、第1の単結晶半導体層2531に不純物元素を添加する際は、レジストマスク等を用いて第2の単結晶半導体層2541を選択的に覆えばよい。同様に、第2の単結晶半導体層2541に不純物元素を添加する際は、レジストマスク等を用いて非単結晶半導体層2521、第1の単結晶半導体層2531を選択的に覆えばよい。

#### 【0266】

絶縁層2516は、CVD法、スパッタリング法、ALD法等を用いて、酸化シリコン或いは酸化窒化シリコン、又は窒化シリコン或いは窒化酸化シリコンなどの材料を用いて形成することができる。一導電型を付与する不純物元素を添加する際に、絶縁層2516を通過させて添加する構成とすることで、非単結晶半導体層及び単結晶半導体層に与えるダメージを低減することができる。

#### 【0267】

次に、ゲート電極2514の側面にサイドウォール絶縁層2518を形成する。そして、ゲート電極2514及びサイドウォール絶縁層2518をマスクとして一導電型を付与する不純物元素を添加する（図26（D）参照）。なお、非単結晶半導体層2521、第1の単結晶半導体層2531及び第2の単結晶半導体層2541には、それぞれ先の工程（不純物領域2523、不純物領域2533及び不純物領域2543を形成する工程）で添加した不純物元素と同じ導電型の不純物元素を添加する。また、先の工程で添加した不純物元素よりも高い濃度で添加する。

#### 【0268】

非単結晶半導体層2521には、ゲート電極2514及びサイドウォール絶縁層2518をマスクとして自己整合的に一对の高濃度不純物領域2526と、一对の低濃度不純物領域2524が形成される。ここで形成される高濃度不純物領域2526はソース領域又はドレイン領域として機能し、低濃度不純物領域2524はLDD（Lightly Doped Drain）領域として機能する。

#### 【0269】

第1の単結晶半導体層2531には、ゲート電極2514及びサイドウォール絶縁層2518をマスクとして自己整合的に一对の高濃度不純物領域2536と、一对の低濃度不純物領域2534が形成される。ここで形成される高濃度不純物領域2536はソース領域又はドレイン領域として機能し、低濃度不純物領域2534はLDD領域として機能する。第2の単結晶半導体層2541には、ゲート電極2514及びサイドウォール絶縁層2518をマスクとして自己整合的に一对の高濃度不純物領域2546と、一对の低濃度不純物領域2544が形成される。

#### 【0270】

なお、非単結晶半導体層2521、第1の単結晶半導体層2531に不純物元素を添加する際は、レジストマスク等を用いて第2の単結晶半導体層2541を選択的に覆えばよい。同様に、第2の単結晶半導体層2541に不純物元素を添加する際は、レジストマスク等を用いて非単結晶半導体層2521、第1の単結晶半導体層2531を選択的に覆えばよい。

#### 【0271】

サイドウォール絶縁層2518は、絶縁層2516を介してゲート電極2514の側面に設けられる。例えば、ゲート電極2514を埋め込むように形成した絶縁層を、垂直方向を主体とした異方性エッチングを行うことによって、ゲート電極2514の側面に自己整合的に形成することができる。サイドウォール絶縁層2518は、窒化シリコン或いは窒化酸化シリコン、又は酸化シリコン或いは酸化窒化シリコンなどの材料を用いて形成することができる。なお、絶縁層2516を酸化シリコン又は酸化窒化シリコンを用いて形

10

20

30

40

50

成する場合、サイドウォール絶縁層 2518 を窒化シリコン又は窒化酸化シリコンを用いて形成することで、絶縁層 2516 をエッチングストッパーとして機能させることができる。また、絶縁層 2516 を窒化シリコン又は窒化酸化シリコンを用いて形成する場合は、サイドウォール絶縁層 2518 を酸化シリコン又は酸化窒化シリコンを用いて形成すればよい。このように、エッチングストッパーとして機能しうる絶縁層を設けることで、サイドウォール絶縁層を形成する際のオーバーエッチングにより非単結晶半導体層及び単結晶半導体層がエッチングされてしまうのを防ぐことができる。

#### 【0272】

次に、絶縁層 2516 の露出部をエッチングし、絶縁層 2517 を形成する（図 27（A）参照）。絶縁層 2517 は、サイドウォール絶縁層 2518 及びゲート電極 2514 の間、サイドウォール絶縁層 2518 及び非単結晶半導体層 2521 の間、サイドウォール絶縁層 2518 及び第 1 の単結晶半導体層 2531 の間、並びにサイドウォール絶縁層 2518 及び第 2 の単結晶半導体層 2541 の間に残る。

#### 【0273】

なお、ソース領域又はドレイン領域として機能する高濃度不純物領域を低抵抗化するため、シリサイド層を形成してもよい。シリサイド層としては、コバルトシリサイド若しくはニッケルシリサイドを適用すれば良い。非単結晶半導体層及び単結晶半導体層の膜厚が薄い場合には、高濃度不純物領域が形成された非単結晶半導体層及び単結晶半導体層の底部までシリサイド反応を進めてフルシリサイド化しても良い。

#### 【0274】

次に、基板 2500 全面に絶縁層 2508 を形成した後、該絶縁層 2508 を選択的にエッチングして、表示部 2520 の非単結晶半導体層 2521 に形成された高濃度不純物領域 2526 に達する開口を形成する。また、第 1 の駆動回路部 2530 の第 1 の単結晶半導体層 2531 及び第 2 の単結晶半導体層 2541 に形成された高濃度不純物領域 2536 及び高濃度不純物領域 2546 にそれぞれ達する開口を形成する。そして、該開口を埋め込むように導電層 2519 を形成する。また、端子領域 2570 に端子電極 2574 を形成する（図 27（B）参照）。

#### 【0275】

絶縁層 2508 は、CVD 法やスパッタリング法、ALD 法、塗布法等により、酸化シリコン、窒化シリコン、酸化窒化シリコン、窒化酸化シリコン等の酸素若しくは窒素を含む無機絶縁材料や、DLC（ダイヤモンドライクカーボン）等の炭素を含む絶縁材料、エポキシ、ポリイミド、ポリアミド、ポリビニルフェノール、ベンゾシクロブテン、アクリル等の有機絶縁材料またはシロキサン樹脂等のシロキサン材料を用いて形成する。なお、シロキサン材料とは、Si-O-Si 結合を含む材料に相当する。シロキサンは、シリコン（Si）と酸素（O）との結合で骨格構造が構成される。置換基として、少なくとも水素を含む有機基（例えばアルキル基、芳香族炭化水素）が用いられる。置換基として、フルオロ基を用いることもできる。または置換基として、少なくとも水素を含む有機基と、フルオロ基とを用いてもよい。また、絶縁層 2508 は、CVD 法やスパッタリング法、ALD 法を用いて絶縁層を形成した後、当該絶縁層に酸素雰囲気下又は窒素雰囲気下でプラズマ処理を行ってもよい。ここでは絶縁層 2508 は単層構造の例を示すが、2 層以上の積層構造としてもよい。また、無機絶縁層や、有機絶縁層を組み合わせ形成してもよい。例えば、基板 2500 全面にパッシベーション層として機能する窒化シリコン膜や窒化酸化シリコン膜を形成し、その上層に平坦化層として機能できるリンシリケートガラス（PSG）やボロンリンシリケートガラス（BPSG）を材料に用いた絶縁層を形成することができる。

#### 【0276】

導電層 2519 は、ソース電極又はドレイン電極として機能する電極として機能する。導電層 2519 は、絶縁層 2508 に形成された開口を介して、非単結晶半導体層 2521、第 1 の単結晶半導体層 2531 又は第 2 の単結晶半導体層 2541 と電氣的に接続される。

## 【 0 2 7 7 】

導電層 2 5 1 9 は、C V D 法やスパッタリング法を用いて、アルミニウム ( A l )、タングステン ( W )、チタン ( T i )、タンタル ( T a )、モリブデン ( M o )、ニッケル ( N i )、白金 ( P t )、銅 ( C u )、金 ( A u )、銀 ( A g )、マンガン ( M n )、ネオジム ( N d ) 等の金属元素、炭素 ( C ) やシリコン ( S i ) 等の元素、又はこれらを含む合金材料若しくは化合物材料を用いて単層構造又は積層構造で形成した後、当該導電層を選択的にエッチングして形成することができる。アルミニウムを含む合金材料としては、例えば、アルミニウムを主成分としニッケルを含む材料、又は、アルミニウムを主成分とし、ニッケルと、炭素とシリコンの一方又は両方とを含む合金材料があげられる。また、タングステンを含む化合物材料としては、例えばタングステンシリサイドが挙げられる。導電層 2 5 1 9 は、例えば、バリア層とアルミニウムシリコン ( A l - S i ) 層とバリア層の積層構造、バリア層とアルミニウムシリコン ( A l - S i ) 層と窒化チタン層とバリア層の積層構造を採用することができる。なお、バリア層とは、チタン、チタンの窒化物、モリブデン、又はモリブデンの窒化物からなる薄膜に相当する。アルミニウムやアルミニウムシリコンは抵抗値が低く、安価であるため、ソース電極又はドレイン電極として機能する導電層を形成する材料として最適である。また、ソース電極又はドレイン電極として機能する導電層を、上層と下層にバリア層を設けた積層構造とすると、アルミニウムやアルミニウムシリコンのヒロックの発生を防止することができるため好ましい。

10

## 【 0 2 7 8 】

端子領域 2 5 7 0 に形成される端子電極 2 5 7 4 は、後に形成される F P C 等の外部入力端子と第 1 の駆動回路部 2 5 3 0 及び第 2 の駆動回路部 2 5 5 0 とを電氣的に接続させるための電極として機能する。ここでは、導電層 2 5 1 9 と同一の材料を用いて端子電極 2 5 7 4 を形成する例を示している。

20

## 【 0 2 7 9 】

以上で、表示部 2 5 2 0 に非単結晶半導体層 2 5 2 1 を有するトランジスタが形成された画素回路部 2 5 2 2 が形成される。また、第 1 の駆動回路部 2 5 3 0 に第 1 の単結晶半導体層 2 5 3 1 を有するトランジスタ及び第 2 の単結晶半導体層 2 5 4 1 を有するトランジスタが形成された周辺回路部 2 5 3 2 が形成される。

## 【 0 2 8 0 】

なお、本実施の形態では、非単結晶半導体層と単結晶半導体層に同時にドーピング等を適用する工程を用いて説明したが、本発明はこれに限られるものではない。非単結晶半導体層に最適な工程、単結晶半導体層に最適な工程を用いて液晶表示装置を作製しても良い。なお、非単結晶半導体層と単結晶半導体層に、同時にエッチングやドーピング等を適用する場合には、作製工程が非常に簡略化できるため、低コスト化、歩留まりの向上等の著しい効果が得られる。

30

## 【 0 2 8 1 】

次に、表示部 2 5 2 0 及び第 1 の駆動回路部 2 5 3 0 上に絶縁層 2 5 0 9 を形成する。そして、表示部 2 5 2 0 上に形成された絶縁層 2 5 0 9 を選択的にエッチングして、画素回路部 2 5 2 2 に形成されたトランジスタの導電層 2 5 1 9 に達する開口を形成する。その後、該開口を埋め込むように画素電極 2 5 6 0 を形成する ( 図 2 7 ( C ) 参照 )。

40

## 【 0 2 8 2 】

絶縁層 2 5 0 9 は、表示部 2 5 2 0 及び第 1 の駆動回路部 2 5 3 0 の凹凸を平滑化して、平坦な表面を形成できる平坦化層であることが好ましい。例えば、エポキシ、ポリイミド、ポリアミド、ポリビニルフェノール、ベンゾシクロブテン、アクリル等の有機絶縁材料またはシロキサン樹脂等のシロキサン材料を用いて形成することができる。ここでは、絶縁層 2 5 0 9 は単層構造の例を示すが、2 層以上の積層構造としてもよい。積層構造にする場合、例えば、有機樹脂などを上層にし、酸化シリコン、窒化シリコンまたは酸化窒化シリコン等の無機絶縁層を下層にした積層構造、又は無機絶縁層で有機絶縁層を挟持する構造とすることができる。絶縁層 2 5 0 9 は、各種印刷法 ( スクリーン印刷、平版印刷、凸版印刷、グラビア印刷等 )、液滴吐出法、ディスペンサ法等を用いて選択的に形成す

50



ることができる。また、スピンコート法等を用いて全面に形成した後、所望の領域（ここでは表示部 2 5 2 0 及び第 1 の駆動回路部 2 5 3 0）以外を選択的にエッチングして形成することもできる。

#### 【0283】

画素電極 2 5 6 0 は、本実施の形態では可視光を透過する材料を用いて形成することが好ましい。可視光を透過する導電性材料としては、インジウム錫酸化物（ITO）、酸化シリコンを含むインジウム錫酸化物（ITSO）、酸化亜鉛（ZnO）、酸化インジウム亜鉛（IZO）、又はガリウムを添加した酸化亜鉛（GZO）等が挙げられる。一方、画素電極 2 5 6 0 の膜厚を十分に小さくできる場合には、上記の材料に限られない。通常の厚さでは、光を透過しない材料であっても、十分に薄く形成した場合には光を透過するためである。このような場合には、タンタル（Ta）、タングステン（W）、チタン（Ti）、モリブデン（Mo）、アルミニウム（Al）、クロム（Cr）、銀（Ag）等の金属元素、又は当該金属元素を含む合金材料若しくは化合物材料を用いることも可能である。なお、反射型又は半透過型の液晶表示装置を作製する場合には上記の金属元素等を用いると良い。

10

#### 【0284】

次に、スペーサ 2 5 8 6 を形成した後、画素電極 2 5 6 0 及びスペーサを覆うように配向膜 2 5 8 2 を形成する。そして、表示部 2 5 2 0 及び第 1 の駆動回路部 2 5 3 0、第 2 の駆動回路部 2 5 5 0 を囲うようにシール材 2 5 8 0 を形成する（図 2 8（A）参照）。

#### 【0285】

20

スペーサ 2 5 8 6 は、エポキシ、ポリイミド、ポリアミド、ポリイミドアミド、アクリル等の有機絶縁材料、若しくは酸化シリコン、窒化シリコン、酸化窒化シリコン、窒化酸化シリコン等の無機絶縁材料を用いて、単層構造又は積層構造で形成することができる。本実施の形態ではスペーサ 2 5 8 6 として柱状のスペーサを形成するため、基板全面に絶縁層を形成した後、エッチング加工して所望の形状のスペーサを得る。なお、スペーサ 2 5 8 6 の形状は特に限定されず、球状のスペーサを散布してもよい。スペーサ 2 5 8 6 により、セルギャップを保持することができる。

#### 【0286】

配向膜 2 5 8 2 は、液晶を一定方向に配列させることが可能な層である。材料は、利用する液晶の動作モードに応じて適宜選択すればよい。例えばポリイミド、ポリアミド等の材料を用いて形成し、配向処理を行うことで配向膜 2 5 8 2 を作製することが出来る。配向処理としては、ラビングや、紫外線の照射等を行えばよい。配向膜 2 5 8 2 の形成方法は特に限定されないが、各種印刷法や液滴吐出法を用いると、絶縁層 2 5 0 9 上に選択的に形成することができる。

30

#### 【0287】

シール材 2 5 8 0 は、表示領域を少なくとも囲うように形成する。本実施の形態では、表示部 2 5 2 0、第 1 の駆動回路部 2 5 3 0 及び第 2 の駆動回路部 2 5 5 0 の周辺を囲うようにシールパターンを形成する。シール材 2 5 8 0 としては、熱硬化樹脂や光硬化樹脂を用いることができる。なお、シール材にフィラーを含ませることでセルギャップを保持させることもできる。シール材 2 5 8 0 は、後に対向電極、カラーフィルター等設けられた基板と封止する際に、光照射、加熱処理等を行って硬化を行う。

40

#### 【0288】

シール材 2 5 8 0 に囲まれた領域に液晶層 2 5 8 4 を形成する。また、カラーフィルター 2 5 8 9、対向電極 2 5 8 8、配向膜 2 5 8 7 が順次積層された第 2 の基板 2 5 9 0 と第 1 の基板 2 5 0 0 を貼り合わせる（図 2 8（B）参照）。

#### 【0289】

液晶層 2 5 8 4 は、所望の液晶材料を用いて形成する。また、液晶層 2 5 8 4 は、シール材 2 5 8 0 で形成されたシールパターン内に液晶材料を滴下して形成することができる。液晶材料の滴下は、ディスペンサ法や液滴吐出法を用いて行えばよい。なお、液晶材料は予め減圧下で脱気しておくか、滴下後に減圧下で脱気することが好ましい。また、液晶

50

材料の滴下の際に不純物等が混入しないように、不活性雰囲気下で行うことが好ましい。また、液晶材料を滴下して液晶層 2584 を形成した後、第 1 の基板 2500 及び第 2 の基板 2590 を貼り合わせるまでは、液晶層 2584 に気泡等が入らないように減圧下で行うことが好ましい。

【0290】

また、液晶層 2584 は、第 1 の基板 2500 と第 2 の基板 2590 を貼り合わせた後、シール材 2580 の枠状パターン内に、毛細管現象を利用して液晶材料を注入して形成することもできる。この場合、あらかじめシール材等に液晶の注入口となる部分を形成しておく。なお、液晶材料は、減圧下で注入を行うことが好ましい。

【0291】

第 1 の基板 2500 と第 2 の基板 2590 は、対向させて密着させた後、シール材 2580 を硬化させて貼り合わせることができる。このとき、第 2 の基板 2590 に設けられた配向膜 2587 と、第 1 の基板 2500 に設けられた配向膜 2582 とで、液晶層 2584 が挟持される構造となるように貼り合わせる。なお、第 1 の基板 2500 と第 2 の基板 2590 を貼り合わせ、液晶層 2584 の形成を行った後、加熱処理を行って液晶層 2584 の配向乱れを修正することも可能である。

【0292】

第 2 の基板 2590 としては、透光性を有する基板を用いる。例えば、アルミノシリケートガラス、アルミノホウケイ酸ガラス、バリウムホウケイ酸ガラス等の各種ガラス基板、石英基板、セラミック基板、サファイヤ基板等を用いることができる。

【0293】

第 2 の基板 2590 上には、貼り合わせる前に、カラーフィルター 2589、対向電極 2588、配向膜 2587 を順に形成しておく。なお、第 2 の基板 2590 には、カラーフィルター 2589 の他にブラックマトリクスを設けてもよい。また、カラーフィルター 2589 は第 2 の基板 2590 の外側に設けてもよい。また、モノカラー表示とする場合は、カラーフィルター 2589 を設けなくともよい。また、シール材を第 2 の基板 2590 側に設けてもよい。なお、シール材を第 2 の基板 2590 側に設ける場合は、液晶材料は第 2 の基板 2590 に設けられたシール材のパターン内に滴下する。

【0294】

対向電極 2588 は、インジウム錫酸化物 (ITO)、酸化シリコンを含むインジウム錫酸化物 (ITSO)、酸化亜鉛 (ZnO)、酸化インジウム亜鉛 (IZO)、又はガリウムを添加した酸化亜鉛 (GZO) 等の可視光を透過する性質を有する導電材料を用いて形成することができる。配向膜 2587 は、上記配向膜 2582 と同様に形成することができる。

【0295】

以上により、第 1 の基板 2500 と第 2 の基板 2590 との間に、液晶層 2584 を含む表示部 2520、第 1 の駆動回路部 2530 及び第 2 の駆動回路部 2550 が封止された構造が得られる。なお、表示部 2520 及び第 1 の駆動回路部 2530、第 2 の駆動回路部 2550 に形成される回路部には、トランジスタの他、抵抗やコンデンサなどを同時に作製してもよい。また、トランジスタの構造は特に限定されない。例えば、1 つの非単結晶半導体層又は単結晶半導体層に対して複数のゲートを設けたマルチゲート構造とすることもできる。

【0296】

次に、第 1 の基板 2500 及び第 2 の基板 2590 に偏光板 2591 及び偏光板 2592 を設け、端子電極 2574 に異方性導電層 2576 を介して外部入力端子 2578 を接続する (図 28 (C) 参照)。その後、モニタ部に対応させて光センサを配置する。なお、モニタ部の画素は表示用の画素と同様に作製することができる。モニタ部は一の画素で形成することもできるし、二以上の画素を用いて形成しても良い。モニタ部の画素の面積は、表示部の画素の面積と同じでも良いし、表示部の画素の面積より大きくても良い。モニタ部を複数の画素で構成することで、検出される輝度の精度を向上させることができる

10

20

30

40

50

。また、モニタ部の画素の面積を大きくすることで、同様に検出される輝度の精度を向上させることが出来る。つまり、細やかなバックライト制御が可能になる。

【0297】

外部入力端子2578は外部からの信号（例えばビデオ信号、クロック信号、スタート信号、リセット信号等）や電位を伝達する役目を担う。ここでは、外部入力端子2578としてFPCを接続する。なお、端子電極2574は、第1の駆動回路部2530及び第2の駆動回路部2550と電氣的に接続されているものとする。

【0298】

以上により液晶表示装置を得ることができる。なお、本実施の形態は、実施の形態1乃至9と適宜組み合わせ用いることができる。

10

【0299】

（実施の形態11）

実施の形態10では、実施の形態9における半導体基板を用いた液晶表示装置について説明したが、本実施の形態においては、その他の表示装置について図29を用いて説明する。

【0300】

図29（A）は、発光素子を用いる表示装置（発光装置、EL表示装置ともいわれる）の一例である。図29（B）は、電気泳動素子を用いる表示装置（電子ペーパー、電気泳動表示装置ともいわれる）の一例である。なお、表示素子以外の構成は実施の形態10にて示した構成と同様であるため、詳細な説明は省略する。

20

【0301】

図29（A）は、液晶素子の代わりに発光素子2910を用いた表示装置を示している。ここでは、画素電極（陰極）2912と対向電極（陽極）2916との間に有機化合物層2914が設けられている例を示す。有機化合物層2914は、少なくとも発光層を有し、その他、電子注入層、電子輸送層、正孔輸送層、正孔注入層等を有していてもよい。また、画素電極（陰極）2912の端部は隔壁層2918に覆われている。隔壁層2918は絶縁材料を用いて基板全面に成膜した後に画素電極（陰極）2912の一部が露出するように加工するか、液滴吐出法等を用いて選択的に形成すればよい。画素電極（陰極）2912及び隔壁層2918上に、有機化合物層2914、対向電極（陽極）2916が順に積層される。発光素子2910と第2の基板2590の間の空間2920は、不活性気体等を充填してもよいし、樹脂等を形成してもよい。

30

【0302】

なお、本実施の形態においては、有機材料を用いて発光素子を形成したが、本発明はこれに限られない。無機材料を用いて発光素子を形成してもよいし、有機材料と無機材料とを組み合わせ発光素子を形成してもよい。

【0303】

図29（B）は、液晶素子の代わりに電気泳動素子を用いた表示装置を示している。ここでは、画素電極2932と対向電極（共通電極）2934との間に電気泳動層2940が設けられている例を示す。電気泳動層2940は、バインダ2936によって固定された複数のマイクロカプセル2930を有している。マイクロカプセル2930は直径10μm乃至200μm程度であり、透明な液体と、正に帯電した白い微粒子と、負に帯電した黒い微粒子とを封入した構成となっている。当該マイクロカプセル2930は、画素電極2932と対向電極（共通電極）2934によって電場が与えられると、白い微粒子と、黒い微粒子が逆の方向に移動し、白または黒を表示することができる。この原理を応用した表示素子が電気泳動素子である。電気泳動素子は、液晶素子に比べて反射率が高いため、補助ライト（例えばフロントライト）が無くとも、薄暗い場所で表示部を認識することが可能である。また、消費電力も小さい。さらに、表示部に電源が供給されない場合であっても、一度表示した像を保持することが可能である。

40

【0304】

本発明は基本的には液晶表示装置をその対象としているが、その他の表示装置に関して

50

適用することも可能である。例えば、液晶表示装置におけるバックライトの出力制御に代えて、エレクトロルミネッセンス表示装置における発光素子の輝度制御を行うことが可能である。この場合、発光素子（モニタ用の発光素子）と向かい合うように光センサを設け、発光素子の輝度変化を検出する構成とすればよい。これにより、発光素子の劣化が進行しても、一定の輝度を保って表示を行うことができる。また、電気泳動素子を用いた表示装置においては、反射光により正しい階調が表示されるよう補正を行うことで、環境変化に依存した画質変化を低減することができ、優れた画像を表示させることができる。なお、この場合には、例えば、モニタ用の電気泳動素子、光源及び光センサを設けて、モニタ用の電気泳動素子に光源からの光を照射し、光センサを用いて電気泳動素子からの反射光を検出する構成を採用することが可能である。ここで、光源及び光センサは、電気泳動素子と向かい合うように配置される。光源を設けずに、外光の反射を検出する構成としても良い。

10

#### 【0305】

本実施の形態は、実施の形態1乃至10と適宜組み合わせ用いることができる。

#### 【0306】

（実施の形態12）

本発明の表示装置を用いた電子機器について、図30を参照して説明する。

#### 【0307】

本発明の表示装置を用いた電子機器として、ビデオカメラやデジタルカメラ等のカメラ、ゴーグル型ディスプレイ（ヘッドマウントディスプレイ）、ナビゲーションシステム、音響再生装置（カーオーディオコンポ等）、コンピュータ、ゲーム機器、携帯情報端末（モバイルコンピュータ、携帯電話、携帯型ゲーム機または電子書籍等）、記録媒体を備えた画像再生装置（具体的にはDigital Versatile Disc（DVD）等の記録媒体を再生し、その画像を表示するディスプレイを備えた装置）などが挙げられる。

20

#### 【0308】

図30（A）はテレビ受像器又はパーソナルコンピュータのモニタである。筐体3001、支持台3002、表示部3003、スピーカー部3004、ビデオ入力端子3005等を含む。表示部3003には、本発明の表示装置が用いられている。本発明により、優れた画質且つ高い動画性能を有するテレビ受像器又はパーソナルコンピュータのモニタを提供することができる。

30

#### 【0309】

図30（B）はデジタルカメラである。本体3011の正面部分には受像部3013が設けられており、本体3011の上面部分にはシャッターボタン3016が設けられている。また、本体3011の背面部分には、表示部3012、操作キー3014、及び外部接続ポート3015が設けられている。表示部3012には、本発明の表示装置が用いられている。本発明により、優れた画質且つ高い動画性能を有するデジタルカメラを提供することができる。

#### 【0310】

図30（C）はノート型パーソナルコンピュータである。本体3021には、キーボード3024、外部接続ポート3025、ポインティングデバイス3026が設けられている。また、本体3021には、表示部3023を有する筐体3022が取り付けられている。表示部3023には、本発明の表示装置が用いられている。本発明により、優れた画質且つ高い動画性能を有するノート型パーソナルコンピュータを提供することができる。

40

#### 【0311】

図30（D）はモバイルコンピュータであり、本体3031、表示部3032、スイッチ3033、操作キー3034、赤外線ポート3035等を含む。表示部3032にはアクティブマトリクス表示装置が設けられている。表示部3032には、本発明の表示装置が用いられている。本発明により、優れた画質且つ高い動画性能を有するモバイルコンピュータを提供することができる。

50

## 【 0 3 1 2 】

図 3 0 ( E ) は画像再生装置である。本体 3 0 4 1 には、表示部 3 0 4 4、記録媒体読み込み部 3 0 4 5 及び操作キー 3 0 4 6 が設けられている。また、本体 3 0 4 1 には、スピーカー部 3 0 4 7 及び表示部 3 0 4 3 それぞれを有する筐体 3 0 4 2 が取り付けられている。表示部 3 0 4 3 及び表示部 3 0 4 4 それぞれには、本発明の表示装置が用いられている。本発明により、優れた画質且つ高い動画性能を有する画像再生装置を提供することができる。

## 【 0 3 1 3 】

図 3 0 ( F ) は電子書籍である。本体 3 0 5 1 には操作キー 3 0 5 3 が設けられている。また、本体 3 0 5 1 には複数の表示部 3 0 5 2 が取り付けられている。表示部 3 0 5 2 には、本発明の表示装置が用いられている。本発明により、優れた画質且つ高い動画性能を有する電子書籍を提供することができる。

10

## 【 0 3 1 4 】

図 3 0 ( G ) はビデオカメラであり、本体 3 0 6 1 には外部接続ポート 3 0 6 4、リモコン受信部 3 0 6 5、受像部 3 0 6 6、バッテリー 3 0 6 7、音声入力部 3 0 6 8、操作キー 3 0 6 9 が設けられている、また、本体 3 0 6 1 には、表示部 3 0 6 2 を有する筐体 3 0 6 3 が取り付けられている。表示部 3 0 6 2 には、本発明の表示装置が用いられている。本発明により、優れた画質且つ高い動画性能を有するビデオカメラを提供することができる。

## 【 0 3 1 5 】

20

図 3 0 ( H ) は携帯電話であり、本体 3 0 7 1、筐体 3 0 7 2、表示部 3 0 7 3、音声入力部 3 0 7 4、音声出力部 3 0 7 5、操作キー 3 0 7 6、外部接続ポート 3 0 7 7、アンテナ 3 0 7 8 等を含む。表示部 3 0 7 3 には、本発明の表示装置が用いられている。本発明により、優れた画質且つ高い動画性能を有する携帯電話を提供することができる。

## 【 0 3 1 6 】

以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電子機器に用いることが可能である。なお、本実施の形態は、実施の形態 1 乃至 1 1 と適宜組み合わせ用いることができる。

## 【図面の簡単な説明】

## 【 0 3 1 7 】

30

【図 1】本発明に係るパネルの構成の一例について示す図。

【図 2】本発明の回路及び制御方法の一例について示す図。

【図 3】本発明の回路及び制御方法の一例について示す図。

【図 4】本発明におけるバックライトの点灯タイミングを示す図。

【図 5】本発明の回路の一例について示す図。

【図 6】本発明の制御方法の一例について示す図。

【図 7】本発明におけるバックライトの点灯タイミングを示す図。

【図 8】本発明の制御方法の一例について示す図。

【図 9】本発明に係るパネルの構成の一例について示す図。

【図 1 0】本発明の液晶表示装置におけるモニタ部の配置例を示す図。

40

【図 1 1】本発明の光センサの一例を示す図。

【図 1 2】本発明の半導体基板の作製工程を示す図。

【図 1 3】本発明の半導体基板の作製工程を示す図。

【図 1 4】本発明の半導体基板の作製工程を示す図。

【図 1 5】本発明の液晶表示装置の作製工程を示す図。

【図 1 6】本発明の液晶表示装置の上面を示す図。

【図 1 7】本発明の液晶表示装置の断面を示す図。

【図 1 8】本発明の半導体基板を示す図。

【図 1 9】本発明の半導体基板の断面を示す図。

【図 2 0】本発明の半導体基板の断面を示す図。

50

【図 2 1】本発明の半導体基板の作成工程を示す図。

【図 2 2】本発明の半導体基板の作製工程を示す図。

【図 2 3】本発明の半導体基板の作製工程を示す図。

【図 2 4】本発明の半導体基板の作製工程を示す図。

【図 2 5】本発明の液晶表示装置を示す図。

【図 2 6】本発明の液晶表示装置の作製工程を示す図。

【図 2 7】本発明の液晶表示装置の作製工程を示す図。

【図 2 8】本発明の液晶表示装置の作製工程を示す図。

【図 2 9】本発明の他の表示装置を示す図。

【図 3 0】本発明の電子機器を示す図。

10

【符号の説明】

【 0 3 1 8 】

1 0 0 基板

1 0 2 画素部

1 0 4 a 走査線駆動回路

1 0 4 b 走査線駆動回路

1 0 6 信号線駆動回路部

1 0 8 モニタ部

1 1 0 対向基板

1 1 2 シール材

20

1 1 4 F P C ( F l e x i b l e P r i n t e d C i r c u i t )

1 2 0 a 偏光板

1 2 0 b 偏光板

1 2 2 液晶層

1 2 4 光センサ

2 0 0 光センサ

2 0 2 積分回路

2 0 4 比較回路

2 0 6 バックライト制御回路

2 0 8 バックライト

30

2 1 0 光源

2 1 2 液晶パネル

S 2 5 0 ステップ

S 2 5 2 ステップ

S 2 5 4 ステップ

S 2 5 6 ステップ

S 2 5 8 ステップ

3 0 0 光センサ

3 0 2 積分回路

3 0 4 比較回路

40

3 0 6 バックライト制御回路

3 0 8 バックライト

3 1 0 光源

3 1 2 液晶パネル

S 3 5 0 ステップ

S 3 5 2 ステップ

S 3 5 4 ステップ

S 3 5 6 ステップ

S 3 5 8 ステップ

S 3 6 0 ステップ

50

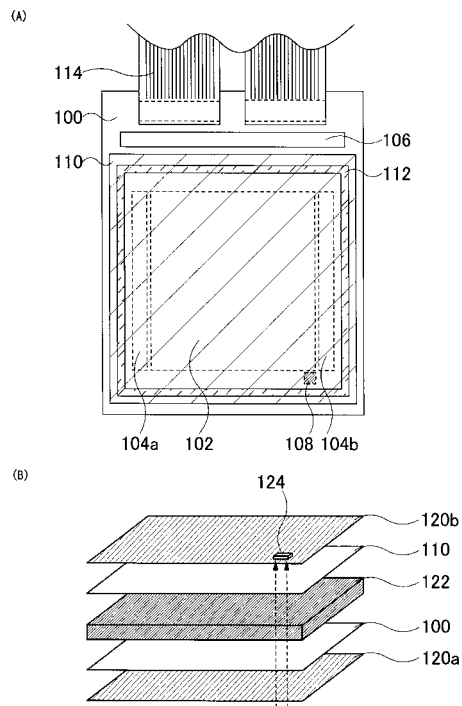
4 0 0	領域	
4 0 2	領域	
5 0 0	光センサ	
5 0 2	積分回路	
5 0 4	比較回路 A	
5 0 6	差動回路	
5 0 8	遅延回路	
5 1 0	比較回路 B	
5 1 2	一致回路	
5 1 4	バックライト制御回路	10
5 1 6	バックライト	
5 1 8	光源	
5 2 0	液晶パネル	
S 6 0 0	ステップ	
S 6 0 2	ステップ	
S 6 0 4	ステップ	
S 6 0 6	ステップ	
S 6 0 8	ステップ	
S 6 1 0	ステップ	
S 6 1 2	ステップ	20
S 6 1 4	ステップ	
7 0 0	領域	
7 0 2	領域	
7 0 4	ノイズ成分	
S 8 0 0	ステップ	
S 8 0 2	ステップ	
S 8 0 4	ステップ	
S 8 0 6	ステップ	
S 8 0 8	ステップ	
S 8 1 0	ステップ	30
9 0 0	基板	
9 0 2	画素部	
9 0 4 a	走査線駆動回路	
9 0 4 b	走査線駆動回路	
9 0 6	信号線駆動回路部	
9 0 8	モニタ部	
9 1 0	対向基板	
9 1 2	シール材	
9 1 4	F P C ( F l e x i b l e P r i n t e d C i r c u i t )	
9 2 0 a	偏光板	40
9 2 0 b	偏光板	
9 2 2	液晶層	
9 2 4	バックライト	
9 2 6	光センサ	
9 2 8	光源	
1 0 0 0	筐体	
1 0 0 2	表示部	
1 0 1 0	モニタ部	
1 0 1 2	モニタ部	
1 0 2 0	モニタ部	50

1 0 2 2	モニタ部
1 0 2 4	モニタ部
1 0 2 6	モニタ部
1 0 3 0	モニタ部
1 0 3 2	モニタ部
1 0 3 4	モニタ部
1 0 4 0	モニタ部
1 1 0 0	フォト I C
1 1 0 2	光電変換素子
1 1 0 4	トランジスタ
1 1 0 6	トランジスタ
1 1 0 8	カレントミラー回路
1 1 1 0	端子
1 1 1 2	端子
1 1 1 4	ユニット
1 1 5 0	基板
1 1 5 2	導電膜
1 1 5 4	P 型半導体層
1 1 5 6	真性層
1 1 5 8	N 型半導体層
1 1 6 0	背面電極

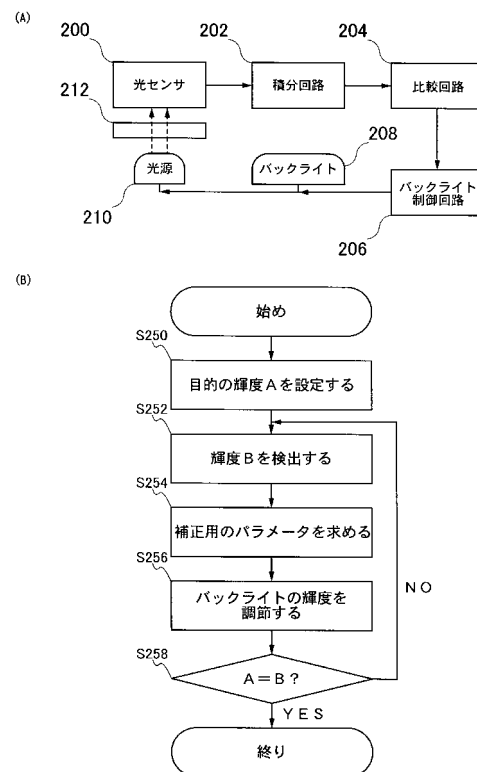
10

20

【図 1】

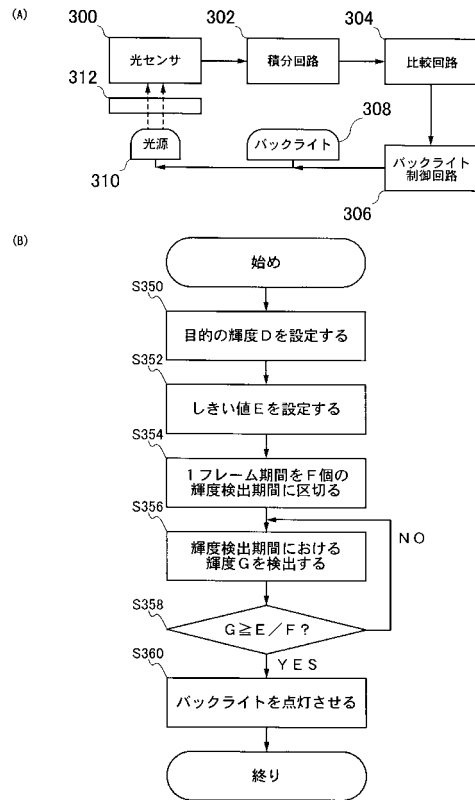


【図 2】

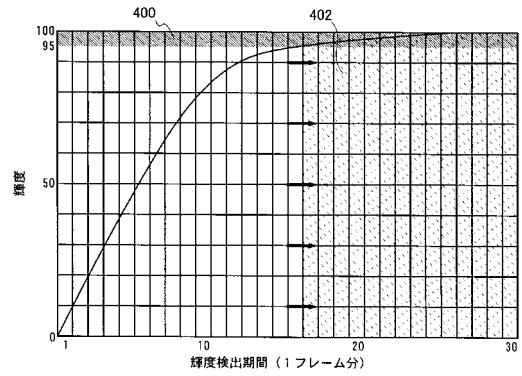




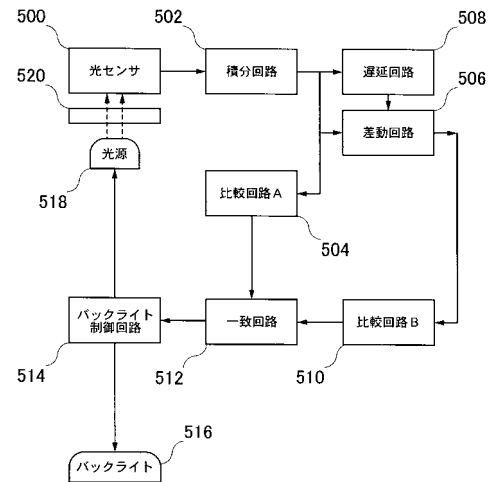
【図 3】



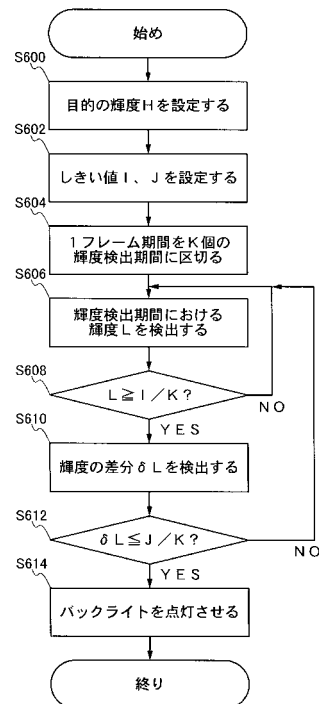
【図 4】



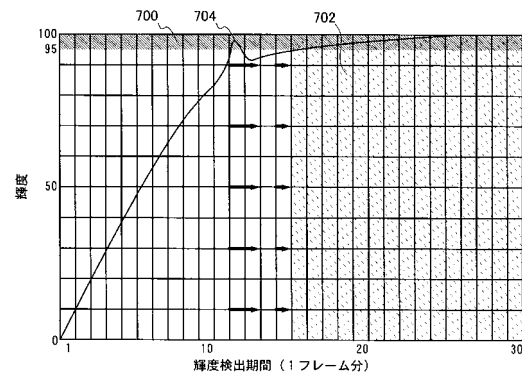
【図 5】



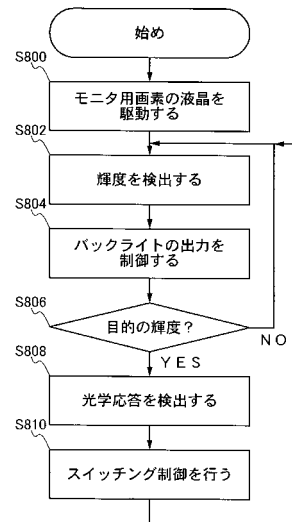
【図 6】



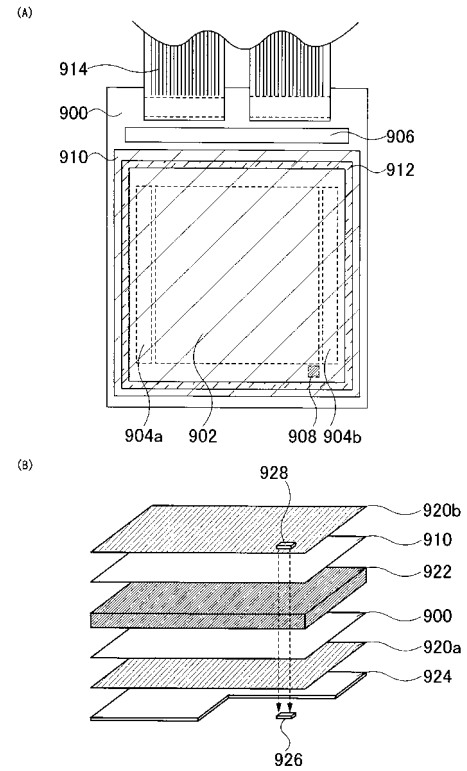
【図 7】



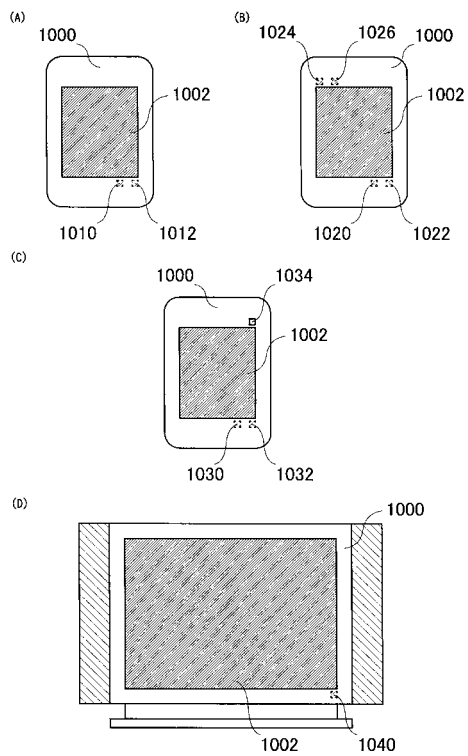
【図 8】



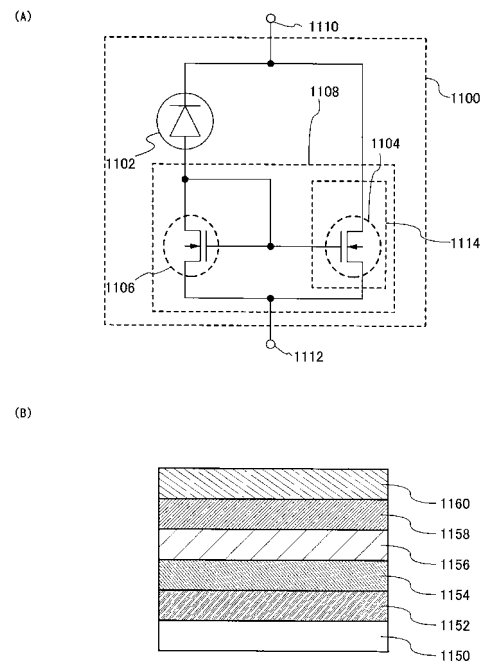
【図 9】



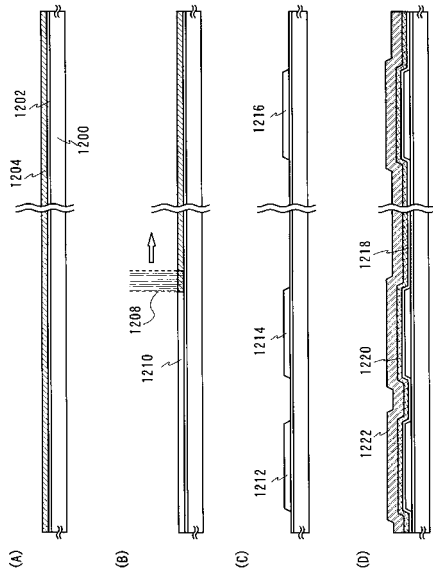
【図 10】



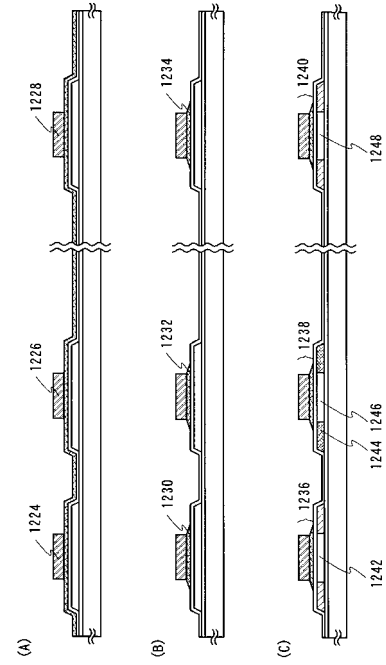
【図 11】



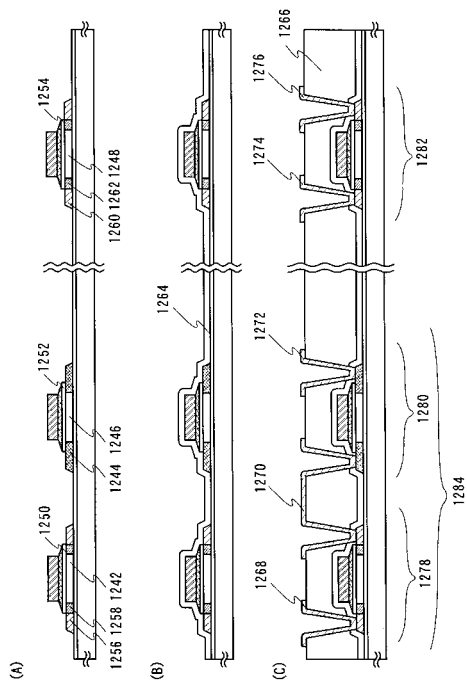
【図 12】



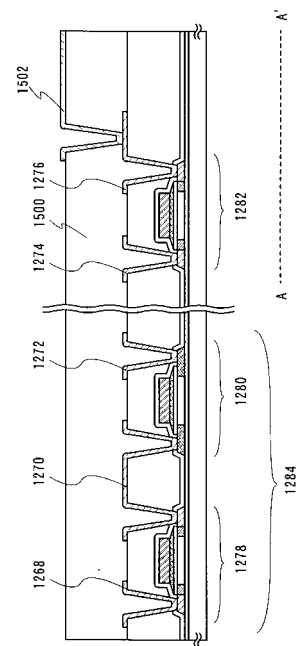
【図 13】



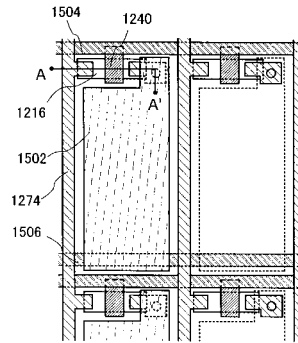
【図 14】



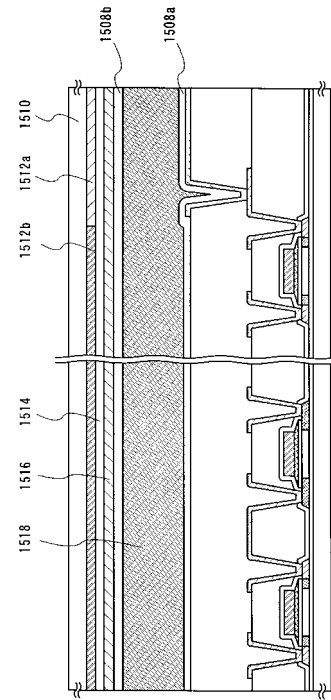
【図 15】



【図 16】

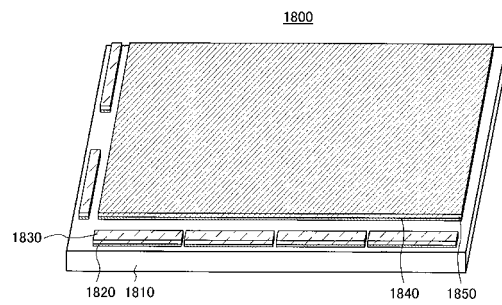


【図 17】

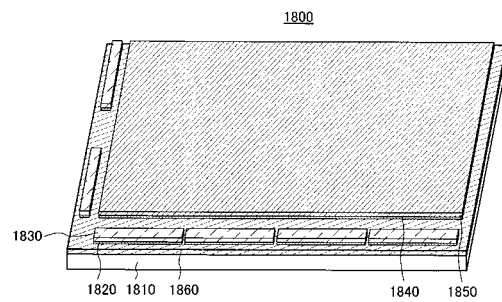


【図 18】

(A)

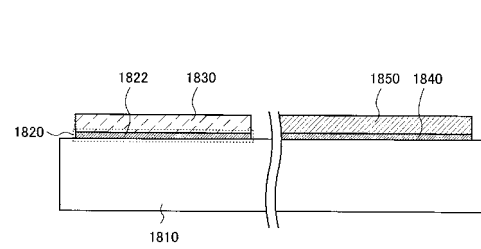


(B)

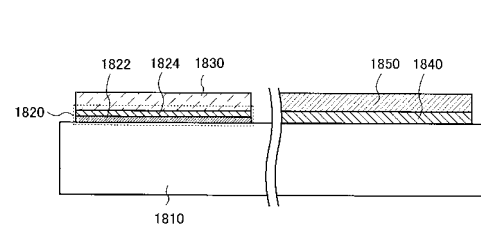


【図 19】

(A)

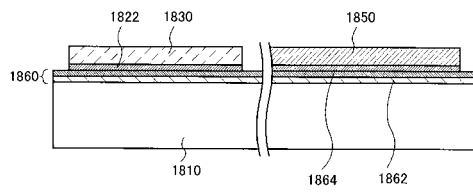


(B)

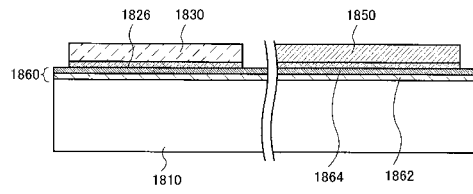


## 【図 20】

(A)

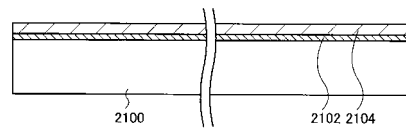


(B)

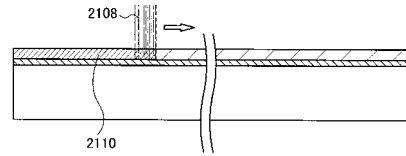


## 【図 21】

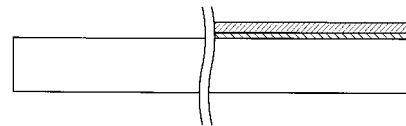
(A)



(B)

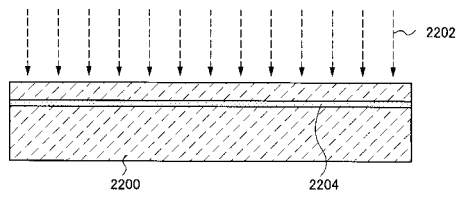


(C)

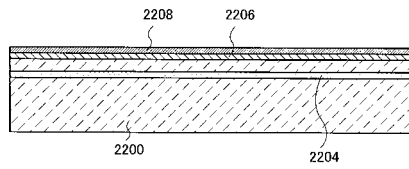


## 【図 22】

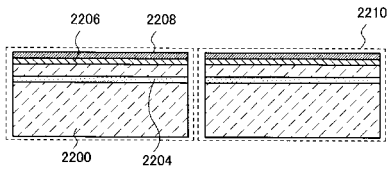
(A)



(B)

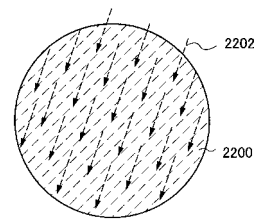


(C)

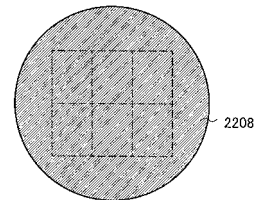


## 【図 23】

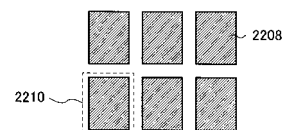
(A)



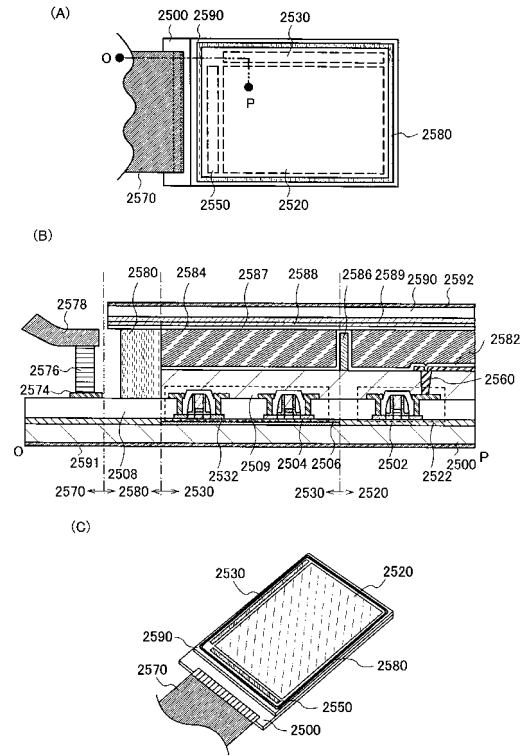
(B)



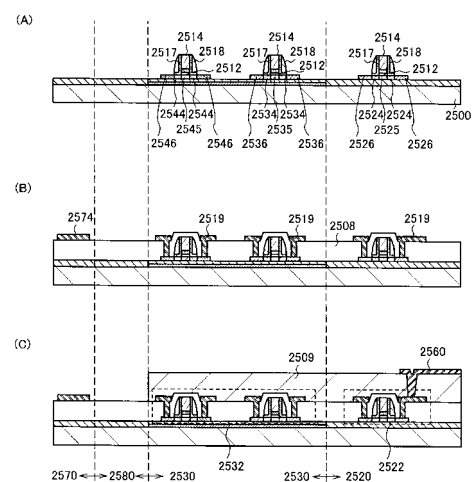
(C)



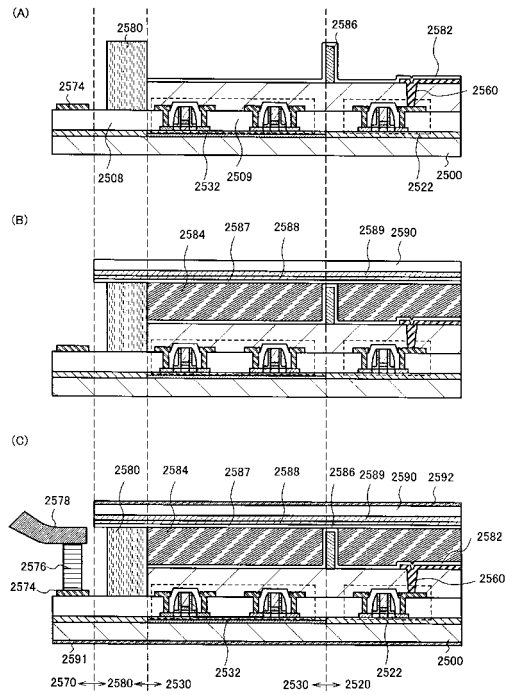
【圖 25】



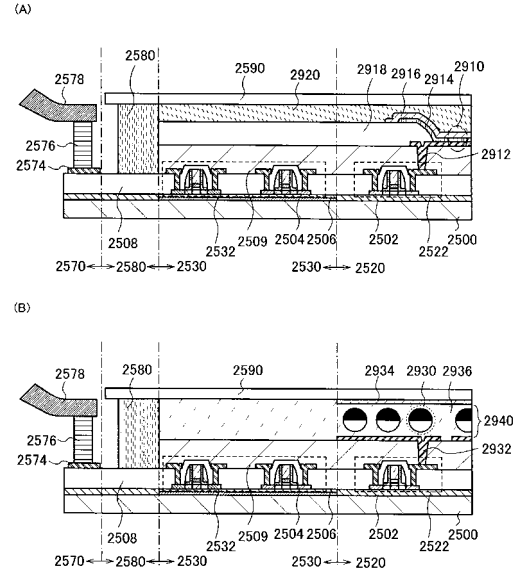
【 図 2 7 】



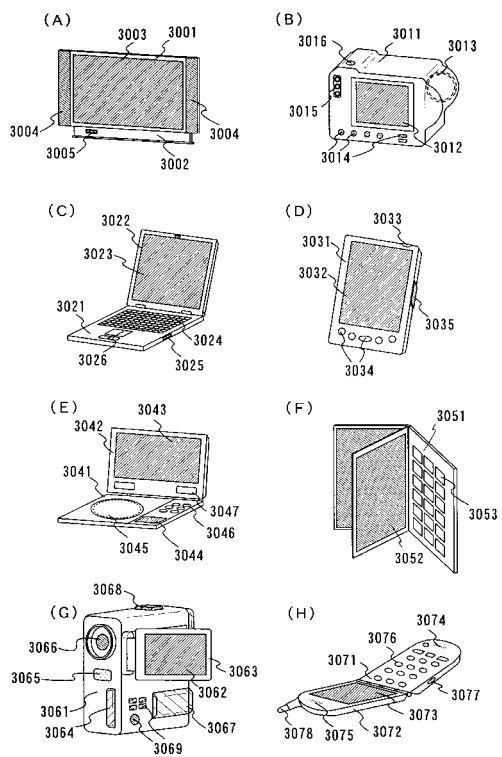
【図 28】



【図 29】



【図 30】



---

 フロントページの続き

(51)Int.Cl.		F I		
<b>H 0 5 B</b>	<b>37/02</b>	<b>(2006.01)</b>	G 0 9 G	3/20 6 6 0 V
			G 0 9 G	3/20 6 4 1 R
			G 0 9 G	3/20 6 4 2 F
			G 0 9 G	3/36
			H 0 5 B	37/02 J
			G 0 9 G	3/20 6 1 2 J
			G 0 9 G	3/20 6 8 0 F

(56)参考文献 特開 2 0 0 7 - 0 5 2 1 0 5 ( J P , A )  
 特開 2 0 0 5 - 2 0 8 4 8 6 ( J P , A )  
 特開 2 0 0 5 - 1 9 6 1 6 5 ( J P , A )  
 特開平 0 8 - 0 5 4 8 5 9 ( J P , A )  
 特開 2 0 0 7 - 1 0 8 3 8 3 ( J P , A )  
 特開 2 0 0 5 - 2 5 8 4 0 4 ( J P , A )  
 特開 2 0 0 3 - 2 4 1 1 6 5 ( J P , A )  
 特開 2 0 0 6 - 1 7 1 6 8 3 ( J P , A )

(58)調査した分野(Int.Cl. , D B 名)  
 G 0 2 F 1 / 1 3 3  
 G 0 9 G 3 / 3 6