

(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. H01S 5/327 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년07월19일 10-0601116 2006년07월07일
---	-------------------------------------	--

(21) 출원번호	10-2000-7001848	(65) 공개번호	10-2001-0023219
(22) 출원일자	2000년02월23일	(43) 공개일자	2001년03월26일
번역문 제출일자	2000년02월23일		
(86) 국제출원번호	PCT/US1998/014973	(87) 국제공개번호	WO 1999/10956
국제출원일자	1998년07월20일	국제공개일자	1999년03월04일

(81) 지정국 국내특허 : 가나, 알바니아, 아르메니아, 오스트리아, 오스트레일리아, 아제르바이잔, 보스니아 헤르체고비나, 바르바도스, 불가리아, 브라질, 벨라루스, 캐나다, 스위스, 중국, 쿠바, 체코, 독일, 덴마크, 에스토니아, 스페인, 핀란드, 영국, 그루지야, 헝가리, 이스라엘, 아이슬란드, 일본, 케냐, 키르기즈스탄, 북한, 대한민국, 카자흐스탄, 세인트루시아, 스리랑카, 리베이라, 레소토, 리투아니아, 룩셈부르크, 라트비아, 몰도바, 마다가스카르, 마케도니아공화국, 몽고, 말라위, 멕시코, 노르웨이, 뉴질랜드, 타지키스탄, 투르크멘, 터키, 트리니다드토바고, 우크라이나, 우간다, 우즈베키스탄, 베트남, 폴란드, 포르투갈, 루마니아, 러시아, 수단, 스웨덴, 싱가포르, 감비아, 기니 비사우, 인도네시아, 시에라리온, 세르비아 앤 몬테네그로, 짐바브웨, 크로아티아, 인도, 슬로바키아,

AP ARIPO특허 : 케냐, 레소토, 말라위, 수단, 스와질랜드, 우간다, 가나, 짐바브웨, 감비아,

EA 유라시아특허 : 아르메니아, 아제르바이잔, 벨라루스, 키르기즈스탄, 카자흐스탄, 몰도바, 러시아, 타지키스탄, 투르크멘,

EP 유럽특허 : 오스트리아, 벨기에, 스위스, 독일, 덴마크, 스페인, 프랑스, 영국, 그리스, 아일랜드, 이탈리아, 룩셈부르크, 모나코, 네덜란드, 포르투갈, 스웨덴, 핀란드, 사이프러스,

OA OAPI특허 : 부르키나파소, 베닌, 중앙아프리카, 콩고, 코트디부아르, 카메룬, 가봉, 기니, 말리, 모리타니, 니제르, 세네갈, 차드, 토고, 기니 비사우,

(30) 우선권주장 08/920,179 1997년08월25일 미국(US)

(73) 특허권자 미네소타 마이닝 앤드 매뉴팩춰링 캄파니
미합중국 55133-3427 미네소타주 세인트 폴 피.오. 박스 33427 3엠 센터

(72) 발명자 하아스마이클에이
미국미네소타주55133-3427세인트폴피.오.박스33427

바우드폴에프
미국미네소타주55133-3427세인트폴피.오.박스33427

(74) 대리인 나영환
김두규

심사관 : 박준영

(54) II-VI족 반도체 발광 소자용 광흡수층

요약

본 발명에 따른 II-VI족 반도체 발광 소자는 II-VI족 반도체 발광 영역과 II-VI족 반도체 도파관층을 포함한다. 활성 영역의 외부에 있는 II-VI족 반도체 도파관층 부근에는 광흡수층이 설치되어 있다. 이 광흡수층은 외부의 방사를 흡수하여 흑색 라인 결함(DLD)을 감소시킨다.

대표도

도 1

명세서

기술분야

본 발명은 레이저 다이오드 및 발광 다이오드와 같은 II-VI족 반도체 소자에 관한 것이다. 특히, 본 발명은 II-VI족 반도체 발광 소자용 광흡수층에 관한 것이다.

배경기술

매립된 릿지(ridge)(매립된 헤테로구조체) 반도체 소자는 공지되어 있다. 이러한 반도체 소자는 1993년 5월 25일자로 특허 허여된 미국 특허 제 5,213,998 호와; 1993년 9월 28일자로 특허 허여된 미국 특허 제 5,248,631 호와; 1993년 12월 28일자로 특허 허여된 미국 특허 제 5,274,269 호와; 1994년 3월 1일자로 특허 허여된 미국 특허 제 5,291,507 호와; 1994년 6월 7일자로 특허 허여된 미국 특허 제 5,319,219 호와; 1995년 3월 7일자로 특허 허여된 미국 특허 제 5,395,791 호와; 1995년 3월 7일자로 특허 허여된 미국 특허 제 5,396,103 호와; 1995년 4월 4일자로 특허 허여된 미국 특허 제 5,404,027 호와; 1994년 11월 8일자로 특허 허여된 미국 특허 제 5,363,395 호와; 1996년 5월 7일자로 특허 허여된 미국 특허 제 5,515,393 호와; 1995년 5월 30일자로 특허 허여된 미국 특허 제 5,420,446 호와; 1995년 6월 13일자로 특허 허여된 미국 특허 제 5,423,943 호와; 1996년 7월 23일자로 특허 허여된 미국 특허 제 5,538,918 호와; 1996년 4월 30일자로 특허 허여된 미국 특허 제 5,513,199 호에 기재되어 있는 발광 또는 광검출 소자, 다이오드 및 레이저 다이오드를 구성하는 데에 유용하다.

종래에, 레이저 다이오드는 적외선 또는 적색광을 발생시켰다. 그러나, 단파장, 예를 들면 스펙트럼의 청색 및 녹색부분(즉, 590nm 와 430 nm 사이의 파장)의 광을 방출시키는 다이오드도 사용될 수 있으며 여러가지로 응용될 수 있다. 또한, 이러한 단파장 레이저 다이오드는 적외선 및 적색 레이저 다이오드를 일반적으로 사용하는 많은 기존의 시스템의 성능 및 능력을 증가시킬 수 있다.

II-VI족 청색-녹색 다이오드의 성능 및 신뢰성을 향상시키기 위한 노력이 계속되고 있다. 이러한 소자의 하나의 결함 매커니즘은 "흑색 라인 결함(DLD)"으로 알려져 있는 결함의 형성이다.

발명의 상세한 설명

본 발명은 II-VI족 도파관층과 활성(광 발생) 영역을 가진 II-VI족 반도체 발광 소자를 포함한다. II-VI족 도파관층에 근접하여 활성 영역의 외측에는 광흡수층이 배치된다. 이 광흡수층은 외부의 광출력을 흡수하여 흑색 라인 결함의 형성을 감소시킨다.

도면의 간단한 설명

도 1은 본 발명의 일 실시예에 따른 두꺼운 광흡수층을 포함하는 발광 소자의 개략적인 횡단면도이다.

도 2는 발광 소자의 릿지와 간격을 두고 위치한 얇은 광흡수층을 가진 다른 실시예에 따른 발광 소자의 개략적인 횡단면도이다.

도 3은 광흡수층상에 증착된 고굴절율의 저손실성 재료의 층을 가진 다른 실시예에 따른 발광 소자의 개략적인 횡단면도이다.

실시예

본 발명은 II-VI족 반도체 발광 소자에서 흑색 라인 결함(DLD)을 감소시킨다. 본 발명에서, 광흡수층은 외부의 광을 흡수하여 흑색 라인 결함의 발생을 감소시키는 II-VI족 반도체 소자에 제공된다.

도 1은 본 발명에 따른 II-VI족 반도체 소자의 일 실시예인 레이저 다이오드(10)의 개략적인 횡단면도이다. 레이저 다이오드(10)는 ZnSe 버퍼층(14)을 지지하는 GaAs 기판(12)을 포함한다. MgZnSSe 클래딩층(16)이 층(14)상에 위치된다. 예를 들면, CdZnSSe로 된 양자 웰 층(18)은 클래딩층(16)상에 위치된다. 예를 들면 ZnSSe로 된 도파관층 20과 22 사이에 끼워진다. MgZnSSe로 된 제2 클래딩층(24)은 도파관층(22)상에 증착되어 ZnSeTe 층(28)과 Pd-Au 층(30)을 가진 p형 접촉부(26)를 지지한다. Ti-Au로 된 접촉층(32)이 그위에 증착된다.

본 발명의 일 양상에 따르면, 도 1의 발광 소자(10)는 클래딩층(24)이 존재하지 않는 영역내에서 도파관층(22)상에 증착되는 광흡수층(34)을 포함한다. 도 1의 실시예에서, 광흡수층(34)은 클래딩층(24)을 완전히 둘러싼다.

본 발명은 II-VI족 반도체 소자의 결함 매커니즘중 하나가 매커니즘 "흑색 라인 결함"(DLD)의 형성이라는 것을 주지했다. 이러한 형상은 기존의 결함에서 발생하는 단층 루프의 결함에 의한다. 양호한 결정에서, 기존의 결함은 GaAs-ZnSe 인터페이스에서 또는 그 부근에서 발생하는 스택킹 결함이다. 현재, 레이저 다이오드의 수명은 성장된 에피택셜층내의 그러한 스택킹 결함의 밀도를 감소시킴으로써 수십초에서 수시간까지 증가되었다.

그러나, 활성 영역(일반적으로, 5 mm x 1000 mm 스트라이프)내에 스택킹 결함이 없는 소자는 활성 영역 외부에 위치한 스택킹 결함으로부터 흐르는 흑색 라인 결함에 의해 최종적으로 결함이 생긴다. 이러한 결함에 대한 매커니즘은 자발적인 발광 및 산란되고 자극된 방사가 스트라이프로부터 외부로 효과적으로 안내되고 스택킹 결함에 의해 또는 그 부근에서 흡수된다는 것이다. 광발생된 전자 홀 쌍의 이후의 재결합은 활성 스트라이프내에 있을 수 있는 스택킹 결함으로부터 DLD의 형성을 유도한다.

본 발명에서, 광흡수층(34)은 발광 소자(10)에 더해진다. 광흡수층(34)은 광이 활성층으로부터 멀리 안내되지 않도록 하고, 그러므로 활성 스트립의 외부에 위치한 결함으로부터 전파하는 DLD로 인한 결함을 느리게 하거나 이후에 방지한다. 본 발명의 일 양상에 따르면, 도 1의 소자(10)는 클래딩층(24)이 존재하지 않는 영역내의 도파관층(22)상에 증착되는 광흡수층(34)을 포함한다. 도 1의 실시예에서, 광흡수층(34)은 클래딩층(24)을 완전히 둘러싼다.

광흡수층(34)의 효과는 쉽게 관찰된다. 본 발명의 광흡수층(34)을 갖지 않는 매립된 릿지 소자에서, 광은 발생하는 스트라이프로부터 원거리에 있는, 일반적으로 수 밀리미터의 위치로부터 볼수있다. CdSe 광흡수층(34)의 레이저에는 빛나가는 광이 없다. CdSe 광흡수층이 릿지에 접해 있다면, 발광 소자는 레이저 릿지 도파관에 과도한 광흡수 손실을 가질 것으로 예상된다. 폴리크리스탈 CdSe에 대한 측정된 복합 반사율을 사용하여, 유효 표시 모델링은 물론 3D 컴퓨터 시뮬레이션은 5mm 릿지를 가진 표시 안내 레이저에 대해 약 3 cm^{-1} 의 손실과, 10mm 이상의 릿지를 가진 레이저에 대해 단지 최소한의 손실(1 cm^{-1})을 예측한다. 5mm 릿지를 사용하는 녹색 레이저(510nm)에 의한 실험은 한계 전류 밀도를 600 A/cm^2 (약 450 A/cm^2 으로부터)까지 한계 전류 밀도를 증가시키고 다른 양자 효율을 감소시키는 약 15 cm^{-1} 의 손실을 나타낸다.

도 2는 다른 실시예에 따른 II-VI족 레이저 다이오드인 발광 소자(50)의 개략적인 횡단면도이다. 도 1의 발광 소자(10)의 성능은 광흡수층(34)이 소자 출력의 감소를 초래하기 때문에 저하된다. 도 2의 실시예에서, GaAs 기판(52)은 ZnSe 층(54)을 지지한다. MgZnSSe 클래딩층(56)은 층(54)상에 위치된다. 예를 들면 CdZnSe 인 양자 웰 층(58)은 예를 들면 클래딩층(56)상에 위치된다. ZnSSe 인 도파관층 60과 62 사이에 끼워진다. MgZnSSe의 제2 클래딩층(64)은 도파관층(62)상에 증착되고 ZnSeTe 층(68)과 Pd-Au 층(70)을 갖는 p형 접촉부(66)를 지지한다.

발광 소자(50)는 본 발명의 다른 실시예에 따른 얇은 광흡수층(74)을 포함한다. 층(74)은 거의 1000 A 의 두께를 갖는다. 도 2의 실시예에서, 층(74)은 릿지(64)와 간격을 두고 위치되어 있다는 것에 주목해야 한다. 접촉(전극) 층(72) 하부의 스

페이스의 나머지는 ZnS 매립층(76)으로 채워진다. 광흡수층(74)은 광흡수층(74)이 클래딩층(64)에 인접한 영역내에서 에칭되어 제거되는 부가적인 포토리소그래피 단계를 사용하여 제조된다. 하나의 바람직한 실시예에서, 광흡수층(74)은 클래딩층(64)으로부터 약 8mm 간격을 두고 위치되어 있다. ZnS 층(76)이 그후에 약 1mm 정도의 비교적 두꺼운 두께로 증착된다. 클래딩층(64)에 인접한 광흡수층(74)의 일부를 제거함으로써, 클래딩층(64) 상부에 연장되어 있는 광 모드(74)의 일부는 불필요하게 흡수되지 않을 것이다. 그러나, 이 영역을 더욱 크게 하면, 흑색 라인 결함으로 인한 결함등은 더욱 커진다. 다른 실시예에서, 더 얇은 광흡수층(74)(약 400 Å 두께)이 사용되고 에칭된 영역은 클래딩층(64)의 각각의 측면상에서 약 1mm 와 2mm 사이로 감소된다. 일반적으로, 에칭된 영역은 약 0.1mm 이상이어야 하며, 바람직하게는 약 1.0mm 이상이어야 한다. 일반적으로, 광흡수층의 두께는 50Å 이상이어야 한다.

도 3은 다른 실시예에 따른 II-VI족 반도체 레이저 다이오드(110)의 개략적인 횡단면도이다. 레이저 다이오드(110)는 ZnSe 층(114)을 지지하는 GaAs 기판(112)을 포함한다. ZnSe층(114)상에는 MgZnSSe 클래딩층(116)이 지지되어 있다. 예를 들면 CdZnSe 인 양자 웰 층(118)은 클래딩층(116)상에 위치된 예를 들면 ZnSSe 층인 도파관층 120 과 122사이에 끼워진다. MgZnSSe의 제2 클래딩층(124)은 도파관층(122)상에 증착되고 ZnSeTe 층(128)과 Pd-Au 층(130)을 갖는 p형 접촉부(126)를 지지한다. Ti-Au로 된 접촉층(132)이 그 위에 증착된다.

일 실시예에서, 발광 소자는 계류중인 미국 특허 출원 제 08/726,731 호의 "II-VI족 반도체의 선택적 에칭"에 개시된 기술을 사용하여 제조된다. 이 실시예에서, 에피택셜 II-VI족 반도체는 선택적 에칭제의 사용을 포함하는 에칭 기술을 통해 활성 영역(일반적으로 릿지 도파관 영역)을 형성하기 위해 종래의 포토리소그래피 기술을 사용하여 패터닝된다. 이러한 선택적 에칭제는 예를 들면 MgZnSSe 또는 BeMgZnSe 의 Mg 함유 반도체 클래딩층을 에칭하고 Mg 를 포함하지 않은 에칭 중지층에서 중지하기 위해 사용된다. 이러한 에칭 중지층은 예를 들면 ZnSe, ZnSSe, BeZnSe 를 포함한다. 에칭 중지층은 도파관층이거나, 클래딩층내에 삽입된 부가층일 것이다.

에칭후에, 광흡수층은 발광 소자의 표면상에 증착된다. 저항성 가열된 보트로부터의 표준 진공 증착은 CdSe 가 사용되면 만족스럽게 이루어진다. 스퍼터링과 같은 대체적인 증착 기술도 사용될 수 있다. CdSe 의 두께는 일반적으로 40nm 이다. 활성 영역에서 가장 가까운 영역으로부터 광흡수층을 제거하기 위해, 다른 리소그래피 단계가 에칭을 위한 마스크를 형성하기 위해 사용된다. 제거되어야 하는 광흡수층의 부분은 적당한 에칭제에 노출되어 분해된다. CdSe 광흡수층의 경우에는, 2HCl:1H₂O 비율의 에칭제가 바람직하게 사용되며, 이 에칭제는 20초 이내에 40nm 의 CdSe 를 제거할 수 있다.

광흡수층을 패터닝하기 위해 사용되는 포토레지스트가 그후에 제거되고 예를 들면 ZnS 의 저손실성 매립층이 증착되고 미국 특허 제 5,404,027 호의 "매립된 릿지 II-VI족 레이저 다이오드"에 기재된 바와 같이 발광 소자 제조 공정이 완료된다.

흡수되는 광의 파장에 따라서, 광흡수층에는 Ge, Si, CdTe, CdS, HgS, HgSe, HgTe 또는 ZnTe 를 포함하여 다른 재료들이 사용될 수 있다. 금속도 또한 광흡수층에 사용될 수 있다.

도 3은 얇은 광흡수층(134)이 도파관층(122)상에 증착되는 본 발명의 다른 양상을 도시한다. 또한, 고굴절율의 저손실성 층(136)이 광흡수층(134)상에 증착된다. ZnS로 된 매립층(138)이 그위에 증착된다. 도 3의 실시예에서, 고배율의 저손실성 층(136)은 정상 도파관층(120, 122)의 위쪽 외부로 소자(110)의 광 모드를 "밀어내는" 경향이 있다. 이것은 광이 광흡수층(134)에 의해 더 효율적으로 흡수되도록 한다. 일 실시예에서, 광흡수층(134)은 200Å 의 두께이며, 고배율의 저손실성 층(136)은 2000Å 두께이고, 층(138)은 1mm이다. 도 3의 층(134, 136, 138)의 구성은 기본 광 모드(릿지 외부)의 흡수 길이가 3mm 이하로 감소되도록 한다. 일 실시예에서, 층(136)은 ZnSe와 같은 고굴절율의 저손실성 재료를 포함한다. 그러나, CdS와 같은 임의의 다른 층도 사용될 수 있다.

하나의 바람직한 실시예에서, 광흡수층(34, 74, 134)은 CdSe 이다. 그러나, 임의의 적당한 재료가 광흡수층(34, 74, 134)에 사용될 수 있다. 제조 공정에 용이하게 포함될 수 있는 재료가 바람직하다.

본 발명은 바람직한 실시예를 참조로 설명되었지만, 당업자들이 본 발명의 이론과 범위내에서 본 발명의 형태와 세부 사항을 변경할 수 있다는 것은 자명하다. 본 발명은 흑색 라인 결함을 생성하는 II-VI족 반도체 소자에서 사용되는 것으로 이해해야 한다. 부가적으로 본 발명은 소자의 특정 영역내에서 광을 흡수해야 하는 경우에 사용될 수 있다. 광흡수층은 예를 들면 레이저 다이오드 및 발광 다이오드에서 사용될 수 있다. 본 발명은 광 데이터 저장 시스템, 광 통신 시스템, 전자 시스템 또는 전자 디스플레이를 포함하여 많은 소자에서 사용될 수 있다. 광흡수층은 적당한 두께, 형태 또는 재료로 형성될 수 있으며 이러한 파라미터는 특정한 사용을 위해 조정될 필요가 있다. 이러한 기술은 본 발명에 통합되어 있는 계류중인 미국

특허 출원 제 08/726,618 호의 "BE 함유 II-VI족 청색-녹색 레이저 다이오드"에 기재되어 있는 바와 같이 Be 계 레이저에도 마찬가지로 사용된다. 광흡수층은 발광 소자 및 그 제조 공정에 대응하여 예를 들면 Ge, Si, CdTe, CdSe, ZnTe, HgSe, HgS 및 HgTe 와 같은 임의의 적당한 재료로 형성될 수 있다.

(57) 청구의 범위

청구항 1.

II-VI족 반도체 발광 소자(10; 50; 110)에 있어서,

II-VI족 반도체 활성 영역(24, 28, 30; 64, 68, 60; 124, 128, 130)과;

상기 활성 영역에 사용 가능하게 결합된 II-VI족 반도체 도파관층(22; 62; 122)과;

상기 II-VI족 반도체 도파관층에 인접하여 상기 활성 영역의 외측에 배치되며, 흑색 라인 결합의 형성을 감소시키는 데 적합한 광흡수층(34; 74; 134)과;

상기 도파관층을 한정하도록 도파관층에 인접한 광흡수층(134)상에 증착된 고굴절율의 저손실성 재료층(136)을 포함하는 것을 특징으로 하는 II-VI족 반도체 발광 소자.

청구항 2.

삭제

청구항 3.

삭제

청구항 4.

삭제

청구항 5.

삭제

청구항 6.

삭제

청구항 7.

삭제

청구항 8.

삭제

청구항 9.

삭제

청구항 10.

삭제

청구항 11.

삭제

청구항 12.

삭제

청구항 13.

삭제

청구항 14.

삭제

청구항 15.

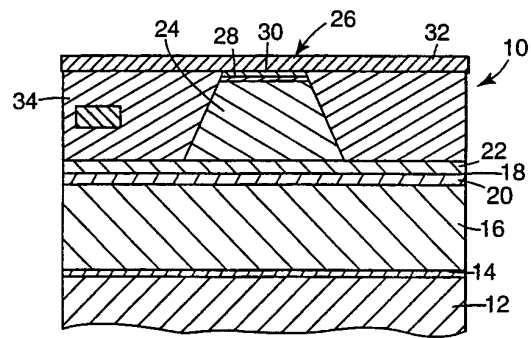
삭제

청구항 16.

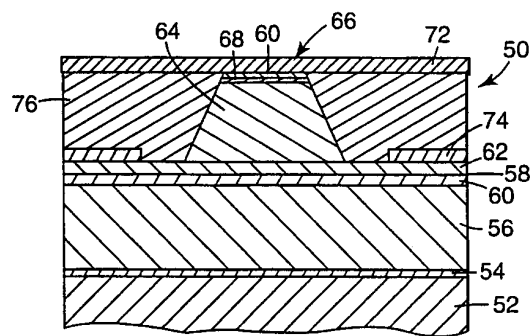
삭제

도면

도면1



도면2



도면3

