



(12) 发明专利

(10) 授权公告号 CN 101847984 B

(45) 授权公告日 2012. 09. 05

(21) 申请号 201010156267. 1

(22) 申请日 2001. 07. 31

(30) 优先权数据

2000-232450 2000. 07. 31 JP

(62) 分案原申请数据

01124750. 9 2001. 07. 31

(73) 专利权人 株式会社半导体能源研究所

地址 日本神奈川县厚木市

(72) 发明人 田中幸夫

(74) 专利代理机构 中国专利代理(香港)有限公司

司 72001

代理人 刘春元 李家麟

(51) Int. Cl.

H03K 17/00(2006. 01)

H03K 17/56(2006. 01)

G11C 19/28(2006. 01)

(56) 对比文件

JP 特开平 8-211854 A, 1996. 08. 20, 全文.

US 5889709 A, 1999. 03. 30, 全文.

US 5128974 A, 1992. 07. 07, 全文.

CN 1145678 A, 1997. 03. 19, 全文.

JP 特开平 8-6523 A, 1996. 01. 12, 说明书第 84 - 90、99 段, 附图 13、14、19、21.

JP 特开平 8-6523 A, 1996. 01. 12, 说明书第 84 - 90、99 段, 附图 13、14、19、21.

审查员 孙艳兵

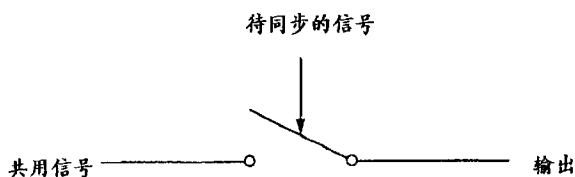
权利要求书 2 页 说明书 7 页 附图 12 页

(54) 发明名称

一种电子电路

(57) 摘要

一种电子电路,其包括:触发器;第一模拟开关,其包括第一控制端、第一输入端和第一输出端,所述第一控制端被电连接到所述触发器;第二模拟开关,其包括第二控制端、第二输入端和第二输出端,所述第二控制端被电连接到所述触发器;以及晶体管,其被电连接到像素,并具有被电连接到所述第一和第二输出端之一上的栅电极,其中通过向所述第一控制端施加第一信号,所述第一输入端和所述第一输出端相互之间具有电连续性,以及其中通过向所述第二控制端施加第二信号,所述第二输入端和所述第二输出端相互之间具有电连续性。



1. 一种电子电路,其包括:  
RS 触发器;  
第一模拟开关,其包括第一控制端、第一输入端和第一输出端,所述第一控制端被电连接到所述 RS 触发器;  
第二模拟开关,其包括第二控制端、第二输入端和第二输出端,所述第二控制端被电连接到所述 RS 触发器;以及  
晶体管,其被电连接到像素,并具有被电连接到所述第一和第二输出端之一的栅电极,其中通过向所述第一控制端施加第一信号,所述第一输入端和所述第一输出端相互之间具有电连续性,以及  
其中通过向所述第二控制端施加第二信号,所述第二输入端和所述第二输出端相互之间具有电连续性。
2. 根据权利要求 1 中的电子电路,其中所述第一信号和所述第二信号总是以相反的逻辑电平被输出。
3. 根据权利要求 1 中的电子电路,其中所述第一模拟开关和所述第二模拟开关包括 MOS 晶体管或 MIS 晶体管。
4. 根据权利要求 1 中的电子电路,其中在将所述第一信号施加给所述第一控制端时,所述第一模拟开关输出时钟信号,在将所述第二信号施加给所述第二控制端时,所述第二模拟开关输出时钟反信号。
5. 根据权利要求 1 中的电子电路,其中在将所述第一信号施加给所述第一控制端时,所述第一模拟开关输出触发信号,在将所述第二信号施加给所述第二控制端时,所述第二模拟开关输出触发信号。
6. 根据权利要求 1 中的电子电路,其中该电子电路是数字电路。
7. 根据权利要求 1 中的电子电路,其中该电子电路被用于从下组所选的设备中:光发射设备、液晶显示设备、存储器以及寄存器。
8. 一种电子电路,其包括:  
RS 触发器;  
第一模拟开关,其包括第一控制端、第一输入端和第一输出端,所述第一控制端被电连接到所述 RS 触发器;  
第二模拟开关,其包括第二控制端、第二输入端和第二输出端,所述第二控制端被电连接到所述 RS 触发器;以及  
晶体管,其被电连接到像素,并具有被电连接到所述第一和第二输出端之一的栅电极,其中通过向所述第一控制端施加第一信号,所述第一输入端和所述第一输出端相互之间具有电连续性,  
其中通过向所述第二控制端施加第二信号,所述第二输入端和所述第二输出端相互之间具有电连续性,以及  
其中所述第一模拟开关和所述第二模拟开关包括具有相同导电性的晶体管。
9. 根据权利要求 8 中的电子电路,其中所述第一信号和所述第二信号总是以相反的逻辑电平被输出。
10. 根据权利要求 8 中的电子电路,其中所述第一模拟开关和所述第二模拟开关中的

每一个包括 MOS 晶体管或 MIS 晶体管。

11. 根据权利要求 8 中的电子电路,其中在将所述第一信号施加给所述第一控制端时,所述第一模拟开关输出时钟信号,在将所述第二信号施加给所述第二控制端时,所述第二模拟开关输出时钟反信号。

12. 根据权利要求 8 中的电子电路,其中在将所述第一信号施加给所述第一控制端时,所述第一模拟开关输出触发信号,在将所述第二信号施加给所述第二控制端时,所述第二模拟开关输出触发信号。

13. 根据权利要求 8 中的电子电路,其中该电子电路是数字电路。

14. 根据权利要求 8 中的电子电路,其中该电子电路被用于从下组所选的设备中:光发射设备、液晶显示设备、存储器以及寄存器。

15. 一种电子电路,其包括:

移位寄存器,该移位寄存器包括:第一模拟开关,其包括第一控制端、第一输入端和第一输出端;以及第二模拟开关,其包括第二控制端、第二输入端和第二输出端;

第三模拟开关,其包括第三控制端、第三输入端和第三输出端,所述第三控制端被电连接到所述移位寄存器,以及

被电连接到所述第三模拟开关的像素,

其中通过给所述第一控制端施加第一信号,第一共用信号被输入到所述第一输入端,并从所述第一输出端被输出,

其中通过给所述第二控制端施加第二信号,第二共用信号被输入到所述第二输入端,并从所述第二输出端被输出,以及

其中所述第一共用信号被输入到所述第三控制端,使得视频信号通过所述第三输入端和所述第三输出端被输入到所述像素。

16. 根据权利要求 15 中的电子电路,其中所述第一信号和所述第二信号总是以相反的逻辑电平被输出。

17. 根据权利要求 15 中的电子电路,其中所述第一模拟开关和所述第二模拟开关中的每一个包括 MOS 晶体管或 MIS 晶体管。

18. 根据权利要求 15 中的电子电路,其中在所述第一共用信号和所述第二共用信号中,一个是时钟信号,另一个是时钟反信号。

19. 根据权利要求 15 中的电子电路,其中所述第一共用信号和所述第二共用信号是触发信号。

20. 根据权利要求 15 中的电子电路,其中该电子电路是数字电路。

21. 根据权利要求 15 中的电子电路,其中该电子电路被用于从下组所选的设备中:光发射设备和液晶显示设备。

## 一种电子电路

[0001] 本申请是申请日为 2001 年 7 月 31 日、申请号为 01124750.9、发明名称为“一种电路的驱动方法”的发明专利申请的分案申请。

### 技术领域

[0002] 本发明涉及一种电子电路的结构,更具体地是一种需要同步的电路,涉及一种技术用于降低缘于晶体管的特性变化而导致的同步信号漂移(延迟)变化。

### 背景技术

[0003] 通过接收与共用信号对应的数据并准备计算结果来完成同步的电路通常被使用,使用的共用信号如时钟。

[0004] 注意,在电路中,当电路的结构复杂时,整个电路的运行必须在某种节奏下进行,否则由于每部分的时间处理周期不同,漂移会出现在工作时序中,这样电路就不能满意地运行。因此,为了同步整个电路,通常为电路提供一个基本脉冲。在本说明书中,基本脉冲是指共用信号或同步信号。典型地用作共用信号的有,如时钟信号、时钟反信号(Clockback signal)、触发信号及相似的。注意,时钟反信号是一种相位与时钟信号相反的信号。

[0005] 请注意,在本说明书中,触发信号指能够引起状态变化的信号。更具体地,一个电路,如多谐振荡器,本身不能够连续振荡。但是,如果从外部输入一个输入脉冲,就会输出一个时间宽度不同于输入脉冲的输出脉冲。因为这样的输入脉冲有触发功能来振荡输出脉冲,所以它被称为触发信号。

[0006] 在电路中,传统上的共用信号是输入到晶体管的控制电极(栅极端),通过利用输入端和输出端之间阻抗的改变来形成被共用信号同步的信号。

[0007] 注意,在本说明书中,晶体管的输入端和输出端指晶体管的源区和漏区。也就是晶体管的源区和漏区中的一个为输入端,另一个为输出端。

[0008] 但是,晶体管的特性会有变化,由于这种变化,会在要与共用信号同步的信号中产生变化。

[0009] 作为构造电路的一种方法,有公知的一种使用 CMOS 的方法,该方法通过结合 n 沟道 MOS 晶体管和 P 沟道 MOS 晶体管来构造逻辑电路。

[0010] 在 CMOS 中使用的 MOS 晶体管中,当控制电极(栅极端)电压等于门限电压或低于门限电压时,几乎没有电流,当它超过门限电压时,电流开始增加。因此,门限电压的变化是一个问题,因为变化会出现在要与共用信号同步的信号中。

[0011] 作为传统电路结构的一个特定实例,图 3 给出使用与门(AND)的电路。该与门有两个输入端,当有一个高电平(Hi)输入到两个输入端时(此时有一个与较高的电源电压同样的电压输入),有一个高电平输出。共用信号输入到与门两个输入端中的一个输入端,控制信号输入到另一个输入端。

[0012] 注意,在本说明书中,控制信号是指视频信号、起始脉冲等。

[0013] 图 4 示出了当图 3 中的与门是由 CMOS 构造的电路实例,参考数字 101、102 和 103

指 p 沟道 MOS 晶体管,参考数字 104、105 和 106 指 n 沟道 MOS 晶体管。这里  $V_{dd}$  和  $V_{ss}$  是电源线,并且满足  $V_{dd} > V_{ss}$ 。

[0014] 图 3 所示电路输入有图 5 所示的共用信号、控制信号 1 和控制信号 2。理想地,如图 5 所示,优选地输出 1 只有在共用信号和控制信号 1 同为高电平时才输出,并且只有在共用信号和控制信号 2 同为高电平时输出 2 和输出 3 才输出。以这种方法,被共用信号所同步的信号才可形成。

[0015] 实际上,信号如共用信号和控制信号通过与门后将被延迟。如果所有晶体管有完全一样的特性,在所有的与门中会出现同样的延迟。但是,所有晶体管并非有同样的特性,因此会出现延迟和变化(图 7)。此外,波形如输出信号的上升时间和下降时间会出现变化,尽管这里没有示出。

[0016] 图 6 示出了一个实例,其中变化出现在 MOS 晶体管的门限电压中。这里,横轴坐标  $V_g$  表示加于栅极端的电压,纵轴坐标  $\log(I_d)$  表示晶体管源区和漏区之间的流动电流的对数显示。如果在晶体管源区和漏区间加一个恒定电压,当测量源区和漏区之间的流动电流并改变栅极端所加的电压时,从某一电压(门限电压)开始有电流流动。

[0017] 由于门限电压变化导致的晶体管特性的变化,可能产生如图 7 所示的传播延迟和波形变化,并且变化出现在要与时钟同步的信号中。

[0018] 电路中多个晶体管的特性各不相同,因此多个晶体管的门限电压是有变化的。

## 发明内容

[0019] 考虑到上述情况形成了本发明,本发明的一个目的是解决晶体管门限电压变化带来的问题。

[0020] 此外,本发明的一个目的是当需要多个与共用信号同步的信号时,减小多个信号的变化。

[0021] 本发明人认为,从晶体管输出的信号产生变化的原因之一是由于使用用于同步的共用信号通和断晶体管。因此,提出一种方法,其中利用不同信号作为将晶体管变为通状态或断状态的输出信号,并且共用信号以连续的方式给出,从而形成被同步的信号。

[0022] 传统上,与共用信号同步的信号是通过为晶体管的控制电极(栅极端)输入一个共用信号、并利用晶体管输入电极和输出电极之间阻抗的改变来形成。在本发明中,共用信号输入到晶体管输入端和输出端中的一个。

[0023] 晶体管作为开关元件的例子如图 1 和图 2 所示。图 1 表明传统的方法,其中共用信号连接到晶体管的控制电极(栅极端)。待同步的信号连接到晶体管输入端和输出端中的一个,并且以与共同信号相一致的时序输出。

[0024] 图 2 示出了本发明的一种方法,其中共用信号连接到晶体管输入端和输出端中的一个。待同步的信号连接到晶体管的控制电极(栅极端),晶体管由待同步的信号置为通状态,并且共用信号在此状态下输出。晶体管不因为共用信号而变为通状态,但是当晶体管在通状态时,共用信号保持连续。因此,晶体管对共用信号而言相当于一个阻抗,并且不容易受到晶体管变化的影响。

[0025] 特别地,直到在晶体管变为通状态之前的期间,MOS 晶体管和 MIS 晶体管都受门限值的影响。因此用传统方法,晶体管容易受门限值变化的影响。

[0026] MOS 晶体管和 MIS 晶体管是控制电传导特性的晶体管,其中由于在控制电极(栅极端)加电压产生的电场在沟道部分受影响,该沟道部分是对应于输入端和输出端的源极端和漏极端之间的电流通路。

[0027] 在共用信号受配线及类似的寄生电容和电阻影响因而波形发生畸变的情形下,用这种方法可以获得尽可能接近共用信号的信号。此外,当被同步于共用信号的信号的下一级驱动能力不够时,传统上是利用多个反相器构成缓冲电路。尽管如此,由于共用信号通过模拟开关,有一个优点即缓冲电路变得不需要了。注意,一个电路中可存在多个共用信号。

#### 附图说明

[0028] 在附图中:

[0029] 图 1 示出了晶体管作为开关元件的传统结构;

[0030] 图 2 示出了本发明中晶体管作为开关元件的结构;

[0031] 图 3 示出了使用与门的传统电路的实例;

[0032] 图 4 示出了由 MOS 晶体管构成的与门的电路的实例;

[0033] 图 5 示出了输入输出信号的理想时序图;

[0034] 图 6 示出了具有门限变化的 MOS 晶体管静态特性。

[0035] 图 7 示出了具有传播延迟的输入输出信号时序图;

[0036] 图 8 示出了与图 3 有同样的功能、使用模拟开关构成的电路的实例;

[0037] 图 9 示出了一电路实例,其中模拟开关由 MOS 晶体管构成;

[0038] 图 10 示出了具有与像素部分一样直接形成在同一基底上的驱动器电路的有源矩阵液晶显示装置的实例;

[0039] 图 11 示出了输入到源侧驱动器电路的信号;

[0040] 图 12 示出了源侧驱动器电路的实例;

[0041] 图 13 示出了输入到源侧驱动器电路的信号和移位寄存器输出的关系;

[0042] 图 14 示出了一个传统移位寄存器的电路的实例;

[0043] 图 15 示出了使用本发明的移位寄存器的电路的实例;

[0044] 图 16 示出了一个反相器的电路的实例;

[0045] 图 17 示出了一个与非门的电路的实例;

[0046] 图 18 示出了一个定时反相器的电路的实例;

[0047] 图 19 示出了使用本发明移位寄存器电路的第二个实例;

[0048] 图 20A 到 20E 示出了最近的电子设备实例;

[0049] 图 21A 到 21D 示出了投影仪(三片系统);

[0050] 图 22A 到 22C 示出了投影仪(单片系统)。

#### 具体实施方式

[0051] 考虑了一种电路,该电路用于通过将一个共用信号输入到晶体管的输入输出端产生同步于共用信号的信号。

[0052] 图 8 示出了与图 3 中使用模拟开关(表示为 ASW)的与门具有相同功能的电路的实例。模拟开关有一个控制端、一个输入端和一个输出端,其中加于控制端的电压决定着连

续性或不连续性。控制端有控制信号输入。共用信号输入到输入端和输出端中的一个。

[0053] 图 9 示出了用 MOS 晶体管来构造模拟开关的电路的实例。这里,通过结合一个 n 沟道 MOS 晶体管 111 和一个 p 沟道 MOS 晶体管 112 来实现性能平衡。当然,只有 n 沟道晶体管或者只有 p 沟道晶体管的模拟开关也能工作。此外, $V_{inb}$  和  $V_{in}$  是相位相反的信号并且总是以一个相反位相的逻辑电平输出。

[0054] 此外,即使图 5 的信号输入到图 8 所示的电路中,也可以得到在与门情况下的同样结果。从图 9 所示的电路实例中,共用信号输入到 MOS 晶体管的一个输入输出电极,而控制信号输入到 MOS 晶体的控制电极(栅极端)。对图 5 的输入信号,首先由控制信号将晶体管变到通状态,然后输入共用信号。

[0055] 就是说,晶体管不是由共用信号置成通状态的,但是晶体管在通状态时共用信号是处于连续的,因此晶体管的作用对共用信号而言相当于一个电阻,且不容易受到晶体管变化的影响。结果,与使用与门的情况相比,减小了输出信号变化。

[0056] 实施例

[0057] (实施例 1)

[0058] 最近,通过在玻璃基底上形成半导体薄膜来制造薄膜晶体管(TFT)的技术发展很快。在薄膜晶体管中,特别是多晶硅薄膜晶体管(poly-Si TFT)与非晶薄膜晶体管相比可以在更高速度下工作。因此,在使用多晶硅薄膜晶体管的半导体显示设备中,不同于使用非晶薄膜晶体管的情形,驱动器电路可直接与象素部分一样形成于同一基底上。

[0059] 在一种有源矩阵液晶显示设备中,其中驱动器电路直接形成在与象素部分相同的基底上,这里示出了一个,应用本发明的以点顺序制的模拟信号方法来驱动驱动器电路的实例,图 10 示出一个实例的示意图。

[0060] 有源矩阵液晶显示设备电路示意图由图 10 给出,它有一个源侧驱动器电路 201、栅侧驱动器电路 202 和象素部分 203。在象素部分 203 中,源信号线 204 与源侧驱动器电路 201 相连接,栅极信号线 205 与栅侧驱动电路 202 交点相连。在提供(包围)有源信号线 204 和栅极信号线 205 的区域中,提供一个象素的薄膜晶体管(象素 TFT)206、夹在相对电极和象素电极之间的液晶盒 207、以及储存电容器 208。

[0061] 从源侧驱动器电路 201 输出到源信号线(204)的模拟视频信号(带有图象信息的模拟视频信号)由象素 TFT206 选择,并写入预定象素的象素电极。象素 TFT206 通过选中的来自栅极侧驱动器电路 202 经由栅极信号线 205 的信号输入来工作。

[0062] 图 10 所示的有源矩阵液晶显示设备电路图在象素部分 203 有  $m \times n$  个象素。即需要  $m$  个源信号线 204 和  $n$  个栅极信号线 205。

[0063] 源侧驱动器电路 201 输入有源侧起始脉冲、源侧时钟信号和视频信号,它们之间关系如图 11 所示。视频信号开始时,起始脉冲显示出时序,而视频信号在时钟的半个周期为一个象素传输图象信息。第一行到第  $m$  行中的象素信息顺续排列在视频信号中。

[0064] 每个象素中,为了传输视频信号的图象信息,源侧驱动器电路 201 构造成如图 12 所示的样子。 $SR_1$ 、 $SR_2$ 、...、 $SR_{(m-1)}$  和  $SR_{(m)}$  是移位寄存器,移位寄存器的恰在前面的状态通过时钟的上升时间和时钟的下降时间传输出去。图 13 显示了  $SR_1$ 、 $SR_2$ 、...、 $SR_{(m-1)}$  和  $SR_{(m)}$  的输出。

[0065] 移位寄存器的信号(采样信号)传送到模拟开关  $ASW_1$ 、 $ASW_2$ 、...、 $ASW_{(m-1)}$  和

ASW(m), 视频信号以合适的时序传送到源信号线 204 上。

[0066] 这里, 源侧时钟信号是指本说明书中使用的“共用信号”。需要尽可能抑制移位寄存器输出信号(采样信号)的变化。这是因为, 当视频信号传送给源信号线 204 所用的时序发生变化时, 有可能出现成象失败, 如写入了一个应写入到下一个象素的信号。

[0067] 图 14 示出了传统移位寄存器电路的一个实例, 图 15 示出使用本发明移位寄存器的一个实例。图 14 和 15 都是用 RS(SET RESET) 触发器作为移位寄存器的例子, 有四个输入端 SET、RESET、用于同步的 CLK(时钟) 和与 CLK 位相反相的 CLKb。此外, 移位寄存器电路还有输出端 OUT 和 OUTb, 其中 OUTb 输出 OUT 的反相信号。输出端 OUT 与下一级移位寄存器的 SET 端相连, 且模拟开关的控制端与源信号线 204 和视频信号相连, OUTb 与下一级移位寄存器的 RESET 相连。

[0068] 图 14 给出由反相器 211、反相器 212、与非门 213 和与非门 214 构成的 RS 触发器。图 15 给出由反相器 221、反相器 222、与非门 223 和与非门 214 构成的 RS 触发器。图 16 给出反相器的结构, 图 17 给出与非门的结构。

[0069] 图 16 中的反相器由一个 p 沟道 TFT231 和一个 n 沟道 TFT232 构成, 并输出反相的输入信号。图 17 中的与非门包括 p 沟道 TFT233、p 沟道 TFT234, n 沟道 TFT235 和 n 沟道 TFT236。仅仅在高电平输入到两个输入端的情况下, 输出为低电平。

[0070] 在图 14 和 15 的 RS 触发器中, 当 SET 信号变为高电平时, 从那时起与非门 213(在图 15 中参考数字 223) 的输出电平变为 Hi, 并且这种状态一直维持到 RESET 信号变为高电平为止。

[0071] 图 14 示出移位寄存器的传统电路的实例, 其中定时反相器 215 和定时反相器 216 输出与时钟同步的 RS 触发器的信息。图 18 示了该出定时反相器的结构。该定时反相器由 p 沟道 TFT 237、p 沟道 TFT238、n 沟道 TFT239 和 n 沟道 TFT240 构成, 且当 CK 为高电平以及 CK 的反相信号 CKb 为低电平时, 它作为反相器工作。

[0072] 图 15 给出了本发明移位寄存器的电路的实例, 其中用模拟开关 225 和模拟开关 226 来输出被时钟同步的信号。在这个例子中, 通过将传统的定时反相器变为模拟开关, 可以输出一个具有小的变化的信号。

[0073] 注意, 为了容易理解图 15 中的电路结构, 该电路只用了最少必需的结构来说明, 但实际上, 它可以如图 19 所示。与图 15 给出的模拟开关相比在图 19 示出的电路中, 还通过另外提供一个模拟开关 246 形成一个输出端 OUT2, 并且输出到下一级移位寄存器 SET 端的 OUT 和输出到模拟开关控制端的 OUT2 彼此是分开的, 其中该模拟开关与视频信号和源信号线 204 相连接。此外, 为了确保逻辑操作, 提供有 n 沟道 TFT 249、n 沟道 TFT 250 和 p 沟道 TFT 248。

[0074] 到此为止, 是通过源侧驱动器电路 201 分离视频信号以及将分离的视频信号写入相应的源信号线 204 上的过程。在此期间, 栅极侧驱动器电路 202 已选中一行栅极信号线 205, 此行的象素 TFT206 变为通, 源信号线 204 上的信号被写进液晶盒 207 和存储电容器 208。栅极侧驱动器电路 202 需要顺序选择栅极信号线 205, 因此与源侧驱动器电路相似, 移位寄存器用来放大移位寄存器的输出并且输出到栅极信号线 205 上。

[0075] 如上所述, 栅极信号线 205 是被逐一选择的。当所有栅极信号线都被选中, 就形成一幅图象。

[0076] (实施例 2)

[0077] 本发明可用于多种半导体显示设备。特别是,本发明可用于有源矩阵液晶显示设备、有源矩阵 EL 显示设备(光发射设备)以及有源矩阵 EC 显示设备。即本发明可用于所有结合半导体器件作为显示介质的电的设备。

[0078] 类似这样的电子设备有视频摄像机、数字摄像机、投影仪(背投式或前投式)、头戴式显示器(眼镜式显示器)、游戏机、汽车导航系统、个人计算机、便携式信息终端(移动计算机、便携电话、电子书籍及类似的)。这些的实例如图 20A 至 22C 所示。

[0079] 图 20A 示出了个人计算机,该机包括主体 1001、图像输入部分 1002、显示设备 1003 和键盘 1004。本发明可用于显示设备 1003 和其它电路。

[0080] 注意,在此实施例中,其它电路指寄存器或相类似的,它是一种存储器电路,其作为存储介质暂时储存记忆和数字数据。在数字电路中寄存器是一种具有类似备忘录功能的电路。

[0081] 图 20B 示出了视频摄像机,该机由主体 1101、显示设备 1102、声音输入部分 1103、操作开关 1104、电池 1105 和图像接收部分 1106 构成。本发明可用于显示设备 1102 和其它电路。

[0082] 图 20C 示出了移动计算机,该机由主体 1201、摄像机部分 1202、图像接收部分 1203、操作开关 1204 和显示设备 1205 构成。本发明可用于显示设备 1105 和其它电路。

[0083] 图 20D 示出了眼镜式显示器,该显示器由主体 1301、显示设备 1302 和支架部分 1303 构成。本发明可用于显示设备 1302 和其它电路。

[0084] 图 20E 示出了利用记录有程序的记录介质(此后称记录介质)的唱机,它由主体 1041、显示设备 1402、扬声器部分 1403、记录介质 1404 和操作开关 1405 构成。注意,此设备使用 DVD(数字多用途光盘)、CD 或类似的作为记录介质,可以用来听音乐、看电影、玩游戏和使用因特网。本发明可用于显示设备 1402 和其它电路。

[0085] 图 21A 示出了前投式投影仪,该投影仪由光源光学系统和显示设备 1601、屏幕 1602 构成。本发明可用于显示设备 1601 和其它电路。

[0086] 图 21B 示出了背投式投影机,该机由主体 1701、光源光学系统和显示设备 1702、镜子 1703、镜子 1704 和屏幕 1705 构成。本发明可用于显示设备 1702 和其它电路。

[0087] 注意,图 21C 示出了图 21A 或 21B 中光源光学系统和显示设备 1601 或 1702 的结构实例的图示。光源光学系统和显示设备 1601、1702 由光源光学系统 1801、镜子 1802、1804 到 1806、分色镜 1803、光学系统 1807、显示设备 1808、相位差片 1809 和投影光学系统 1810 构成。该投影光学系统 1810 由配备投影透镜的多个光学透镜构成。这种结构称为三片系统,因为它使用三个显示设备 1808。此外,操作者可以在图 21C 箭头所示的光路中提供光学透镜、有偏振功能的薄膜、用于调节位相差的薄膜、IR 薄膜以及类似的。

[0088] 另外,图 21D 示出了图 21C 中光源光学系统 1801 的结构实例的图示。在此实施例中,光源光学系统 1801 由反射镜 1811、光源 1812、透镜阵列 1813 和 1814、偏振转换元件 1815 和聚光透镜 1816 构成。注意,图 21D 所示的光源光学系统是一个实例,而它并不限于这个结构。例如,操作者可以适当提供光源透镜、有偏振功能的薄膜、用于调节位相差的薄膜,IR 薄膜以及类似的。

[0089] 图 21C 示出一个三片系统的实例,而图 22A 是一个单片系统的实例的图示。图 22A

所示的光源光学系统和显示设备由光源光学系统 1901、显示设备 1902、投影光学系统 1903 和相位差片 1904 构成。该投影光学系统 1903 由配备投影透镜的多个光学透镜构成。图 22A 所示的光源光学系统和显示设备可用于图 21A 和图 21B 中的光源光学系统和显示设备 1601、1702。此外，光源光学系统 1901 可使用图 21D 所示的光源光学系统。注意，显示设备 1902 配备有滤色镜（未示出），并以彩色显示图象。

[0090] 此外，图 22B 所示的光源光学系统和显示设备是图 22A 的一个应用实例，RGB 旋转滤色镜圆盘 1905 用于以彩色显示图像，而不是提供滤色镜。图 22B 所示的光源光学系统和显示设备可应用于图 21A 和图 21B 所示的光源光学系统和显示设备 1601、1702。

[0091] 此外，图 22C 所示的光源光学系统和显示设备称为无滤色镜的单片系统。此系统在显示设备 1916 中提供一个微型透镜阵列 1915，并通过使用分色镜（绿色）1912、分色镜（红色）1913 和分色镜（蓝色）1914 来显示彩色图像。投影光学系统 1917 由配有投影透镜的多个光学透镜构成。图 22C 所示的光源光学系统和显示设备可用于图 21A 和图 21B 所示的光源光学系统和显示设备 1601、1702。此外，作为光源光学系统 1911，除使用光源外，也可采用使用耦合透镜和准直透镜的光学系统。

[0092] 如上所述，本发明的应用范围极为广阔，并且本发明可用于电子设备的多种领域。

[0093] 本发明结构简单，可用于所有工作需要同步的半导体电路。此外，减小由半导体元件变化引起的被同步的信号漂移的效果是可以期待的。

[0094] 此外，通过将被同步的信号输入到由半导体元件构成的模拟开关，会有一个优点，因为这使得用多个反相器构成的传统缓冲电路变得没有必要。

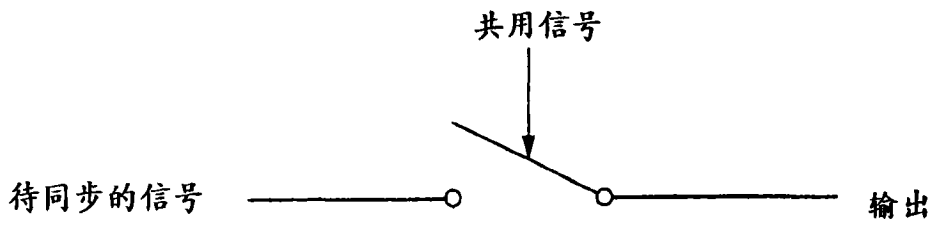


图 1

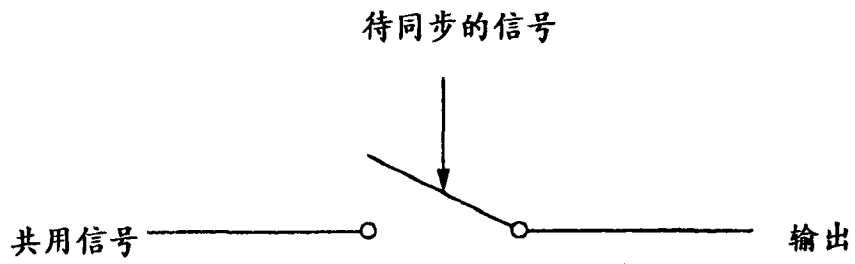


图 2

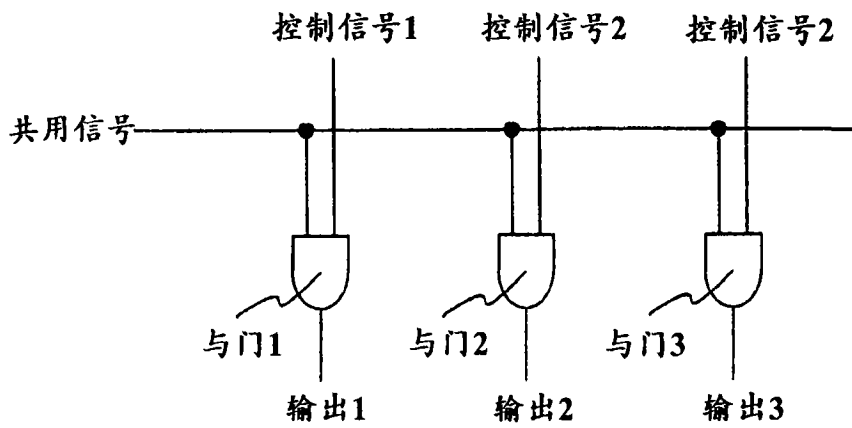


图 3

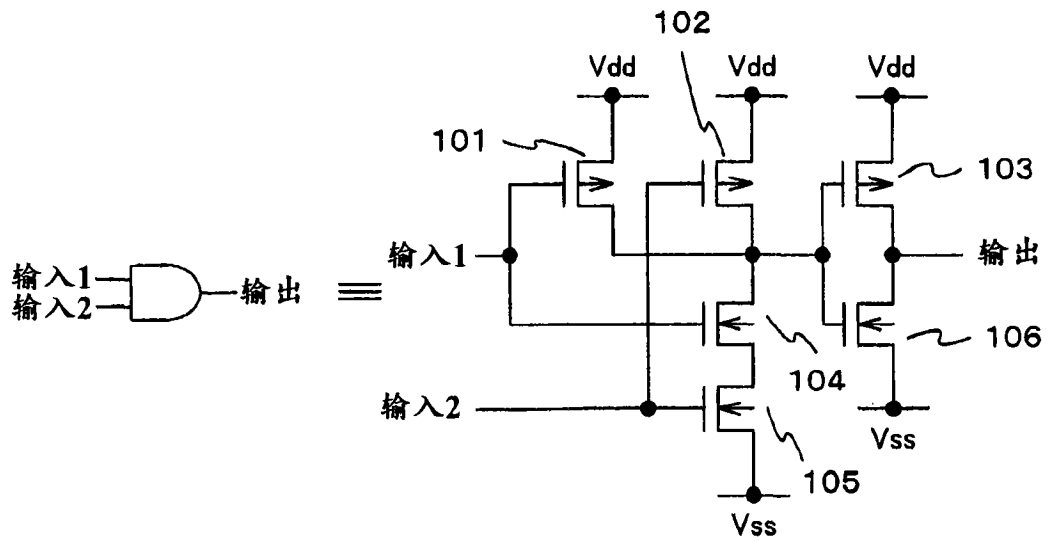


图 4

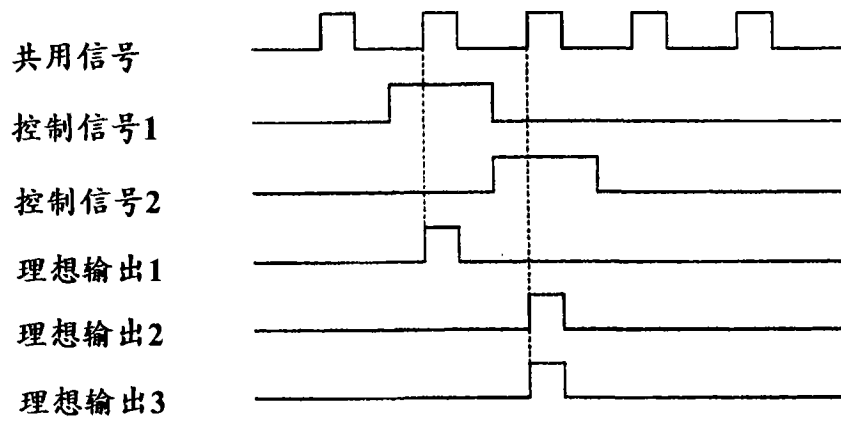


图 5

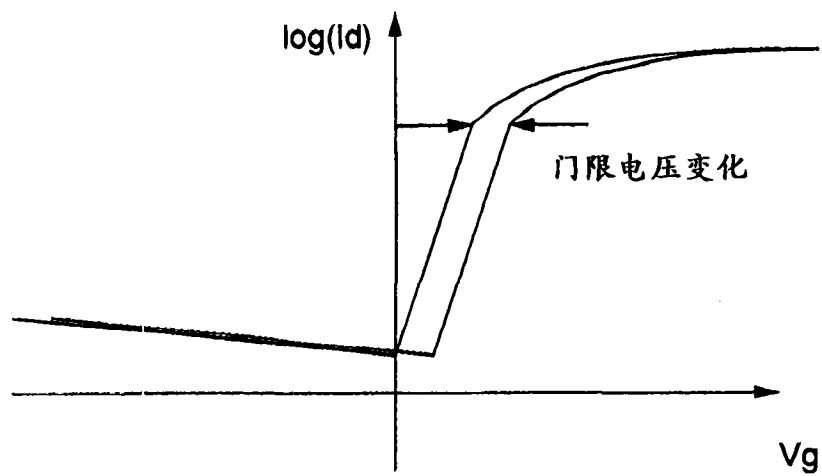


图 6

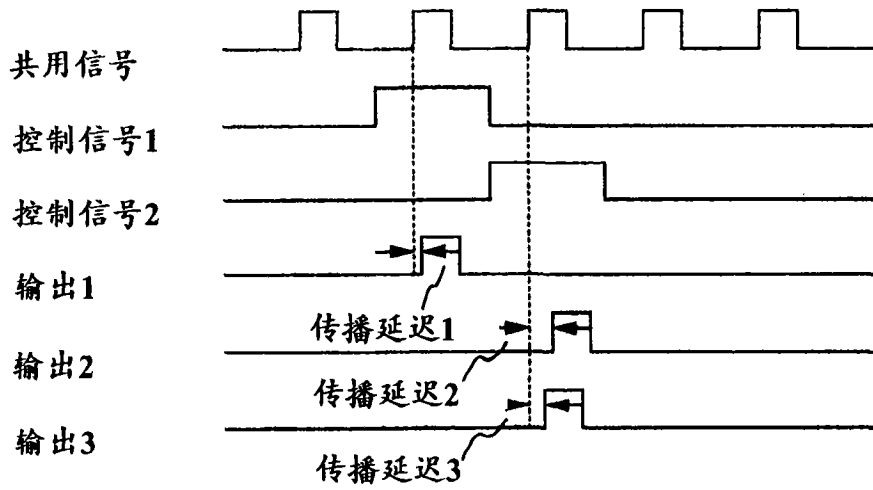


图 7

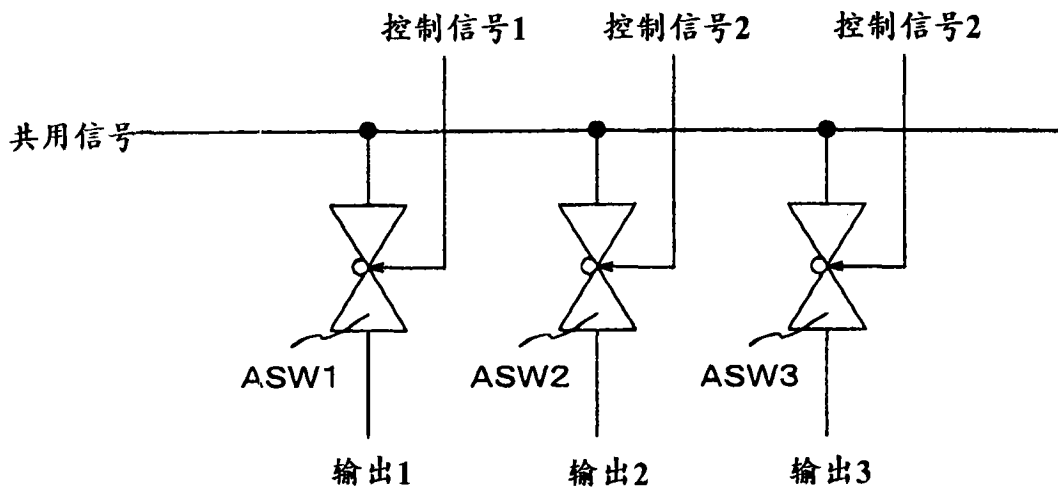


图 8

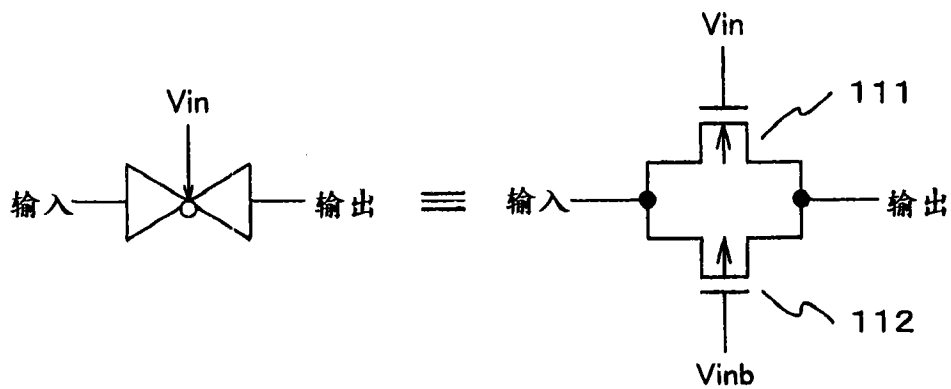


图 9

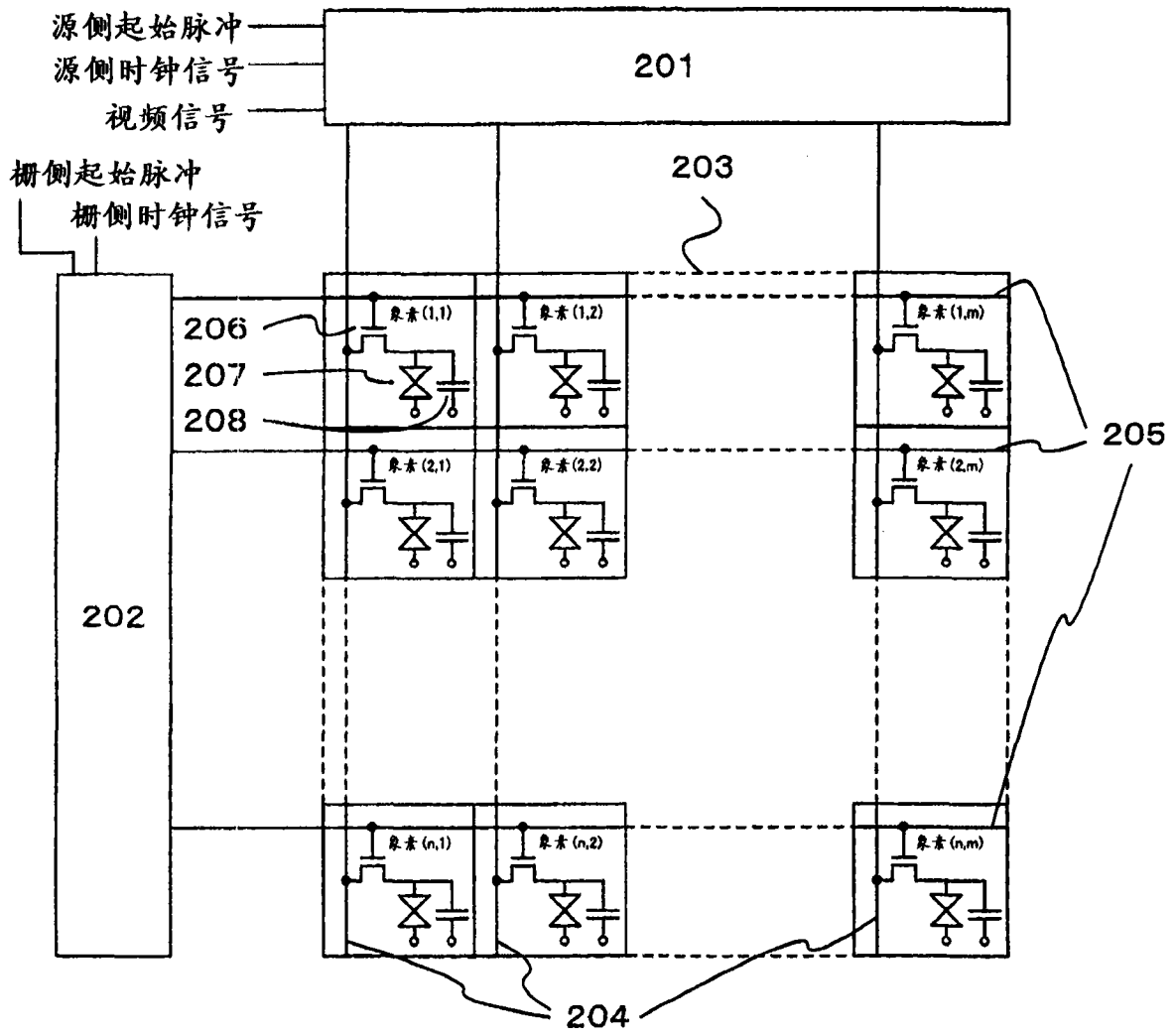


图 10

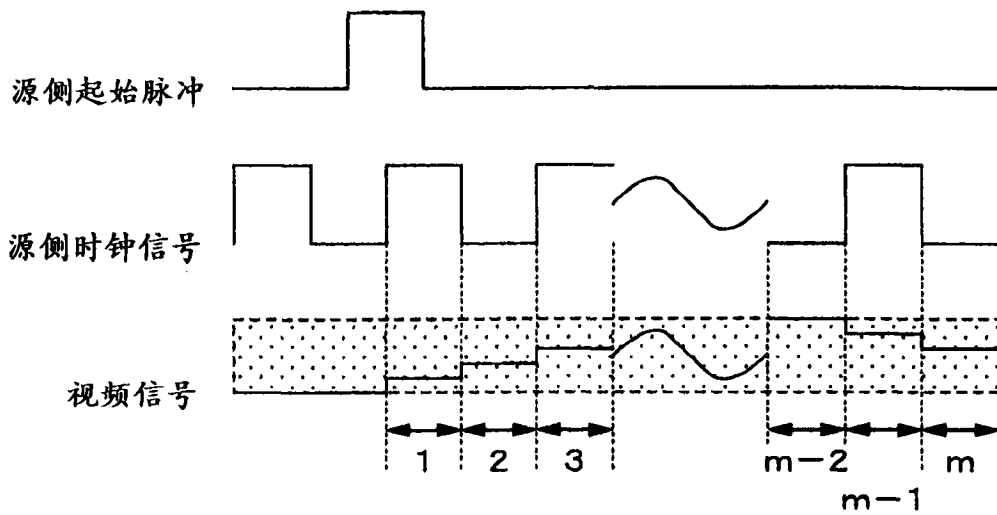


图 11

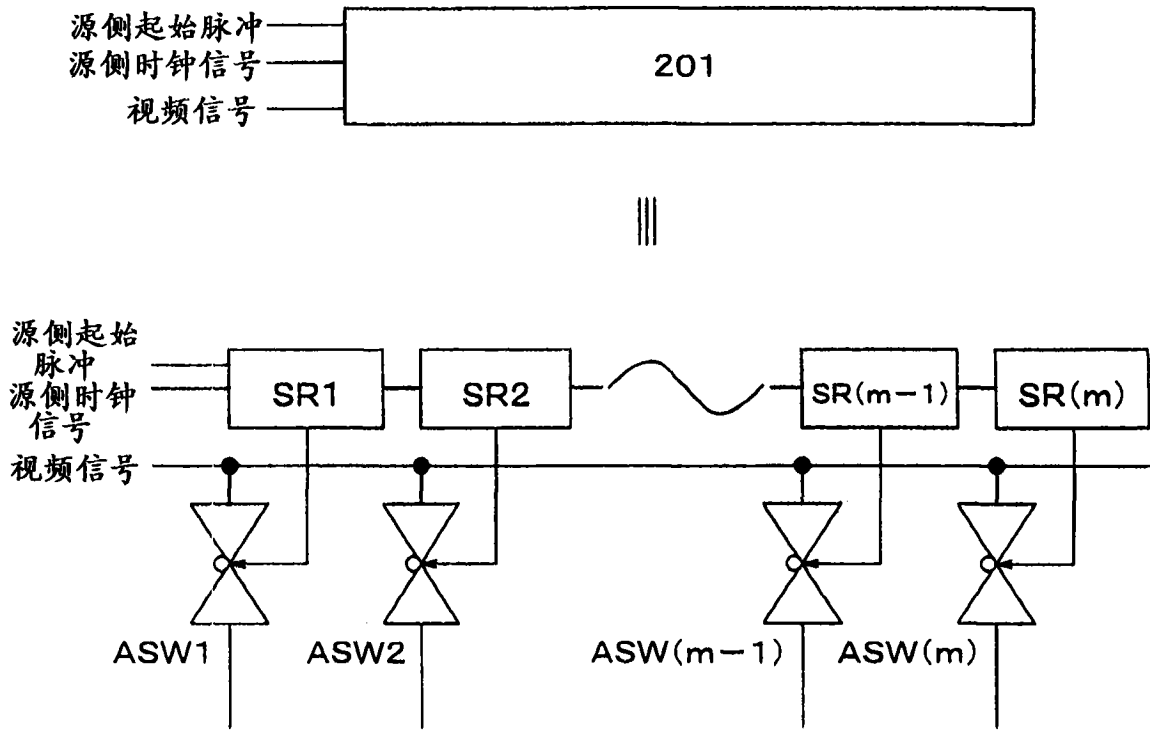


图 12

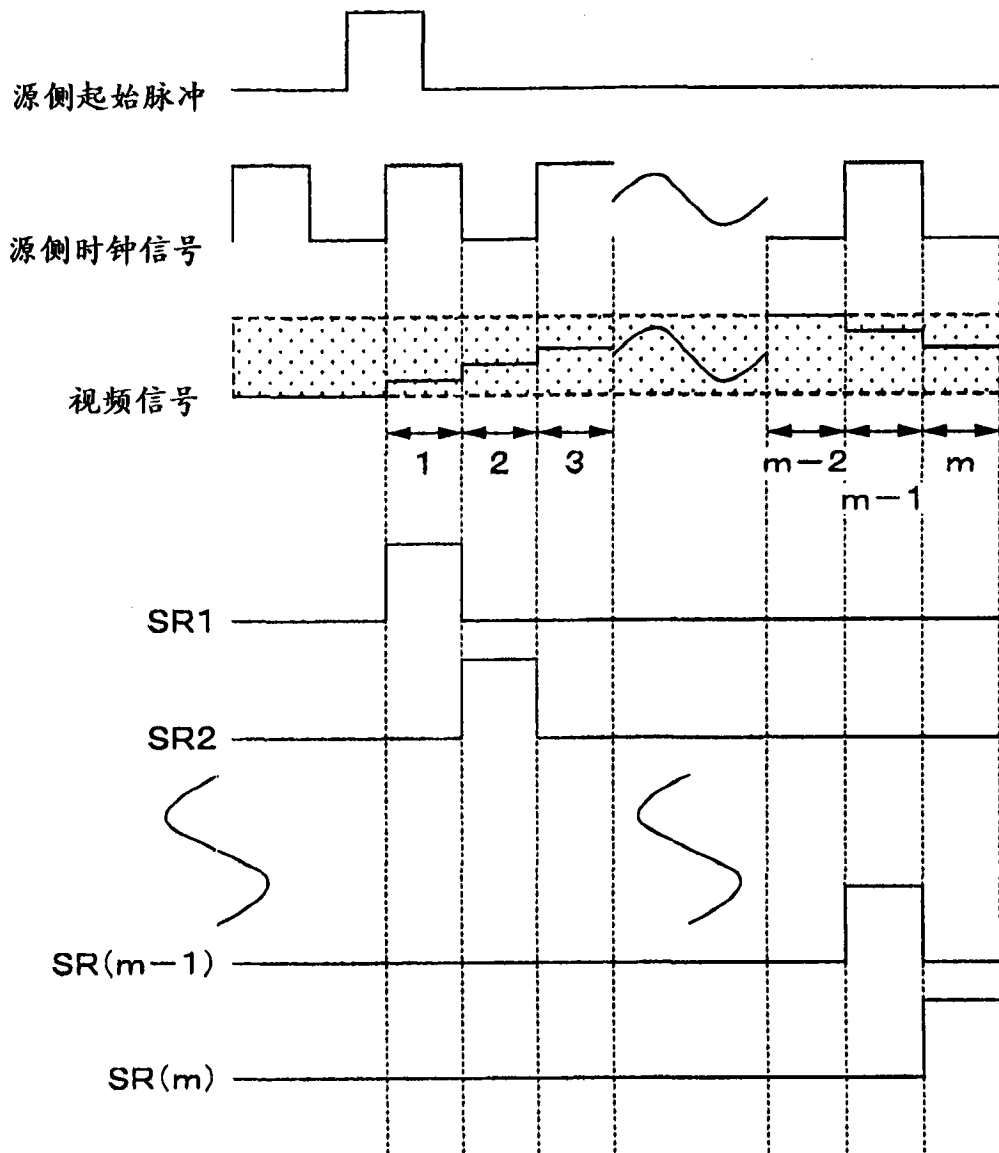


图 13

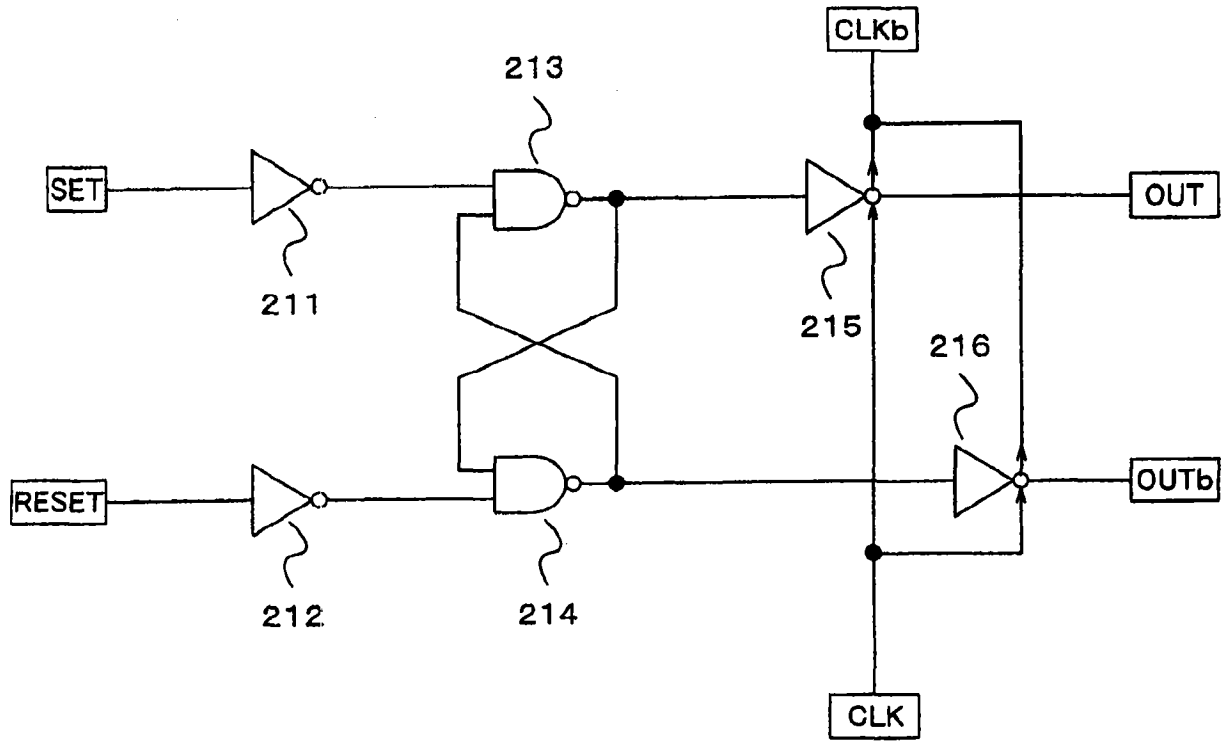


图 14

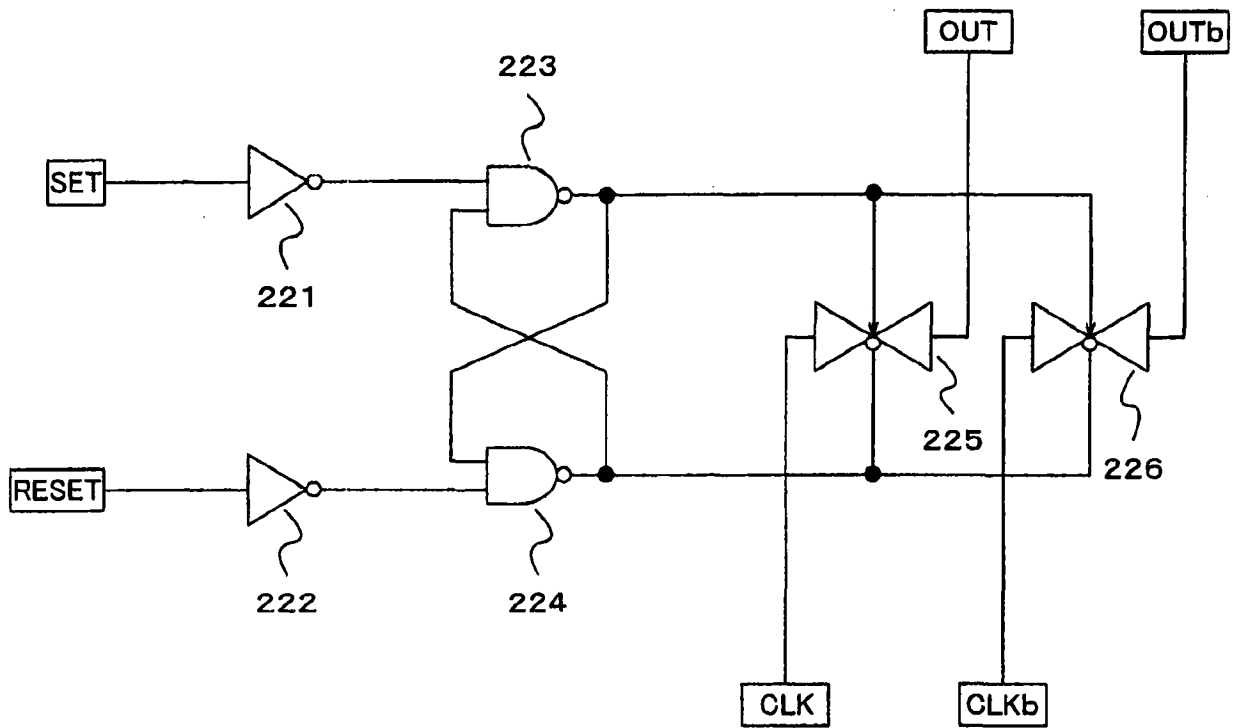


图 15

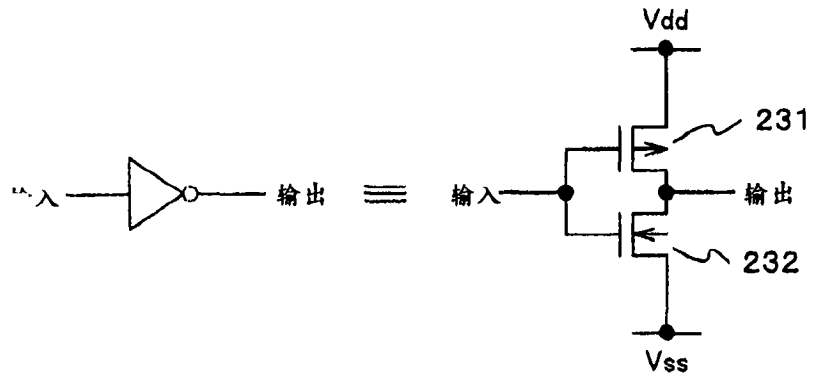


图 16

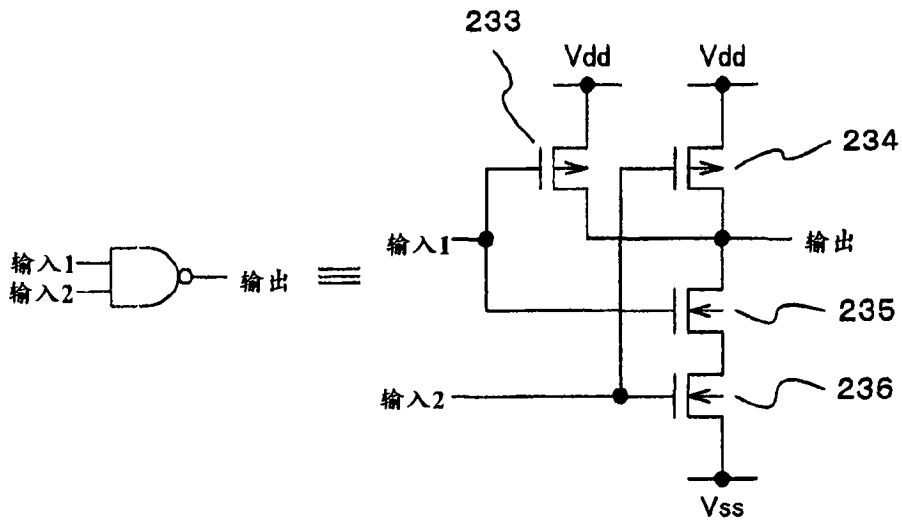


图 17

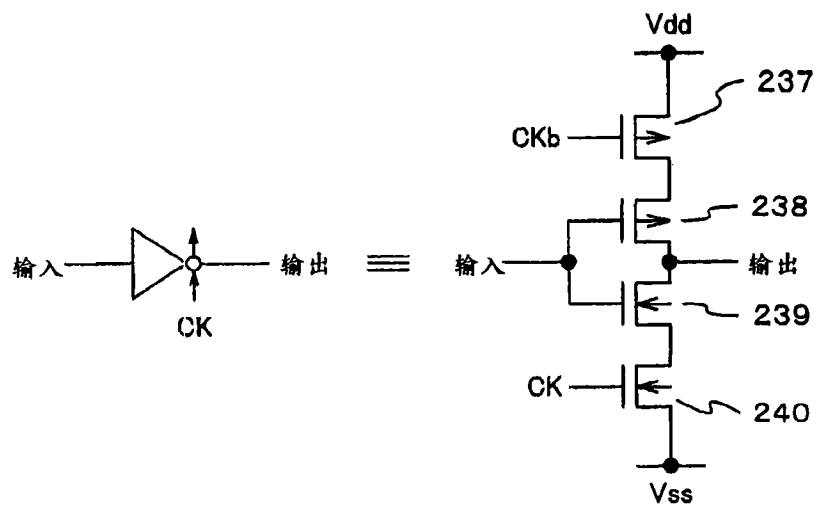


图 18

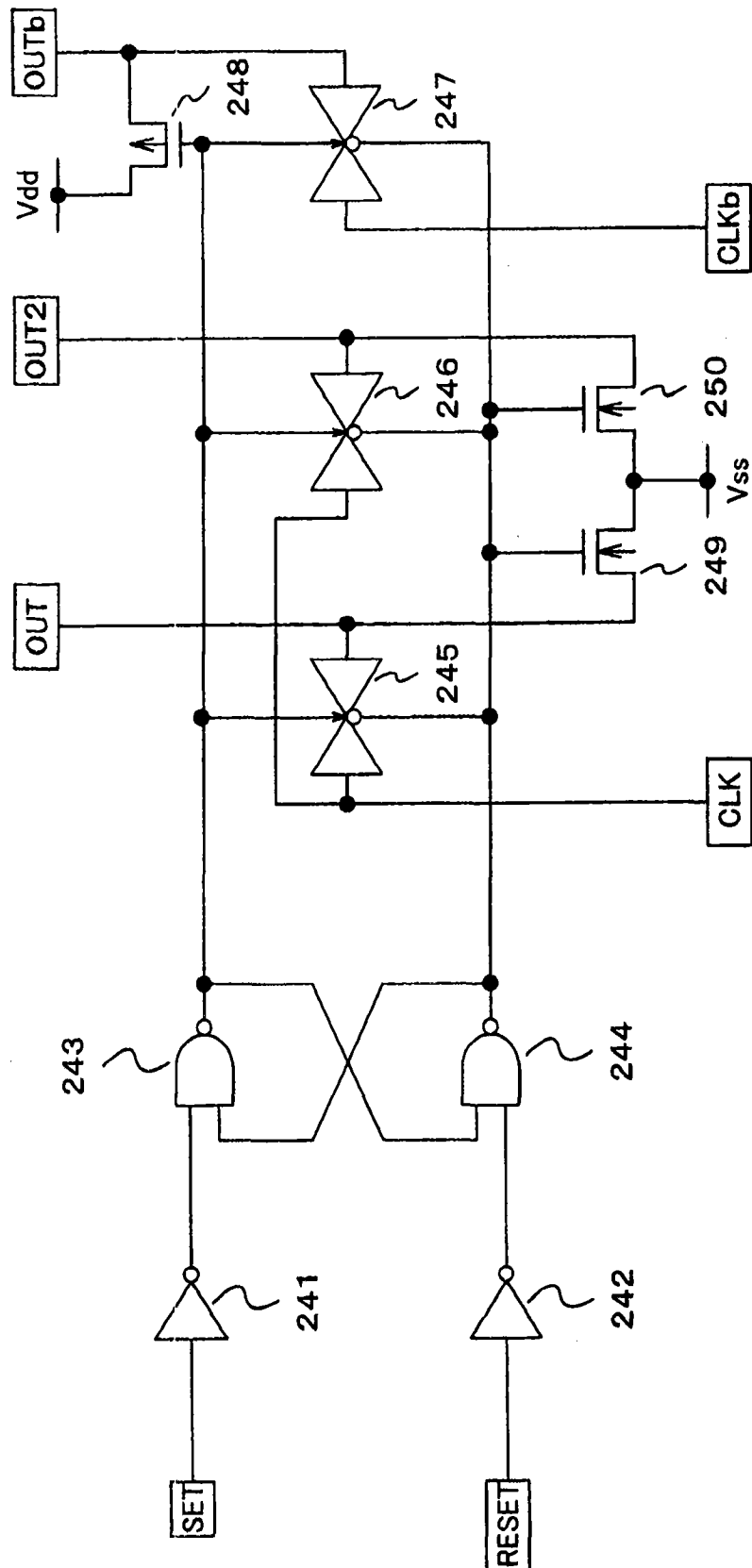


图 19

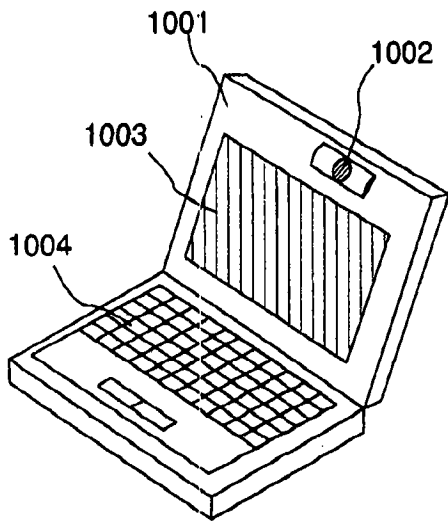


图 20A

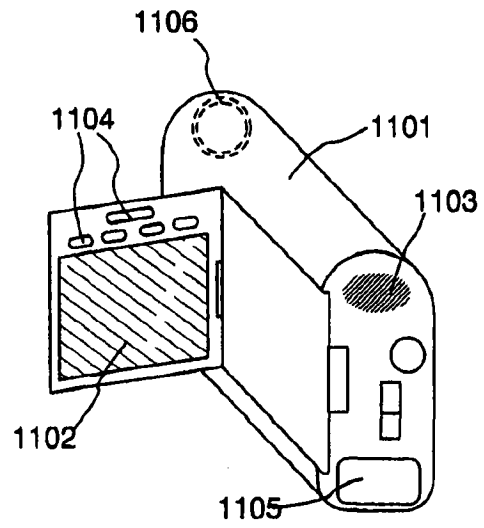


图 20B

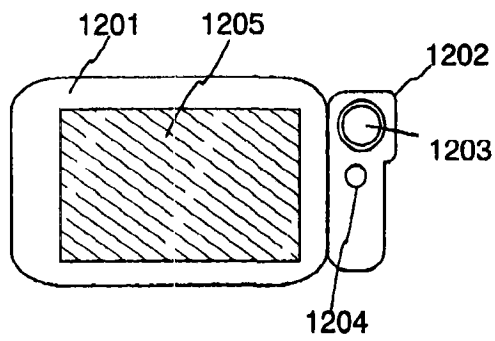


图 20C

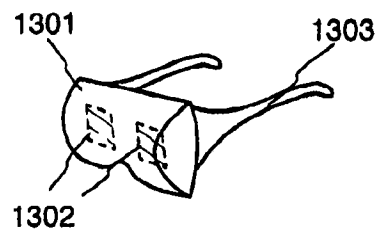


图 20D

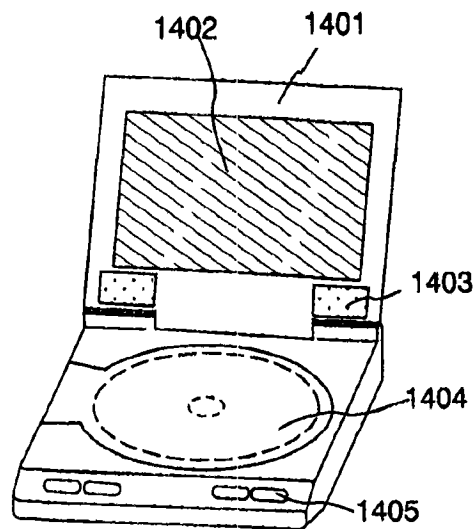


图 20E

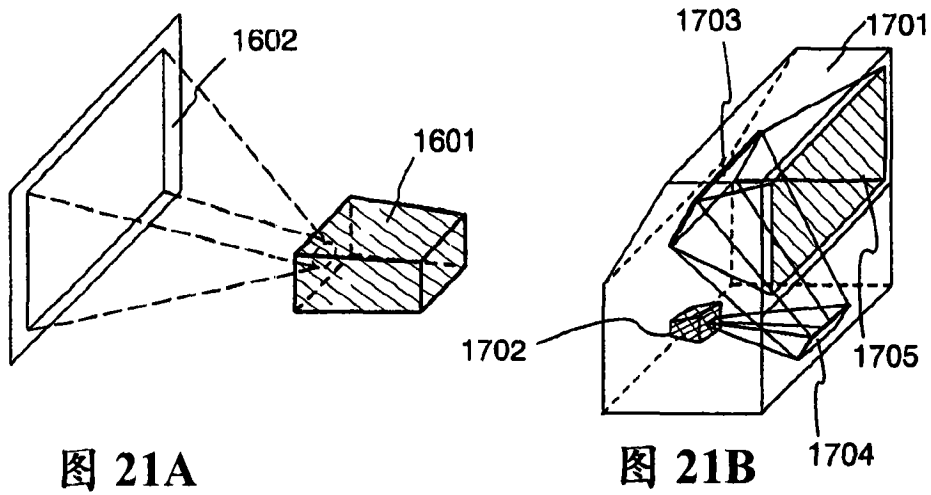


图 21A

图 21B

图 21A 图 21B

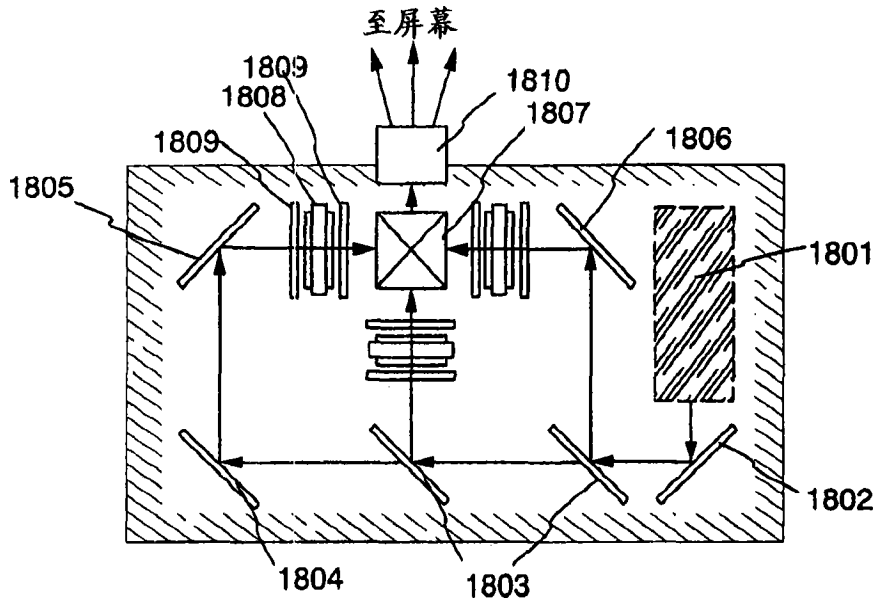


图 21C

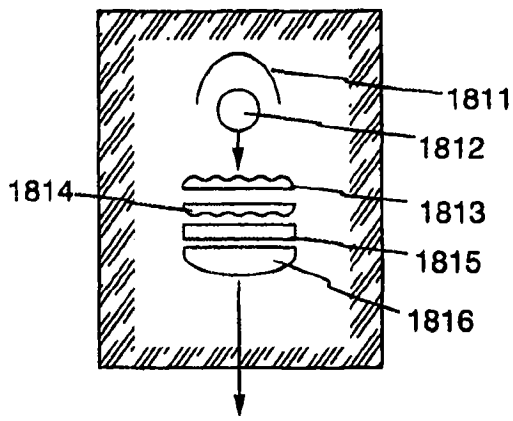


图 21D

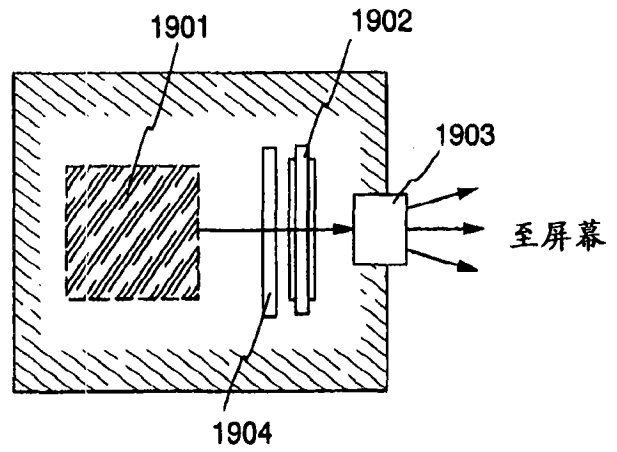


图 22A

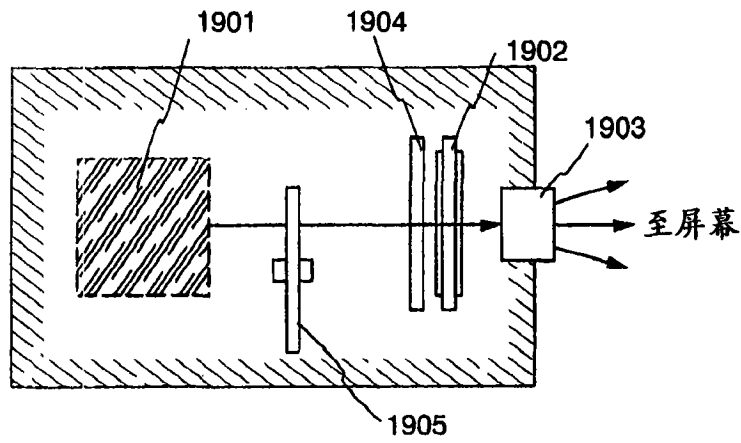


图 22B

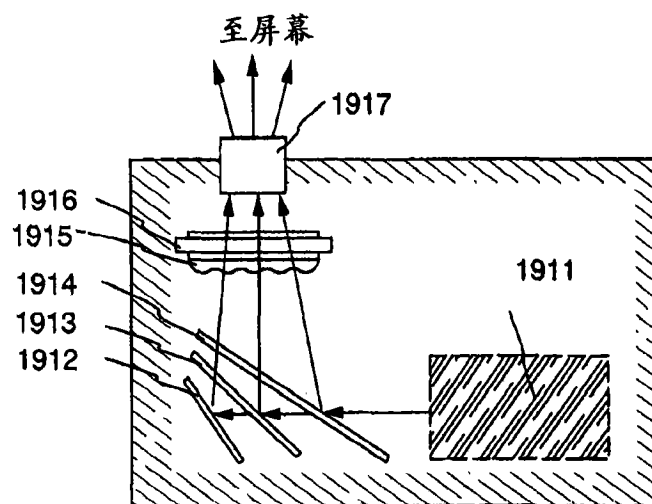


图 22C