

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2016 年 7 月 28 日 (28.07.2016)



(10) 国际公布号
WO 2016/115797 A1

(51) 国际专利分类号:
G06F 3/041 (2006.01)

(21) 国际申请号: PCT/CN2015/079501

(22) 国际申请日: 2015 年 5 月 21 日 (21.05.2015)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201510030501.9 2015 年 1 月 21 日 (21.01.2015) CN

(71) 申请人: 京东方科技集团股份有限公司 (BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN]; 中国北京市朝阳区酒仙桥路 10 号, Beijing 100015 (CN)。鄂尔多斯市源盛光电有限责任公司 (ORDOS YUANSHEG OPTOELECTRONICS CO., LTD.) [CN/CN]; 中国内蒙古自治区鄂尔多斯市东胜区鄂尔多斯装备制造基地, Inner Mongolia 017020 (CN)。

(72) 发明人: 黄飞 (HUANG, Fei); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。乔赞 (QIAO, Yun); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。樊君 (FAN, Jun); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。李付强 (LI, Fuqiang); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。孙建 (SUN, Jian); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。李成 (LI, Cheng); 中国北

京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。

(74) 代理人: 北京市柳沈律师事务所 (LIU, SHEN & ASSOCIATES); 中国北京市海淀区彩和坊路 10 号 1 号楼 10 层, Beijing 100080 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

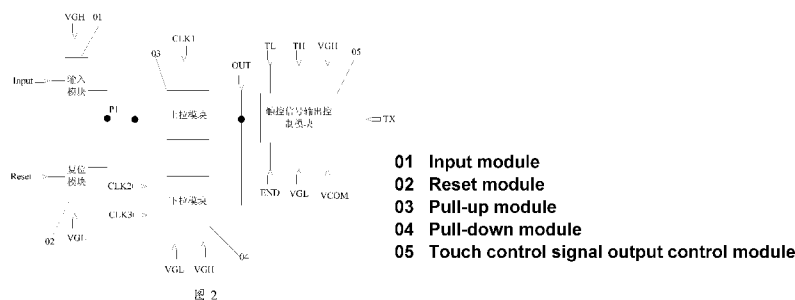
(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

(54) Title: TOUCH CONTROL CIRCUIT, TOUCH CONTROL PANEL AND DISPLAY APPARATUS

(54) 发明名称: 触控电路、触控面板及显示装置



(57) Abstract: Provided are a touch control circuit, a touch control panel and a display apparatus. The touch control circuit comprises: an input module (01) for pulling up the potential of a first node (P1); a reset module (02) for pulling down the potential of the first node (P1); a pull-up module (03) for pulling up the potential of a control signal output (OUT); a pull-down module (04) for pulling down the potential of the first node (P1) and that of the control signal output (OUT); and a touch control signal output control module (05) for controlling a touch control signal output (TX) to select to output a high-frequency signal (TH) or a common voltage signal (VCOM) so as to realize the function of the touch control circuit outputting a touch control signal.

(57) 摘要: 提供了一种触控电路、触控面板及显示装置; 所述触控电路包括输入模块(01)用于拉高第一节点(P1)的电位; 复位模块(02)用于拉低第一节点(P1)的电位; 上拉模块(03)用于拉高控制信号输出端(OUT)的电位; 下拉模块(04)用于拉低第一节点(P1)和控制信号输出端(OUT)的电位; 触控信号输出控制模块(05)用于控制触控信号输出端(TX)选择输出高频信号(TH)或公共电压信号(VCOM), 以实现触控电路输出触控信号的功能。



WO 2016/115797 A1

触控电路、触控面板及显示装置

技术领域

本公开涉及显示技术领域，尤其涉及一种触控电路、触控面板及显示装置。

5

背景技术

目前，随着移动显示设备的不断发展，人机互动方式已由原来的机械按键模式发展到触控感知的模式，因此，显示设备中的触控电路起到至关重要的作用。

10 已知的一种触控面板采用如图 1 所示的触控电路来实现触控扫描功能，其电路结构包括多个传输门 A、非门 B、三态门 C 等门电路，以及开关晶体管 T，而传输门 A 和非门 B 电路均需要两个薄膜晶体管组合实现其相应的功能，三态门 C 电路则需要四个薄膜晶体管实现其功能，因此，触控电路整体上需要至少 32 个薄膜晶体管来实现，其结构比较复杂，所需要的薄膜晶体管
15 数量较多，因而其功耗较大。

因此，如何简化触控电路的结构，降低触控电路的功耗，是本领域技术人员亟待解决的问题。

发明内容

20 本公开实施例提供了一种触控电路、触控面板及显示装置，可以解决已知的触控电路结构较复杂，功耗较大的问题。

本公开实施例提供了一种触控电路，包括：输入模块、复位模块、上拉模块、下拉模块、触控信号输出控制模块，其中：

25 所述输入模块的控制端与信号输入端相连，输入端与高电平信号端相连，输出端与第一节点相连，所述输入模块用于在所述信号输入端的控制下拉高所述第一节点的电位；

所述复位模块的控制端与复位信号端相连，输入端与所述第一节点相连，输出端与低电平信号端相连，所述复位模块用于在所述复位信号端的控制下拉低所述第一节点的电位；

30 所述上拉模块的控制端与所述第一节点相连，输入端与第一时钟信号端

相连，输出端与控制信号输出端相连，所述上拉模块用于在所述第一节点和所述第一时钟信号端的控制下，拉高所述控制信号输出端的电位；

所述下拉模块连接于所述高电平信号端、所述低电平信号端、第二时钟信号端、第三时钟信号端、所述控制信号输出端以及所述第一节点之间，所述下拉模块用于在所述第二时钟信号端和第三时钟信号端的控制下，拉低所述第一节点和所述控制信号输出端的电位；

所述触控信号输出控制模块连接于所述高电平信号端、所述低电平信号端、所述控制信号输出端、低频信号端、高频信号端、公共电压信号端、截止信号端以及触控信号输出端之间，所述触控信号输出控制模块用于在所述控制信号输出端的控制下，控制所述触控信号输出端选择输出高频信号或公共电压信号。

可选地，本公开实施例提供的上述触控电路中，所述下拉模块，具体包括：第一下拉单元、第二下拉单元，第一下拉控制单元以及第二下拉控制单元；

所述第一下拉控制单元连接于所述第二时钟信号端、所述第三时钟信号端、所述高电平信号端、所述低电平信号端、所述第一节点以及第二节点之间，所述第一下拉控制单元用于在所述第二时钟信号端和所述第三时钟信号端的控制下，拉高所述第二节点的电位；

所述第二下拉控制单元的控制端与所述第一节点相连，输入端与所述第二节点相连，输出端与所述低电平信号端相连，所述第二下拉控制单元用于在所述第一节点的电位被拉高时，拉低所述第二节点的电位；

所述第一下拉单元的控制端与所述第二节点相连，输入端与所述控制信号输出端相连，输出端与所述低电平信号端相连，所述第一下拉单元用于在所述第二节点的电位被拉高时，拉低所述控制信号输出端的电位；

所述第二下拉单元的控制端与所述第二节点相连，输入端与所述第一节点相连，输出端与所述低电平信号端相连，所述第二下拉单元用于在所述第二节点的电位被拉高时，拉低所述第一节点的电位。

可选地，本公开实施例提供的上述触控电路中，所述第一下拉单元，具体包括：第一开关晶体管和第一电容；

所述第一开关晶体管的栅极与所述第二节点相连，源极与所述控制信号输出端相连，漏极与所述低电平信号端相连；

所述第一电容连接于所述第二节点和所述低电平信号端之间。

可选地，本公开实施例提供的上述触控电路中，所述第二下拉单元，具体包括：第二开关晶体管；

5 所述第二开关晶体管的栅极与所述第二节点相连，源极与所述第一节点相连，漏极与所述低电平信号端相连。

可选地，本公开实施例提供的上述触控电路中，所述第一下拉控制单元，具体包括：第三开关晶体管、第四开关晶体管和第五开关晶体管；

10 所述第三开关晶体管的栅极与所述第二时钟信号端相连，源极与所述高电平信号端相连，漏极分别与所述第四开关晶体管的源极和所述第五开关晶体管的栅极相连；

所述第四开关晶体管的栅极与所述第三时钟信号端相连，漏极与所述低电平信号端相连；

所述第五开关晶体管的源极与所述高电平信号端相连，漏极与所述第二节点相连。

15 可选地，本公开实施例提供的上述触控电路中，所述第二下拉控制单元，具体包括：第六开关晶体管；

所述第六开关晶体管的栅极与所述第一节点相连，源极与所述第二节点相连，漏极与所述低电平信号端相连。

20 可选地，本公开实施例提供的上述触控电路中，所述触控信号输出控制模块，具体包括：高频信号输出控制单元、公共电压信号输出控制单元、第三节点上拉单元以及第三节点下拉单元；

所述第三节点上拉单元的控制端与所述控制信号输出端相连，输入端与所述低频信号端相连，输出端与所述第三节点相连，所述第三节点上拉单元用于在所述控制信号输出端的电位被拉高时，拉高所述第三节点的电位；

25 所述第三节点下拉单元的控制端与所述截止信号端相连，输入端与所述第三节点相连，输出端与所述低电平信号端相连，所述第三节点下拉单元用于在所述截止信号端的控制下，拉低所述第三节点的电位；

30 所述高频信号输出控制单元的控制端与所述第三节点相连，输入端与所述高频信号端相连，输出端与所述触控信号输出端相连，所述高频信号输出控制单元用于在所述第三节点的电位被拉高时，控制所述触控信号输出端输出高频信号；

所述公共电压信号输出控制单元连接于所述第三节点、所述低电平信号端、所述高电平信号端、所述公共电压信号端，以及所述触控信号输出端之间，所述公共电压信号输出控制单元用于在所述第三节点的电位被拉低时，控制所述触控信号输出端输出公共电压信号。

5 可选地，本公开实施例提供的上述触控电路中，所述第三节点上拉单元，具体包括：第七开关晶体管；

所述第七开关晶体管的栅极与所述控制信号输出端相连，源极与所述低频信号端相连，漏极与所述第三节点相连。

10 可选地，本公开实施例提供的上述触控电路中，所述第三节点下拉单元，具体包括：第八开关晶体管；

所述第八开关晶体管的栅极与所述截止信号端相连，源极与所述第三节点相连，漏极与所述低电平信号端相连。

可选地，本公开实施例提供的上述触控电路中，所述高频信号输出控制单元，具体包括：第九开关晶体管和第二电容；

15 所述第九开关晶体管的栅极与所述第三节点相连，源极与所述高频信号端相连，漏极与所述触控信号输出端相连；

所述第二电容连接于所述第三节点和所述触控信号输出端之间。

可选地，本公开实施例提供的上述触控电路中，所述公共电压信号输出控制单元，具体包括：第十开关晶体管、第十一开关晶体管和第三电容；

20 所述第十开关晶体管的栅极与所述第三节点相连，源极分别与所述高电平信号端和所述第十一开关晶体管的栅极相连，漏极与所述低电平信号端相连；

所述第十一开关晶体管的源极与所述公共电压信号端相连，漏极与所述触控信号输出端相连；

25 所述第三电容连接于所述高电平信号端和所述低电平信号端之间。

可选地，本公开实施例提供的上述触控电路中，所述公共电压信号输出控制单元，还包括：第十二开关晶体管；

所述第十二开关晶体管的栅极和源极与所述高电平信号端相连，漏极分别与所述第十开关晶体管的源极和所述第十一开关晶体管的栅极相连。

30 可选地，本公开实施例提供的上述触控电路中，所述输入模块，具体包括：第十三开关晶体管；

所述第十三开关晶体管的栅极与所述信号输入端相连，源极与所述高电平信号端相连，漏极与所述第一节点相连。

可选地，本公开实施例提供的上述触控电路中，所述复位模块，具体包括：第十四开关晶体管；

- 5 所述第十四开关晶体管的栅极与所述复位信号端相连，源极与所述第一节点相连，漏极与所述低电平信号端相连。

可选地，本公开实施例提供的上述触控电路中，所述上拉模块，具体包括：第十五开关晶体管和第四电容；

- 10 所述第十五开关晶体管的栅极与所述第一节点相连，源极与所述第一时钟信号端相连，漏极与所述控制信号输出端相连；

所述第四电容连接于所述第一节点和所述控制信号输出端之间。

- 15 本公开实施例提供了一种触控面板，包括级联的多个本公开实施例提供的上述触控电路，除首级触控电路和末级触控电路之外，其它各触控电路的控制信号输出端均向与其相邻的下一级触控电路的信号输入端相连，并与其相邻的上一级触控电路的复位信号端相连；首级触控电路的控制信号输出端与第二级触控电路的信号输入端相连；末级触控电路的控制信号输出端与上一级触控电路的复位信号端相连。

本公开实施例提供了一种显示装置，包括本公开实施例提供的上述触控面板。

- 20 本公开实施例提供了一种触控电路、触控面板及显示装置，该触控电路包括输入模块、复位模块、上拉模块、下拉模块、触控信号输出控制模块，其中，输入模块用于在信号输入端的控制下拉高第一节点的电位；复位模块用于在复位信号端的控制下拉低第一节点的电位；上拉模块用于在第一节点和第一时钟信号端的控制下，拉高控制信号输出端的电位；下拉模块用于在第二时钟信号端和第三时钟信号端的控制下，拉低第一节点和控制信号输出端的电位；触控信号输出控制模块用于在控制信号输出端的控制下，控制触控信号输出端选择输出高频信号或公共电压信号，这样实现了触控电路输出触控信号的功能，相对于已知的需要采用较多的薄膜晶体管搭建传输门、反相器以及三态门电路进而构成的触控电路，本公开实施例提供的触控电路结构
- 25
- 30 简单，功耗较低。

附图说明

图 1 为一种已知的触控电路的结构示意图;

图 2 为本公开实施例提供的触控电路的结构示意图之一;

图 3 为本公开实施例提供的触控电路中下拉模块的结构示意图;

5 图 4 为本公开实施例提供的触控电路中下拉模块的具体结构示意图;

图 5 为本公开实施例提供的触控电路中触控信号输出控制模块的结构示意图;

图 6 为本公开实施例提供的触控电路中触控信号输出控制模块的具体结构示意图;

10 图 7 为本公开实施例提供的触控电路的具体结构示意图;

图 8 为本公开实施例提供的触控电路的工作时序示意图;

图 9 为本公开实施例提供的级联的触控电路依次输出触控信号的工作时序示意图。

15 具体实施方式

下面结合附图,对本公开实施例提供的触控电路、触控面板及显示装置的具体实施方式进行详细地说明。

本公开实施例提供了一种触控电路,如图 2 所示,可以包括:输入模块 01、复位模块 02、上拉模块 03、下拉模块 04、触控信号输出控制模块 05,
20 其中:

输入模块 01 的控制端与信号输入端 Input 相连,输入端与高电平信号端 VGH 相连,输出端与第一节点 P1 相连,输入模块 01 用于在信号输入端 Input 的控制下拉高第一节点 P1 的电位;

25 复位模块 02 的控制端与复位信号端 Reset 相连,输入端与第一节点 P1 相连,输出端与低电平信号端 VGL 相连,复位模块 02 用于在复位信号端 Reset 的控制下拉低第一节点 P1 的电位;

上拉模块 03 的控制端与第一节点 P1 相连,输入端与第一时钟信号端 CLK1 相连,输出端与控制信号输出端 OUT 相连,上拉模块 03 用于在第一节点 P1 和第一时钟信号端 CLK1 的控制下,拉高控制信号输出端 OUT 的电
30 位;

下拉模块 04 连接于高电平信号端 VGH、低电平信号端 VGL、第二时钟

信号端 CLK2、第三时钟信号端 CLK3、控制信号输出端 OUT 以及第一节点 P1 之间,下拉模块 04 用于在第二时钟信号端 CLK2 和第三时钟信号端 CLK3 的控制下,拉低第一节点 P1 和控制信号输出端 OUT 的电位;

触控信号输出控制模块 05 连接于高电平信号端 VGH、低电平信号端

- 5 VGL、控制信号输出端 OUT、低频信号端 TL、高频信号端 TH、公共电压信号端 VCOM、截止信号端 END 以及触控信号输出端 TX 之间,触控信号输出控制模块 05 用于在控制信号输出端 OUT 的控制下,控制触控信号输出端 TX 选择输出高频信号或公共电压信号。

- 本公开实施例提供的上述触控电路中,包括输入模块 01、复位模块 02、
10 上拉模块 03、下拉模块 04、触控信号输出控制模块 05,其中,输入模块 01 用于在信号输入端 Input 的控制下拉高第一节点 P1 的电位;复位模块 02 用于在复位信号端 Reset 的控制下拉低第一节点 P1 的电位;上拉模块 03 用于在第一节点 P1 和第一时钟信号端 CLK1 的控制下,拉高控制信号输出端 OUT 的电位;下拉模块 04 用于在第二时钟信号端 CLK2 和第三时钟信号端 CLK3
15 的控制下,拉低第一节点 P1 和控制信号输出端 OUT 的电位;触控信号输出控制模块 05 用于在控制信号输出端 OUT 的控制下,控制触控信号输出端 TX 选择输出高频信号或公共电压信号,这样实现了触控电路输出触控信号的功能,相对于现有技术中需要采用较多的薄膜晶体管搭建传输门、反相器以及三态门电路进而构成的触控电路,本公开实施例提供的触控电路结构简单,
20 功耗较低。

在具体实施时,本公开实施例提供的上述触控电路中,如图 3 所示,下拉模块 04,可以具体包括:第一下拉单元 041、第二下拉单元 042,第一下拉控制单元 043 以及第二下拉控制单元 044;

- 第一下拉控制单元 043 连接于第二时钟信号端 CLK2、第三时钟信号端
25 CLK3、高电平信号端 VGH、低电平信号端 VGL、第一节点 P1 以及第二节点 P2 之间,第一下拉控制单元 043 用于在第二时钟信号端 CLK2 和第三时钟信号端 CLK3 的控制下,拉高第二节点 P2 的电位;

- 第二下拉控制单元 044 的控制端与第一节点 P1 相连,输入端与第二节点 P2 相连,输出端与低电平信号端 VGL 相连,第二下拉控制单元 044 用于在
30 第一节点 P1 的电位被拉高时,拉低第二节点 P2 的电位;

第一下拉单元 041 的控制端与第二节点 P2 相连,输入端与控制信号输出

端 OUT 相连, 输出端与低电平信号端 VGL 相连, 第一下拉单元 041 用于在第二节点 P2 的电位被拉高时, 拉低控制信号输出端 OUT 的电位;

第二下拉单元 042 的控制端与第二节点 P2 相连, 输入端与第一节点 P1 相连, 输出端与低电平信号端 VGL 相连, 第二下拉单元 042 用于在第二节点 P2 的电位被拉高时, 拉低第一节点 P1 的电位。

具体地, 本公开实施例提供的上述触控电路中, 第一下拉控制单元 043 在第二时钟信号端 CLK2 和第三时钟信号端 CLK3 的控制下将第二节点 P2 的电位拉高, 第一下拉单元 041 则在第二节点 P2 的电位被拉高时, 拉低控制信号输出端 OUT 的电位; 第二下拉单元 042 则在第二节点 P2 的电位被拉高时, 拉低第一节点 P1 的电位, 由此下拉模块 04 实现了在第二时钟信号端 CLK2 和第三时钟信号端 CLK3 的控制下, 拉低第一节点 P1 和控制信号输出端 OUT 的电位的功能。

在具体实施时, 本公开实施例提供的上述触控电路中, 如图 4 所示, 第一下拉单元 041, 可以具体包括: 第一开关晶体管 T1 和第一电容 C1;

第一开关晶体管 T1 的栅极与第二节点 P2 相连, 源极与控制信号输出端 OUT 相连, 漏极与低电平信号端 VGL 相连;

第一电容 C1 连接于第二节点 P2 和低电平信号端 VGL 之间。

具体地, 本公开实施例提供的上述触控电路中, 第二节点 P2 的电位被拉高时, 第一开关晶体管 T1 处于导通状态, 导通的第一开关晶体管 T1 将低电平信号端 VGL 与控制信号输出端 OUT 导通, 进而拉低控制信号输出端 OUT 的电位。

在具体实施时, 本公开实施例提供的上述触控电路中, 如图 4 所示, 第二下拉单元 042, 可以具体包括: 第二开关晶体管 T2;

第二开关晶体管 T2 的栅极与第二节点 P2 相连, 源极与第一节点 P1 相连, 漏极与低电平信号端 VGL 相连。

具体地, 本公开实施例提供的上述触控电路中, 第二节点 P2 的电位被拉高时, 第二开关晶体管 T2 处于导通状态, 导通的第二开关晶体管 T2 将低电平信号端 VGL 与第一节点 P1 导通, 进而拉低第一节点 P1 的电位。

在具体实施时, 本公开实施例提供的上述触控电路中, 如图 4 所示, 第一下拉控制单元 043, 可以具体包括: 第三开关晶体管 T3、第四开关晶体管 T4 和第五开关晶体管 T5;

第三开关晶体管 T3 的栅极与第二时钟信号端 CLK2 相连,源极与高电平信号端 VGH 相连,漏极分别与第四开关晶体管 T4 的源极和第五开关晶体管 T5 的栅极相连;

5 第四开关晶体管 T4 的栅极与第三时钟信号端 CLK3 相连,漏极与低电平信号端 VGL 相连;

第五开关晶体管 T5 的源极与高电平信号端 VGH 相连,漏极与第二节点 P2 相连。

具体地,本公开实施例提供的上述触控电路中,在第二时钟信号端 CLK2 输入高电平信号且第三时钟信号端 CLK3 输入低电平信号时,第三开关晶体管 T3 处于导通状态,第四开关晶体管 T4 处于截止状态,导通的第三开关晶体管 T3 将高电平信号端 VGH 与第五开关晶体管 T5 的栅极导通,控制第五开关晶体管 T5 导通,导通的第五开关晶体管 T5 将高电平信号端 VGH 与第二节点 P2 导通,拉高第二节点 P2 的电位。

在具体实施时,本公开实施例提供的上述触控电路中,如图 4 所示,第二下拉控制单元 044,可以具体包括:第六开关晶体管 T6;

第六开关晶体管 T6 的栅极与第一节点 P1 相连,源极与第二节点 P2 相连,漏极与低电平信号端 VGL 相连。

具体地,本公开实施例提供的上述触控电路中,第一节点 P1 的电位被拉高时,第六开关晶体管 T6 处于导通状态,导通的第六开关晶体管 T6 将低电平信号端 VGL 与第二节点 P2 导通,进而拉低第二节点 P2 的电位。

在具体实施时,本公开实施例提供的上述触控电路中,如图 5 所示,触控信号输出控制模块 05,可以具体包括:高频信号输出控制单元 051、公共电压信号输出控制单元 052、第三节点上拉单元 053 以及第三节点下拉单元 054;

25 第三节点上拉单元 053 的控制端与控制信号输出端 OUT 相连,输入端与低频信号端 TL 相连,输出端与第三节点 P3 相连,第三节点上拉单元 053 用于在控制信号输出端 OUT 的电位被拉高时,拉高第三节点 P3 的电位;

第三节点下拉单元 054 的控制端与截止信号端 END 相连,输入端与第三节点 P3 相连,输出端与低电平信号端 VGL 相连,第三节点下拉单元 054 用于在截止信号端 END 的控制下,拉低第三节点 P3 的电位;

高频信号输出控制单元 051 的控制端与第三节点 P3 相连,输入端与高频

信号端 TH 相连, 输出端与触控信号输出端 TX 相连, 高频信号输出控制单元 051 用于在第三节点 P3 的电位被拉高时, 控制触控信号输出端 TX 输出高频信号;

公共电压信号输出控制单元 052 连接于第三节点 P3、低电平信号端 VGL、
5 高电平信号端 VGH、公共电压信号端 VCOM, 以及触控信号输出端 TX 之间, 公共电压信号输出控制单元 052 用于在第三节点 P3 的电位被拉低时, 控制触控信号输出端 TX 输出公共电压信号。

具体地, 本公开实施例提供的上述触控电路中, 第三节点上拉单元 053
在控制信号输出端 OUT 的电位被拉高时, 拉高第三节点 P3 的电位, 第三节
10 点下拉单元 054 在截止信号端 END 输入高电平信号时, 拉低第三节点 P3 的电位; 高频信号输出控制单元 051 在第三节点 P3 的电位被拉高时, 控制触控信号输出端 TX 输出高频信号; 公共电压信号输出控制单元 052 在第三节点 P3 的电位被拉低时, 控制触控信号输出端 TX 输出公共电压信号, 由此实现
15 触控信号输出控制模块 05 在控制信号输出端 OUT 的控制下, 选择输出高频信号或公共电压信号的功能。

在具体实施时, 本公开实施例提供的上述触控电路中, 如图 6 所示, 第三节点上拉单元 053, 可以具体包括: 第七开关晶体管 T7;

第七开关晶体管 T7 的栅极与控制信号输出端 OUT 相连, 源极与低频信号端 TL 相连, 漏极与第三节点 P3 相连。

具体地, 本公开实施例提供的上述触控电路中, 控制信号输出端 OUT 的电位被拉高时, 第七开关晶体管 T7 处于导通状态, 导通的第七开关晶体管 T7 将低频信号端 TL 与第三节点 P3 导通, 进而拉高第三节点 P3 的电位。
20

在具体实施时, 本公开实施例提供的上述触控电路中, 如图 6 所示, 第三节点下拉单元 054, 可以具体包括: 第八开关晶体管 T8;

第八开关晶体管 T8 的栅极与截止信号端 END 相连, 源极与第三节点 P3 相连, 漏极与低电平信号端 VGL 相连。
25

具体地, 本公开实施例提供的上述触控电路中, 截止信号端 END 输入高电平信号时, 第八开关晶体管 T8 处于导通状态, 导通的第八开关晶体管 T8 将低电平信号端 VGL 与第三节点 P3 导通, 进而拉低第三节点 P3 的电位。

在具体实施时, 本公开实施例提供的上述触控电路中, 如图 6 所示, 高频信号输出控制单元 051, 可以具体包括: 第九开关晶体管 T9 和第二电容
30

C2;

第九开关晶体管 T9 的栅极与第三节点 P3 相连, 源极与高频信号端 TH 相连, 漏极与触控信号输出端 TX 相连;

第二电容 C2 连接于第三节点 P3 和触控信号输出端 TX 之间。

- 5 具体地, 本公开实施例提供的上述触控电路中, 第三节点 P3 的电位被拉高时, 第九开关晶体管 T9 处于导通状态, 导通的第九开关晶体管 T9 将高频信号端 TH 与触控信号输出端 TX 导通, 进而使触控信号输出端 TX 输出高频信号。

- 在具体实施时, 本公开实施例提供的上述触控电路中, 如图 6 所示, 公共电压信号输出控制单元 052, 可以具体包括: 第十开关晶体管 T10、第十一开关晶体管 T11 和第三电容 C3;

第十开关晶体管 T10 的栅极与第三节点 P3 相连, 源极分别与高电平信号端 VGH 和第十一开关晶体管 T11 的栅极相连, 漏极与低电平信号端 VGL 相连;

- 15 第十一开关晶体管 T11 的源极与公共电压信号端 VCOM 相连, 漏极与触控信号输出端相连 TX;

第三电容 C3 连接于高电平信号端 VGH 和低电平信号端 VGL 之间。

- 具体地, 本公开实施例提供的上述触控电路中, 第三节点 P3 的电位被拉高时, 第十开关晶体管 T10 处于导通状态, 导通的第十开关晶体管 T10 将第十一开关晶体管 T11 的栅极与低电平信号端 VGL 导通, 使第十一开关晶体管 T11 截止, 且第十开关晶体管 T10 的尺寸较大, 这样可以增大其分压的作用, 可以很好地拉低第十一开关晶体管 T11 的栅极电压, 保证第十一开关晶体管 T11 处于完全截止状态; 第三节点 P3 的电位被拉低时, 第十开关晶体管 T10 处于截止状态, 由于第十一开关晶体管 T11 的栅极与高电平信号端 VGH 相连, 因此第十一开关晶体管 T11 处于导通状态, 导通的第十一开关晶体管 T11 将公共电压信号端 VCOM 与触控信号输出端 TX 导通, 进而使触控信号输出端 TX 输出公共电压信号。

在具体实施时, 本公开实施例提供的上述触控电路中, 如图 7 所示, 公共电压信号输出控制单元, 还可以包括: 第十二开关晶体管 T12;

- 30 第十二开关晶体管 T12 的的栅极和源极与高电平信号端 VGH 相连, 漏极分别与第十开关晶体管 T10 的源极和第十一开关晶体管 T11 的栅极相连。

具体地，本公开实施例提供的上述触控电路中，第十二开关晶体管 T12 以二极管的连接方式将高电平信号端 VGH 与第十开关晶体管 T10 的源极和第十一开关晶体管 T11 的栅极连接，一直处于常开状态，在第十开关晶体管 T10 处于截止状态时，将高电平信号端 VGH 输入的高电平信号传递给第十一开关晶体管 T11 的栅极，使第十一开关晶体管 T11 处于导通状态，导通的第十一开关晶体管 T11 将公共电压信号端 VCOM 与触控信号输出端 TX 导通，进而使触控信号输出端 TX 输出公共电压信号。

在具体实施时，本公开实施例提供的上述触控电路中，如图 7 所示，输入模块 01，可以具体包括：第十三开关晶体管 T13；

第十三开关晶体管 T13 的栅极与信号输入端 Input 相连，源极与高电平信号端 VGH 相连，漏极与第一节点 P1 相连。

具体地，本公开实施例提供的上述触控电路中，信号输入端 Input 输入高电平信号时，第十三开关晶体管 T13 处于导通状态，导通的第十三开关晶体管 T13 将高电平信号端 VGH 与第一节点 P1 导通，拉高第一节点 P1 的电位。

在具体实施时，本公开实施例提供的上述触控电路中，如图 7 所示，复位模块 02，可以具体包括：第十四开关晶体管 T14；

第十四开关晶体管 T14 的栅极与复位信号端 Reset 相连，源极与第一节点 P1 相连，漏极与低电平信号端 VGL 相连。

具体地，本公开实施例提供的上述触控电路中，复位信号端 Reset 输入高电平信号时，第十四开关晶体管 T14 处于导通状态，导通的第十四开关晶体管 T14 将低电平信号端 VGL 与第一节点 P1 导通，拉低第一节点 P1 的电位。

在具体实施时，本公开实施例提供的上述触控电路中，如图 7 所示，上拉模块 03，可以具体包括：第十五开关晶体管 T15 和第四电容 C4；

第十五开关晶体管 T15 的栅极与第一节点 P1 相连，源极与第一时钟信号端 CLK1 相连，漏极与控制信号输出端 OUT 相连；

第四电容 C4 连接于第一节点 P1 和控制信号输出端 OUT 之间。

具体地，本公开实施例提供的上述触控电路中，第一节点 P1 的电位被拉高时，第十五开关晶体管 T15 处于导通状态，导通的第十五开关晶体管 T15 将第一时钟信号端 CLK1 与控制信号输出端 OUT 导通，将第一时钟信号端 CLK1 的信号传递给控制信号输出端 OUT。

基于同一发明构思，本公开实施例提供了一种触控面板，包括级联的多个本公开实施例提供的上述触控电路，除首级触控电路和末级触控电路之外，其它各触控电路的控制信号输出端均向与其相邻的下一级触控电路的信号输入端相连，并与其相邻的上一级触控电路的复位信号端相连；首级触控电路的控制信号输出端与第二级触控电路的信号输入端相连；末级触控电路的控制信号输出端与上一级触控电路的复位信号端相连。

需要说明的是本公开上述实施例中提到的开关晶体管可以为 N 型薄膜晶体管（TFT，Thin Film Transistor）。在具体实施中，这些晶体管的源极和漏极可以互换，不做具体区分。实际上，由于这里采用的开关晶体管的源极、漏极是对称的，所以其源极、漏极是可以互换的。在本发明实施例中，为区分晶体管除栅极之外的两极，将其中一极称为源极，另一极称为漏极。若选取源极作为信号输入端、则漏极作为信号输出端，反之亦然。本公开实施例提供的触控电路中各模块可以全部采用 N 型薄膜晶体管构成，即总共需要十五个 NMOS 晶体管和四个电容构成触控电路，与显示面板中用于驱动显示面板实现显示功能的 N 型薄膜晶体管驱动电路有更好的匹配性，相对于已知的需要采用较多的薄膜晶体管搭建传输门、反相器以及三态门电路进而构成的触控电路，本公开实施例提供的触控电路采用的 N 型薄膜晶体管数量较少，因此本公开实施例提供的触控电路结构简单，功耗较低。

另外，本公开实施例提供的触控面板的级联的触控电路中，每一级触控电路均有三个时钟信号端，从首级触控电路开始，以相邻的级联的四个触控电路为一组，每组中第一个触控电路到第四个触控电路的第一时钟信号端 CLK1 输入的时钟信号依次为时钟信号 CK1、CK2、CK3、CK4，每组中第一个触控电路到第四个触控电路的第二时钟信号端 CLK2 输入的时钟信号依次为时钟信号 CK2、CK3、CK4、CK1，每组中第一个触控电路到第四个触控电路的第三时钟信号端 CLK3 输入的时钟信号依次为时钟信号 CK4、CK1、CK2、CK3。

此外，本公开实施例提供的上述触控电路中，低频信号端 TL 输入的低频信号的脉冲宽度至少为高频信号端 TH 输入的高频信号的脉冲宽度的两倍，在触控信号输出端 TX 输出高频信号时，在低频信号端 TL 输入的低频信号的脉冲宽度内对触控信号输出端 TX 输出高频信号进行采样选择，决定了触控信号输出端 TX 每一次输出高频信号时，输出的高频信号有几个，例如，低

频信号的脉冲宽度为高频信号的脉冲宽度的两倍，则触控信号输出端 TX 每次输出高频信号时，输出两个高频信号。

下面结合本公开实施例提供的触控电路和工作时序对本公开实施例提供的触控电路的工作过程进行详细描述。以如图 7 所示的触控电路以及图 8 所示的输入输出时序图，对本公开实施例提供的触控电路的工作过程作以描述。具体地，选取如图 8 所示的输入输出时序图中的 t1 ~ t2 两个阶段。下述描述中以 1 表示高电平信号，0 表示低电平信号。

在 t1 阶段，Input = 1，TL=1，TH=1，CK1 = 1，CK2=0，CK3=0，CK4=0，Reset=0，END=0。由于 Input = 1，因此第十三开关晶体管 T13 导通，导通的第十三开关晶体管 T13 将高电平信号端 VGH 与第一节点 P1 导通，因此第一节点 P1 的电位被拉高为高电平，因此第六开关晶体管 T6 和第十五开关晶体管 T15 导通，导通的第六开关晶体管 T6 将低电平信号端 VGL 与第二节点 P2 导通，因此第二节点 P2 的电位被拉低，第一开关晶体管 T1 和第二开关晶体管 T2 截止；导通的第十五开关晶体管 T15 将第一时钟信号端 CLK1 与控制信号输出端 OUT 导通，由于 CK1=1，因此控制信号输出端 OUT 的电位被拉高，由此第七开关晶体管 T7 处于导通状态，导通的第七开关晶体管 T7 将低频信号端 TL 与第三节点 P3 导通，由于 TL=1，因此第三节点 P3 的电位被拉高，由此第九开关晶体管 T9 和第十开关晶体管 T10 处于导通状态，导通的第十开关晶体管 T10 将低电平信号端 VGL 与第十一开关晶体管的栅极和第十二开关晶体管的漏极导通，因此第十一开关晶体管 T11 截止，而导通的第九开关晶体管 T9 将高频信号端 TH 与触控信号输出端 TX 导通，使触控信号输出端 TX 根据低频信号端 TL 输入的低频信号的脉冲宽度输出高频信号。t1 阶段为触控信号输出端 TX 输出高频信号的阶段。

在 t2 阶段，Input = 0，TL=1，TH=1，CK1 = 0，CK2=1，CK3=0，CK4=0，Reset=1，END=0。由于 Reset=1，因此第十四开关晶体管 T14 导通，导通的第十四开关晶体管 T14 将低电平信号端 VGL 与第一节点 P1 导通，因此第一节点 P1 的电位被拉低为低电平。由于 CK2=1，因此第三开关晶体管 T3 导通，导通的第三开关晶体管 T3 将高电平信号端 VGH 与第五开关晶体管 T5 的栅极导通，因此第五开关晶体管 T5 导通，导通的第五开关晶体管 T5 将高电平信号端 VGH 与第二节点 P2 导通，因此第二节点 P2 的电位被拉高为高电平，因此第一开关晶体管 T1 和第二开关晶体管 T2 导通，导通的第一开关晶体管

T1 将控制信号输出端 OUT 与低电平信号端 VGL 导通，因此，控制信号输出端 OUT 的电位被拉低为低电平，因此第七开关晶体管 T7 截止，导致第九开关晶体管 T9 和第十开关晶体管 T10 截止，而导通的第二开关晶体管 T2 将低电平信号端 VGL 与第一节点 P1 导通，进一步拉低第一节点 P1 的电位。由于
5 第十二开关晶体管 T12 处于常开状态，且此时第十开关晶体管 T10 处于截止状态，因此第十一开关晶体管 T11 的栅极通过第十二开关晶体管 T12 与高电平信号端 VGH 导通，因此第十一开关晶体管 T11 导通，导通的第十一开关晶体管 T11 将公共电压信号端 VCOM 与触控信号输出端 TX 导通，使触控信号输出端 TX 输出公共电压信号。t2 阶段为触控信号输出端 TX 输出公共电压
10 信号的阶段。

在后续时间段，触控信号输出端将一直输出公共电压信号，直到某个时间段信号输入端 Input 再次输入高电平为止。

上述过程为一个触控电路分别输出高频信号和公共电压信号的工作过程，在触控面板整个级联的触控电路中，在各个信号控制端的控制下，每级
15 触控电路按照上述工作过程分别输出高频信号或公共电压信号，如图 9 所示，最终实现了触控电路逐级输出高频信号的功能，即实现了触控面板逐行触控扫描的过程。

基于同一发明构思，本公开实施例提供了一种显示装置，包括本公开实施例提供的上述触控面板。该显示装置可以应用于手机、平板电脑、电视
20 机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。由于该显示装置解决问题的原理与触控电路相似，因此该显示装置的实施可以参见上述触控电路的实施，重复之处不再赘述。

本公开实施例提供了一种触控电路、触控面板及显示装置，该触控电路包括输入模块、复位模块、上拉模块、下拉模块、触控信号输出控制模块，
25 其中，输入模块用于在信号输入端的控制下拉高第一节点的电位；复位模块用于在复位信号端的控制下拉低第一节点的电位；上拉模块用于在第一节点和第一时钟信号端的控制下，拉高控制信号输出端的电位；下拉模块用于在第二时钟信号端和第三时钟信号端的控制下，拉低第一节点和控制信号输出端的电位；触控信号输出控制模块用于在控制信号输出端的控制下，控制触
30 控信号输出端选择输出高频信号或公共电压信号，这样实现了触控电路输出触控信号的功能，相对于已知的需要采用较多的薄膜晶体管搭建传输门、反

相器以及三态门电路进而构成的触控电路，本公开实施例提供的触控电路结构简单，功耗较低。

显然，本领域的技术人员可以对本公开进行各种改动和变型而不脱离本公开的精神和范围。这样，倘若本公开的这些修改和变型属于本公开权利要求及其等同技术的范围之内，则本公开也意图包含这些改动和变型在内。

5 本申请要求于 2015 年 1 月 21 日递交的中国专利申请第 201510030501.9 号的优先权，在此全文引用上述中国专利申请公开的内容以作为本申请的一部分。

权 利 要 求 书

1、一种触控电路，包括：输入模块、复位模块、上拉模块、下拉模块、触控信号输出控制模块，其中：

5 所述输入模块的控制端与信号输入端相连，输入端与高电平信号端相连，输出端与第一节点相连，所述输入模块用于在所述信号输入端的控制下拉高所述第一节点的电位；

 所述复位模块的控制端与复位信号端相连，输入端与所述第一节点相连，输出端与低电平信号端相连，所述复位模块用于在所述复位信号端的控制下
10 拉低所述第一节点的电位；

 所述上拉模块的控制端与所述第一节点相连，输入端与第一时钟信号端相连，输出端与控制信号输出端相连，所述上拉模块用于在所述第一节点和所述第一时钟信号端的控制下，拉高所述控制信号输出端的电位；

 所述下拉模块连接于所述高电平信号端、所述低电平信号端、第二时钟
15 信号端、第三时钟信号端、所述控制信号输出端以及所述第一节点之间，所述下拉模块用于在所述第二时钟信号端和第三时钟信号端的控制下，拉低所述第一节点和所述控制信号输出端的电位；

 所述触控信号输出控制模块连接于所述高电平信号端、所述低电平信号端、所述控制信号输出端、低频信号端、高频信号端、公共电压信号端、截止信号端以及触控信号输出端之间，所述触控信号输出控制模块用于在所述
20 控制信号输出端的控制下，控制所述触控信号输出端选择输出高频信号或公共电压信号。

2、如权利要求 1 所述的触控电路，其中，所述下拉模块包括：第一下拉单元、第二下拉单元，第一下拉控制单元以及第二下拉控制单元；

25 所述第一下拉控制单元连接于所述第二时钟信号端、所述第三时钟信号端、所述高电平信号端、所述低电平信号端、所述第一节点以及第二节点之间，所述第一下拉控制单元用于在所述第二时钟信号端和所述第三时钟信号端的控制下，拉高所述第二节点的电位；

 所述第二下拉控制单元的控制端与所述第一节点相连，输入端与所述第二节点相连，输出端与所述低电平信号端相连，所述第二下拉控制单元用于
30 拉低所述第二节点的电位；

在所述第一节点的电位被拉高时，拉低所述第二节点的电位；

所述第一下拉单元的控制端与所述第二节点相连，输入端与所述控制信号输出端相连，输出端与所述低电平信号端相连，所述第一下拉单元用于在所述第二节点的电位被拉高时，拉低所述控制信号输出端的电位；

- 5 所述第二下拉单元的控制端与所述第二节点相连，输入端与所述第一节点相连，输出端与所述低电平信号端相连，所述第二下拉单元用于在所述第二节点的电位被拉高时，拉低所述第一节点的电位。

3、如权利要求 2 所述的触控电路，其中，所述第一下拉单元，包括：第一开关晶体管和第一电容；

- 10 所述第一开关晶体管的栅极与所述第二节点相连，源极与所述控制信号输出端相连，漏极与所述低电平信号端相连；

所述第一电容连接于所述第二节点和所述低电平信号端之间。

4、如权利要求 2 或 3 所述的触控电路，其中，所述第二下拉单元，包括：第二开关晶体管；

- 15 所述第二开关晶体管的栅极与所述第二节点相连，源极与所述第一节点相连，漏极与所述低电平信号端相连。

5、如权利要求 2-4 任一项所述的触控电路，其中，所述第一下拉控制单元，包括：第三开关晶体管、第四开关晶体管和第五开关晶体管；

- 20 所述第三开关晶体管的栅极与所述第二时钟信号端相连，源极与所述高电平信号端相连，漏极分别与所述第四开关晶体管的源极和所述第五开关晶体管的栅极相连；

所述第四开关晶体管的栅极与所述第三时钟信号端相连，漏极与所述低电平信号端相连；

- 25 所述第五开关晶体管的源极与所述高电平信号端相连，漏极与所述第二节点相连。

6、如权利要求 2-5 任一项所述的触控电路，其中，所述第二下拉控制单元，包括：第六开关晶体管；

所述第六开关晶体管的栅极与所述第一节点相连，源极与所述第二节点相连，漏极与所述低电平信号端相连。

- 30 7、如权利要求 1-6 任一项所述的触控电路，其中，所述触控信号输出控制模块，包括：高频信号输出控制单元、公共电压信号输出控制单元、第三

节点上拉单元以及第三节点下拉单元;

所述第三节点上拉单元的控制端与所述控制信号输出端相连, 输入端与所述低频信号端相连, 输出端与所述第三节点相连, 所述第三节点上拉单元用于在所述控制信号输出端的电位被拉高时, 拉高所述第三节点的电位;

- 5 所述第三节点下拉单元的控制端与所述截止信号端相连, 输入端与所述第三节点相连, 输出端与所述低电平信号端相连, 所述第三节点下拉单元用于在所述截止信号端的控制下, 拉低所述第三节点的电位;

所述高频信号输出控制单元的控制端与所述第三节点相连, 输入端与所述高频信号端相连, 输出端与所述触控信号输出端相连, 所述高频信号输出
10 控制单元用于在所述第三节点的电位被拉高时, 控制所述触控信号输出端输出高频信号;

所述公共电压信号输出控制单元连接于所述第三节点、所述低电平信号端、所述高电平信号端、所述公共电压信号端, 以及所述触控信号输出端之间, 所述公共电压信号输出控制单元用于在所述第三节点的电位被拉低时,
15 控制所述触控信号输出端输出公共电压信号。

8、如权利要求 7 所述的触控电路, 其中, 所述第三节点上拉单元, 包括: 第七开关晶体管;

所述第七开关晶体管的栅极与所述控制信号输出端相连, 源极与所述低频信号端相连, 漏极与所述第三节点相连。

- 20 9、如权利要求 7 或 8 所述的触控电路, 其中, 所述第三节点下拉单元, 包括: 第八开关晶体管;

所述第八开关晶体管的栅极与所述截止信号端相连, 源极与所述第三节点相连, 漏极与所述低电平信号端相连。

- 25 10、如权利要求 7-9 任一项所述的触控电路, 其中, 所述高频信号输出控制单元, 包括: 第九开关晶体管和第二电容;

所述第九开关晶体管的栅极与所述第三节点相连, 源极与所述高频信号端相连, 漏极与所述触控信号输出端相连;

所述第二电容连接于所述第三节点和所述触控信号输出端之间。

- 30 11、如权利要求 7-10 任一项所述的触控电路, 其中, 所述公共电压信号输出控制单元, 包括: 第十开关晶体管、第十一开关晶体管和第三电容;

所述第十开关晶体管的栅极与所述第三节点相连, 源极分别与所述高电

平信号端和所述第十一开关晶体管的栅极相连，漏极与所述低电平信号端相连；

所述第十一开关晶体管的源极与所述公共电压信号端相连，漏极与所述触控信号输出端相连；

5 所述第三电容连接于所述高电平信号端和所述低电平信号端之间。

12、如权利要求 11 所述的触控电路，其中，所述公共电压信号输出控制单元，还包括：第十二开关晶体管；

所述第十二开关晶体管的栅极和源极与所述高电平信号端相连，漏极分别与所述第十开关晶体管的源极和所述第十一开关晶体管的栅极相连。

10 13、如权利要求 1-12 任一项所述的触控电路，其中，所述输入模块，包括：第十三开关晶体管；

所述第十三开关晶体管的栅极与所述信号输入端相连，源极与所述高电平信号端相连，漏极与所述第一节点相连。

15 14、如权利要求 1-13 任一项所述的触控电路，其中，所述复位模块，包括：第十四开关晶体管；

所述第十四开关晶体管的栅极与所述复位信号端相连，源极与所述第一节点相连，漏极与所述低电平信号端相连。

15、如权利要求 1-14 任一项所述的触控电路，其中，所述上拉模块，包括：第十五开关晶体管和第四电容；

20 所述第十五开关晶体管的栅极与所述第一节点相连，源极与所述第一时钟信号端相连，漏极与所述控制信号输出端相连；

所述第四电容连接于所述第一节点和所述控制信号输出端之间。

25 16、一种触控面板，包括级联的多个如权利要求 1-15 任一项所述的触控电路，除首级触控电路和末级触控电路之外，其它各触控电路的控制信号输出端均与其相邻的下一级触控电路的信号输入端相连，并与其相邻的上一级触控电路的复位信号端相连；首级触控电路的控制信号输出端与第二级触控电路的信号输入端相连；末级触控电路的控制信号输出端与上一级触控电路的复位信号端相连。

17、一种显示装置，包括如权利要求 16 所述的触控面板。

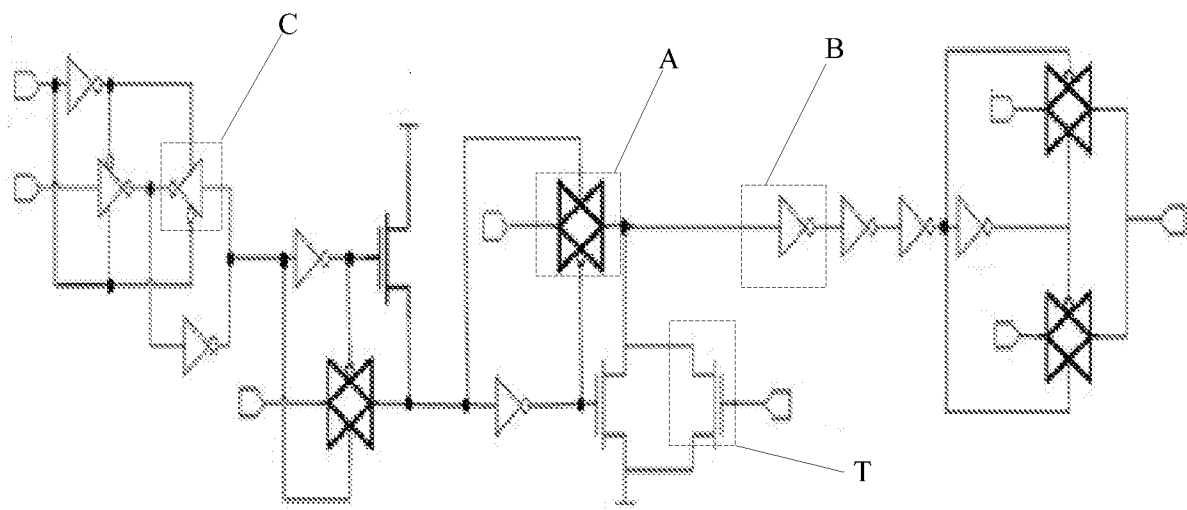


图 1

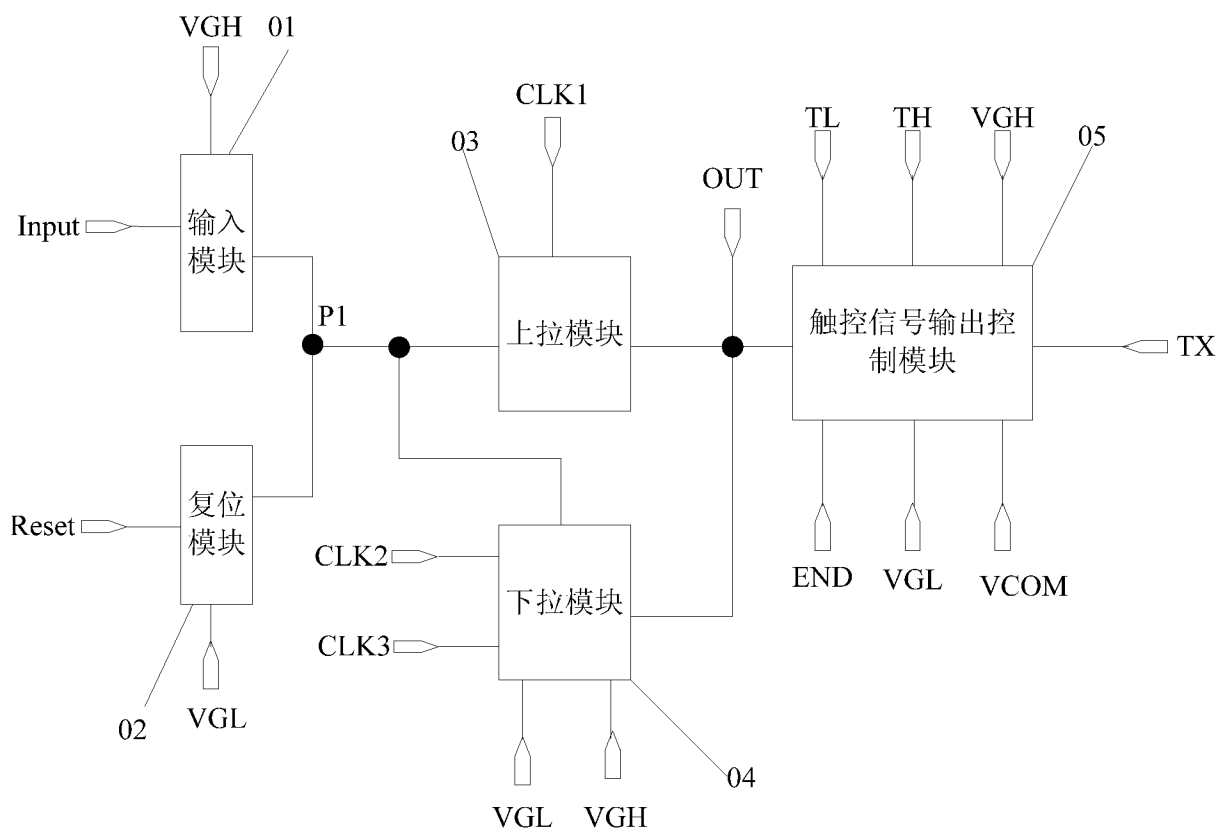


图 2

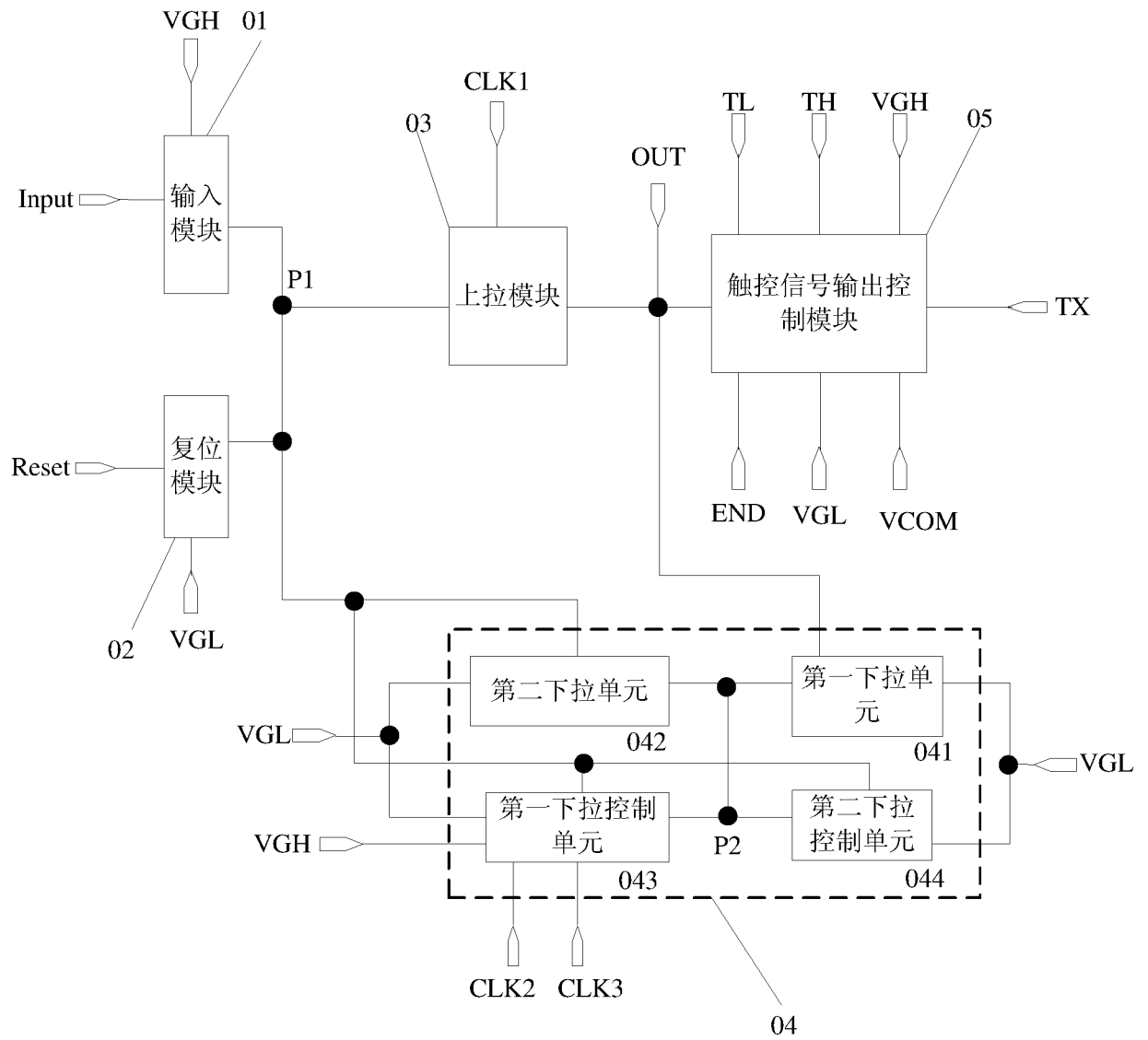


图 3

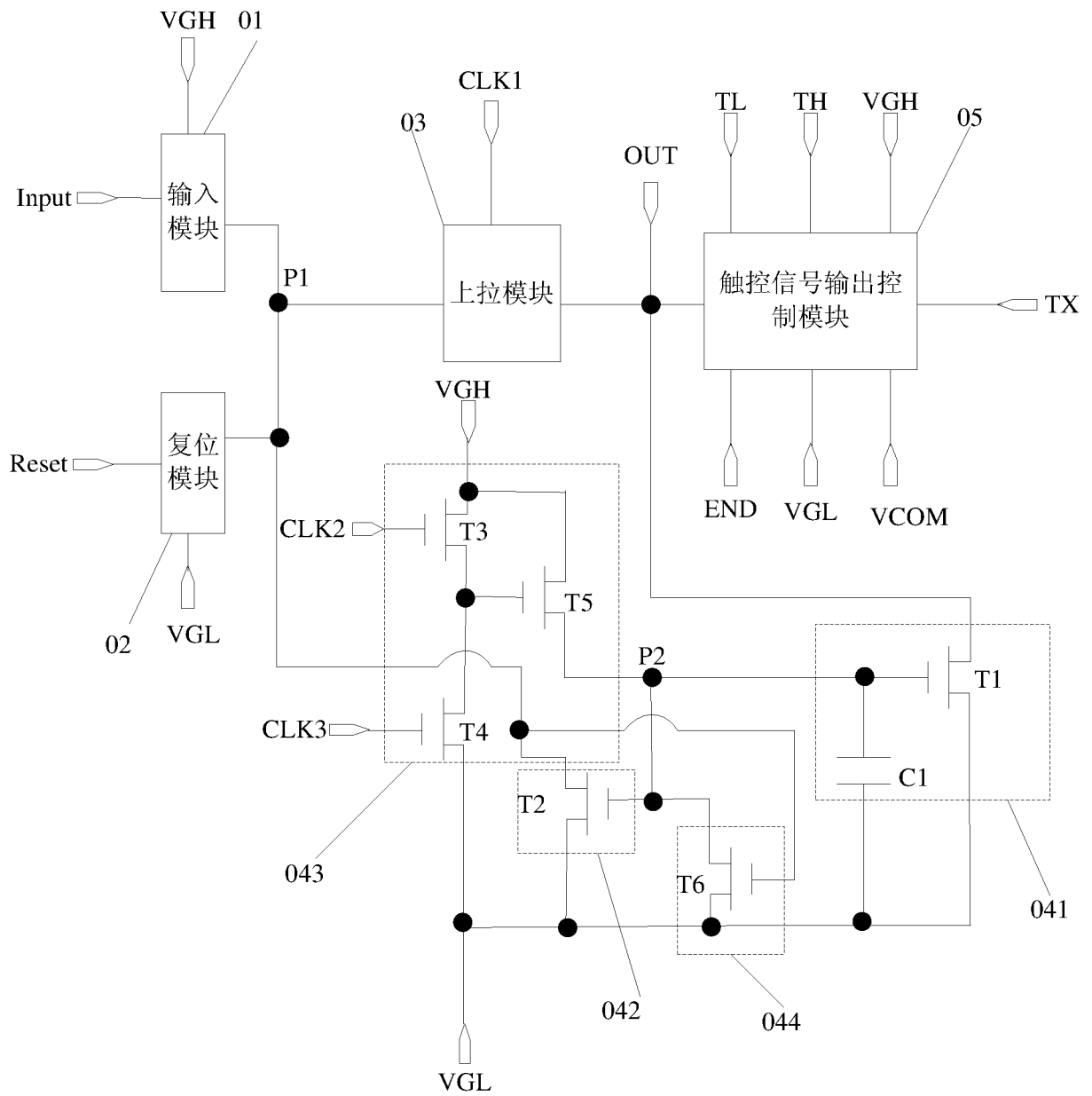


图 4

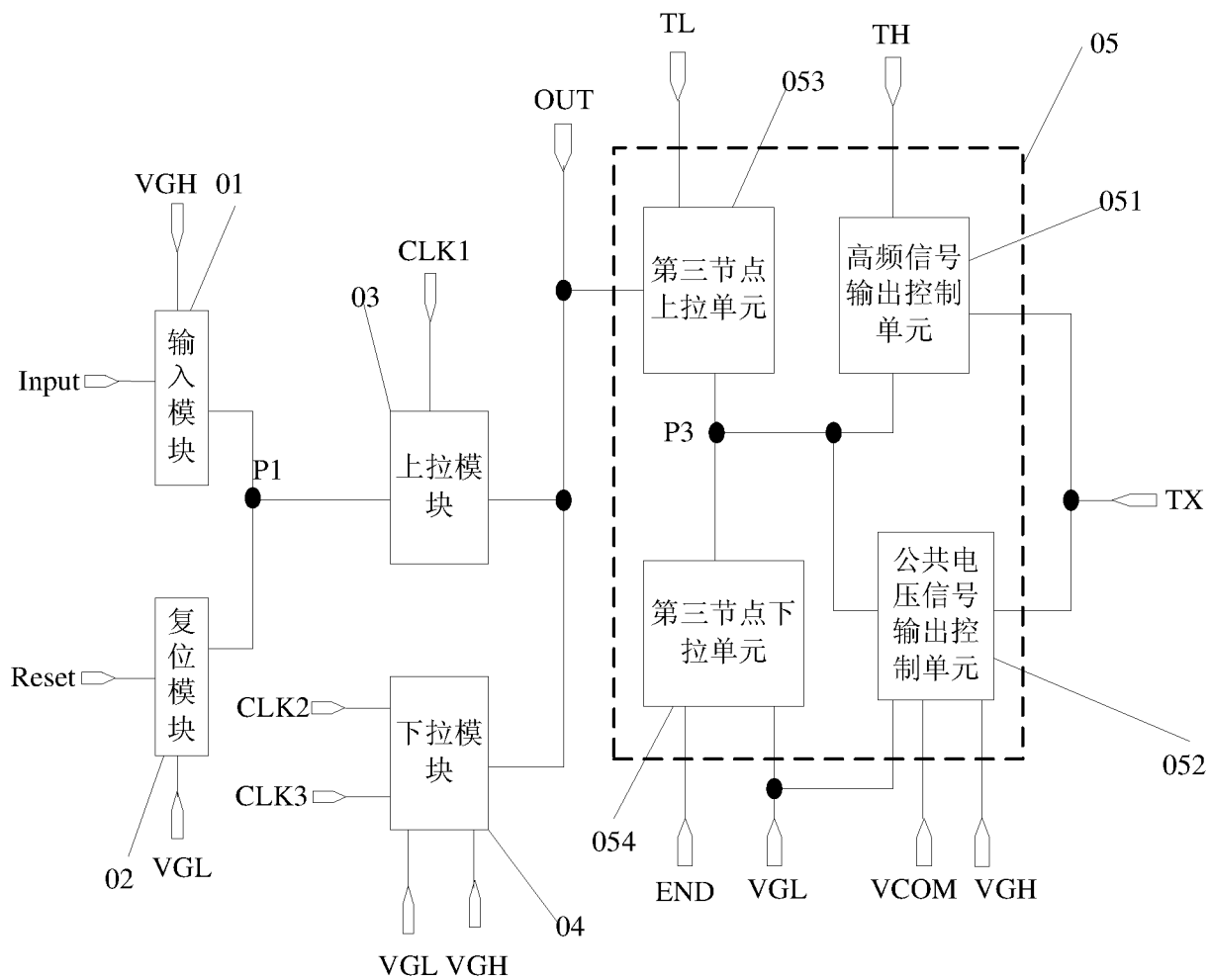


图 5

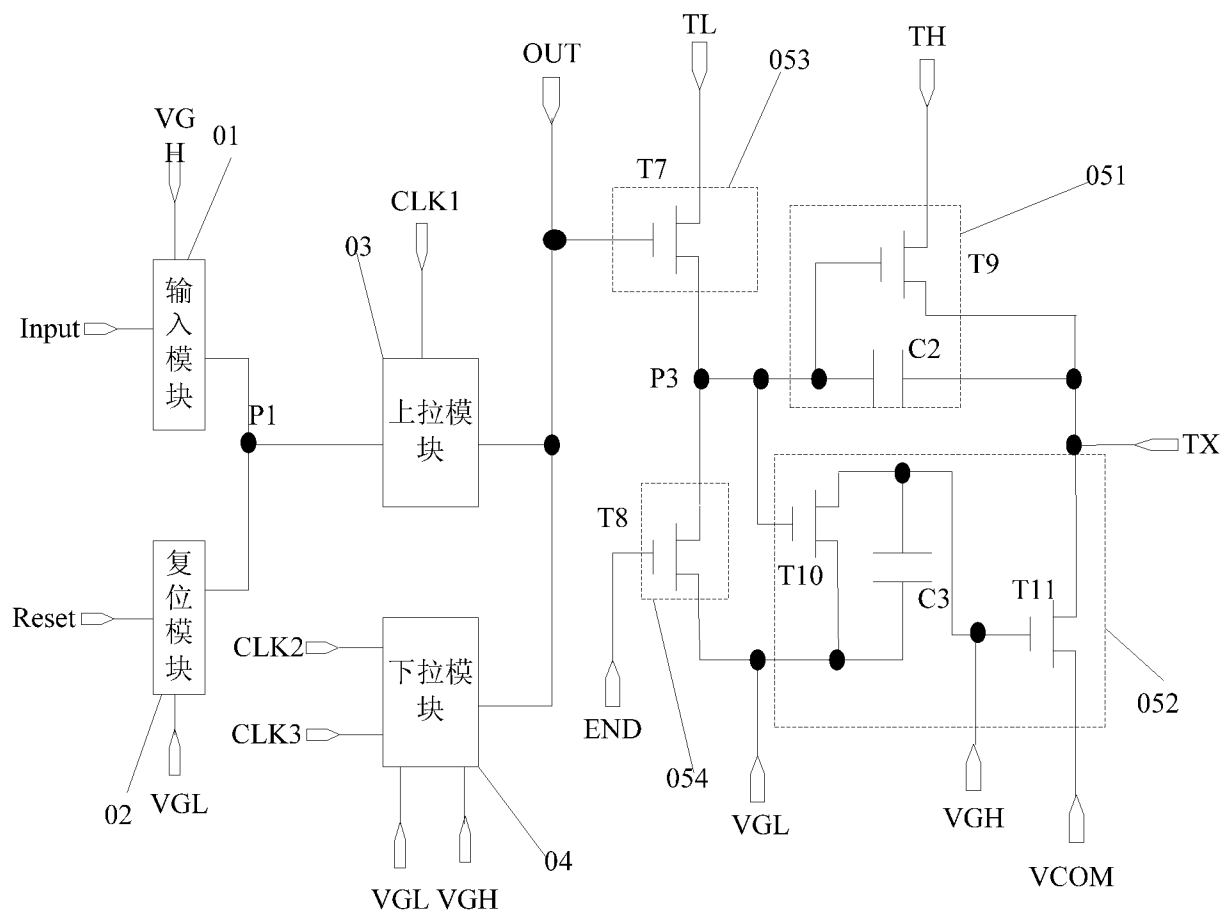


图 6

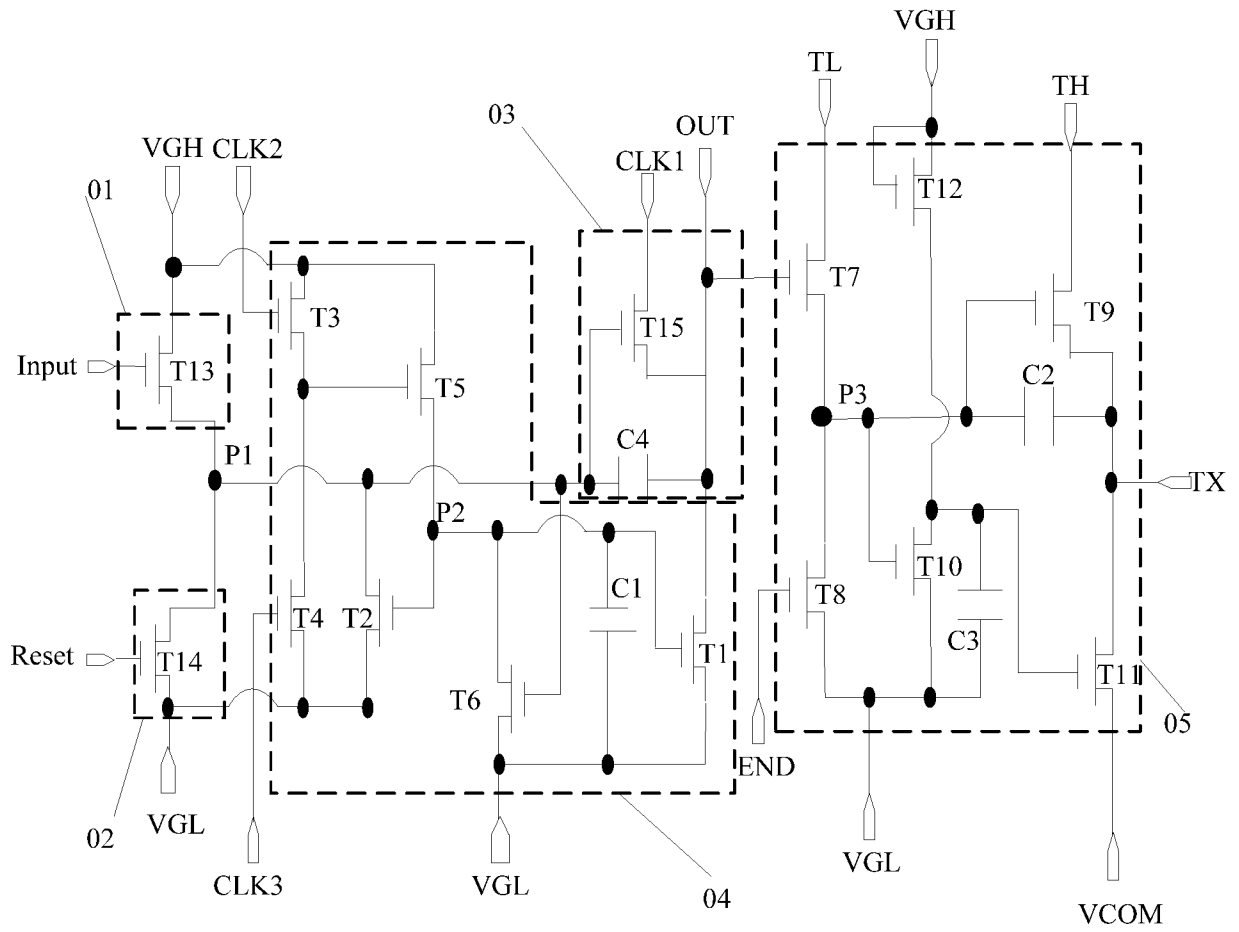


图 7

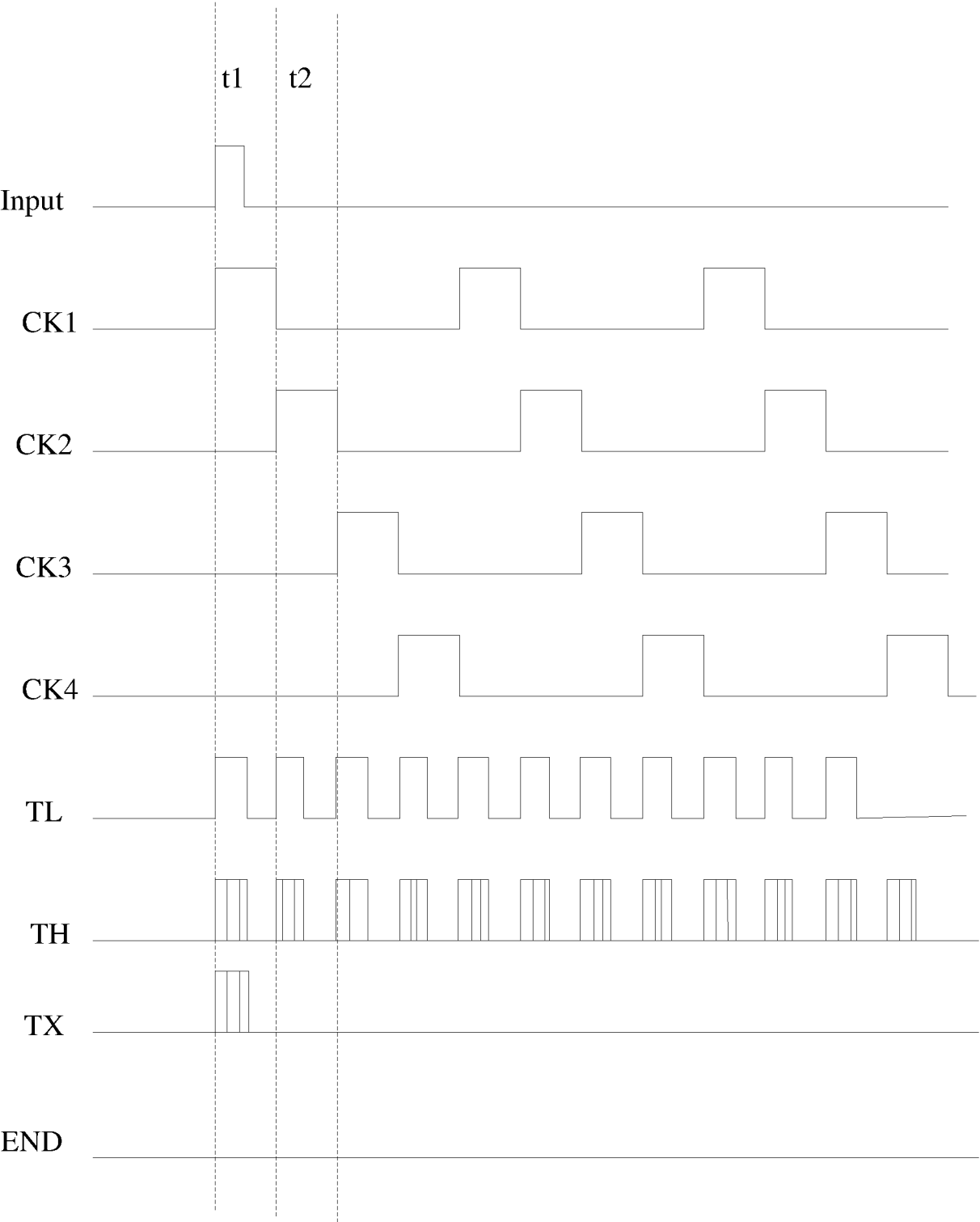


图 8

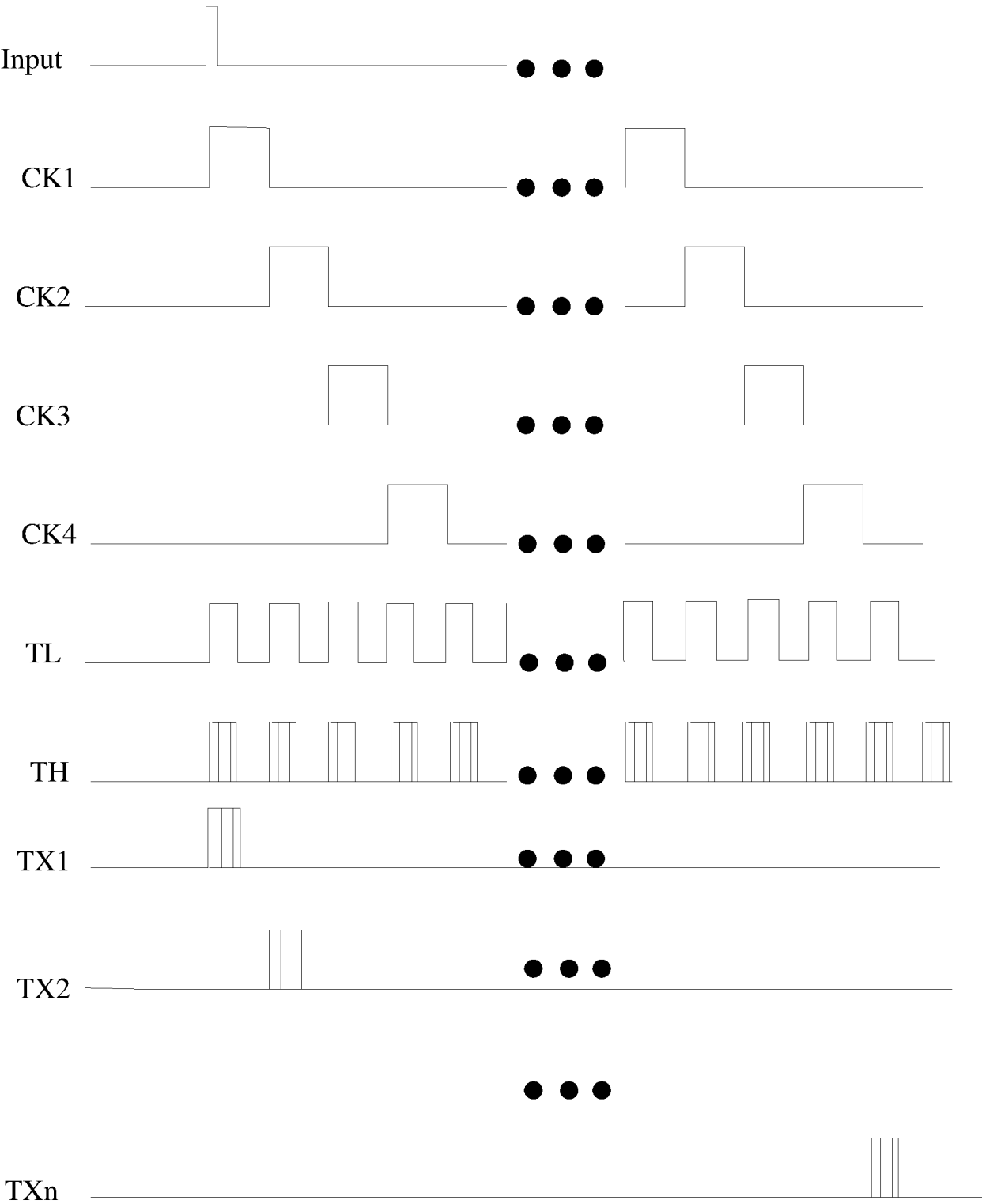


图 9

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2015/079501

A. CLASSIFICATION OF SUBJECT MATTER

G06F 3/041 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G06F 3/-; G09G 3/-; G09G 5/-; H03K 3/-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, CPRSABS, CNTXT, CNKI, WPI, EPODOC: BOE, CHINA STAR OPTOELECTRONICS, TOUCH PANEL, INPUT, RESET, PULL+ W UP, PULL W DOWN, CONTROL+, SWITCH+, TRANSISTOR?, CLOCK

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 104571710 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 29 April 2015 (29.04.2015) claims 1-17, description, paragraphs [0066]-[0139], and figures 2-9	1-17
A	CN 103943083 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 23 July 2014 (23.07.2014) description, paragraphs [0037]-[0049], and figure 5	1-17
A	CN 103996370 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 20 August 2014 (20.08.2014) the whole document	1-17
A	CN 104036738 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 10 September 2014 (10.09.2014) the whole document	1-17
A	CN 103218972 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 24 September 2013 (24.09.2013) the whole document	1-17

☒ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
11 September 2015

Date of mailing of the international search report
25 September 2015

Name and mailing address of the ISA
State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao
Haidian District, Beijing 100088, China
Facsimile No. (86-10) 62019451

Authorized officer
LI, Xiugai
Telephone No. (86-10) 82245660

INTERNATIONAL SEARCH REPORTInternational application No.
PCT/CN2015/079501

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 203746393 U (BOE TECHNOLOGY GROUP CO., LTD. et al.) 30 July 2014 (30.07.2014) the whole document	1-17
A	CN 103761002 A (PEKING UNIVERSITY SHENZHEN GRADUATE SCHOOL) 30 April 2014 (30.04.2014) the whole document	1-17
A	JP 2008193545 A (MITSUBISHI ELECTRIC CORP.) 21 August 2008 (21.08.2008) the whole document	1-17
A	US 2009167741 A1 (CHI MEI OPTOELECTRONICS CORP.) 02 July 2009 (02.07.2009) the whole document	1-17

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2015/079501

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 104571710 A	29 April 2015	None	
CN 103943083 A	23 July 2014	None	
CN 103996370 A	20 August 2014	None	
CN 104036738 A	10 September 2014	None	
CN 103218972 A	24 July 2013	WO 2014169512 A1	23 October 2014
		CN 103218972 B	05 August 2015
		US 2014306867	16 October 2014
CN 203746393 U	30 July 2014	None	
CN 103761002 A	30 April 2014	None	
JP 2008193545 A	21 August 2008	US 2011122988 A1	26 May 2011
		CN 101894589 A	24 November 2010
		CN 101242178 B	06 July 2011
		US 2008187089 A1	07 August 2008
		CN 101242178 A	13 August 2008
		JP 5090008 B2	05 December 2012
		US 8023610 B2	20 September 2011
		KR 20080074026 A	12 August 2008
		TW 200839724 A	01 October 2008
US 2009167741 A1	02 July 2009	TW 200929131 A	01 July 2009
		TW 1383353 B	21 January 2013
		US 8237692 B2	07 August 2012

A. 主题的分类 G06F 3/041 (2006.01) i 按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类		
B. 检索领域 检索的最低限度文献 (标明分类系统和分类号) G06F3/-; G09G3/-; G09G5/-; H03K3/- 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用)) CNABS, CPRSABS, CNTXT, CNKI, WPI, EPODOC 京东方, 华星光电, 触控电路, 触控面板, 输入, 复位, 上拉, 下拉, 控制, 晶体管, 时钟, TOUCH PANEL, INPUT, RESET, PULL+ W UP, PULL W DOWN, CONTROL+, SWITCH+, TRANSISTOR?, CLOCK		
C. 相关文件		
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
PX	CN 104571710 A (京东方科技集团股份有限公司 等) 2015年 4月 29日 (2015 - 04 - 29) 权利要求1-17、说明书第66-139段、附图2-9	1-17
A	CN 103943083 A (京东方科技集团股份有限公司) 2014年 7月 23日 (2014 - 07 - 23) 说明书第37-49 段、附图5	1-17
A	CN 103996370 A (京东方科技集团股份有限公司 等) 2014年 8月 20日 (2014 - 08 - 20) 全文	1-17
A	CN 104036738 A (京东方科技集团股份有限公司) 2014年 9月 10日 (2014 - 09 - 10) 全文	1-17
A	CN 103218972 A (京东方科技集团股份有限公司 等) 2013年 7月 24日 (2013 - 07 - 24) 全文	1-17
A	CN 203746393 U (京东方科技集团股份有限公司) 2014年 7月 30日 (2014 - 07 - 30) 全文	1-17
☒ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。		
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件		
国际检索实际完成的日期 2015年 9月 11日		国际检索报告邮寄日期 2015年 9月 25日
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局 (ISA/CN) 北京市海淀区蓟门桥西土城路6号 100088 中国 传真号 (86-10)62019451		授权官员 李秀改 电话号码 (86-10)82245660

C. 相关文件		
类 型*	引用文件，必要时，指明相关段落	相关的权利要求
A	CN 103761002 A (北京大学深圳研究生院) 2014年 4月 30日 (2014 - 04 - 30) 全文	1-17
A	JP 2008193545 A (MITSUBISHI ELECTRIC CORP.) 2008年 8月 21日 (2008 - 08 - 21) 全文	1-17
A	US 2009167741 A1 (CHI MEI OPTOELECTRONICS CORP.) 2009年 7月 2日 (2009 - 07 - 02) 全文	1-17

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2015/079501

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	104571710	A	2015年 4月 29日	无			
CN	103943083	A	2014年 7月 23日	无			
CN	103996370	A	2014年 8月 20日	无			
CN	104036738	A	2014年 9月 10日	无			
CN	103218972	A	2013年 7月 24日	WO	2014169512	A1	2014年 10月 23日
				CN	103218972	B	2015年 8月 5日
				US	2014306867		2014年 10月 16日
CN	203746393	U	2014年 7月 30日	无			
CN	103761002	A	2014年 4月 30日	无			
JP	2008193545	A	2008年 8月 21日	US	2011122988	A1	2011年 5月 26日
				CN	101894589	A	2010年 11月 24日
				CN	101242178	B	2011年 7月 6日
				US	2008187089	A1	2008年 8月 7日
				CN	101242178	A	2008年 8月 13日
				JP	5090008	B2	2012年 12月 5日
				US	8023610	B2	2011年 9月 20日
				KR	20080074026	A	2008年 8月 12日
				TW	200839724	A	2008年 10月 1日
US	2009167741	A1	2009年 7月 2日	TW	200929131	A	2009年 7月 1日
				TW	I383353	B	2013年 1月 21日
				US	8237692	B2	2012年 8月 7日

表 PCT/ISA/210 (同族专利附件) (2009年7月)