

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum  
Internationales Büro



(43) Internationales Veröffentlichungsdatum  
13. November 2008 (13.11.2008)

PCT

(10) Internationale Veröffentlichungsnummer  
**WO 2008/135013 A2**

- (51) Internationale Patentklassifikation:  
*H01L 33/00* (2006.01)
- (21) Internationales Aktenzeichen: PCT/DE2008/000703
- (22) Internationales Anmeldedatum:  
24. April 2008 (24.04.2008)
- (25) Einreichungssprache: Deutsch
- (26) Veröffentlichungssprache: Deutsch
- (30) Angaben zur Priorität:  
10 2007 021 389.3 4. Mai 2007 (04.05.2007) DE  
10 2007 029 370.6 26. Juni 2007 (26.06.2007) DE
- (71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von US): **OSRAM OPTO SEMICONDUCTORS GMBH** [DE/DE]; Leibnizstrasse 4, 93055 Regensburg (DE).
- (72) Erfinder; und
- (75) Erfinder/Anmelder (nur für US): **ENGL, Karl** [DE/DE];

Gertrud-von-Le-Fort-Strasse 5, 93051 Regensburg (DE). **HÖPPEL, Lutz** [DE/DE]; Lessingstrasse 1, 93087 Altteglöfshaus (DE). **EICHLER, Christoph** [DE/DE]; Richard-Wagner-Strasse 2, 93105 Tegernheim (DE). **SABATHIL, Matthias** [DE/DE]; Am Protzenweiher 21 b, 93059 Regensburg (DE). **WEIMAR, Andreas** [DE/DE]; Ackersegenweg 3, 93055 Regensburg (DE).

(74) **Anwalt: EPPING HERMANN FISCHER PATENTANWALTSGESELLSCHAFT MBH**; Ridlerstrasse 55, 80339 München (DE).

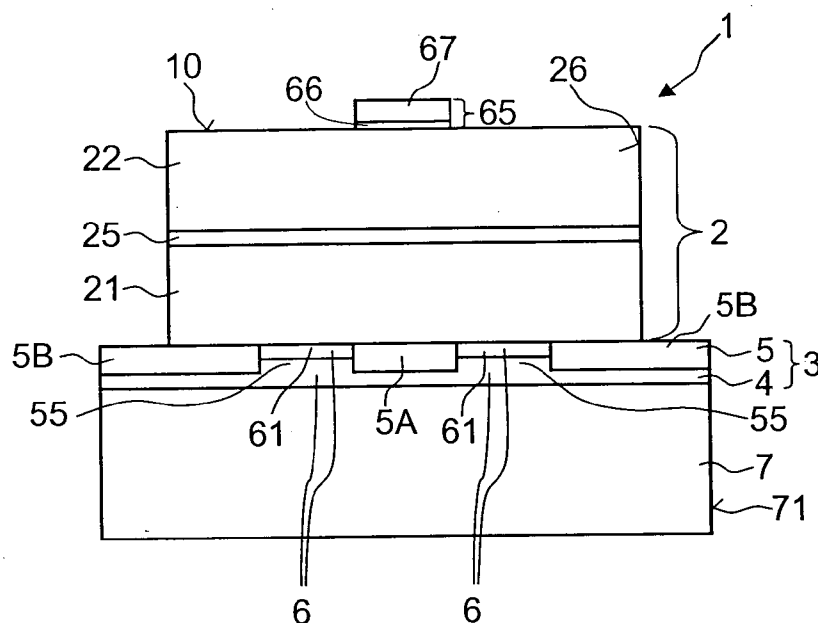
(81) **Bestimmungsstaaten** (soweit nicht anders angegeben, für jede verfügbare nationale Schutzrechtsart): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SV,

[Fortsetzung auf der nächsten Seite]

(54) **Title:** SEMICONDUCTOR CHIP AND METHOD FOR PRODUCING A SEMICONDUCTOR CHIP

(54) **Bezeichnung:** HALBLEITERCHIP UND VERFAHREN ZUR HERSTELLUNG EINES HALBLEITERCHIPS

FIG 1A



(57) **Abstract:** The invention relates to a semiconductor chip (1) having a semiconductor body (2) comprising a semiconductor layer sequence having an active region (25) designed to generate radiation. A mirror structure (3) is located on the semiconductor body (2), said mirror structure having a mirror layer (4) and a dielectric layer structure (5) located at least in areas between the mirror layer and the semiconductor body. A method for producing a semiconductor chip is also disclosed.

[Fortsetzung auf der nächsten Seite]

WO 2008/135013 A2



SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN,  
ZA, ZM, ZW.

EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV,  
MC, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OAPI (BF,  
BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN,  
TD, TG).

**(84) Bestimmungsstaaten** (*soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart*): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), europäisches (AT, BE, BG, CH, CY, CZ, DE, DK,

**Veröffentlicht:**

— *ohne internationalen Recherchenbericht und erneut zu veröffentlichen nach Erhalt des Berichts*

---

**(57) Zusammenfassung:** Es wird ein Halbleiterchip (1) mit einem Halbleiterkörper (2), der eine Halbleiterschichtenfolge mit einem zur Erzeugung von Strahlung vorgesehenen aktiven Bereich (25) umfasst, angegeben. Auf dem Halbleiterkörper (2) ist eine Spiegelstruktur (3) angeordnet, die eine Spiegelschicht (4) und eine zumindest bereichsweise zwischen der Spiegelschicht und dem Halbleiterkörper angeordnete dielektrische Schichtstruktur (5) aufweist. Ferner wird ein Verfahren zur Herstellung eines Halbleiterchips angegeben.

Beschreibung

Halbleiterchip und Verfahren zur Herstellung eines Halbleiterchips

Die Erfindung betrifft einen Halbleiterchip sowie ein Verfahren zur Herstellung eines Halbleiterchips.

LED-Halbleiterchips weisen oftmals eine hohe interne Quanteneffizienz auf. Diese gibt an, welcher Anteil von Elektron-Loch-Paaren im aktiven Bereich unter Emission von Strahlung in Form von Photonen rekombiniert. Allerdings tritt die erzeugte Strahlung meist nicht vollständig aus dem Halbleiterchip aus, sondern wird teilweise, beispielsweise aufgrund von Totalreflexion, an der Grenzfläche des Halbleiterchips in den Halbleiterchip zurückreflektiert und in diesem absorbiert. Je mehr erzeugte Photonen im Halbleiterchip aufgrund von Absorption für die nutzbare, aus dem Halbleiterchip austretende, Strahlung verloren gehen, desto geringer ist die Auskoppelleffizienz des Halbleiterchips.

Es ist eine Aufgabe der vorliegenden Erfindung, einen Halbleiterchip anzugeben, bei dem die Auskoppelleffizienz im Betrieb des Halbleiterchips gesteigert ist. Weiterhin soll ein Verfahren angegeben werden, mit dem ein Halbleiterchip mit gesteigerter Auskoppelleffizienz vereinfacht hergestellt werden kann.

Diese Aufgaben werden durch einen Halbleiterchip gemäß Patentanspruch 1 beziehungsweise durch ein Verfahren zur Herstellung eines Halbleiterchips gemäß Patentanspruch 14

gelöst. Vorteilhafte Ausgestaltungen und Weiterbildungen der Erfindung sind Gegenstand der abhängigen Patentansprüche.

Gemäß einer Ausführungsform weist ein Halbleiterchip einen Halbleiterkörper, der eine Halbleiterschichtenfolge mit einem zur Erzeugung von Strahlung vorgesehenen aktiven Bereich umfasst, auf. Auf dem Halbleiterkörper ist eine Spiegelstruktur angeordnet. Die Spiegelstruktur weist eine Spiegelschicht und eine zumindest bereichsweise zwischen der Spiegelschicht und dem Halbleiterkörper angeordnete dielektrische Schichtstruktur auf.

Im Betrieb des Halbleiterchips im aktiven Bereich erzeugte Strahlung kann von der Spiegelstruktur in den Halbleiterkörper zurück reflektiert werden. Eine Absorption von Strahlung in vom aktiven Bereich aus gesehen der Spiegelstruktur nachgeordneten Bereichen des Halbleiterchips kann so vermieden werden. Nachfolgend kann die Strahlung aus dem Halbleiterchip austreten. Dadurch kann die Auskoppelleffizienz des Halbleiterchips gesteigert werden.

Die Spiegelschicht enthält vorzugsweise ein Metall oder eine metallische Legierung. Beispielsweise kann die Spiegelschicht Gold, Silber, Aluminium, Rhodium, Platin, Titan oder Palladium enthalten oder aus einem solchen Material bestehen. Auch eine metallische Legierung mit zumindest einem der genannten Metalle kann Anwendung finden.

In einer Ausgestaltungsvariante enthält die dielektrische Schichtstruktur genau eine dielektrische Schicht. Eine derartige dielektrische Schichtstruktur zeichnet sich insbesondere durch eine einfache Herstellbarkeit aus.

In einer alternativen Ausgestaltungsvariante weist die dielektrische Schichtstruktur eine Mehrzahl von dielektrischen Schichten auf. Mittels der dielektrischen Schichten kann eine dielektrische Spiegelstruktur gebildet sein. Insbesondere kann die dielektrische Spiegelstruktur als Bragg-Spiegel ausgebildet sein. Mit einer solchen dielektrischen Spiegelstruktur sind hohe Reflektivitäten für im aktiven Bereich erzeugte Strahlung erzielbar.

Strahlung, die in einem Winkel auf die dielektrische Schichtstruktur auftritt, in dem die Reflektivität der dielektrischen Schichtstruktur vergleichsweise gering ist, kann durch die dielektrische Schichtstruktur hindurch treten und nachfolgend an der Spiegelschicht reflektiert werden. Insbesondere im Vergleich zur dielektrischen Spiegelstruktur weist die Reflektivität der, vorzugsweise metallischen oder auf einer metallischen Legierung basierenden, Spiegelschicht eine vergleichsweise geringe Abhängigkeit vom Auftreffwinkel der Strahlung auf. Durch die Kombination der dielektrischen Schichtstruktur mit der Spiegelschicht kann somit ein besonders hoher Anteil von auf die Spiegelstruktur auftreffender Strahlung an dieser reflektiert werden. Die Reflektivität der Spiegelstruktur für im aktiven Bereich erzeugte Strahlung kann 80 % oder mehr, bevorzugt 90% oder mehr, besonders bevorzugt 95% oder mehr, betragen.

Zumindest eine Schicht der dielektrischen Schichtstruktur enthält bevorzugt ein Oxid, etwa  $\text{SiO}_2$ , ein Nitrid, etwa  $\text{Si}_3\text{N}_4$ , oder ein Oxinitrid, etwa  $\text{SiON}$ .

Der Halbleiterkörper kann eine Seitenfläche aufweisen, die den Halbleiterkörper, insbesondere den aktiven Bereich, in lateraler Richtung begrenzt. Unter einer lateralen Richtung

wird hierbei eine Richtung verstanden, die entlang einer Haupterstreckungsrichtung der Schichten der Halbleiterschichtenfolge verläuft. Die Seitenfläche erstreckt sich vorzugsweise senkrecht oder schräg zur Haupterstreckungsrichtung der Schichten der Halbleiterschichtenfolge.

In einer bevorzugten Ausgestaltung erstreckt sich die Spiegelstruktur, insbesondere die dielektrische Schichtstruktur, zumindest bereichsweise bis zu der den Halbleiterkörper begrenzenden Seitenfläche des Halbleiterkörpers. Insbesondere kann sich die Spiegelstruktur über den gesamten Umfang des Halbleiterkörpers in lateraler Richtung bis zu der Seitenfläche oder gegebenenfalls bis zu weiteren, jeweils den Halbleiterkörper begrenzenden, Seitenflächen des Halbleiterkörpers erstrecken.

Weitergehend kann sich die Spiegelstruktur, insbesondere dielektrische Schichtstruktur, in lateraler Richtung zumindest bereichsweise über die den Halbleiterkörper begrenzende Seitenfläche hinaus, insbesondere eben, fortsetzen. Weiterhin bevorzugt ist die den Halbleiterkörper begrenzende Seitenfläche frei von Material für die dielektrische Schichtstruktur.

Auch die Spiegelschicht kann sich in lateraler Richtung zumindest bereichsweise über die den Halbleiterkörper begrenzende Seitenfläche hinaus, insbesondere eben, fortsetzen.

In einer bevorzugten Ausgestaltung ist auf dem Halbleiterkörper eine Kontaktstruktur angeordnet. Die Kontaktstruktur kann auf derselben Seite des

Halbleiterkörpers angeordnet sein wie die dielektrische Schichtstruktur. Die Kontaktstruktur dient der externen elektrischen Kontaktierung des Halbleiterchips.

Weiterhin bevorzugt weist der Halbleiterchip eine weitere Kontaktstruktur auf. Insbesondere kann die weitere Kontaktstruktur auf der der Kontaktstruktur abgewandten Seite des aktiven Bereichs auf dem Halbleiterkörper angeordnet sein. Mittels dieser Kontaktstrukturen können im Betrieb des Halbleiterchips Ladungsträger in den Halbleiterkörper injiziert werden.

Der Halbleiterchip weist vorzugsweise eine Strahlungsausstrittsfläche auf, die sich in lateraler Richtung erstreckt. Die Spiegelstruktur, insbesondere die dielektrische Schichtstruktur, ist vorzugsweise auf der der Strahlungsausstrittsfläche abgewandten Seite des aktiven Bereichs angeordnet. Im aktiven Bereich erzeugte und in Richtung der Spiegelschicht abgestrahlte Strahlung kann mittels der dielektrischen Schichtstruktur in Richtung der Strahlungsausstrittsfläche reflektiert werden und schließlich durch diese Strahlungsausstrittsfläche austreten.

In einer weiteren bevorzugten Ausgestaltung weist der Halbleiterchip einen Träger auf, auf dem der Halbleiterkörper angeordnet ist. Der Träger ist also Teil des Halbleiterchips und dient insbesondere der mechanischen Stabilisierung des Halbleiterkörpers. Weiterhin kann der Träger von einem Aufwachssubstrat für die Halbleiterschichtenfolge verschieden sein. Der Träger muss daher nicht die hohen Anforderungen an die Kristallinität eines Aufwachssubstrats erfüllen, sondern kann vielmehr im Hinblick auf andere physikalische Eigenschaften, etwa eine hohe thermische Leitfähigkeit oder

eine hohe mechanische Stabilität, ausgewählt werden. Beispielsweise kann der Träger Silizium, Siliziumkarbid, Germanium, Galliumarsenid, Galliumnitrid, Galliumphosphid oder ein anderes Halbleitermaterial enthalten oder aus einem solchen Material bestehen. Die elektrische Leitfähigkeit eines solchen Trägers kann beispielsweise mittels Dotierung gesteigert sein. Auch ein elektrisch isolierender Träger, etwa ein Träger der Aluminiumnitrid oder Saphir enthält oder aus einem solchen Material besteht, kann Anwendung finden. Der Träger kann mittels einer Verbindungsschicht an dem Halbleiterkörper befestigt sein. Beispielsweise kann die Verbindungsschicht ein Lot oder einen Kleber enthalten.

Alternativ kann der Träger mittels einer Schicht gebildet sein, die auf dem Halbleiterkörper abgeschieden ist. Hierbei ist die Schicht hinreichend dick, um den Halbleiterkörper mechanisch zu stabilisieren. Der Träger kann beispielsweise mittels einer metallischen oder einer auf einer metallischen Legierung basierenden Schicht gebildet sein.

Der Träger ist bevorzugt auf der der Strahlungsausstrittsfläche abgewandten Seite des Halbleiterkörpers angeordnet. Weiterhin ist die Spiegelstruktur vorzugsweise zwischen dem Träger und dem Halbleiterkörper angeordnet. Im aktiven Bereich erzeugte und in Richtung des Trägers abgestrahlte Strahlung kann so an der Spiegelstruktur in Richtung der Strahlungsausstrittsfläche reflektiert werden und schließlich durch diese Strahlungsausstrittsfläche austreten.

In einer bevorzugten Weiterbildung ragt der Träger in Aufsicht auf den Halbleiterchip zumindest bereichsweise über den Halbleiterkörper hinaus. In diesem Fall kann sich die

Spiegelstruktur, insbesondere die dielektrische Schichtstruktur, über die Seitenfläche des Halbleiterkörpers hinaus bis zu einer den Träger begrenzenden Seitenfläche des Trägers erstrecken. Die Spiegelstruktur, insbesondere die dielektrische Schichtstruktur, kann sich also parallel zum Träger über die Seitenfläche des Halbleiterchips hinaus erstrecken. Auch durch die Seitenfläche des Halbleiterkörpers in Richtung des Trägers austretende Strahlung kann so von der Spiegelstruktur reflektiert werden. Absorption von im aktiven Bereich erzeugter Strahlung im Träger kann also besonders effizient vermindert werden.

In einer bevorzugten Ausgestaltung ist die Kontaktstruktur mittels der Spiegelschicht gebildet. Die Spiegelschicht kann also sowohl der elektrischen Kontaktierung des Halbleiterkörpers als auch einer Verspiegelung der dielektrischen Schichtstruktur dienen. Hierbei kann sich die Spiegelschicht vollständig oder nur bereichsweise über eine, vorzugsweise dem Träger zugewandte, Oberfläche des Halbleiterkörpers erstrecken.

In einer bevorzugten Weiterbildung weist die dielektrische Schichtstruktur eine Aussparung auf. Die Kontaktstruktur kann in dieser zumindest einen Aussparung der dielektrischen Schichtstruktur ausgebildet sein. Weitergehend kann die dielektrische Schichtstruktur mittels der Aussparung in zumindest zwei separate Teilbereiche geteilt sein. Die Aussparung kann also zwischen den separaten Teilbereichen ausgebildet sein. Beispielsweise kann die dielektrische Schichtstruktur einen inneren Teilbereich und einen äußeren Teilbereich aufweisen, wobei der äußere Teilbereich den inneren Teilbereich in lateraler Richtung vollständig umlaufen kann. In diesem Fall kann der äußere Teilbereich

rahmenartig ausgebildet sein.

In einer weiteren bevorzugten Ausgestaltung sind die dielektrische Schichtstruktur und die Kontaktstruktur zumindest bereichsweise nebeneinander angeordnet. Im Betrieb des Halbleiterchips werden Ladungsträger in einem an die Kontaktstruktur angrenzenden Bereich des Halbleiterkörpers in den Halbleiterkörper injiziert. An Stellen des Halbleiterkörpers, die an die dielektrische Schichtstruktur angrenzen, werden dagegen keine Ladungsträger injiziert. Mittels der dielektrischen Schichtstruktur kann also in lateraler Richtung zumindest ein Bereich der Oberfläche des Halbleiterkörpers definiert sein, über den im Betrieb des Halbleiterchips keine Ladungsträger in den Halbleiterkörper injiziert werden.

Beispielsweise kann die dielektrische Schichtstruktur, insbesondere der innere Teilbereich der dielektrischen Schichtstruktur, in einer Aufsicht auf den Halbleiterchip mit einem Bereich der Strahlungsausstrittsfläche überlappen, der, beispielsweise durch die weitere Kontaktstruktur, abgeschattet ist. Die weitere Kontaktstruktur und die dielektrische Schichtstruktur können in einer Aufsicht auf den Halbleiterchip also überlappen. Der innere Teilbereich der dielektrischen Schichtstruktur kann hierbei in seiner lateralen Formgebung an die Form der weiteren Kontaktstruktur angepasst sein. Der Anteil von Strahlung, der unterhalb der weiteren Kontaktstruktur erzeugt und von dieser absorbiert wird, kann so vermindert werden.

Weiterhin kann die dielektrische Schichtstruktur in lateraler Richtung derart ausgebildet sein, etwa durch eine rahmenartige Ausbildung der dielektrischen Schichtstruktur

beziehungsweise des äußeren Teilbereichs der dielektrischen Schichtstruktur, dass die Injektion von Ladungsträgern im Randbereich des Halbleiterkörpers, also nahe der Seitenfläche des Halbleiterkörpers, vermindert ist. Auf diese Weise kann die nicht-strahlende Rekombination von Ladungsträgern im Halbleiterkörper verringert werden.

In einer weiteren bevorzugten Ausgestaltung ist zwischen der Spiegelschicht und dem Halbleiterkörper durchgehend die dielektrische Schichtstruktur angeordnet.

Weiterhin bevorzugt weist die Spiegelschicht eine Aussparung auf, wobei die Aussparung der Spiegelschicht mit der Aussparung der dielektrischen Schichtstruktur überlappt. In diesem Fall können die Kontaktstruktur und die Spiegelschicht voneinander beabstandet ausgebildet sein.

Die Kontaktstruktur und/oder die weitere Kontaktstruktur kann mehrschichtig ausgebildet sein. Insbesondere kann zumindest eine Schicht der Kontaktstruktur beziehungsweise der weiteren Kontaktstruktur ein TCO-Material (transparent conductive oxide, kurz „TCO“) enthalten. Bevorzugt grenzt eine TCO-Material enthaltende Schicht an den Halbleiterkörper an.

TCO-Materialien sind transparente, leitende Materialien, in der Regel Metalloxide, wie beispielsweise Zinkoxid, Zinnoxid, Cadmiumoxid, Titanoxid, Indiumoxid oder Indiumzinnoxid (ITO). Neben binären Metallsauerstoffverbindungen, wie beispielsweise  $ZnO$ ,  $SnO_2$  oder  $In_2O_3$  gehören auch ternäre Metallsauerstoffverbindungen, wie beispielsweise  $Zn_2SnO_4$ ,  $CdSnO_3$ ,  $ZnSnO_3$ ,  $MgIn_2O_4$ ,  $GaInO_3$ ,  $Zn_2In_2O_5$  oder  $In_4Sn_3O_{12}$  oder Mischungen unterschiedlicher transparenter leitender Oxide zu der Gruppe der TCOs. Weiterhin entsprechen die TCOs nicht

zwingend einer stöchiometrischen Zusammensetzung. Die TCOs können auch p- oder n-dotiert sein.

Weiterhin kann die Kontaktstruktur eine Reflektorschicht aufweisen. Die Reflektorschicht ist vorzugsweise näher am Halbleiterkörper angeordnet als die Spiegelschicht. Die Reflektorschicht kann an den Halbleiterkörper angrenzen. Alternativ kann die TCO-Material enthaltende Schicht der Kontaktstruktur zwischen der Reflektorschicht und dem Halbleiterkörper angeordnet sein.

Entsprechend kann die weitere Kontaktstruktur eine weitere Reflektorschicht aufweisen. Die weitere Reflektorschicht ist vorzugsweise zwischen dem Halbleiterkörper und einer Anschluss-Schicht der weiteren Kontaktstruktur angeordnet. Die Anschluss-Schicht ist zur externen elektrischen Kontaktierung des Halbleiterchips, beispielsweise mittels eines Bond-Drahts, vorgesehen.

An der Reflektorschicht beziehungsweise an der weiteren Reflektorschicht kann im aktiven Bereich des Halbleiterchips erzeugte Strahlung in den Halbleiterkörper zurück reflektiert werden. Eine Absorption von Strahlung in einer vom aktiven Bereich aus gesehen der Reflektorschicht beziehungsweise der weiteren Reflektorschicht nachgeordneten Schicht der Kontaktstruktur beziehungsweise der weiteren Kontaktstruktur kann so vermieden oder zumindest vermindert werden.

Insbesondere können die Reflektorschicht und/oder die weitere Reflektorschicht ein Metall oder eine metallische Legierung enthalten. Beispielsweise eignen sich Gold, Silber, Aluminium, Rhodium, Platin, Titan, Palladium oder eine Legierung mit zumindest einem dieser Materialien.

Insbesondere für den Fall, dass die Reflektorschicht und/oder die weitere Reflektorschicht an den Halbleiterkörper angrenzt, weist die Reflektorschicht beziehungsweise die weitere Reflektorschicht vorzugsweise neben einer hohen Reflektivität für im aktiven Bereich erzeugte Strahlung auch gute elektrische Kontakteigenschaften zum Halbleiterkörper auf.

Falls die Reflektorschicht und/oder die weitere Reflektorschicht vom Halbleiterkörper beabstandet sind, kann die Reflektorschicht beziehungsweise die weitere Reflektorschicht wie die Spiegelschicht überwiegend in Hinblick auf eine möglichst hohe Reflektivität für im aktiven Bereich erzeugte Strahlung ausgebildet ist.

Auf der dem Halbleiterkörper abgewandten Seite der Reflektorschicht kann die Spiegelschicht ausgebildet sein. Hierbei kann sich die Spiegelschicht vollständig oder nur bereichsweise über die Reflektorschicht erstrecken.

In einer bevorzugten Ausgestaltung weist der Halbleiterkörper eine, vorzugsweise an die Kontaktstruktur oder an die weitere Kontaktstruktur angrenzende, Tunnelkontaktschicht auf. Die Tunnelkontaktschicht ist vorzugsweise stark p-leitend oder stark n-leitend dotiert. Weiterhin weist die Tunnelkontaktschicht einen anderen Leitungstyp auf als eine andere zwischen dem aktiven Bereich und der Kontaktstruktur beziehungsweise der weiteren Kontaktstruktur angeordnete Halbleiterschicht. Mittels der Tunnelkontaktschicht können Ladungsträger im Betrieb des Halbleiterchips vereinfacht in den Halbleiterkörper injiziert werden.

In einer weiteren bevorzugten Ausgestaltung ist die Oberfläche des Halbleiterkörpers, auf dem die weitere Kontaktstruktur angeordnet ist, in einem in vertikaler Richtung an die weitere Kontaktstruktur angrenzenden Bereich eben. In diesem Bereich ist die Oberfläche des Halbleiterkörpers vorzugsweise geglättet. Je geringer die Rauigkeit dieses Bereichs der Oberfläche ist, desto kann die Reflektivität der Kontaktstruktur sein.

Weiterhin bevorzugt weist die Oberfläche in einem lateral an den ebenen Bereich angrenzenden weiteren Bereich eine Strukturierung auf. Die Strukturierung ist zur Steigerung der Auskoppelleffizienz von im aktiven Bereich erzeugter Strahlung aus dem Halbleiterkörper vorgesehen. Die Strukturierung kann regelmäßig oder unregelmäßig ausgebildet sein.

Eine unregelmäßige Strukturierung kann beispielsweise mittels Aufrauens der Oberfläche hergestellt sein. Alternativ kann die Strukturierung regelmäßig, beispielsweise in Form von Mikroprismen oder in Form eines photonischen Gitters ausgebildet sein. Bei einem photonischen Gitter liegt eine Periodenlänge der lateralen Strukturierung, also die Länge, nach der sich die laterale Strukturierung periodisch wiederholt, im Bereich der Wellenlänge der im aktiven Bereich erzeugten Strahlung, etwa zwischen dem 0,1-fachen und dem 10-fachen dieser Wellenlänge in dem Material, in dem das photonische Gitter ausgebildet ist.

In einer weiteren bevorzugten Ausgestaltung ist das Aufwachssubstrat für die Halbleiterschichtenfolge zumindest bereichsweise entfernt oder zumindest bereichsweise gedünnt. Ein derartiger Halbleiterchip wird auch als Dünnschicht-Halbleiterchip bezeichnet.

Ein strahlungserzeugender Dünnschicht-Halbleiterchip kann sich insbesondere durch folgende charakteristische Merkmale auszeichnen:

- an einer zu einem Trägerelement hin gewandten ersten Hauptfläche einer strahlungserzeugenden Epitaxieschichtenfolge ist eine reflektierende Schicht aufgebracht oder ausgebildet, die zumindest einen Teil der in der Epitaxieschichtenfolge erzeugten elektromagnetischen Strahlung in diese zurückreflektiert;
- die Epitaxieschichtenfolge weist eine Dicke im Bereich von  $20\mu\text{m}$  oder weniger, insbesondere im Bereich von  $10\mu\text{m}$  auf; und/oder
- die Epitaxieschichtenfolge enthält mindestens eine Halbleiterschicht mit zumindest einer Fläche, die eine Durchmischungsstruktur aufweist, die im Idealfall zu einer annähernd ergodischen Verteilung des Lichtes in der epitaktischen Epitaxieschichtenfolge führt, d.h. sie weist ein möglichst ergodisch stochastisches Streuverhalten auf.

Ein Grundprinzip eines Dünnschicht-Leuchtdiodenchips ist beispielsweise in I. Schnitzer et al., Appl. Phys. Lett. 63 (16), 18. Oktober 1993, 2174 - 2176 beschrieben, deren Offenbarungsgehalt insofern hiermit durch Rückbezug aufgenommen wird.

Ein Dünnschicht-Leuchtdioden-Chip ist in guter Näherung ein Lambert'scher Oberflächenstrahler und eignet sich von daher besonders gut für die Anwendung in einem Scheinwerfer.

Der Halbleiterchip ist bevorzugt zur Erzeugung von überwiegend inkohärenter Strahlung vorgesehen. Beispielsweise kann der Halbleiterchip als ein LED-Chip oder weitergehend

als RCLED-Chip (Resonant Cavity Light Emitting Diode) ausgeführt sein. Bei einer RCLED ist der aktive Bereich innerhalb einer Kavität angeordnet. Alternativ kann der Halbleiterchip zur Erzeugung von kohärenter Strahlung vorgesehen sein. In diesem Fall kann der Halbleiterchip als ein Halbleiterlaserchip, insbesondere als ein oberflächenemittierender Halbleiterlaserchip mit internem Resonator (vertical cavity surface emitting laser, VCSEL) oder als oberflächenemittierender Halbleiterchip zum Betrieb mit einem externen Resonator (vertical external cavity surface emitting laser, VECSEL) ausgeführt sein.

Der Halbleiterkörper, insbesondere der aktive Bereich, enthält bevorzugt ein III-V-Halbleitermaterial. III-V-Halbleitermaterialien sind zur Strahlungserzeugung im ultravioletten ( $\text{In}_x \text{Ga}_y \text{Al}_{1-x-y} \text{N}$ ) über den sichtbaren ( $\text{In}_x \text{Ga}_y \text{Al}_{1-x-y} \text{N}$ , insbesondere für blaue bis grüne Strahlung, oder  $\text{In}_x \text{Ga}_y \text{Al}_{1-x-y} \text{P}$ , insbesondere für gelbe bis rote Strahlung) bis in den infraroten ( $\text{In}_x \text{Ga}_y \text{Al}_{1-x-y} \text{As}$ ) Spektralbereich besonders geeignet. Hierbei gilt jeweils  $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$  und  $x + y \leq 1$ , bevorzugt mit  $x \neq 0$ ,  $y \neq 0$ ,  $x \neq 1$  und/oder  $y \neq 1$ . Mit III-V-Halbleitermaterialien, insbesondere aus den genannten Materialsystemen, können weiterhin bei der Strahlungserzeugung vorteilhaft hohe interne Quanteneffizienzen erzielt werden.

Gemäß einer Ausführungsform wird bei einem Verfahren zur Herstellung eines Halbleiterchips mit jeweils einem Halbleiterkörper, der eine Halbleiterschichtenfolge mit einem zur Erzeugung von Strahlung vorgesehenen aktiven Bereich umfasst, zunächst ein Halbleiterschichtstruktursystem mit dem aktiven Bereich bereitgestellt. Der Halbleiterkörper mit der Halbleiterschichtenfolge geht während des

Herstellungsverfahren aus dem Halbleiterschichtstruktursystem hervor.

Auf dem vorgefertigten Halbleiterschichtstruktursystem wird eine Spiegelstruktur ausgebildet, wobei die Spiegelstruktur eine dielektrische Schichtstruktur und eine Spiegelschicht umfasst. Aus dem Halbleiterschichtstruktursystem wird der Halbleiterkörper mit der Halbleiterschichtenfolge ausgebildet. Der Halbleiterchip wird fertig gestellt.

Auf diese Weise ist ein Halbleiterchip, der eine Spiegelstruktur umfasst, vereinfacht herstellbar.

Vorzugsweise erfolgt das Ausbilden des Halbleiterkörpers aus dem Halbleiterschichtstruktursystem nach dem Ausbilden der Spiegelstruktur.

Das Halbleiterschichtstruktursystem wird bevorzugt auf einem Aufwachssubstrat für das Halbleiterschichtstruktursystem bereitgestellt. Hierbei sind die Halbleiterschichten des Halbleiterschichtstruktursystems bevorzugt epitaktisch, insbesondere mittels MBE oder MOVPE, auf dem Aufwachssubstrat abgeschieden.

In einer bevorzugten Ausgestaltung wird das Halbleiterschichtstruktursystem, insbesondere vor dem Ausbilden des Halbleiterkörpers aus dem Halbleiterschichtstruktursystem, auf einem Träger befestigt. Der Träger dient insbesondere der mechanischen Stabilisierung des Halbleiterkörpers. Das Aufwachssubstrat ist für eine gleich bleibend gute mechanische Stabilisierung also nicht mehr erforderlich. Alternativ kann der Träger auf dem Halbleiterschichtstruktursystem abgeschieden werden. Diese

kann beispielsweise galvanisch oder mittels eines anderen Abscheideverfahrens, etwa mittels Aufdampfens oder Aufspüterns, erfolgen.

In einer bevorzugten Weiterbildung wird das Aufwachssubstrat für das Halbleiterschichtstruktursystem zumindest bereichsweise entfernt oder zumindest bereichsweise gedünnt. Dies kann beispielsweise mittels eines mechanischen Prozesses, etwa mittels Schleifens, Glättens oder Polierens, erfolgen. Auch ein chemischer Prozess, insbesondere ein Ätzprozess, kann Anwendung finden. Für ein Entfernen des Aufwachssubstrats kann alternativ oder zusätzlich ein Laserablöseverfahren eingesetzt werden. Das Aufwachssubstrat wird vorzugsweise entfernt oder gedünnt, nachdem der Träger vorgesehen wurde.

In einer weiteren bevorzugten Ausgestaltung wird auf dem Halbleiterkörper eine Kontaktstruktur ausgebildet. Zusätzlich kann eine weitere Kontaktstruktur ausgebildet werden. Die Kontaktstruktur sowie gegebenenfalls die weitere Kontaktstruktur können einschichtig oder mehrschichtig ausgebildet sein. Die Schicht beziehungsweise die Mehrzahl von Schichten der Kontaktstrukturen können beispielsweise mittels Aufdampfens oder Sputterns abgeschieden werden.

In einer bevorzugten Weiterbildung wird eine Oberfläche des Halbleiterkörpers zumindest bereichsweise geglättet, wobei die Kontaktstruktur und/oder die weitere Kontaktstruktur nachfolgend auf dem geglätteten Bereich der Oberfläche ausgebildet werden. Die Reflektivität der Kontaktstruktur beziehungsweise der weiteren Kontaktstruktur kann so gesteigert werden. Auf die Kontaktstruktur beziehungsweise die weitere Kontaktstruktur auftreffende Strahlung kann so

effizient in den Halbleiterkörper zurückreflektiert werden und nachfolgend aus diesem austreten.

Das Glätten des Halbleiterkörpers erfolgt vorzugsweise mechanisch, insbesondere mittels Schleifens, Läppens oder Polierens. Alternativ oder ergänzend kann das Glätten auch chemisch, beispielsweise in einem nasschemischen oder trockenchemischen Prozess, erfolgen.

In einer weiteren bevorzugten Ausgestaltung wird eine Oberfläche des Halbleiterkörpers mit einer Strukturierung versehen. Ein Bereich der Oberfläche, auf dem die Kontaktstruktur beziehungsweise die weitere Kontaktstruktur ausgebildet wird, wird bei der Strukturierung vorzugsweise ausgespart. Die Strukturierung ist zur Steigerung der Auskoppelleffizienz des Halbleiterchips vorgesehen. Die Strukturierung kann vor oder nach dem Ausbilden des Halbleiterkörpers aus dem Halbleiterschichtstruktursystem erfolgen. Beispielsweise kann die Strukturierung mittels mechanischen Aufrauens der Oberfläche hergestellt werden. Eine, insbesondere regelmäßige, Strukturierung, etwa in Form von Mikroprismen oder in Form eines photonischen Kristalls, kann beispielsweise chemisch, insbesondere mittels nasschemischen oder trockenchemischen Ätzens, hergestellt werden.

Das beschriebene Verfahren zur Herstellung eines Halbleiterchips ist zur Herstellung eines weiter oben beschriebenen Halbleiterchips besonders geeignet. Im Zusammenhang mit dem Halbleiterchip beschriebene Merkmale können daher auch für das Verfahren herangezogen werden und umgekehrt.

Weitere Merkmale, vorteilhafte Ausgestaltungen und Zweckmäßigkeiten der Erfindung ergeben sich aus der folgenden Beschreibung der Ausführungsbeispiele in Verbindung mit den Figuren.

Es zeigen:

Figuren 1A und 1B ein erstes Ausführungsbeispiel für einen erfindungsgemäßen Halbleiterchip in schematischer Schnittansicht in Figur 1A und in schematischer Aufsicht in Figur 1B,

Figur 2 ein zweites Ausführungsbeispiel für einen erfindungsgemäßen Halbleiterchip in schematischer Schnittansicht,

Figur 3 ein drittes Ausführungsbeispiel für einen erfindungsgemäßen Halbleiterchip in schematischer Schnittansicht,

Figur 4 ein viertes Ausführungsbeispiel für einen erfindungsgemäßen Halbleiterchip in schematischer Schnittansicht,

Figur 5 ein fünftes Ausführungsbeispiel für einen erfindungsgemäßen Halbleiterchip in schematischer Schnittansicht,

Figur 6 ein sechstes Ausführungsbeispiel für einen erfindungsgemäßen Halbleiterchip in schematischer Schnittansicht, und

Figuren 7A bis 7D ein Ausführungsbeispiel für ein erfindungsgemäßes Verfahren anhand von schematisch in Schnittansichten dargestellten Zwischenschritten.

Gleiche, gleichartige und gleich wirkende Elemente sind in den Figuren mit gleichen Bezugszeichen versehen.

Die Figuren sind jeweils schematische Darstellungen und daher nicht unbedingt maßstabsgetreu. Vielmehr können vergleichsweise kleine Elemente und insbesondere Schichtdicken zur Verdeutlichung übertrieben groß dargestellt sein.

Ein erstes Ausführungsbeispiel für einen erfindungsgemäßen Halbleiterchip ist in Figur 1A in schematischer Schnittansicht entlang der in der zugehörigen Aufsicht (Figur 1B) dargestellten Schnittlinie A-A gezeigt.

Der Halbleiterchip 1 weist eine Halbleiterschichtenfolge auf, die den Halbleiterkörper 2 bildet. Die Halbleiterschichtenfolge ist vorzugsweise epitaktisch, etwa mittels MOVPE oder MBE, auf einem Aufwachssubstrat abgeschieden. Die Halbleiterschichtenfolge des Halbleiterkörpers 2 umfasst einen aktiven Bereich 25. Der aktive Bereich ist zwischen einer p-leitenden Schicht 21 und einer n-leitenden Schicht 22 der Halbleiterschichtenfolge angeordnet. Auf dem Halbleiterkörper ist eine Spiegelstruktur 3 ausgebildet, die eine Spiegelschicht 4 und eine dielektrische Schichtstruktur 5 aufweist. Die p-leitende Schicht 21 ist exemplarisch auf der der Spiegelstruktur zugewandten Seite des aktiven Bereichs ausgebildet. Entsprechend ist die n-leitende Schicht 21 auf der der

Spiegelstruktur 3 abgewandten Seite des aktiven Bereichs 25 ausgebildet. Davon abweichend ist auch eine Anordnung möglich, bei der die n-leitende und die p-leitende Schicht vertauscht sind.

Der Halbleiterchip 1 umfasst einen Träger 7, auf dem der Halbleiterkörper 2 angeordnet ist. Der Träger ist insbesondere von einem Aufwachssubstrat für die Halbleiterschichtenfolge des Halbleiterkörpers 2 verschieden. Er muss daher nicht die hohen Anforderungen an ein Aufwachssubstrat, insbesondere hinsichtlich der kristallinen Reinheit, erfüllen. Vielmehr kann der Träger nach anderen physikalischen Eigenschaften, etwa hinsichtlich einer hohen mechanischen Stabilität oder einer hohen thermischen Leitfähigkeit, gewählt werden. Der Halbleiterkörper 2 kann beispielsweise mittels einer Verbindungsschicht an dem Träger befestigt sein (nicht explizit dargestellt). Die Verbindungsschicht kann beispielsweise ein Lot oder einen, vorzugsweise elektrisch leitfähigen, Kleber enthalten. Der Träger kann beispielsweise einen Halbleiter, etwa Silizium, Siliziumkarbid, Galliumarsenid, Galliumnitrid oder Germanium enthalten oder aus einem solchen Material bestehen. Der Träger kann elektrisch leitfähig ausgeführt sein. In diesem Fall kann die externe Kontaktierung des Halbleiterchips durch das Trägermaterial hindurch erfolgen. Auch ein elektrisch isolierender Träger, etwa ein Träger, der Saphir oder AlN enthält oder aus einem solchen Material besteht, kann Anwendung finden.

Alternativ zum Befestigen des Halbleiterkörpers 2 an einem vorgefertigten Trägerkörper kann der Träger 7 auf dem Halbleiterkörper 2 abgeschieden sein. Hierbei ist der Träger vorzugsweise hinreichend dick abgeschieden, um den

Halbleiterkörper 2 mit der Halbleiterschichtenfolge mechanisch zu stabilisieren. In diesem Fall kann auf eine Verbindungsschicht zwischen dem Halbleiterkörper 2 und dem Träger 7 verzichtet werden. Ein solcher auf dem Halbleiterkörper 2 mit der Halbleiterschichtenfolge ausgebildeter Träger kann beispielsweise mittels Galvanisierens, Sputterns oder Aufdampfens, hergestellt sein.

In Aufsicht auf den Halbleiterchip 1 weist der Träger 7 eine größere laterale Ausdehnung auf als der Halbleiterkörper 2. Der Halbleiterkörper 2 bedeckt den Träger also nur bereichsweise.

Die dielektrische Schichtstruktur 5 enthält vorzugsweise ein Oxid, etwa  $\text{SiO}_2$ , ein Nitrid, etwa  $\text{Si}_3\text{N}_4$ , oder ein Oxinitrid, etwa  $\text{SiON}$ .

Die Spiegelstruktur 3 ist zwischen dem Träger 7 und dem Halbleiterkörper 2 mit der Halbleiterschichtenfolge angeordnet. Die dielektrische Schichtstruktur 5 und die Spiegelschicht 4 sind somit auf der dem Träger 7 zugewandten Seite des Halbleiterkörpers 2 angeordnet. Eine Strahlungsaustrittsfläche 10 des Halbleiterchips ist auf der dem Träger gegenüberliegenden Seite des Halbleiterkörpers ausgebildet. Die dielektrische Schichtstruktur ist zumindest in einem Bereich zwischen dem Halbleiterkörper 2 und der Spiegelschicht 4 angeordnet.

Weiterhin ist zwischen dem Halbleiterkörper 2 und dem Träger 7 eine Kontaktstruktur 6 angeordnet. Die Kontaktstruktur 6 und die dielektrische Schichtstruktur 5 sind nebeneinander angeordnet. Die dielektrische Schichtstruktur weist eine Aussparung 55 auf, in der die Kontaktstruktur 6 ausgebildet

ist. Die Kontaktstruktur 6 erstreckt sich durch die Aussparung 55 hindurch.

Die dielektrische Schichtstruktur 5 weist einen inneren Teilbereich 5A und einen äußeren Teilbereich 5B auf. Der äußere Teilbereich umläuft den inneren Teilbereich in lateraler Richtung, wobei der innere Teilbereich und der äußere Teilbereich mittels der Aussparung 55 voneinander getrennt sind. Die Aussparung verläuft also zwischen dem inneren Teilbereich und dem äußeren Teilbereich. Der äußere Teilbereich 5B ist rahmenartig ausgebildet und verläuft in Aufsicht auf den Halbleiterchip entlang einer lateralen Begrenzung des Halbleiterkörpers 2. Mittels des äußeren Teilbereichs 5B der dielektrischen Schichtstruktur 5 wird im Betrieb des Halbleiterchips 1 die Injektion von Ladungsträgern nahe der lateralen Begrenzung des Halbleiterkörpers vermindert. Nicht-strahlende Rekombination von Ladungsträgern am Rand, beispielsweise an der Seitenfläche 26, kann so vermindert werden. Dadurch kann die insgesamt aus dem Halbleiterchip 1 austretende Strahlungsleistung gesteigert werden.

Die Kontaktstruktur 6 ist mittels der Spiegelschicht 4 und einer Reflektorschicht 61 gebildet. Die Reflektorschicht 61 ist auf der dem Halbleiterkörper zugewandten Seite der Spiegelschicht ausgebildet. Die Reflektorschicht ist also näher am Halbleiterkörper 2 als die Spiegelschicht. Weiterhin grenzt die Reflektorschicht an den Halbleiterkörper an. Im aktiven Bereich 25 erzeugte Strahlung kann an dieser Reflektorschicht in den Halbleiterkörper zurück reflektiert werden und nachfolgend, insbesondere durch die Strahlungsaustrittsfläche 10, aus dem Halbleiterchip 1 austreten. Ferner kann in Richtung des Trägers 7 abgestrahlte

Strahlung, insbesondere in Randbereichen des Halbleiterkörpers 2, von der Spiegelstruktur 4, insbesondere von der Spiegelschicht 3, reflektiert werden. Absorption von Strahlung im Träger kann so vermieden oder zumindest stark vermindert werden.

Auf der dem Träger 7 abgewandten Seite des Halbleiterkörpers 2 ist eine weitere Kontaktstruktur 65 ausgebildet. Die weitere Kontaktstruktur umfasst eine weitere Reflektorschicht 66 und eine Anschluss-Schicht 67. Die weitere Reflektorschicht ist zwischen der Anschluss-Schicht 67 und dem Halbleiterkörper 2 angeordnet. Mittels der weiteren Reflektorschicht 66 kann einer Absorption von Strahlung in der Anschluss-Schicht 67 vorgebeugt werden. Die weitere Kontaktstruktur 65, insbesondere die Anschluss-Schicht 67, ist zur externen elektrischen Kontaktierung des Halbleiterchips, beispielsweise mittels eines Bond-Drahts, vorgesehen. Die Anschluss-Schicht enthält bevorzugt ein Metall oder eine metallische Legierung, besonders bevorzugt Gold.

In einer Aufsicht auf den Halbleiterchip überdecken sich die weitere Kontaktstruktur 65 und der innere Teilbereich 5A der dielektrischen Schichtstruktur 5, insbesondere gegenseitig. Hinsichtlich der lateralen Formgebung ist also der innere Teilbereich der dielektrischen Schichtstruktur an diejenige der weiteren Kontaktstruktur 65 angepasst. Mittels der dielektrischen Schichtstruktur 5 ist so im Betrieb des Halbleiterchips die Einprägung von Ladungsträgern in den Halbleiterkörper 2 derart geführt, dass im aktiven Bereich 25 Strahlung überwiegend in lateralen Bereichen erzeugt wird, in denen die Strahlungsausstrittsfläche 10 nicht von der weiteren Kontaktstruktur 65 abgeschattet ist.

Die Spiegelschicht enthält bevorzugt ein Metall oder eine metallische Legierung oder besteht aus einem solchen Material. Besonders bevorzugt enthält die Spiegelschicht Palladium, Platin, Nickel, Gold, Silber, Aluminium, Rhodium, Titan oder eine Legierung mit zumindest einem dieser Materialien. Gold zeichnet sich beispielsweise im Infraroten durch eine hohe Reflektivität aus. Palladium, Aluminium, Silber und Rhodium sowie metallische Legierungen mit zumindest einem dieser Materialien sind für den sichtbaren und den ultravioletten Spektralbereich besonders geeignet. Die Reflektivität der Spiegelstruktur 3 für im aktiven Bereich erzeugte Strahlung beträgt bevorzugt 80 % oder mehr, besonders bevorzugt 90% oder mehr, beispielsweise 95% oder mehr.

Die im Zusammenhang mit der Spiegelschicht 4 genannten Materialien eignen sich auch für die Reflektorschicht und gegebenenfalls für die weitere Reflektorschicht. Weiterhin können die Kontaktstruktur 6 und die weitere Kontaktstruktur 65 zumindest eine Schicht aufweisen, die ein TCO-Material, etwa ITO oder SnO oder eines der weiter oben genannten TCO-Materialien, enthält.

Ferner weist die Reflektorschicht 61 beziehungsweise die weitere Reflektorschicht 66 vorzugsweise neben einer hohen Reflektivität für im aktiven Bereich erzeugte Strahlung auch gute elektrische Kontakteigenschaften zum Halbleiterkörper 2 auf.

Die Reflektorschicht 61 und/oder die weitere Reflektorschicht 66 ist vorzugsweise dünn im Vergleich zu anderen Schichten der Kontaktstruktur 6 beziehungsweise der weiteren

Kontaktstruktur 65. Weiterhin bevorzugt ist die Reflektorschicht 61 und/oder die weitere Reflektorschicht 66 bevorzugt dünn im Vergleich zu der Spiegelschicht 4. Die Dicke der Reflektorschicht 61 beträgt bevorzugt höchstens 200 nm, besonders bevorzugt höchstens 100 nm.

Weitergehend kann die Reflektorschicht und/oder die weitere Reflektorschicht so dünn ausgeführt sein, dass die Dicke höchstens 50 nm, bevorzugt höchstens 20 nm, aufweist. Die so dünn ausgeführte Reflektorschicht und/oder die weitere Reflektorschicht kann für im aktiven Bereich 25 erzeugte Strahlung teiltransparent sein.

Die Spiegelstruktur 3, insbesondere die dielektrische Schichtstruktur 5, setzt sich in lateraler Richtung über die den Halbleiterkörper 2 begrenzende Seitenfläche 26 hinaus eben fort. Hierbei ist die Seitenfläche 26 frei oder im wesentlichen frei von Material für die dielektrische Schichtstruktur. In einer Aufsicht auf den Halbleiterchip verläuft die laterale Begrenzung des Halbleiterkörpers innerhalb der dielektrischen Schichtstruktur 5, insbesondere innerhalb des äußeren Teilbereichs 5B der dielektrischen Schichtstruktur. Im Betrieb des Halbleiterchips kann so eine Injektion von Ladungsträgern in den Halbleiterkörper im Randbereich des Halbleiterkörpers vermieden werden. Der Randbereich des Halbleiterkörpers ist somit elektrisch nicht oder zumindest vergleichsweise wenig aktiv. Gleichzeitig kann mittels der Spiegelstruktur 3 Strahlung, die aus dem Randbereich des Halbleiterkörpers 2 austritt, von der Spiegelstruktur reflektiert werden. Eine Absorption dieser in Richtung des Trägers 7 abgestrahlten Strahlung im Träger kann so vermieden oder zumindest vermindert wird.

Weitergehend erstreckt sich die Spiegelstruktur 3, also die dielektrische Schichtstruktur 5 und die Spiegelschicht 4, lateral umlaufend bis zu einer den Träger 7 in lateraler Richtung begrenzenden Seitenfläche 71. Auf diese Weise kann auch eine Absorption im Träger 7 von im aktiven Bereich erzeugter Strahlung, die aus der Seitenfläche 26 des Halbleiterkörpers in Richtung des Trägers 7 des Halbleiterkörpers abgestrahlt wird, besonders effizient vermieden werden.

Selbstverständlich sind die Kontaktstruktur 6 und gegebenenfalls die weitere Kontaktstruktur 65, insbesondere hinsichtlich ihrer geometrischen Ausbildung, nicht auf die explizit beschriebene Ausführung beschränkt. Vielmehr können die Kontaktstruktur und die weitere Kontaktstruktur beispielsweise einen oder eine Mehrzahl von stegartig ausgebildeten Teilbereichen, die sich beispielsweise über die Strahlungsausstrittsfläche 10 erstrecken können, zur effizienten Einprägung von Ladungsträgern in den Halbleiterkörper 2 aufweisen. Alternativ oder zusätzlich kann die Kontaktstruktur und/oder die weitere Kontaktstruktur auch mehrere separate Teilbereiche aufweisen (jeweils nicht explizit dargestellt).

Die dielektrische Schichtstruktur kann vom in den Figuren 1A und 1B dargestellten Ausführungsbeispiel abweichend auch eine Mehrzahl von Aussparungen aufweisen. Beispielsweise kann die dielektrische Schichtstruktur, insbesondere den stegartig ausgebildeten Teilbereichen der weiteren Kontaktstruktur entsprechend, stegartige Teilbereiche aufweisen. Die dielektrische Schichtstruktur kann hierbei als lateral zusammenhängende Schichtstruktur ausgeführt sein.

Der Halbleiterchip 1 ist als LED-Dünnschicht-Halbleiterchip ausgeführt. Ein Aufwuchssubstrat für die Halbleiterschichtenfolge des Halbleiterkörpers 2 ist vollständig entfernt. Die Bauhöhe des Halbleiterchips 1 kann so verringert werden.

Der aktive Bereich 25 ist vorzugsweise zur Erzeugung von Strahlung im infraroten, sichtbaren oder ultravioletten Spektralbereich vorgesehen und enthält besonders bevorzugt ein III-V-Halbleitermaterial. Zur Strahlungserzeugung im ultravioletten ( $\text{In}_x \text{Ga}_y \text{Al}_{1-x-y} \text{N}$ ) über den sichtbaren ( $\text{In}_x \text{Ga}_y \text{Al}_{1-x-y} \text{N}$ , insbesondere für blaue bis grüne Strahlung, oder  $\text{In}_x \text{Ga}_y \text{Al}_{1-x-y} \text{P}$ , insbesondere für gelbe bis rote Strahlung) bis in den infraroten ( $\text{In}_x \text{Ga}_y \text{Al}_{1-x-y} \text{As}$ ) Spektralbereich sind III-V-Halbleitermaterialien besonders geeignet.

Von dem gezeigten Ausführungsbeispiel abweichend kann der Halbleiterchip 1 auch als RCLED-Halbleiterchip oder als ein Halbleiterlaserchip, etwa als VCSEL oder VECSEL, wie oben näher beschrieben ausgeführt sein.

Ein zweites Ausführungsbeispiel für einen erfindungsgemäßen Halbleiterchip ist in Figur 2 schematisch in Schnittansicht dargestellt. Hierbei entspricht das zweite Ausführungsbeispiel im Wesentlichen dem im Zusammenhang mit den Figuren 1A und 1B beschriebenen ersten Ausführungsbeispiel. Im Unterschied hierzu weist der Halbleiterkörper 2 eine Oberfläche 27 mit einer Strukturierung 28 auf. Die Oberfläche 27 stellt die Strahlungsausstrittsfläche 10 des Halbleiterchips 1 dar.

Weiterhin ist die Oberfläche 27 in einem in vertikaler Richtung an die weitere Kontaktstruktur 65 angrenzenden Bereich 271 vorzugsweise eben ausgeführt. Insbesondere kann dieser Bereich der Oberfläche 271 geglättet sein. Die Reflektivität der weiteren Kontaktstruktur 65, insbesondere der Reflektorschicht 66, kann so gesteigert werden.

Die Strukturierung 28 ist ein einem lateral an den für die Kontaktstruktur vorgesehenen Bereich 271 lateral angrenzenden weiteren Bereich 272 der Oberfläche 27 ausgebildet. Die Strukturierung ist vorzugsweise derart ausgeführt, dass die Auskoppelleffizienz von im aktiven Bereich 25 erzeugter Strahlung aus dem Halbleiterchip 1 gesteigert ist.

Die Strukturierung 28 kann regelmäßig oder unregelmäßig ausgebildet sein. Eine unregelmäßige Strukturierung kann beispielsweise mechanisch, etwa mittels Aufrauens, hergestellt sein.

Eine regelmäßige Strukturierung 28 der Oberfläche 27 kann beispielsweise mittels Erhebungen und/oder Vertiefungen, etwa in Form von Mikroprismen, oder in Form eines photonischen Gitters ausgeführt sein. Bei einem photonischen Gitter liegt die Periodenlänge der lateralen Strukturierung im Bereich der Wellenlänge der im aktiven Bereich erzeugten Strahlung, bevorzugt zwischen dem 0,1-fachen und dem 10-fachen dieser Wellenlänge in dem Material, in dem das photonische Gitter ausgebildet ist.

Weiterhin weist die Kontaktstruktur 60 eine Schicht 62 auf, die ein TCO-Material enthält oder aus einem TCO-Material besteht. Beispielsweise eignet sich ITO oder SnO. Auch ein anderes binäres oder ternäres TCO-Material kann Anwendung

finden. Die TCO-Material enthaltende Schicht 62 ist zwischen dem Halbleiterkörper 2 und der Reflektorschicht 61 angeordnet. Ferner grenzt die TCO-Material enthaltende Schicht 62 an den Halbleiterkörper 2 an.

Der Halbleiterkörper 2 weist auf der der Kontaktstruktur 60 zugewandten Seite eine Tunnelkontaktschicht 23 auf. Die Tunnelkontaktschicht weist eine hohe Dotierkonzentration auf, bevorzugt mindestens  $10^{18}\text{cm}^{-3}$ , besonders bevorzugt mindestens  $10^{19}\text{cm}^{-3}$ . Die Tunnelkontaktschicht ist n-leitend und damit vom entgegengesetzten Leitungstyp wie die an die Tunnelkontaktschicht 23 angrenzende Halbleiterschicht 21, die p-leitend dotiert ist. Entsprechend ist die Tunnelkontaktschicht für den Fall, dass sie an eine n-leitende Halbleiterschicht angrenzt, p-leitend dotiert.

Mittels der Tunnelkontaktschicht 23 können Ladungsträger vereinfacht in den Halbleiterkörper 2 injiziert werden. Die Tunnelkontaktschicht 23 findet im beispielhaft beschriebenen Fall der elektrisch zu kontaktierenden p-leitenden Halbleiterschicht 21 insbesondere dann Anwendung, wenn die an den Halbleiterkörper 2 angrenzende Schicht der Kontaktstruktur 60, also die TCO-Material enthaltende Schicht 62, zu einer n-leitenden Halbleiterschicht einen besseren elektrischen Kontakt herstellt als zu einer p-leitenden Halbleiterschicht. Abhängig vom Material der Kontaktstruktur 60 kann auf die Tunnelkontaktschicht auch verzichtet werden.

Ein drittes Ausführungsbeispiel für einen erfindungsgemäßen Halbleiterchip ist in Figur 3 in einer schematischen Schnittansicht dargestellt. Das dritte Ausführungsbeispiel entspricht im Wesentlichen dem im Zusammenhang mit den Figuren 1A und 1B beschriebenen ersten Ausführungsbeispiel.

Im Unterschied zum ersten Ausführungsbeispiel ist die dielektrische Schichtstruktur 5 rahmenartig ausgebildet. Ein innerer Teilbereich, der von einem äußeren Teilbereich beabstandet ist, ist also nicht vorgesehen. Weiterhin weist die dielektrische Schichtstruktur wie in Zusammenhang mit dem ersten Ausführungsbeispiel beschrieben eine Aussparung 55 auf. Die dielektrische Schichtstruktur 5 kann als eine lateral zusammenhängende Schichtstruktur ausgebildet sein. Weiterhin erstreckt sich die dielektrische Schichtstruktur 5, wie der äußere Teilbereich 5B der dielektrischen Schichtstruktur 5 im Zusammenhang mit den Figuren 1A und 1B beschriebenen ersten Ausführungsbeispiel, in Aufsicht auf den Halbleiterchip 1 überwiegend entlang der lateralen Begrenzung des Halbleiterkörpers 2. Die dielektrische Schichtstruktur 5 dient somit vorwiegend der Verminderung von randnaher Injektion von Ladungsträgern in den Halbleiterkörper, wobei die Spiegelstruktur 3, also die dielektrische Schichtstruktur 5 mit der Spiegelschicht 4, in diesem randnahen Bereich gleichzeitig bewirkt, dass eine Absorption von in Richtung des Trägers 7 abgestrahlter Strahlung im Träger vermieden oder zumindest vermindert wird.

Die Kontaktstruktur 6 ist wie im Zusammenhang mit dem ersten Ausführungsbeispiel beschrieben in der Aussparung 55 der dielektrischen Schichtstruktur 5 angeordnet.

Ein viertes Ausführungsbeispiel für einen erfindungsgemäßen Halbleiterchip ist in Figur 4 anhand einer schematischen Schnittansicht gezeigt. Das vierte Ausführungsbeispiel entspricht im Wesentlichen dem im Zusammenhang mit den Figuren 1A und 1B beschriebenen ersten Ausführungsbeispiel. Im Unterschied zum ersten Ausführungsbeispiel ist die dielektrische Schichtstruktur 5 mehrschichtig aufgebaut. Die

dielektrische Schichtstruktur umfasst also eine Mehrzahl von dielektrischen Schichten. Bevorzugt ist mittels der dielektrischen Schichtstruktur eine dielektrische Spiegelstruktur gebildet. Die dielektrische Spiegelstruktur umfasst eine Mehrzahl von Schichtpaaren, jeweils bestehend aus einer ersten Schicht 51 und einer zweiten Schicht 52, wobei die erste Schicht und die zweite Schicht voneinander verschiedene Brechungsindizes aufweisen. Die dielektrische Spiegelstruktur ist vorzugsweise als Bragg-Spiegel ausgeführt und weist weiterhin bevorzugt zehn Schichtpaare oder mehr, besonders bevorzugt zwanzig Schichtpaare oder mehr, auf. Je höher die Anzahl der Schichtpaare ist, desto höher kann die Reflektivität der dielektrischen Spiegelstruktur sein. Von der dielektrischen Schichtstruktur 5 transmittierte Strahlung, etwa Strahlung, die in einem vergleichsweise großen Winkel zu einer Normalen der Schichten 51, 52 auf die Schichten auftrifft, kann nachfolgend an der Spiegelschicht 4 in den Halbleiterkörper 2 zurück reflektiert werden. Durch die Kombination der dielektrischen Spiegelstruktur mit der Spiegelschicht kann so auf einfache Weise eine Spiegelstruktur 3 mit hoher Reflektivität für im aktiven Bereich erzeugte Strahlung erzielt werden. Insbesondere kann die Spiegelstruktur 3 aufgrund der der Spiegelschicht 4 vorgelagerten dielektrischen Spiegelstruktur 5 auch bei einer geringeren Reflektivität der Spiegelschicht eine ähnlich hohe Gesamreflektivität aufweisen.

Eine gemäß diesem Ausführungsbeispiel ausgeführte dielektrische Schichtstruktur 5 mit einer Mehrzahl von dielektrischen Schichten ist selbstverständlich auch in Halbleiterchips einsetzbar, die gemäß den weiter oben oder nachfolgend beschriebenen ausgeführt sind.

Ein fünftes Ausführungsbeispiel für einen erfindungsgemäßen Halbleiterchip ist in Figur 5 schematisch in Schnittansicht dargestellt. Das fünfte Ausführungsbeispiel entspricht im Wesentlichen dem im Zusammenhang mit den Figuren 1A und 1B beschriebenen ersten Ausführungsbeispiel. Im Unterschied dazu ist ein Aufwachssubstrat 20 für die Halbleiterschichtenfolge des Halbleiterkörpers 2 nicht oder zumindest nicht vollständig entfernt. Das Aufwachssubstrat kann also gedünnt sein. Auf einen zusätzlichen, vom Aufwachssubstrat 20 verschiedenen, Träger kann in diesem Fall verzichtet werden.

Weiterhin ist die Strahlungsausstrittsfläche 10 des Halbleiterchips eine vom Halbleiterkörper 2 abgewandte Oberfläche des Aufwachssubstrats 20. Die Strahlungsausstrittsfläche ist hierbei auf der der Spiegelstruktur 3 abgewandten Seite des aktiven Bereichs 25 ausgebildet.

Die weitere Kontaktstruktur 65 ist auf der dem Halbleiterkörper 2 abgewandten Seite des Aufwachssubstrats 20 angeordnet. In diesem Fall ist das Aufwachssubstrat 20 zweckmäßigerweise elektrisch leitfähig ausgebildet. Bei einem elektrisch nicht leitfähigen Aufwachssubstrat kann alternativ die weitere Kontaktstruktur 65 auf derselben Seite des Halbleiterkörpers 2 angeordnet sein wie die Kontaktstruktur 6. Ein derartiger Halbleiterchip wird auch als Flip-Chip bezeichnet (nicht explizit dargestellt). Als weitere Alternative kann ein, insbesondere elektrisch isolierendes, Aufwachssubstrat bereichsweise entfernt sein, sodass der Halbleiterkörper 2 von der Seite des Aufwachssubstrats 20 her freigelegt ist. In diesem freigelegten Bereich kann dann die weitere Kontaktstruktur 65 angeordnet sein.

Ein sechstes Ausführungsbeispiel für einen erfindungsgemäßen Halbleiterchip ist in Figur 6 schematisch in Schnittansicht dargestellt. Das sechste Ausführungsbeispiel entspricht im Wesentlichen dem im Zusammenhang mit Figur 3 beschriebenen dritten Ausführungsbeispiel. Im Unterschied dazu weist die Spiegelschicht 4 eine Aussparung 40 auf. Die Aussparung der Spiegelschicht überlappt mit der Aussparung 55 der dielektrischen Schichtstruktur 5 in einer Aufsicht auf den Halbleiterchip 1. Zwischen der Spiegelschicht 4 und dem Halbleiterkörper 2 ist durchgängig die dielektrische Schichtstruktur 5 angeordnet. Weiterhin ist die Spiegelschicht 4 separat von der Kontaktstruktur 6 ausgeführt. Insbesondere ist die Spiegelschicht 4 von der Kontaktstruktur 6 beabstandet. In diesem Fall sind die Spiegelschicht 4 und die Kontaktstruktur 6, insbesondere hinsichtlich der verwendeten Materialien, weitgehend unabhängig voneinander optimierbar.

Ein Ausführungsbeispiel für ein Verfahren zur Herstellung eines Halbleiterchips ist anhand der in den Figuren 7A bis 7D schematisch in Schnittansicht dargestellten Zwischenschritte gezeigt. Das Verfahren ist hierbei lediglich beispielhaft für die Herstellung eines Halbleiterchips beschrieben, der gemäß dem ersten Ausführungsbeispiel ausgeführt ist. Das Verfahren ist selbstverständlich auch für die Herstellung anderer Halbleiterchips, insbesondere für die Herstellung von Halbleiterchips gemäß dem zweiten bis sechsten Ausführungsbeispiel geeignet.

Wie in Figur 7A dargestellt, wird zunächst ein Halbleiterschichtstruktursystem 200 mit einem aktiven Bereich 25 bereitgestellt. Hierbei ist in der Figur zur vereinfachten Darstellung lediglich der Ausschnitt des

Halbleiterschichtstruktursystems dargestellt, aus dem der Halbleiterkörper eines fertiggestellten Halbleiterchips hervorgeht.

Das Halbleiterschichtstruktursystem 200 wird bevorzugt mittels eines Epitaxie-Verfahrens, etwa MOCVD oder MBE, auf einem Aufwachssubstrat 20 für das Halbleiterschichtstruktursystem abgeschieden. Auf diesem Aufwachssubstrat 20 kann das Halbleiterschichtstruktursystem bereitgestellt werden. Davon abweichend kann das Halbleiterschichtstruktursystem aber auch auf einem Hilfsträger, der vom Aufwachssubstrat verschieden ist, bereitgestellt werden.

Auf der dem Aufwachssubstrat 20 abgewandten Seite des Halbleiterschichtstruktursystems 200 wird eine Spiegelstruktur 3 ausgebildet. Hierfür wird eine dielektrische Schichtstruktur 5 auf dem Halbleiterschichtstruktursystem 200 abgeschieden. Nachfolgend wird eine Spiegelschicht 4 auf dem Halbleiterschichtstruktursystem 200 abgeschieden. Die Spiegelschicht 4 wird vorzugsweise derart lateral strukturiert ausgebildet, dass die Spiegelschicht die dielektrische Schichtstruktur 5 vollständig oder nur bereichsweise überdeckt. Das Abscheiden der dielektrischen Schichtstruktur 5 und der Spiegelschicht 4 erfolgt vorzugsweise mittels Aufdampfens oder Aufspüterns.

Weiterhin wird auf der dem Aufwachssubstrat 20 abgewandten Seite des Halbleiterschichtstruktursystems 200 eine Kontaktstruktur 6 ausgebildet. Insbesondere wird die Kontaktstruktur in einer Aussparung 55 der dielektrischen Schichtstruktur 5 ausgebildet. Die Kontaktstruktur wird

mittels einer Reflektorschicht 61 und der Spiegelschicht 4 gebildet. Die Reflektorschicht kann hierbei vor oder nach dem Abscheiden der dielektrischen Schichtstruktur auf dem Halbleiterkörper 2 abgeschieden werden (siehe Figur 7B).

Wie in Figur 7C dargestellt, wird das Halbleiterschichtstruktursystem 200 derart auf einem Träger 7 angeordnet, dass sich die Spiegelstruktur 3 zwischen dem Halbleiterschichtstruktursystem 200 und dem Träger 7 befindet. Eine mechanisch stabile Befestigung des Halbleiterschichtstruktursystems auf dem Träger kann beispielsweise mittels Klebens oder Lötens hergestellt werden. Die so entstehende Verbindungsschicht zwischen dem Träger 7 und dem Halbleiterkörper 2 ist in der Figur nicht explizit dargestellt. Weiterhin bevorzugt wird das Halbleiterschichtstruktursystem in einem Waferbonding-Prozess an dem Träger befestigt.

Davon abweichend kann der Träger 7 auch als eine, vorzugsweise metallische, Schicht auf dem Halbleiterschichtstruktursystem 200 abgeschieden werden. Hierfür eignet sich beispielsweise ein Galvanisierungsverfahren oder ein anderes Abscheideverfahren wie Aufdampfen oder Aufspütern.

Nachfolgend kann, wie in Figur 7D dargestellt, das Aufwachssubstrat 20 entfernt werden. Das Entfernen des Aufwachssubstrats kann vollständig oder nur bereichsweise erfolgen. Davon abweichend kann das Aufwachssubstrat auch vollständig oder nur bereichsweise gedünnt werden. Für das Entfernen beziehungsweise Dünnen des Aufwachssubstrats eignet sich beispielsweise ein mechanischer Prozess, etwa Schleifen, Polieren oder Läppen, ein chemischer Prozess, etwa

nasschemisches oder trockenchemisches Ätzen. Alternativ oder ergänzend kann der Träger mittels eines Laserablöseverfahrens entfernt werden.

Aus dem Halbleiterschichtstruktursystem 200 wird der Halbleiterkörper 2 ausgebildet. Das Ausbilden des Halbleiterkörpers 2 erfolgt vorzugsweise mittels Abtragens von Material für das Halbleiterschichtstruktursystem 200. Dies kann beispielsweise mittels nasschemischen oder trockenchemischen Ätzens erfolgen. Vorzugsweise wird der Halbleiterkörper 2 aus dem Halbleiterschichtstruktursystem 200 ausgebildet, nachdem das Aufwachssubstrat entfernt oder gedünnt ist.

Das Entfernen des Halbleitermaterials des Halbleiterschichtstruktursystems 200 erfolgt von der dem Träger 7 abgewandten Seite des Halbleiterschichtstruktursystems her. Durch das Entfernen des epitaxierten Halbleitermaterials des Halbleiterschichtstruktursystems 200 wird die Spiegelstruktur 3, insbesondere die dielektrische Schichtstruktur 5, bereichsweise freigelegt. Davon abweichend kann die Spiegelstruktur auch vollständig durchtrennt werden. In diesem Fall kann das Abtragen von Material fortgeführt werden, bis der Träger 7 bereichsweise freigelegt wird.

Zum Fertigstellen des Halbleiterchips 1 wird auf der der Spiegelstruktur 3 abgewandten Seite des Halbleiterkörpers 2 eine weitere Kontaktstruktur 65 ausgebildet. Das Ausbilden der weiteren Kontaktstruktur erfolgt vorzugsweise nach dem Ausbilden des Halbleiterkörpers 2 aus dem Halbleiterschichtstruktursystem 200.

Vorzugsweise wird bei dem Verfahren, insbesondere gleichzeitig, eine Mehrzahl von Halbleiterchips 1 hergestellt, wobei die Halbleiterkörper 2 der jeweiligen Halbleiterchips jeweils aus lateral nebeneinander angeordneten Teilbereichen des Halbleiterschichtstruktursystems 200 hervorgehen.

Die Erfindung ist nicht durch die Beschreibung anhand der Ausführungsbeispiele beschränkt. Vielmehr umfasst die Erfindung jedes neue Merkmal sowie jede Kombination von Merkmalen, was insbesondere jede Kombination von Merkmalen in den Patentansprüchen beinhaltet, auch wenn dieses Merkmal oder diese Kombination selbst nicht explizit in den Patentansprüchen oder den Ausführungsbeispielen angegeben ist.

## Patentansprüche

1. Halbleiterchip (1) mit einem Halbleiterkörper (2), der eine Halbleiterschichtenfolge mit einem zur Erzeugung von Strahlung vorgesehenen aktiven Bereich (25) umfasst, wobei auf dem Halbleiterkörper (2) eine Spiegelstruktur (3), die eine Spiegelschicht (4) und eine zumindest bereichsweise zwischen der Spiegelschicht (4) und dem Halbleiterkörper (2) angeordnete dielektrische Schichtstruktur (5) aufweist, angeordnet ist.

2. Halbleiterchip nach Anspruch 1, bei dem die dielektrische Schichtstruktur (5) eine Mehrzahl von dielektrischen Schichten (51,52) aufweist, mittels derer eine dielektrische Spiegelstruktur gebildet ist.

3. Halbleiterchip nach Anspruch 1 oder 2, bei dem der Halbleiterkörper (2) eine Seitenfläche (26) aufweist, die den Halbleiterkörper (2) in lateraler Richtung begrenzt und bei dem sich die dielektrische Schichtstruktur (5) in lateraler Richtung zumindest bereichsweise über die den Halbleiterkörper (2) begrenzende Seitenfläche (26) hinaus fortsetzt.

4. Halbleiterchip nach einem der vorhergehenden Ansprüche, bei dem die dielektrische Schichtstruktur (5) eine Aussparung (55) aufweist und bei dem auf dem Halbleiterkörper (2) eine Kontaktstruktur (6) angeordnet ist, die in der zumindest einen Aussparung (55) der dielektrischen Schichtstruktur (5) angeordnet ist.

5. Halbleiterchip nach Anspruch 4, bei dem die dielektrische Schichtstruktur (5) mittels der

Aussparung (55) in zumindest zwei separate Teilbereiche (5A, 5B) geteilt ist.

6. Halbleiterchip nach Anspruch 4 oder 5, bei dem die Kontaktstruktur (6) mehrschichtig ausgebildet ist.

7. Halbleiterchip nach Anspruch 6, bei dem die Kontaktstruktur (6) eine TCO-Material enthaltende Schicht (62) aufweist.

8. Halbleiterchip nach Anspruch 7, bei dem die Kontaktstruktur (6) eine Reflektorschicht (61) aufweist, die ein Metall oder eine metallische Legierung enthält und die näher am Halbleiterkörper (2) angeordnet ist als die Spiegelschicht (4), wobei die TCO-Material enthaltende Schicht (62) der Kontaktstruktur (6) zwischen dem Halbleiterkörper (2) und der Reflektorschicht (61) angeordnet ist.

9. Halbleiterchip nach einem der Ansprüche 4 bis 8, bei dem eine weitere Kontaktstruktur (65) auf der der Kontaktstruktur (6) abgewandten Seite des aktiven Bereichs (25) auf einer Oberfläche (27) des Halbleiterkörpers (2) angeordnet ist, wobei die Oberfläche (27) in einem an die weitere Kontaktstruktur (65) lateral angrenzenden Bereich (271) eben ist und in einem an den ebenen Bereich der Oberfläche (27) angrenzenden weiteren Bereich (272) eine Strukturierung (28) aufweist.

10. Halbleiterchip nach einem der vorhergehenden Ansprüche,

bei dem der Halbleiterchip einen Träger (7) aufweist, wobei die dielektrische Schichtstruktur (5) zwischen dem Halbleiterkörper (2) und dem Träger (7) angeordnet ist.

11. Halbleiterchip nach Anspruch 1,

bei dem der Halbleiterchip (1) einen Träger (7), auf dem der Halbleiterkörper (2) angeordnet ist, aufweist, und bei dem die dielektrische Schichtstruktur (5)

- eine Mehrzahl von dielektrischen Schichten (51,52) aufweist,
- zwischen dem Träger (7) und dem Halbleiterkörper (2) angeordnet ist,
- sich in lateraler Richtung zumindest bereichsweise über eine den Halbleiterkörper (2) in lateraler Richtung begrenzende Seitenfläche (26) des Halbleiterkörpers (2) hinaus fortsetzt, und
- eine Aussparung (55) aufweist, bei dem die dielektrische Schichtstruktur (5) mittels der Aussparung (55) in zumindest zwei separate Teilbereiche (5A, 5B) geteilt ist.

12. Halbleiterchip nach Anspruch 1,

bei dem die dielektrische Schichtstruktur (5) mittels einer Aussparung (55) in einen inneren Teilbereich (5A) und einen äußeren Teilbereich (5B) geteilt ist, wobei

- auf dem Halbleiterkörper (2) eine Kontaktstruktur (6) angeordnet ist, die in der zumindest einen Aussparung (55) der dielektrischen Schichtstruktur (5) angeordnet ist,
- auf der der Kontaktstruktur (6) abgewandten Seite des aktiven Bereichs (25) eine weitere Kontaktstruktur (65) auf dem Halbleiterkörper angeordnet ist, und
- der innere Teilbereich (5A) in Aufsicht auf den Halbleiterchip mit der weiteren Kontaktstruktur (65) überlappt.

13. Halbleiterchip nach einem der vorhergehenden Ansprüche, der als LED-Chip, RCLED-Chip oder als Halbleiterlaser-Chip ausgeführt ist.

14. Verfahren zur Herstellung eines Halbleiterchips (1) mit einem Halbleiterkörper (2), der eine Halbleiterschichtenfolge mit einem zur Erzeugung von Strahlung vorgesehenen aktiven Bereich (25) umfasst, mit den Schritten:

a) Bereitstellen eines Halbleiterschichtstruktursystems (200) mit dem aktiven Bereich (25),

b) Ausbilden einer Spiegelstruktur (3) auf dem Halbleiterschichtstruktursystem (200), wobei die Spiegelstruktur (3) eine dielektrische Schichtstruktur (5) und eine Spiegelschicht (4) umfasst,

c) Ausbilden des Halbleiterkörpers (2) mit der Halbleiterschichtenfolge aus dem Halbleiterschichtstruktursystem (200), und

d) Fertigstellen des Halbleiterchips (1).

15. Verfahren nach Anspruch 14, bei dem eine Oberfläche (27) des Halbleiterkörpers (2) zumindest bereichsweise chemisch und/oder mechanisch geglättet wird, wobei die Kontaktstruktur (6) und/oder die weitere Kontaktstruktur (65) auf dem geglätteten Bereich (271) der Oberfläche (27) ausgebildet werden.

FIG 1A

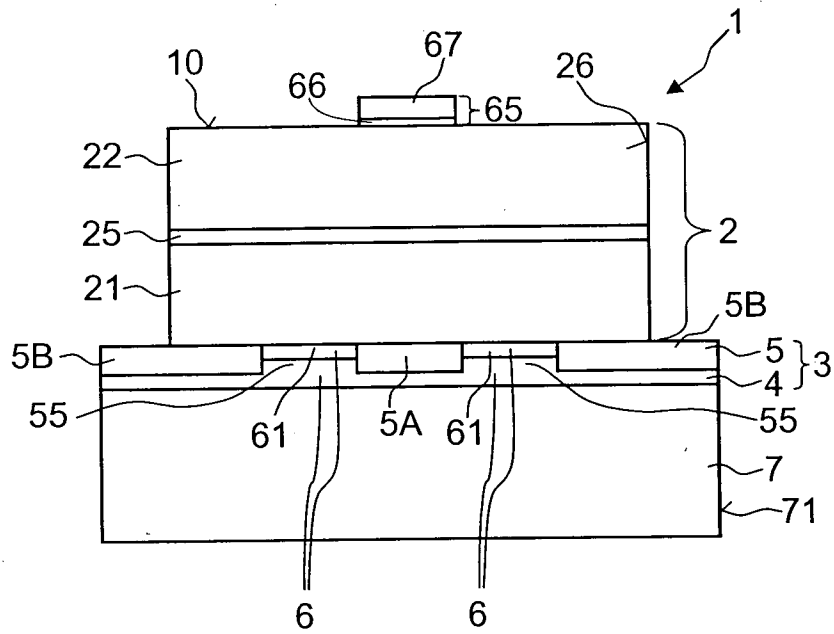


FIG 1B

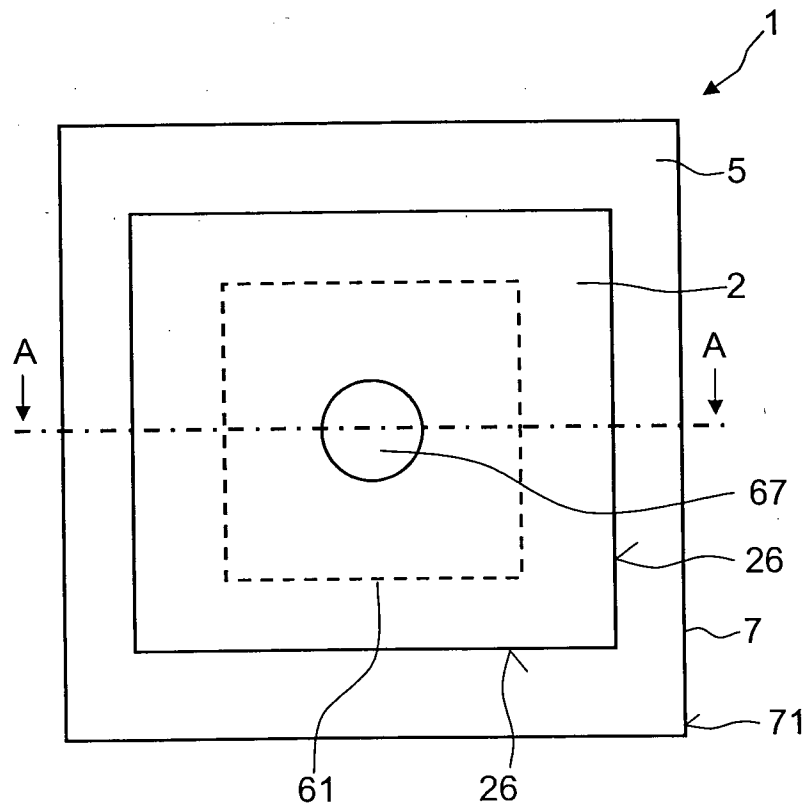


FIG 2

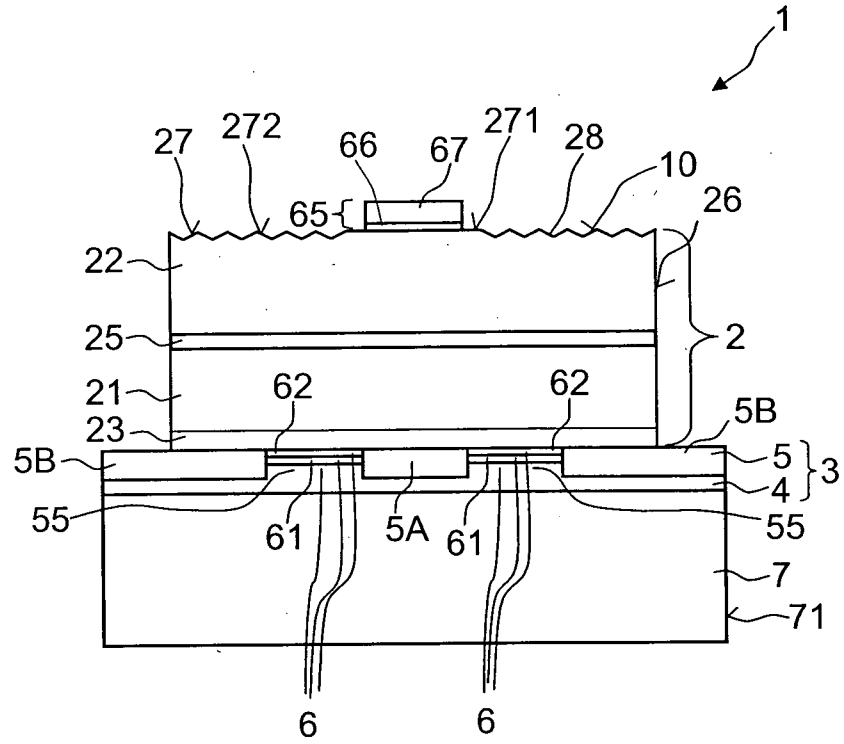


FIG 3

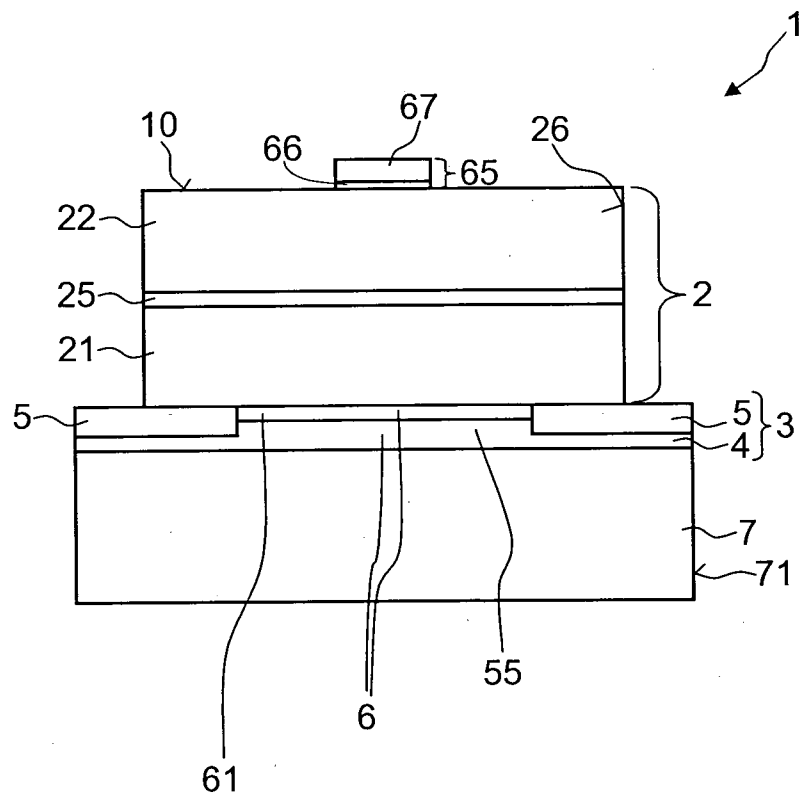


FIG 4

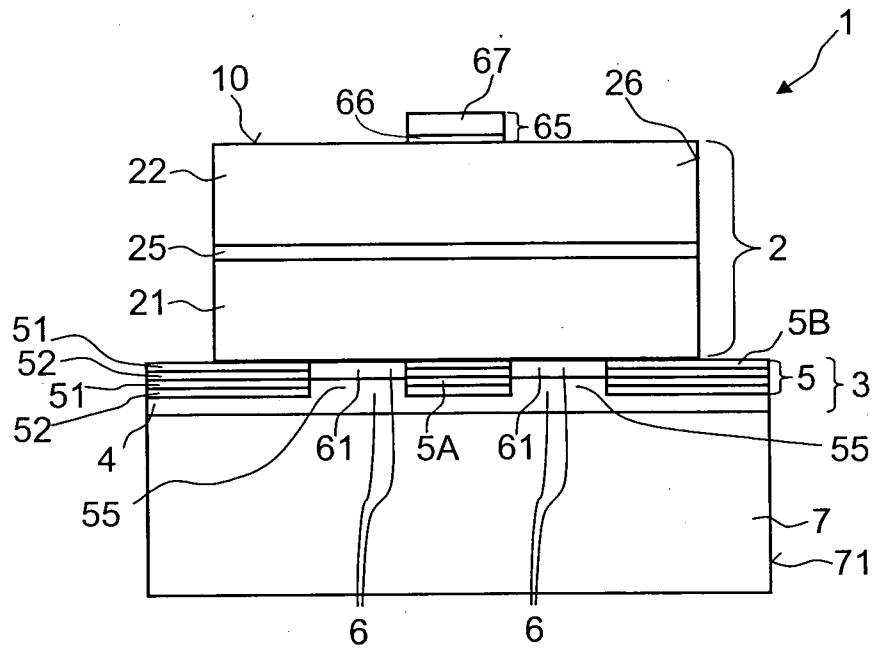


FIG 5

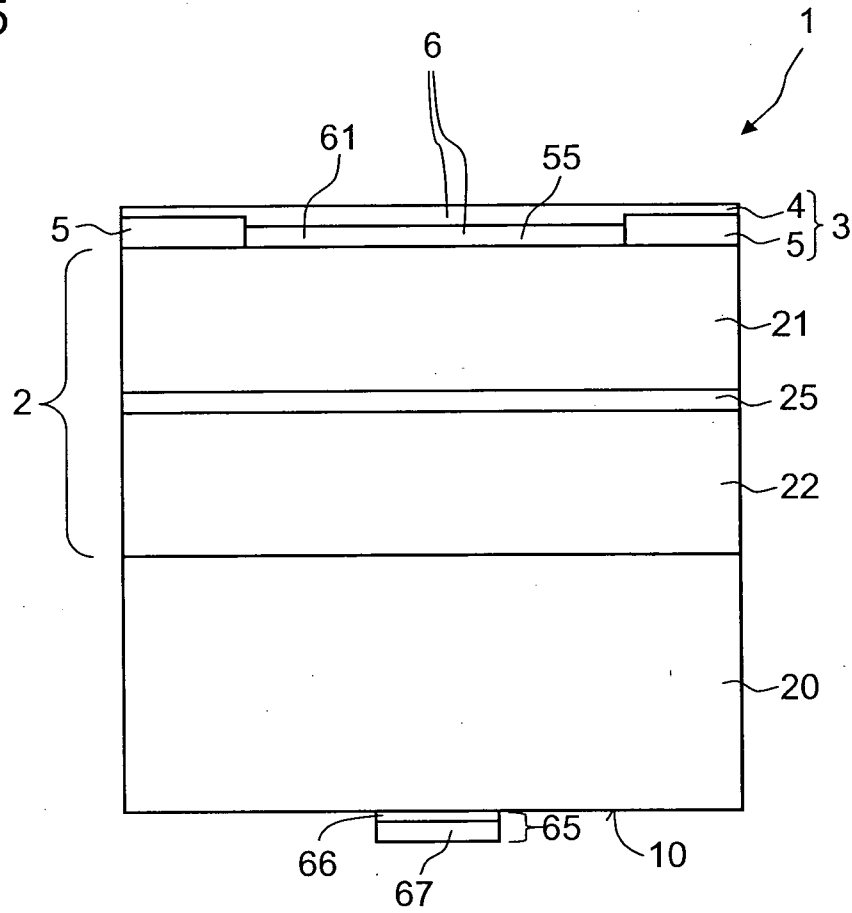


FIG 6

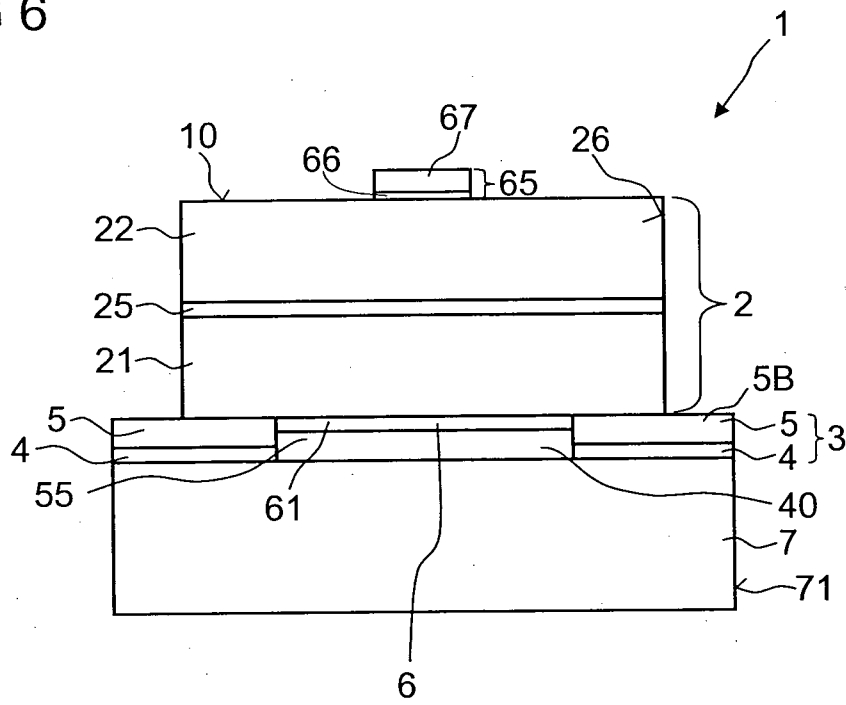


FIG 7A

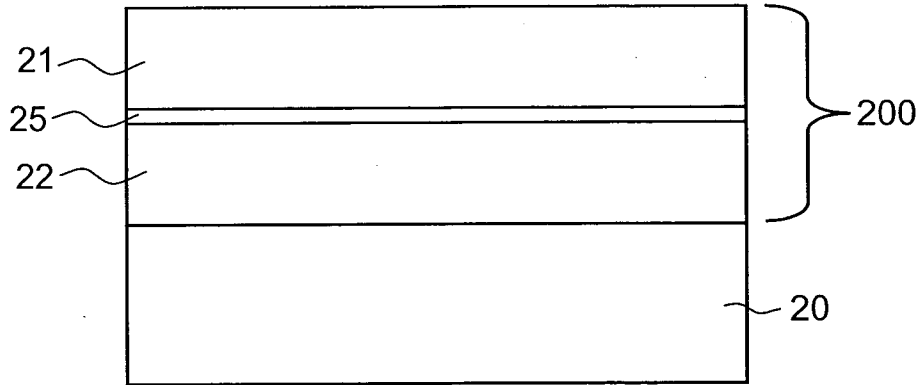


FIG 7B

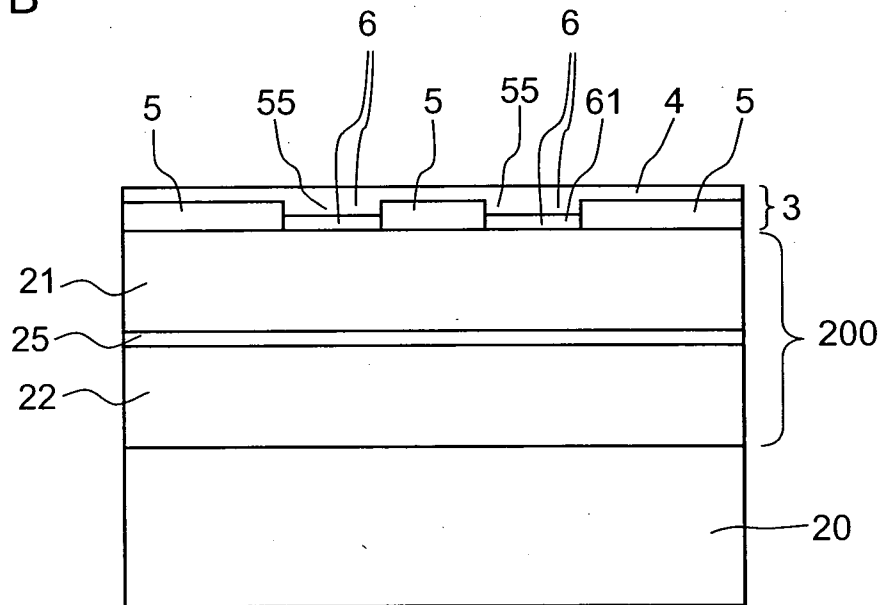


FIG 7C

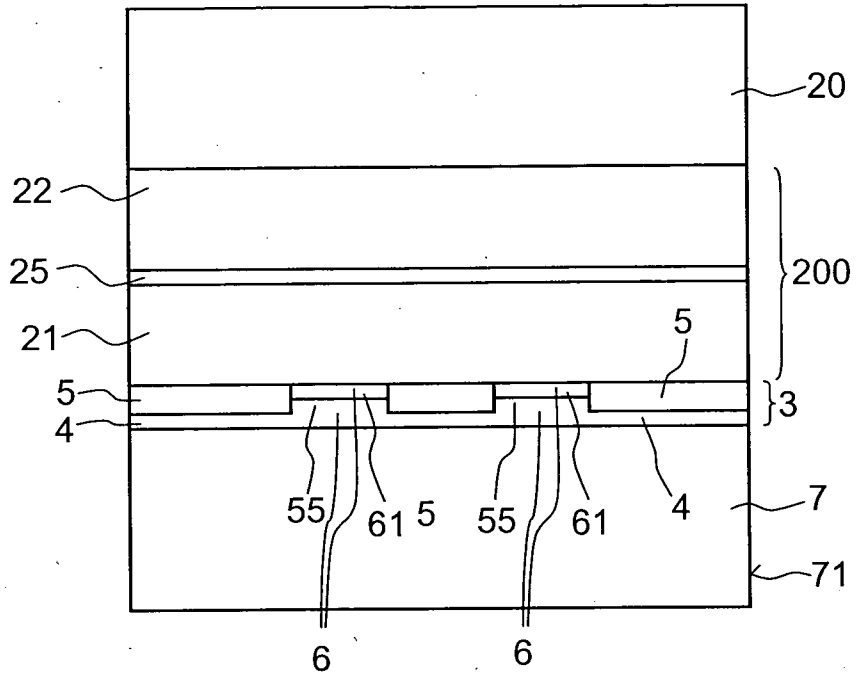


FIG 7D

