

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成29年10月19日 (2017.10.19)

【公開番号】特開2016-58599(P2016-58599A)

【公開日】平成28年4月21日 (2016.4.21)

【年通号数】公開・登録公報2016-024

【出願番号】特願2014-184866(P2014-184866)

【国際特許分類】

H 0 1 L 27/146 (2006.01)

H 0 1 L 27/14 (2006.01)

H 0 1 L 21/304 (2006.01)

【F I】

H 0 1 L 27/14 A

H 0 1 L 27/14 D

H 0 1 L 21/304 6 2 2 X

H 0 1 L 21/304 6 2 1 D

【手続補正書】

【提出日】平成29年9月6日 (2017.9.6)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

基板上に形成され、

光電変換素子を含む画素領域と、

前記画素領域の周辺に配された周辺回路領域と

を有し、前記画素領域及び前記周辺回路領域の各々は、電極を有するトランジスタを含む、撮像装置の製造方法であって、

前記画素領域の前記トランジスタを覆うようにシリサイドブロック層を形成する工程であって、前記シリサイドブロック層が前記周辺回路領域の前記トランジスタの前記電極の上に形成されないように、前記シリサイドブロック層を形成する工程と、

前記画素領域の前記光電変換素子の上にエッチストップ層を形成する工程であって、前記エッチストップ層が前記周辺回路領域に形成されないように、前記エッチストップ層を形成する工程と、

前記画素領域及び前記周辺回路領域に絶縁層を形成する工程と、

前記周辺回路領域を保護した状態で、前記画素領域に形成された前記絶縁層をエッチングする工程と、

前記絶縁層の表面を平坦化する工程と、

前記画素領域に導波路を形成する工程と

を含み、

前記絶縁層を形成する工程の後、かつ前記絶縁層をエッチングする工程の前において、前記画素領域の前記絶縁層の上面の高さの平均値が前記周辺回路領域の前記絶縁層の上面の高さの平均値よりも大きく、

前記画素領域の前記絶縁層の上面の高さの平均値と、前記周辺回路領域の前記絶縁層の上面の高さの平均値との差は、前記画素領域と前記周辺回路領域における前記シリサイドブロック層と前記エッチストップ層の配置の差により生じるものであり、

前記絶縁層をエッチングする工程は、前記画素領域の前記絶縁層の上面の高さの平均値と、前記周辺回路領域の前記絶縁層の上面の高さの平均値との差を低減させる

ことを特徴とする撮像装置の製造方法。

【請求項 2】

前記周辺回路領域の前記トランジスタの前記電極をシリサイド化させる工程をさらに含む

ことを特徴とする請求項 1 に記載の撮像装置の製造方法。

【請求項 3】

前記撮像装置は複数の層に形成された配線を有し、

前記絶縁層は、前記配線が形成された層のうちの最も基板に近い層と前記基板との間に配される層であることを特徴とする請求項 1 又は 2 に記載の撮像装置の製造方法。

【請求項 4】

前記絶縁層は B P S G であることを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の撮像装置の製造方法。

【請求項 5】

前記平坦化する工程は C M P 工程を含むことを特徴とする請求項 1 乃至 4 のいずれか 1 項に記載の撮像装置の製造方法。

【請求項 6】

前記導波路を形成する工程は、

前記絶縁層をエッチングして空孔を形成する工程と、

前記空孔の中に導波路形成層を形成する工程と

を含むことを特徴とする請求項 1 乃至 5 のいずれか 1 項に記載の撮像装置の製造方法。

【請求項 7】

前記導波路形成層は、前記絶縁層よりも屈折率が高い材料を含むことを特徴とする請求項 6 に記載の撮像装置の製造方法。

【請求項 8】

前記絶縁層を構成する材料は B P S G 又は酸化シリコンを含み、

前記導波路形成層を構成する材料は窒化シリコンを含む

ことを特徴とする請求項 6 又は 7 に記載の撮像装置の製造方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0009

【補正方法】変更

【補正の内容】

【0009】

本発明の一側面は、基板上に形成され、光電変換素子を含む画素領域と、画素領域の周辺に配された周辺回路領域とを有し、画素領域及び周辺回路領域の各々は、電極を有するトランジスタを含む、撮像装置の製造方法であって、画素領域のトランジスタを覆うようにシリサイドブロック層を形成する工程であって、シリサイドブロック層が周辺回路領域のトランジスタの電極の上に形成されないように、シリサイドブロック層を形成する工程と、画素領域の光電変換素子の上にエッチストップ層を形成する工程であって、エッチストップ層が周辺回路領域に形成されないように、エッチストップ層を形成する工程と、画素領域及び周辺回路領域に絶縁層を形成する工程と、周辺回路領域を保護した状態で、画素領域に形成された絶縁層をエッチングする工程と、絶縁層の表面を平坦化する工程と、画素領域に導波路を形成する工程とを含み、絶縁層を形成する工程の後、かつ絶縁層をエッチングする工程の前において、画素領域の絶縁層の上面の高さの平均値が周辺回路領域の絶縁層の上面の高さの平均値よりも大きく、画素領域の絶縁層の上面の高さの平均値と、周辺回路領域の絶縁層の上面の高さの平均値との差は、画素領域と周辺回路領域におけるシリサイドブロック層とエッチストップ層の配置の差により生じるものであり、絶縁層をエッチングする工程は、画素領域の絶縁層の上面の高さの平均値と、周辺回路領域の絶

縁層の上面の高さの平均値との差を低減させることを特徴とする。