

(72) 발명자

김병주

경기도 안양시 동안구 평촌동 932-2 꿈마을(금호)APT 803-102

홍권삼

서울 동작구 대방동 성원아파트 102동 902호

윤재형

서울특별시 서초구 반포1동 717-8호 302호

이의구

경기 광명시 소하2동 미도아파트 101동 409호

전상익

경기 용인시 기흥구 보라동 현대모닝사이드2차아파트 103동1702호

손우성

서울특별시 강남구 대치동 청실아파트 16동 1105호

김진석

대전광역시 대덕구 중리동 253-40

특허청구의 범위

청구항 1

베이스 기관 위에 제1 방향으로 연장된 게이트 배선들과 상기 제1 방향과 교차하는 제2 방향으로 연장된 데이터 배선들에 연결된 박막 트랜지스터들;

상기 박막 트랜지스터들 위에 형성되고, 복수의 홀들이 형성된 컬러 필터들;

상기 컬러 필터들 위에 형성되고, 상기 박막 트랜지스터들과 전기적으로 연결된 화소 전극들;

상기 컬러 필터들 위에 형성되어, 상기 베이스 기관과 대향하는 기관과의 간격을 유지시키기 위한 유지 부재들; 및

상기 유지 부재들과 동일한 물질로 형성되고, 상기 홀들을 메우는 메움 부재들을 포함하는 표시 기관.

청구항 2

제1항에 있어서, 상기 화소 전극들이 형성된 표시 영역을 둘러싸는 주변 영역에 상기 유지 부재들과 동일한 물질로 형성되어, 상기 베이스 기관 위에 적하되는 액정층의 체적을 보상하기 위한 댐 부재를 더 포함하는 것을 특징으로 하는 표시 기관.

청구항 3

제2항에 있어서, 상기 댐 부재는 상기 유지 부재들과 동일한 형상으로 복수개인 것을 특징으로 하는 표시 기관.

청구항 4

제2항에 있어서, 상기 댐 부재는 하나의 몸체로 형성된 것을 특징으로 하는 표시 기관.

청구항 5

제2항에 있어서, 상기 유지 부재들은 상기 게이트 배선들 위에 형성된 것을 특징으로 하는 표시 기관.

청구항 6

제1항에 있어서, 상기 제1 방향으로 서로 인접한 제1 화소 영역 및 제2 화소 영역을 가지며, 상기 제1 화소 영역에는 제1 컬러 필터가 형성되고, 상기 제2 화소 영역에는 제2 컬러 필터가 형성되고,

상기 제1 컬러 필터는 상기 제1 화소 영역에 형성된 제1 박막 트랜지스터 위에 평탄하게 형성된 것을 표시 기관.

청구항 7

제6항에 있어서, 상기 유지 부재는 상기 제1 박막 트랜지스터 위에 형성되고,

상기 제1 박막 트랜지스터와 인접한 영역의 상기 제1 및 제2 컬러 필터의 단부들은 서로 맞닿는 것을 특징으로 하는 표시 기관.

청구항 8

제6항에 있어서, 상기 유지 부재는 상기 제1 박막 트랜지스터 위에 형성되고,

상기 제1 박막 트랜지스터와 인접한 영역의 상기 제1 및 제2 컬러 필터의 단부들은 중첩되고 상기 제2 화소 영역 측으로 이동된 것을 특징으로 하는 표시 기관.

청구항 9

제1항에 있어서, 스토리지 배선을 더 포함하며,

상기 홀들은 각 상기 박막 트랜지스터의 드레인 전극 단부 및 상기 스토리지 배선이 형성된 영역에 대응하여 각

각 형성된 것을 특징으로 하는 표시 기판.

청구항 10

제1항에 있어서, 상기 컬러 필터들과 상기 화소 전극 사이에 형성되어, 상기 컬러 필터들을 덮는 캡핑층을 더 포함하는 것을 특징으로 하는 표시 기판.

청구항 11

베이스 기판 위에 제1 방향으로 연장된 게이트 배선들과 상기 제1 방향과 교차하는 제2 방향으로 연장된 데이터 배선들 및 상기 게이트 배선들과 데이터 배선들에 연결된 박막 트랜지스터들을 형성하는 단계;

상기 박막 트랜지스터들이 형성된 베이스 기판 위에 복수의 홀들을 구비한 컬러 필터들을 형성하는 단계;

상기 컬러 필터들 위에 상기 박막 트랜지스터들과 전기적으로 연결된 화소 전극들을 형성하는 단계; 및

상기 컬러 필터들 위에 상기 베이스 기판과 대향하는 기판과의 간격을 유지시키는 유지 부재들 및 상기 홀들을 메우는 메움 부재들을 형성하는 단계를 포함하는 표시 기판의 제조 방법.

청구항 12

제11항에 있어서, 상기 메움 부재들을 형성하는 단계에서

상기 화소 전극들이 형성된 표시 영역을 둘러싸는 주변 영역에 상기 베이스 기판 위에 적하되는 액정의 체적을 보상하기 위한 댐 부재를 더 형성하는 것을 특징으로 하는 표시 기판의 제조 방법.

청구항 13

제11항에 있어서, 상기 유지 부재들은 상기 게이트 배선들 위에 형성된 것을 특징으로 하는 표시 기판의 제조 방법.

청구항 14

제11항에 있어서, 상기 컬러 필터들을 형성하는 단계는

투광부와 차광부를 가지는 마스크를 이용해 제1 화소 영역에 형성된 제1 트랜지스터 위에 평탄하게 제1 컬러 필터를 형성하는 단계; 및

상기 마스크를 이용해 상기 제1 화소 영역과 상기 제1 방향으로 인접한 제2 화소 영역에 제2 컬러 필터를 형성하는 단계를 포함하는 표시 기판의 제조 방법.

청구항 15

제14항에 있어서, 상기 마스크의 투광부는 상기 제2 방향으로 연장된 제1 직선부와 제2 직선부를 포함하고, 상기 제1 직선부로부터 상기 투광부 측으로 들어간 제1 오목부 및 상기 제2 직선부로부터 상기 투광부 측으로 들어간 제2 오목부를 포함하며,

상기 제1 및 제2 오목부에 의해 상기 제1 트랜지스터와 인접한 영역의 상기 제1 및 제2 컬러 필터의 단부들은 서로 맞닿는 것을 특징으로 하는 표시 기판의 제조 방법.

청구항 16

제14항에 있어서, 상기 마스크의 투광부는 상기 제2 방향으로 연장된 제1 직선부와 제2 직선부를 포함하고, 상기 제1 직선부로부터 상기 투광부 측으로 들어간 오목부 및 상기 제2 직선부로부터 상기 차광부 측으로 돌출된 볼록부를 포함하며,

상기 오목부 및 볼록부에 의해 상기 제1 트랜지스터와 인접한 영역의 상기 제1 및 제2 컬러 필터의 단부들은 중첩되고, 상기 중첩된 부분은 상기 제2 화소 영역 측으로 이동된 것을 특징으로 하는 표시 기판의 제조 방법.

청구항 17

제11항에 있어서, 상기 박막 트랜지스터들 형성시에 스토리지 배선을 형성하는 단계를 더 포함하며,

상기 홀들은 상기 트랜지스터들의 드레인 전극 단부들 및 상기 스토리지 배선이 형성된 영역에 대응하여 형성된 것을 특징으로 하는 표시 기관의 제조 방법.

청구항 18

제11항에 있어서, 상기 컬러 필터들을 덮도록 상기 컬러 필터들과 상기 화소 전극들 사이에 캡핑층을 형성하는 단계를 더 포함하는 것을 특징으로 하는 표시 기관의 제조 방법.

청구항 19

서로 교차하는 게이트 배선들과 데이터 배선들에 연결된 박막 트랜지스터들과, 상기 박막 트랜지스터들 위에 형성되고 복수의 홀들을 포함하는 컬러 필터들과, 상기 컬러 필터들 위에 형성된 화소 전극들과, 상기 컬러 필터들 위에 형성된 유지 부재들 및 상기 유지 부재들과 동일한 물질로 형성되고 상기 홀들을 메우는 메움 부재들을 포함하는 제1 표시 기관; 및

상기 제1 표시 기관과 결합하여 액정층을 수용하고, 상기 유지 부재들에 의해 상기 제1 표시 기관과 이격된 제2 표시 기관을 포함하는 액정표시패널.

청구항 20

제19항에 있어서, 상기 화소 전극들이 형성된 표시 영역을 둘러싸는 주변 영역에 상기 유지 부재들과 동일한 물질로 형성된 댄 부재를 더 포함하는 액정표시패널.

명세서

발명의 상세한 설명

기술 분야

<1> 본 발명은 표시 기관, 이의 제조 방법 및 이를 구비한 액정표시패널에 관한 것으로, 보다 상세하게는 액정 표시 장치에서 사용되는 표시 기관, 이의 제조 방법 및 이를 구비한 액정표시패널에 관한 것이다.

배경 기술

<2> 일반적으로 액정표시패널은 박막 트랜지스터들이 어레이된 어레이 기관과, 상기 어레이 기관에 대하여 컬러 필터가 형성된 컬러필터 기관을 포함하고, 상기 어레이 기관과 컬러필터 기관 사이에 개재된 액정층을 포함한다.

<3> 최근 어레이 기관 상에 컬러 필터가 형성된 컬러필터-어레이(COA : Color-filter On Array) 기관을 채용한 고투과율 구조의 액정표시패널이 개발되고 있다. 상기 COA 기관은 베이스 기관 상에 박막 트랜지스터를 포함하는 박막 트랜지스터층을 형성하고, 상기 박막 트랜지스터층 상에 컬러 포토레지스트층을 형성하고, 상기 컬러 포토레지스트층을 패터닝하여 화소 영역에 컬러 필터를 형성한다. 상기 컬러 필터가 형성된 화소 영역에 상기 박막 트랜지스터와 전기적으로 연결된 화소 전극을 형성함으로써 상기 COA 기관이 완성된다. 상기 COA 기관과 대향하는 대향 기관은 상기 화소 전극과 마주하는 공통 전극이 형성된다.

<4> 상기 COA 기관과 상기 대향 기관이 완성되면, 상기 COA 기관 상에 다수의 영역들에 액정을 적하하여 액정층을 형성한다. 상기 액정층이 형성되면, 상기 COA 기관의 외곽 영역에 실런트를 형성하고, 상기 실런트를 통해 상기 COA 기관과 대향 기관은 상호 결합된다.

<5> 상기 COA 기관을 채용한 고투과율 구조의 액정표시패널은 신뢰성 검사에서 진동 및 고온에서 액정 채움 불량, 즉, 표시 영역에 부분적으로 액정이 공핍되는 AUA(Active Unfilled Area) 불량의 문제점을 가진다.

발명의 내용

해결 하고자하는 과제

<6> 이에 본 발명의 기술적 과제는 이러한 점에서 착안된 것으로, 본 발명의 목적은 액정 채움 불량을 개선하기 위한 표시 기관을 제공하는 것이다.

- <7> 본 발명의 다른 목적은 상기 표시 기관의 제조 방법을 제공하는 것이다.
- <8> 본 발명의 또 다른 목적은 상기 표시 기관을 포함하는 액정표시패널을 제공하는 것이다.

과제 해결수단

- <9> 상기한 본 발명의 목적을 실현하기 위한 실시예에 따른 표시 기관은 박막 트랜지스터들, 컬러 필터들, 화소 전극들, 유지 부재들 및 메움 부재들을 포함한다. 상기 박막 트랜지스터들은 베이스 기관 위에 제1 방향으로 연장된 게이트 배선들과 상기 제1 방향과 교차하는 제2 방향으로 연장된 데이터 배선들에 연결된다. 상기 컬러 필터들은 상기 박막 트랜지스터들 위에 형성되고, 복수의 홀들이 형성된다. 상기 화소 전극들은 상기 컬러 필터들 위에 형성되고, 상기 박막 트랜지스터들과 전기적으로 연결된다. 상기 유지 부재들은 상기 컬러 필터들 위에 형성되어, 상기 베이스 기관과 대향하는 기관과의 간격을 유지시킨다. 상기 메움 부재는 상기 유지 부재들과 동일한 물질로 형성되고, 상기 홀들을 메운다. 바람직하게 상기 표시 기관은 상기 화소 전극들이 형성된 표시 영역을 둘러싸는 주변 영역에 상기 유지 부재들과 동일한 물질로 형성되어, 상기 베이스 기관 위에 적하되는 액정의 체적을 보상하기 위한 댐 부재를 더 포함한다.
- <10> 상기한 본 발명의 다른 목적을 실현하기 위한 실시예에 따른 표시 기관의 제조 방법은 베이스 기관 위에 제1 방향으로 연장된 게이트 배선들과 상기 제1 방향과 교차하는 제2 방향으로 연장된 데이터 배선들 및 상기 게이트 배선들과 데이터 배선들에 연결된 박막 트랜지스터들을 형성하는 단계, 상기 박막 트랜지스터들이 형성된 베이스 기관 위에 복수의 홀들을 구비한 컬러 필터들을 형성하는 단계, 상기 컬러 필터들 위에 상기 박막 트랜지스터들과 전기적으로 연결된 화소 전극들을 형성하는 단계, 및 상기 컬러 필터들 위에 상기 베이스 기관과 대향하는 기관과의 간격을 유지시키는 유지 부재들 및 상기 홀들을 메우는 메움 부재들을 형성하는 단계를 포함한다.
- <11> 상기한 본 발명의 또 다른 목적을 실현하기 위한 실시예에 따른 액정표시패널은 제1 표시 기관 및 제2 표시 기관을 포함한다. 상기 제1 표시 기관은 서로 교차하는 게이트 배선들과 데이터 배선들에 연결된 박막 트랜지스터들과, 상기 박막 트랜지스터들 위에 형성되고 복수의 홀들을 포함하는 컬러 필터들과, 상기 컬러 필터들 위에 형성된 화소 전극들과, 상기 컬러 필터들 위에 형성된 유지 부재들 및 상기 유지 부재들과 동일한 물질로 형성되고 상기 홀들을 메우는 메움 부재들을 포함한다. 상기 제2 표시 기관은 상기 제1 표시 기관과 결합하여 액정층을 수용하고, 상기 유지 부재들에 의해 상기 제1 표시 기관과 이격된다.

효과

- <12> 이러한 표시 기관, 이의 제조 방법 및 이를 구비한 액정표시패널에 의하면, 컬러 필터에 형성된 홀을 메움으로써 액정 채움 효과를 향상시킬 수 있다. 상기 액정표시패널의 유지 부재를 평탄한 영역에 배치시켜 액정층을 균일한 두께로 형성함으로써 액정 채움 효과를 향상시킬 수 있다. 상기 액정표시패널의 주변영역에 댐 부재를 형성하여 액정 채움 효과를 향상시킬 수 있다.

발명의 실시를 위한 구체적인 내용

- <13> 이하, 도면들을 참조하여 본 발명의 표시장치의 바람직한 실시예들을 보다 상세하게 설명하기로 한다. 본 발명은 다양한 변경을 가할 수 있고 여러 가지 형태를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 본문에 상세하게 설명하고자 한다. 그러나, 이는 본 발명을 특정한 개시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다. 각 도면을 설명하면서 유사한 참조부호를 유사한 구성요소에 대해 사용하였다. 첨부된 도면에 있어서, 구조물들의 치수는 본 고안의 명확성을 기하기 위하여 실제보다 확대하여 도시한 것이다. 제1, 제2 등의 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되어서는 안 된다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다. 예를 들어, 본 발명의 권리 범위를 벗어나지 않으면서 제1 구성요소는 제2 구성요소로 명명될 수 있고, 유사하게 제2 구성요소도 제1 구성요소로 명명될 수 있다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다.
- <14> 본 출원에서, "포함하다" 또는 "가지다" 등의 용어는 명세서 상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다. 또한, 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 경우, 이는 다른 부분 "바로 위에" 있는 경우뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 층, 막, 영역, 판 등

의 부분이 다른 부분 "아래에" 있다고 할 경우, 이는 다른 부분 "바로 아래에" 있는 경우뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다.

- <15> 도 1은 본 발명의 실시예에 따른 표시 패널의 평면도이다. 도 2는 도 1의 I-I'선을 따라 절단한 표시 패널의 단면도이다.
- <16> 도 1 및 도 2를 참조하면, 표시 패널은 제1 표시 기관(100), 제2 표시 기관(200) 및 액정층(300)을 포함한다. 상기 액정층(300)은 액정을 포함한다.
- <17> 상기 제1 표시 기관(100)은 제1 베이스 기관(101), 박막 트랜지스터들(TR1, TR2), 컬러 필터(171), 화소 전극(180), 유지 부재(191) 및 배움 부재(193)를 포함한다.
- <18> 상기 제1 베이스 기관(101) 위에는 제1 금속패턴, 게이트 절연층(120), 채널패턴(130), 제2 금속패턴 및 보호 절연층(150)이 형성된다. 상기 제1 금속패턴은 복수의 게이트 배선들(GL), 게이트 전극(GE1, GE2), 스토리지 배선(SL)을 포함한다. 각 게이트 배선(GL)은 제1 방향으로 연장되어 형성된다. 상기 게이트 전극들(GE1, GE2)은 상기 게이트 배선(GL)과 일체로 형성된다. 상기 게이트 배선(GL)에는 제1 박막 트랜지스터(TR1)의 게이트 전극(GE1)과 제2 박막 트랜지스터(TR2)의 게이트 전극(GE2)이 각각 정의된다. 상기 스토리지 배선(SL)은 도시된 바와 같이 게이트 배선(GL)과 평행하게 형성될 수 있다.
- <19> 상기 게이트 절연층(120)은 상기 제1 금속패턴 위에 형성된다. 상기 채널패턴(131)은 상기 제1 박막 트랜지스터(TR1)의 게이트 전극(GE1) 상에 형성되고, 활성층(130a) 및 오믹 콘택층(130b)을 포함한다. 도시되지 않았으나, 상기 채널 패턴은 상기 제2 박막 트랜지스터(TR2)의 게이트 전극(GE2) 상에도 형성된다.
- <20> 상기 제2 금속패턴은 복수의 데이터 배선들(DLm-1, DLm), 소스 전극들(SE1, SE2) 및 드레인 전극들(DE1, DE2)을 포함한다. 상기 데이터 배선들(DL1, DL2)은 상기 게이트 배선(GL)과 교차하는 제2 방향으로 연장된다. 상기 소스 전극들(SE1, SE2)은 상기 데이터 배선들((DLm-1, DLm)로부터 각각 연장되어 상기 게이트 전극들(GE1, GE2)과 오버랩 되도록 형성된다. 상기 드레인 전극들(DE1, DE2)은 상기 게이트 전극들(GE1, GE2)과 오버랩 되고, 상기 소스 전극들(SE1, SE2)과 이격되어 형성된다. 상기 드레인 전극들(DE1, DE2)의 단부들에는 상기 화소 전극(180)과 접촉되는 제1 콘택홀(C1) 및 제2 콘택홀(C2)이 형성된다.
- <21> 상기 보호 절연층(150)은 상기 제2 금속패턴이 형성된 제1 베이스 기관(101) 위에 형성된다. 상기 보호 절연층(150)은 노출된 상기 제1 및 제2 박막 트랜지스터들(TR1, TR2)의 채널패턴(130) 및 상기 제2 금속패턴들을 외부로부터 보호한다.
- <22> 상기 컬러 필터(171)는 상기 박막 트랜지스터들(TR1, TR2)이 형성된 제1 베이스 기관(101) 위의 화소 영역(P)에 형성된다. 상기 컬러 필터(171)는 상기 제1 및 제2 콘택홀들(C1, C2)에 대응하는 제1 홀(H1) 및 제2 홀(H2)을 포함하고, 상기 스토리지 배선(SL)이 형성된 영역에 대응하는 제3 홀(H3) 및 제4 홀(H4)을 포함한다.
- <23> 상기 컬러 필터(171)가 형성된 제1 베이스 기관(101) 위에는 상기 컬러 필터(171)를 덮는 캡핑층(175)이 형성될 수 있다. 상기 캡핑층(175)은 상기 컬러 필터(171)로부터 발생되는 불순물이 상기 액정층(300)으로 진입하는 것을 차단한다.
- <24> 상기 화소 전극(180)은 상기 화소 영역(P)에 형성되고, 액정이 배열되는 도메인을 분할하기 위해 제1 서브 화소 전극(181) 및 제2 서브 화소 전극(182)으로 나누어진다. 도시된 바와 같이, 상기 제1 서브 화소 전극(181) 및 제2 서브 전극(182)은 갈매기(chevron) 형상으로 패터닝된다. 상기 제1 서브 화소 전극(181)은 상기 제1 콘택홀(C1)을 통해 상기 제1 박막 트랜지스터(TR1)의 드레인 전극(DE1)과 전기적으로 연결된다. 상기 제2 서브 화소 전극(182)은 상기 제2 콘택홀(C2)을 통해 상기 제2 박막 트랜지스터(TR2)의 드레인 전극(DE2)과 전기적으로 연결된다.
- <25> 상기 제1 서브 화소 전극(181)은 상기 제3 홀(H3)을 통해 상기 스토리지 배선(SL) 위의 상기 캡핑층(175)과 접촉되고, 상기 제2 서브 화소 전극(182)은 상기 제4 홀(H4)을 통해 상기 스토리지 배선(SL) 위의 상기 캡핑층(175)과 접촉된다. 상기 제3 홀(H3)을 통해 상기 스토리지 배선(SL)과 상기 제1 서브 화소 전극(181)에 제1 스토리지 커패시터가 정의되고, 상기 제4 홀(H4)을 통해 상기 스토리지 배선(SL)과 상기 제2 서브 화소 전극(182) 간에 제2 스토리지 커패시터가 정의된다.
- <26> 상기 유지 부재(191)는 상기 게이트 배선(GL) 위에 형성되어, 상기 제1 표시 기관(100)과의 상기 제2 표시 기관(200)과의 간격을 유지시킨다. 상기 유지 부재(191)를 상기 게이트 배선(GL) 위의 평탄한 영역에 형성함으로써 상기 액정층(300)의 셀 갭을 균일하게 유지시킬 수 있다. 이에 따라서 상기 액정 채움 특성을 향상시킬 수

있다.

- <27> 상기 메움 부재(193)는 상기 유지 부재(191)와 동일한 물질로 형성되고, 상기 컬러 필터(171)의 제1, 제2, 제3 및 제4 홀들(H1, H2, H3, H4) 각각을 메운다. 상기 메움 부재(193)에 의해 상기 제1 표시 기관(100)의 빈 공간을 메움으로써 상기 액정층(300) 내에 공핍 환경을 제거하여 액정 채움 특성을 향상시킬 수 있다. 또한, 상기 메움 부재(193)는 상기 컬러 필터(171)와 상기 캡핑층(175) 간의 밀착성을 향상시킬 수 있다.
- <28> 상기 제1 표시 기관(100)이 완성되면, 상기 액정층(200)은 상기 제1 표시 기관(100) 위에서 적하 방식을 통해 형성된다.
- <29> 상기 제2 표시 기관(200)은 제2 베이스 기관(201), 차광 패턴(210), 오버 코팅층(230) 및 공통 전극(250)을 포함한다.
- <30> 상기 차광 패턴(210)은 광을 차단하며, 상기 화소 전극(180)이 형성되는 영역을 제외한 나머지 영역, 예컨대, 상기 게이트 배선(GL), 상기 데이터 배선들(DL1, DL2), 상기 박막 트랜지스터들(TR1, TR2)이 형성된 영역에 대응하여 형성된다. 상기 오버 코팅층(230)은 상기 차광 패턴(210)이 형성된 제2 베이스 기관(201) 위에 형성되어 상기 제2 표시 기관(200)을 평탄하게 한다. 상기 공통 전극(250)은 상기 오버 코팅층(230) 위에 형성되고, 상기 액정이 배열되는 도메인을 복수개로 분할하기 위해 상기 갈매기 형상으로 패터닝된 개구를 포함한다.
- <31> 여기서는 상기 제1 및 제2 표시 기관(100, 200) 간의 간격을 유지하는 상기 유지 부재(191)를 상기 제1 표시 기관(100)에 형성하는 것을 예로 하였으나, 상기 유지 부재(191)는 상기 제1 표시 기관(200)에 형성할 수 있다. 예를 들면, 상기 제2 표시 기관(200)의 오버 코팅층(230) 또는 공통 전극(250) 위의 상기 게이트 배선(GL)에 대응하는 영역에 형성할 수 있다.
- <32> 도 3a 및 도 3b는 도 1에 도시된 표시 패널의 주변 영역을 도시한 단면도이다.
- <33> 도 3a를 참조하면, 상기 표시 패널은 화소 전극(180)이 형성된 표시 영역(DA)과 상기 표시 영역(DA)을 둘러싸는 주변 영역(PA)을 포함한다.
- <34> 상기 표시 영역(DA)은 도 1 및 도 2에 도시된 바와 같이, 복수의 화소 영역들(P)을 포함한다. 상기 주변 영역(PA)에는 밀봉 부재(400), 더미 컬러 필터(170a) 및 댐 부재(197a)가 형성된다.
- <35> 상기 밀봉 부재(400)는 상기 제1 표시 기관(100)과 상기 제2 표시 기관(200)을 서로 결합시킨다. 상기 밀봉 부재(400)는 상기 복수의 게이트 배선들(GL)에 게이트 신호를 출력하는 게이트 구동회로가 집적된 영역 위에 형성될 수 있다. 상기 밀봉 부재(400)에 의해 상기 게이트 구동회로의 부식을 방지할 수 있다.
- <36> 상기 더미 컬러 필터(170a)는 상기 표시 영역(PA) 내에 상기 컬러 필터(171)가 형성될 때 동시에 형성된다. 상기 댐 부재(197a)는 상기 표시 영역(DA) 내에 상기 유지 부재(191) 및 상기 메움 부재(193)가 형성될 때 동시에 형성된다. 상기 댐 부재(197a)는 상기 주변 영역(PA)에 상기 유지 부재(191)와 동일한 형상으로 복수개 형성된다.
- <37> 상기 더미 컬러 필터(170a) 및 상기 댐 부재(197a)는 상기 주변 영역(PA)에 형성되어, 상기 액정층(300)의 체적 증가분을 감소시킨다. 상기 밀봉 부재(400)와 상기 표시 영역(DA) 사이의 빈 공간을 상기 더미 컬러 필터(170a) 및 댐 부재(197a)를 통해 채움으로써 상기 표시 영역(DA)의 액정층(300)이 채워지는 체적의 변화를 보상할 수 있다. 이에 따라 상기 표시 영역(DA)의 액정 채움 특성을 향상시킬 수 있다.
- <38> 도 3b를 참조하면, 제1 표시 기관(100)의 상기 주변 영역(PA)에 형성된 댐 부재(197b)는 하나의 몸체로 형성될 수 있다. 또한, 상기 주변 영역(PA)에 상기 더미 컬러 필터(170a)는 형성하지 않을 수 있다.
- <39> 도 4a 내지 도 4c는 도 2의 제1 표시 기관의 제조 방법을 설명하기 위한 단면도들이다.
- <40> 도 1 및 도 4a를 참조하면, 제1 베이스 기관(101) 위에 제1 금속층을 형성한다. 상기 제1 금속층을 포토 레지스트 패턴을 이용하여 패터닝하여 제1 금속패턴을 형성한다. 상기 제1 금속패턴은 게이트 배선(GL), 제1 및 제2 박막 트랜지스터들(TR1, TR2)의 게이트 전극들(GE1, GE2) 및 스토리지 배선(SL)을 포함한다.
- <41> 상기 제1 금속패턴이 형성된 제1 베이스 기관(101) 위에 게이트 절연층(120)을 형성한다. 상기 게이트 절연층(120)이 형성된 제1 베이스 기관(101) 위에 활성층(130a) 및 오믹 콘택층(130b)을 포함하는 채널층을 형성한다.
- <42> 상기 채널층이 형성된 제1 베이스 기관(101) 위에 제2 금속층을 형성한다. 이후, 포토 레지스트 패턴을 이용하여 상기 채널층 및 제2 금속층을 패터닝하여 제2 금속패턴을 형성한다. 상기 제2 금속패턴은 데이터 배선들

(DLm-1, DLm), 소스 전극들(SE1, SE2) 및 드레인 전극들(DE1, DE2)을 포함한다.

- <43> 여기서서는 하나의 포토 레지스트 패턴을 이용하여 상기 채널층과 상기 제2 금속층을 동시에 패터닝하는 것을 예로 하였으나, 서로 다른 포토 레지스트 패턴을 이용하여 상기 채널층 및 상기 제2 금속층을 각각 패터닝할 수 있다. 이 경우, 상기 채널 패턴은 상기 제1 및 제2 박막 트랜지스터(TR1, TR2)의 게이트 전극들(GE1, GE1) 위에 각각 형성된다.
- <44> 상기 제2 금속패턴이 형성된 제1 베이스 기판(101) 위에 보호 절연층(150)을 형성한다. 이에 의해 상기 제1 베이스 기판(101) 위에는 상기 박막 트랜지스터들(TR1, TR2)이 형성된다.
- <45> 도 1 및 도 4b를 참조하면, 상기 박막 트랜지스터들(TR1, TR2)이 형성된 제1 베이스 기판(101) 위에 컬러 필터(171)를 형성한다. 도시되지는 않았으나, 상기 도 3a에 도시된 바와 같이, 주변 영역(PA)에 더미 컬러 필터층(170a)을 형성할 수 있다.
- <46> 상기 컬러 필터(171)는 복수의 홀들(H1, H2, H3, H4)을 포함한다.
- <47> 제1 홀(H1)은 상기 제1 박막 트랜지스터의 드레인 전극(DE1) 위에 형성되고, 제2 홀(H2)은 상기 제2 박막 트랜지스터의 드레인 전극(DE2) 위에 형성된다. 제3 홀(H3)은 상기 스토리지 배선(SL)의 제1 영역 위에 형성되고, 제4 홀(H4)은 상기 스토리지 배선(SL)의 제2 영역 위에 형성된다. 상기 제1, 제2, 제3 및 제4 홀들(H1, H2, H3, H4)에 의해 상기 보호 절연막(150)이 노출된다.
- <48> 상기 컬러 필터(171) 위에 캡핑층(175)이 형성될 수 있다. 상기 캡핑층(175)은 상기 컬러 필터(171)로부터 발생되는 이온 불순물이 액정층으로 진입하는 것을 차단한다.
- <49> 도 1 및 도 4c를 참조하면, 포토 레지스트 패턴을 이용하여 상기 캡핑층(175) 및 상기 보호 절연층(150)을 제거하여 제1 및 제2 콘택홀들(C1, C2)을 형성한다. 상기 제1 콘택홀(C1)은 상기 제1 박막 트랜지스터(TR1)의 드레인 전극(DE1) 단부를 노출시키고, 상기 제2 콘택홀(C2)은 상기 제2 박막 트랜지스터(TR2)의 드레인 전극(DE2) 단부를 노출시킨다.
- <50> 상기 제1 및 제2 콘택홀들(C1, C2)이 형성된 제1 베이스 기판(101) 위에 투명 도전층을 형성한다. 상기 투명 도전층은 포토 레지스트 패턴을 이용하여 패터닝되어 상기 화소 영역(P)에 화소 전극(180)으로 형성된다. 상기 화소 전극(180)은 분리된 제1 서브 화소 전극(181) 및 제2 서브 화소 전극(182)을 포함한다. 상기 제1 서브 화소 전극(181)은 상기 제1 콘택홀(C1)을 통해 상기 제1 박막 트랜지스터(TR1)의 드레인 전극(DE1)과 접촉되고, 상기 제2 서브 화소 전극(182)은 상기 제2 콘택홀(C2)을 통해 상기 제2 박막 트랜지스터(TR2)의 드레인 전극(DE2)과 접촉된다.
- <51> 또한, 상기 제1 서브 화소 전극(181)은 상기 제3 홀(H3)을 통해 상기 스토리지 배선(SL)의 제1 영역 위의 상기 캡핑층(175)과 접촉되고, 상기 제2 서브 화소 전극(182)은 상기 제4 홀(H4)을 통해 상기 스토리지 배선(SL)의 제2 영역 위의 상기 캡핑층(175)과 접촉된다.
- <52> 상기 화소 전극(180)이 형성된 제1 베이스 기판(101) 위에 감광성 유기막(190)을 형성한다. 상기 감광성 유기막(190)을 패터닝하여 상기 유지 부재(191) 및 상기 메움 부재(193)를 형성한다. 또한, 상기 감광성 유기막(190)을 패터닝하여 도 3a 및 도 3b에 도시된 바와 같이 주변 영역(PA)에는 댐 부재(197a, 197b)를 형성할 수 있다.
- <53> 상기 유지 부재(191)는 상기 게이트 배선(GL) 위의 평탄한 영역에 형성한다. 상기 메움 부재(193)는 상기 컬러 필터(171)에 형성된 상기 제1, 제2, 제3 및 제4 홀들(H1, H2, H3, H4)에 형성된다. 상기 메움 부재(193)에 의해 상기 제1, 제2, 제3 및 제4 홀들(H1, H2, H3, H4)의 빈 공간을 메울 수 있다.
- <54> 이하에서는 실시예 1 과 동일한 구성요소에 대해서는 동일한 도면부호를 부여하고, 반복되는 설명은 간략하게 설명한다.
- <55> 도 5는 본 발명의 실시예 2에 따른 표시 패널의 평면도이다. 도 6은 도 5의 II-II'선을 따라 절단한 표시 패널의 단면도이다.
- <56> 도 5 및 도 6을 참조하면, 표시 패널은 제1 표시 기판(100), 제2 표시 기판(200) 및 액정층(300)을 포함한다.
- <57> 상기 제1 표시 기판(100)은 제1 베이스 기판(101), 상기 제1 베이스 기판(101) 위에 제1 방향으로 연장된 게이트 배선(GLn)과 상기 제1 방향과 교차하는 제2 방향으로 연장된 복수의 데이터 배선들(DLm-1, DLm, DLm+1, DLm+2), 상기 게이트 배선(GLn) 및 상기 데이터 배선들에 연결된 박막 트랜지스터들(TR1, TR2), 스토리지 배선

(SL), 게이트 절연층(120) 및 보호 절연층(150), 제1 컬러 필터(171), 제2 컬러 필터(172), 화소 전극(180), 유지 부재(192) 및 메움 부재(193)를 포함한다.

- <58> 예를 들면, 제1 화소 영역(P1)에는 상기 게이트 배선(GLn)과 m-1번째 및 m번째 데이터 배선들(DLm-1, DLm)과 교차하는 부분에 제1 및 제2 박막 트랜지스터들(TR2, TR2)이 형성된다. 상기 제1 화소 영역(P1)과 상기 제2 방향으로 인접한 제2 화소 영역(P2)에는 상기 게이트 배선(GLn)과 m+1번째 및 m+2번째 데이터 배선들(DLm+1, DLm+2)과 교차하는 부분에 제1 및 제2 박막 트랜지스터들(TR2, TR2)이 형성된다.
- <59> 상기 제1 컬러 필터(171)는 상기 제1 화소 영역(P1)에 형성된다. 상기 제2 컬러 필터(172)는 상기 제2 화소 영역(P2)에 형성된다. 상기 제1 및 제2 컬러 필터(171, 172)는 경계 영역에서 공정 순서에 따라 나중에 형성된 컬러 필터, 즉 제2 컬러 필터(171)의 단부가 상기 제1 컬러 필터(171)의 단부를 덮도록 형성된다.
- <60> 상기 제1 화소 영역(P1)의 제1 박막 트랜지스터(TR1)와 인접한 영역에는 상기 제1 컬러 필터(171)의 단부와 상기 제2 컬러 필터(172)의 단부가 중첩되지 않고 맞닿도록 형성된다. 도시된 바와 같이, 공정 순서에서 나중에 형성된 상기 제2 컬러 필터(172)의 단부는 상기 제1 컬러 필터(171)의 단부와 맞닿도록 형성된다. 이에 따라 상기 제1 화소 영역(P1)의 제1 박막 트랜지스터(TR1) 위에 형성된 상기 제1 컬러 필터(171) 및 상기 제2 화소 영역(P2)의 제2 박막 트랜지스터(TR2) 위에 형성된 제2 컬러 필터(172)는 평탄하게 형성된다.
- <61> 상기 제1 및 제2 컬러 필터(171, 172)가 형성된 제1 베이스 기판(101) 위에는 캡핑층(175) 및 상기 화소 전극(180)이 적층된다. 상기 유지 부재(192)는 상기 제1 화소 영역(P1)의 제1 박막 트랜지스터(TR1) 위에 형성된다.
- <62> 상기 유지 부재(192)가 평탄한 영역에 형성됨에 따라서 상기 액정층(300)의 겹을 균일하게 유지시킬 수 있다. 이에 따라서 상기 액정 채움 특성을 향상시킬 수 있다.
- <63> 상기 메움 부재(193)는 상기 유지 부재(191)와 동일한 물질로 형성되고, 상기 제1 및 제2 컬러 필터들(171, 172)에 형성된 제1, 제2, 제3 및 제4 홀들(H1, H2, H3, H4)을 메운다. 상기 메움 부재(193)에 의해 상기 제1 표시 기판(100)의 빈 공간을 메움으로써 상기 액정층(300) 내에 공핍 환경을 제거하여 액정의 채움 특성을 향상시킬 수 있다.
- <64> 도 7a 내지 도 7d는 도 6에 도시된 표시 기판의 제조 방법을 설명하기 위한 단면도들이고, 도 8a 및 도 8b는 도 7a 및 도 7b에 도시된 컬러필터 마스크의 평면도들이다.
- <65> 도 5, 도 7a, 도 8a 및 도 8b를 참조하면, 제1 베이스 기판(101) 위에 박막 트랜지스터들(TR1, TR2)을 형성한다. 상기 박막 트랜지스터들(TR1, TR2)은 도 4a를 참조하여 설명된 공정과 실질적으로 동일한 공정에 의해 형성된다.
- <66> 상기 박막 트랜지스터들(TR1, TR2)이 형성된 베이스 기판(101) 위에 제1 컬러 필터층(CF1)을 형성한다. 상기 제1 베이스 기판(101) 위에 컬러필터 마스크(600)를 배치한다.
- <67> 상기 컬러필터 마스크(600)는 도 8a 및 도 8b에 도시된 바와 같이, 광을 투과하는 투광부(610)와 광을 차단하는 차광부(630)를 포함한다. 상기 투광부(610)는 화소 영역에 대응하여 형성되고, 데이터 배선의 연장방향으로 연장된 제1 직선부(611) 및 제2 직선부(612)와 상기 박막 트랜지스터의 형성 영역에 대응하여 상기 제1 및 제2 직선부(611, 612)로부터 상기 투광부(610) 측으로 들어간 제1 오목부(621) 및 제2 오목부(622)를 가진다. 예를 들면, 상기 투광부(610)의 상기 제1 직선부(611)에 의해 상기 m번째 데이터 배선(DLm)이 형성된 영역은 광에 노출되고, 상기 제1 오목부(621)에 의해 상기 제1 박막 트랜지스터(TR1)와 인접한 상기 m번째 데이터 배선(DLm)이 형성된 영역은 광이 차단된다.
- <68> 상기 차광부(630)는 상기 제1 컬러 필터층(CF1)이 제거되는 영역에 대응하여 형성된다. 도시된 바와 같이, 상기 차광부(630)는 제1 및 제2 콘택홀들(C1, C2)이 형성되는 영역 및 상기 스토리지 배선(SL)에 대응하여 스토리지 커패시터들이 정의되는 영역에 대응하여 더 형성된다.
- <69> 상기 컬러필터 마스크(600)를 통해 상기 제1 컬러 필터층(CF1)은 패터닝되어 상기 제1 화소 영역(P1)에 제1 컬러 필터(171)가 형성된다. 상기 제1 컬러 필터(171)의 단부는 상기 제1 직선부(611)에 의해 패터닝된 경우 m번째 데이터 배선(DLm)과 인접한 지점에서 기울기가 시작된 경사를 가지고, 상기 제1 오목부(621)에 의해 패터닝된 경우 상기 제1 화소 영역(P1)의 제1 박막 트랜지스터(TR1)와 인접한 지점에서 기울기가 시작된 경사를 가진다.
- <70> 상기 제1 컬러 필터(171)는 상기 제1 콘택홀(C1)에 대응하여 제1 홀(H1)이 형성되고, 상기 제2 콘택홀(C2)에 대

응하여 제2 홀(H2)이 형성되고, 상기 스토리지 배선(SL)의 제1 영역에 대응하여 제3 홀(H3)이 형성되며, 상기 스토리지 배선(SL)의 제2 영역에 대응하여 제4 홀(H4)이 형성된다.

- <71> 도 5, 도 7b, 도 8a 및 도 8b를 참조하면, 상기 제1 컬러 필터(171)가 형성된 제1 베이스 기판(101) 위에 제2 컬러 필터층(CF2)을 형성한다.
- <72> 이후, 상기 컬러필터 마스크(600)를 상기 제2 화소 영역(P2) 측으로 이동하고, 상기 제2 컬러 필터층(CF2)을 패터닝하여 상기 제2 화소 영역(P2)에 제2 컬러 필터(172)를 형성한다.
- <73> 상기 제2 직선부(611)에 의해 패터닝된 상기 제2 컬러 필터(172)의 단부는 m+1번째 데이터 배선(DL_{m+1})과 인접한 지점에서 기울기가 시작된 경사를 가지고, 상기 제2 오목부(622)에 의해 패터닝된 상기 제2 컬러 필터(172)의 단부는 상기 제2 화소 영역(P2)의 제2 박막 트랜지스터(TR2)와 인접한 지점에 기울기가 시작된 경사를 가진다.
- <74> 결과적으로, 상기 컬러필터 마스크(600)의 상기 제1 및 제2 오목부(621, 622)에 의해 상기 제1 화소 영역(P1)의 제1 박막 트랜지스터(TR1)와 인접한 영역에서는 상기 제1 및 제2 컬러 필터(171, 172)가 중첩되어 형성되지 않는다. 도시된 바와 같이, 상기 제1 컬러 필터(171)의 단부에 맞닿도록 상기 제2 컬러 필터(172)의 단부가 형성된다.
- <75> 따라서, 상기 유지 부재(192)가 형성되는 상기 제1 박막 트랜지스터(TR1) 위에는 상기 제1 컬러 필터(171)가 평탄하게 형성된다. 상기 제2 컬러 필터(172) 역시, 상기 제1, 제2, 제3 및 제4 홀들(H1, H2, H3, H4)을 포함한다.
- <76> 도 5 및 도 7c를 참조하면, 상기 제2 컬러 필터(172)가 형성된 제1 베이스 기판(101) 위에 캡핑층(175)을 형성한다. 상기 캡핑층(175) 및 상기 보호 절연층(150)을 제거하여 제1 및 제2 콘택홀들(C1, C2)을 형성한다.
- <77> 상기 제1 및 제2 콘택홀들(C1, C2)이 형성된 제1 베이스 기판(101) 위에 투명 도전층을 형성한다. 상기 투명 도전층을 패터닝하여 화소 전극(180)을 형성한다. 상기 화소 전극(180)은 상기 제1 콘택홀(C1)을 통해 제1 박막 트랜지스터(TR1)와 전기적으로 연결된 제1 서브 화소 전극(181) 및 상기 제2 콘택홀(C2)을 통해 제2 박막 트랜지스터(TR2)와 전기적으로 연결된 제2 서브 화소 전극(182)을 포함한다.
- <78> 도 5 및 도 7d를 참조하면, 상기 화소 전극(180)이 형성된 제1 베이스 기판(101) 위에 감광성 유기막(190)을 형성한다. 상기 감광성 유기막(190)을 패터닝하여 상기 유지 부재(192) 및 상기 메움 부재(193)를 형성한다. 또한, 상기 감광성 유기막(190)을 패터닝하여 도 3a 및 도 3b에 도시된 바와 같이 주변 영역(PA)에는 댐 부재(197a, 197b)를 형성할 수 있다.
- <79> 상기 유지 부재(192)는 상기 제1 컬러 필터(171)가 평탄하게 형성된 상기 제1 박막 트랜지스터(TR1) 위에 형성된다. 상기 메움 부재(193)는 상기 제1 컬러 필터(171)에 형성된 상기 제1, 제2, 제3 및 제4 홀들(H1, H2, H3, H4)에 형성되어 빈 공간을 메운다.
- <80> 도 9a 내지 도 9c는 본 발명의 실시예 3에 따른 표시 기판의 제조 방법을 설명하기 위한 단면도들이고, 도 10a 및 도 10b는 도 9a 및 도 9b에 도시된 컬러필터 마스크의 평면도들이다.
- <81> 도 9a, 도 10a 및 도 10b를 참조하면, 제1 베이스 기판(101) 위에 박막 트랜지스터들(TR1, TR2)을 형성한다. 상기 박막 트랜지스터들(TR1, TR2)은 도 4a를 참조하여 설명된 공정과 실질적으로 동일한 공정에 의해 형성된다.
- <82> 상기 박막 트랜지스터들(TR1, TR2)이 형성된 베이스 기판(101) 위에 제1 컬러 필터층(CF1)을 형성한다. 상기 제1 베이스 기판(101) 위에 컬러필터 마스크(700)를 배치한다.
- <83> 상기 컬러필터 마스크(700)는 도 10a 및 도 10b에 도시된 바와 같이, 광을 투과하는 투광부(710)와 광을 차단하는 차광부(730)를 포함한다. 상기 투광부(710)는 화소 영역에 대응하여 형성된다. 예를 들면, 상기 투광부(710)는 제2 방향으로 연장된 제1 직선부(711) 및 제2 직선부(712)와, 상기 제1 화소 영역(P1)의 제1 박막 트랜지스터(TR1)의 형성 영역에 대응하여 상기 차광부(730) 측으로 돌출된 볼록부(721)와, 상기 제1 화소 영역(P1)의 상기 제2 박막 트랜지스터(TR2)의 형성 영역에 대응하여 상기 투광부(710) 측으로 들어간 오목부(722)를 포함한다. 상기 투광부(710)의 상기 제1 직선부(711)에 의해 상기 m번째 데이터 배선(DL_m)이 형성된 영역은 광에 노출되고, 상기 볼록부(721)에 의해 상기 제2 화소 영역(P2)의 제2 박막 트랜지스터(TR2)와 인접한 상기 m+1번째 데이터 배선(DL_{m+1})의 일부분의 영역이 광에 노출된다.
- <84> 상기 차광부(730)는 상기 제1 컬러 필터층(CF1)이 제거되는 영역에 대응하여 형성된다. 도시된 바와 같이, 상기

차광부(730)는 제1 및 제2 콘택홀들(C1, C2)이 형성되는 영역 및 상기 스토리지 배선(SL)에 대응하여 스토리지 캐패시터들이 정의되는 영역에 대응하여 형성된다.

- <85> 상기 컬러필터 마스크(700)를 통해 상기 제1 컬러 필터층(CF1)은 패터닝되어 상기 제1 화소 영역(P1)에 제1 컬러 필터(171a)가 형성된다. 상기 제1 컬러 필터(171a)의 단부는 상기 제1 직선부(711)에 의해 패터닝된 경우 m 번째 데이터 배선(DLm)과 인접한 지점에서 기울기가 시작된 경사를 가지고, 상기 블록부(721)에 의해 패터닝된 경우 상기 제2 화소 영역(P2)의 제2 박막 트랜지스터(TR2)와 인접한 지점에 기울기가 시작된 경사를 가진다. 즉, 상기 제1 화소 영역(P1)의 제1 박막 트랜지스터(TR1) 위에 형성된 상기 제1 컬러 필터(171a)는 평탄하게 형성된다.
- <86> 상기 제1 컬러 필터(171a)는 상기 제1 콘택홀(C1)에 대응하여 제1 홀(H1)이 형성되고, 상기 제2 콘택홀(C2)에 대응하여 제2 홀(H2)이 형성되고, 상기 스토리지 배선(SL)의 제1 영역에 대응하여 제3 홀(H3)이 형성되며, 상기 스토리지 배선(SL)의 제2 영역에 대응하여 제4 홀(H4)이 형성된다.
- <87> 도 9b, 도 10a 및 도 10b를 참조하면, 상기 제1 컬러 필터(171a)가 형성된 제1 베이스 기판(101) 위에 제2 컬러 필터층(CF2)을 형성한다.
- <88> 이후, 상기 컬러필터 마스크(700)를 상기 제2 화소 영역(P2) 측으로 이동하고, 상기 제2 컬러 필터층(CF2)을 패터닝하여 상기 제2 화소 영역(P2)에 제2 컬러 필터(172a)를 형성한다.
- <89> 상기 제2 직선부(712)에 의해 패터닝된 상기 제2 컬러 필터(172)의 단부는 m+1번째 데이터 배선(DLm+1)과 인접한 지점에서 기울기가 시작된 경사를 가지고, 상기 오목부(722)에 의해 패터닝된 상기 제2 컬러 필터(172a)의 단부는 상기 제2 화소 영역(P2)의 제2 박막 트랜지스터(TR2)와 인접한 지점에 기울기가 시작된 경사를 가진다.
- <90> 결과적으로, 상기 컬러필터 마스크(700)의 상기 블록부(721) 및 오목부(722)에 의해 상기 제1 화소 영역(P1)의 제1 박막 트랜지스터(TR1)와 인접한 영역에서는 상기 제1 및 제2 컬러 필터(171a, 172a)의 단부들이 중첩되지 않는다. 도시된 바와 같이, 상기 제1 및 제2 컬러 필터(171a, 172a)의 중첩 부분이 상기 제2 화소 영역(P2)의 제2 박막 트랜지스터(TR2) 측으로 이동된다.
- <91> 따라서, 상기 유지 부재(192)가 형성되는 상기 제1 박막 트랜지스터(TR1) 위에는 상기 제1 컬러 필터(171a)가 평탄하게 형성된다. 상기 제2 컬러 필터(172a) 역시, 상기 제1, 제2, 제3 및 제4 홀들(H1, H2, H3, H4)을 포함한다.
- <92> 도 9c를 참조하면, 상기 제2 컬러 필터(172a)가 형성된 제1 베이스 기판(101) 위에 캡핑층(175)을 형성한다. 상기 캡핑층(175) 및 상기 보호 절연층(150)을 제거하여 제1 및 제2 콘택홀들(C1, C2)을 형성한다.
- <93> 상기 제1 및 제2 콘택홀들(C1, C2)이 형성된 제1 베이스 기판(101) 위에 투명 도전층을 형성한다. 상기 투명 도전층을 패터닝하여 화소 전극(180)을 형성한다. 상기 화소 전극(180)은 상기 제1 콘택홀(C1)을 통해 제1 박막 트랜지스터(TR1)와 전기적으로 연결된 제1 서브 화소 전극(181) 및 상기 제2 콘택홀(C2)을 통해 제2 박막 트랜지스터(TR2)와 전기적으로 연결된 제2 서브 화소 전극(182)을 포함한다.
- <94> 상기 화소 전극(180)이 형성된 제1 베이스 기판(101) 위에 감광성 유기막(190)을 형성한다. 상기 감광성 유기막(190)을 패터닝하여 상기 유지 부재(192) 및 상기 메움 부재(193)를 형성한다. 또한, 상기 감광성 유기막(190)을 패터닝하여 도 3a 및 도 3b에 도시된 바와 같이 주변 영역(PA)에는 댐 부재(197a, 197b)를 형성할 수 있다.
- <95> 상기 유지 부재(192)는 상기 제1 컬러 필터(171a)가 평탄하게 형성된 상기 제1 박막 트랜지스터(TR1) 위에 형성된다. 상기 메움 부재(193)는 상기 제1 및 제2 컬러 필터들(171a, 172a)에 형성된 상기 제1, 제2, 제3 및 제4 홀들(H1, H2, H3, H4)에 형성되어 빈 공간을 메운다.
- <96> 이상의 실시예들에서는 상기 유지 부재를 상기 박막 트랜지스터가 형성된 제1 표시 기판에 형성된 것을 예로 하였으나, 상기 유지 부재는 상기 제2 표시 기판에 형성할 수 있다. 또한 상기 유지 부재와 동일한 물질로 상기 주변 영역에 형성된 댐 부재 역시 상기 제2 표시 기판에 형성할 수 있다.

산업이용 가능성

- <97> 이상에서 설명한 바와 같이, 본 발명의 실시예에 따르면 컬러 필터에 형성된 홀을 메움으로써 액정 채움 효과를 향상시킬 수 있다. 또한, 유지 부재를 평탄한 영역에 형성함으로써 압축 특성을 향상시켜 액정 채움 효과를 향상시킬 수 있다. 또한, 액정표시패널의 주변영역의 빈 공간을 채움으로써 체적보상을 통해 액정 채움 효과를 향

상시킬 수 있다.

<98> 이상에서는 실시예들을 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

도면의 간단한 설명

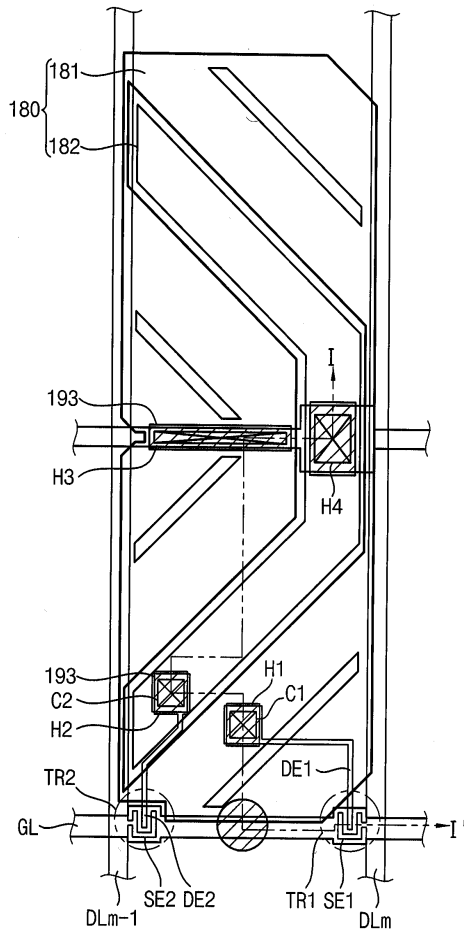
- <99> 도 1은 본 발명의 실시예 1에 따른 표시 패널의 평면도이다.
- <100> 도 2는 도 1의 I-I' 선을 따라 절단한 표시 패널의 단면도이다.
- <101> 도 3a 및 도 3b는 도 1에 도시된 표시 패널의 주변 영역을 도시한 단면도이다.
- <102> 도 4a 내지 도 4c는 도 2의 표시 기관의 제조 방법을 설명하기 위한 단면도들이다.
- <103> 도 5는 본 발명의 실시예 2에 따른 표시 패널의 평면도이다.
- <104> 도 6은 도 5의 II-II' 선으로 절단한 표시 패널의 단면도이다.
- <105> 도 7a 내지 도 7d는 도 6에 도시된 표시 기관의 제조 방법을 설명하기 위한 단면도들이다.
- <106> 도 8a 및 도 8b는 도 7a 및 도 7b에 도시된 컬러필터 마스크의 평면도들이다.
- <107> 도 9a 내지 도 9c는 본 발명의 실시예 3에 따른 표시 기관의 제조 방법을 설명하기 위한 단면도들이다.
- <108> 도 10a 및 도 10b는 도 9a 및 도 9b에 도시된 컬러필터 마스크의 평면도들이다.

<도면의 주요부분에 대한 부호의 설명>

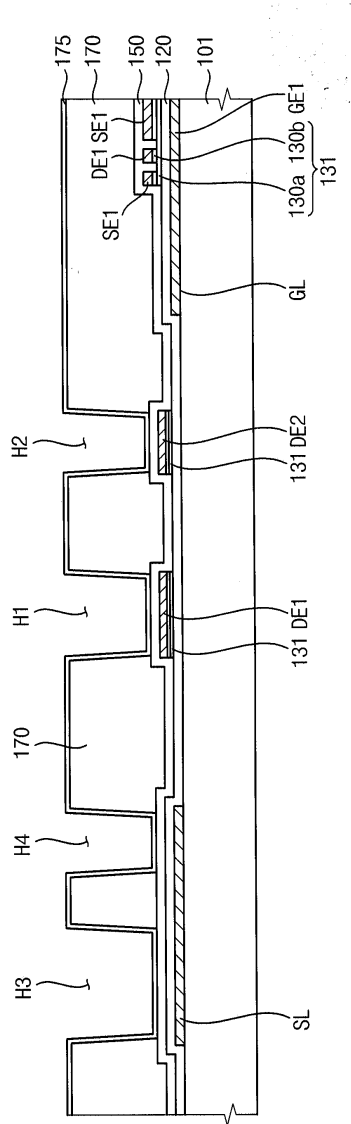
- | | |
|--|--|
| <ul style="list-style-type: none"> <110> 100 : 제1 표시 기관 <111> TR1, TR2 : 박막 트랜지스터들 <112> 172, 172a : 제2 컬러 필터 <113> 180 : 화소 전극 <114> 191, 192 : 유지 부재 <115> 197a, 197b : 탭 부재 | <ul style="list-style-type: none"> 200 : 제2 표시 기관 171, 171a : 제1 컬러 필터 170a : 더미 컬러 필터 181, 182 : 서브화소전극 193 : 메움 부재 600, 700 : 컬러필터 마스크 |
|--|--|

도면

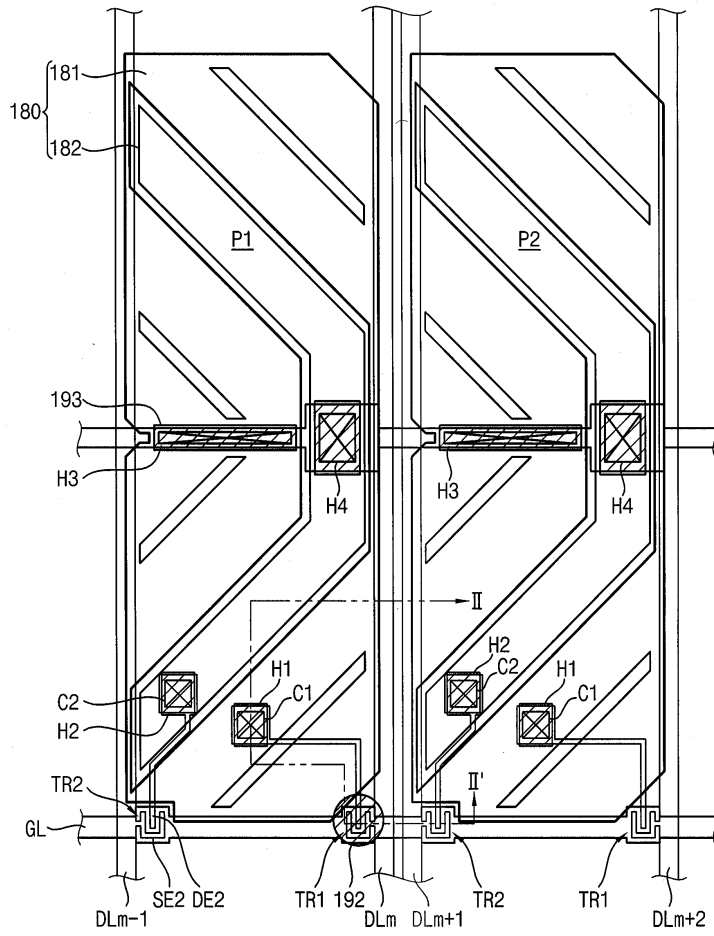
도면1



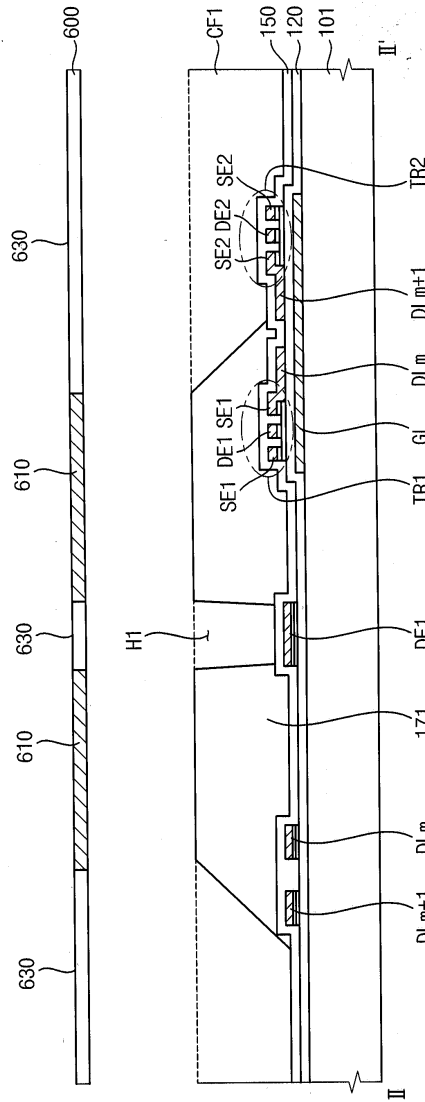
도면4b



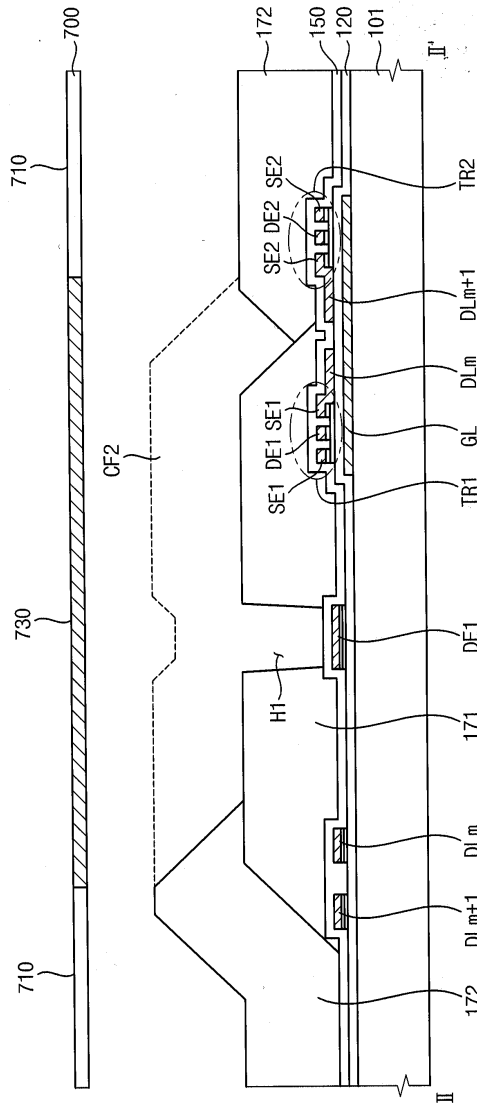
도면5



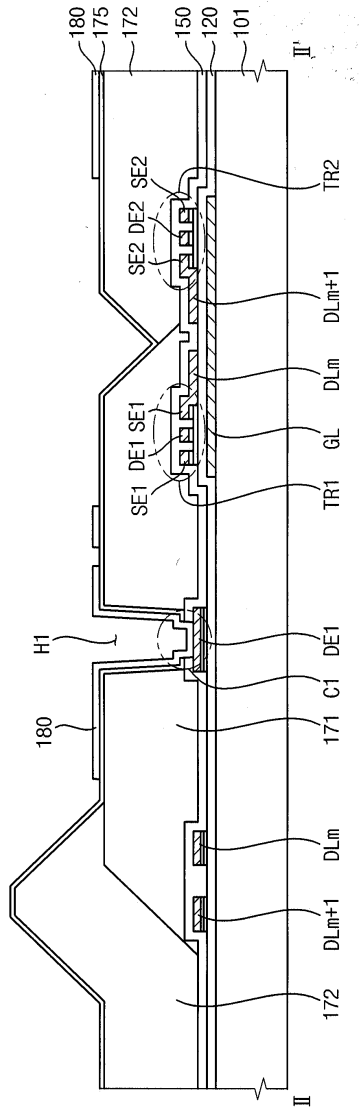
도면7a



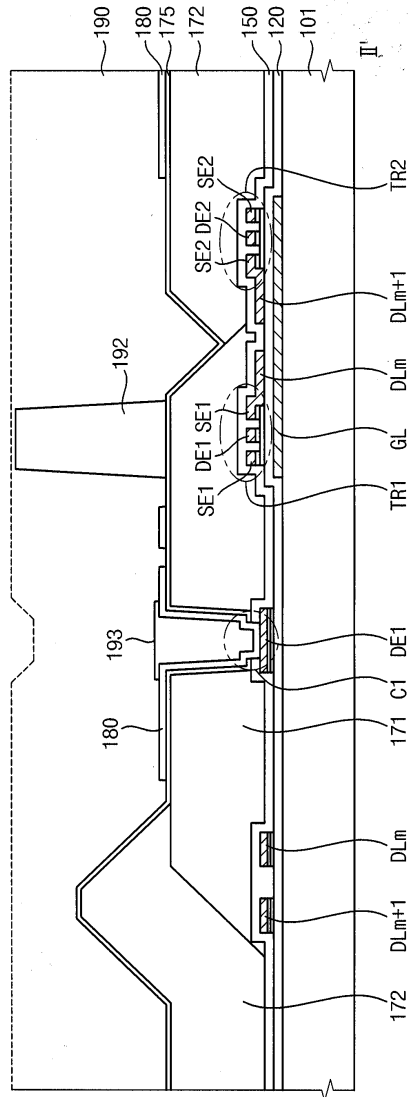
도면7b



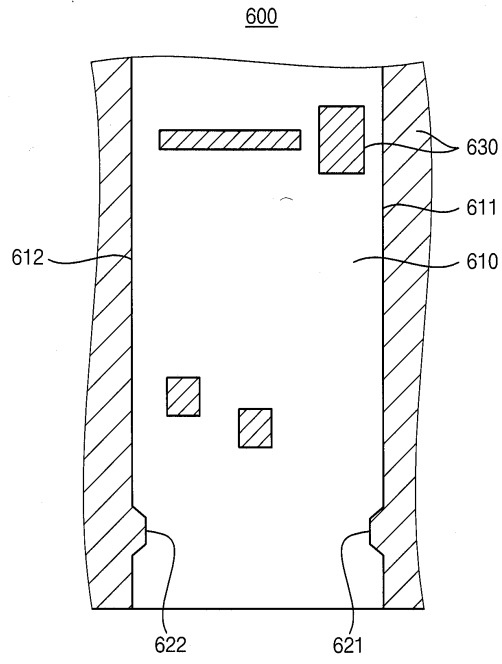
도면7c



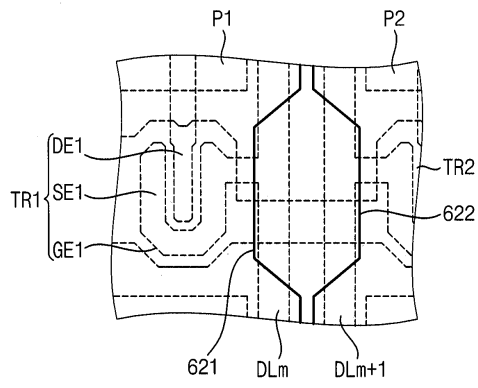
도면7d



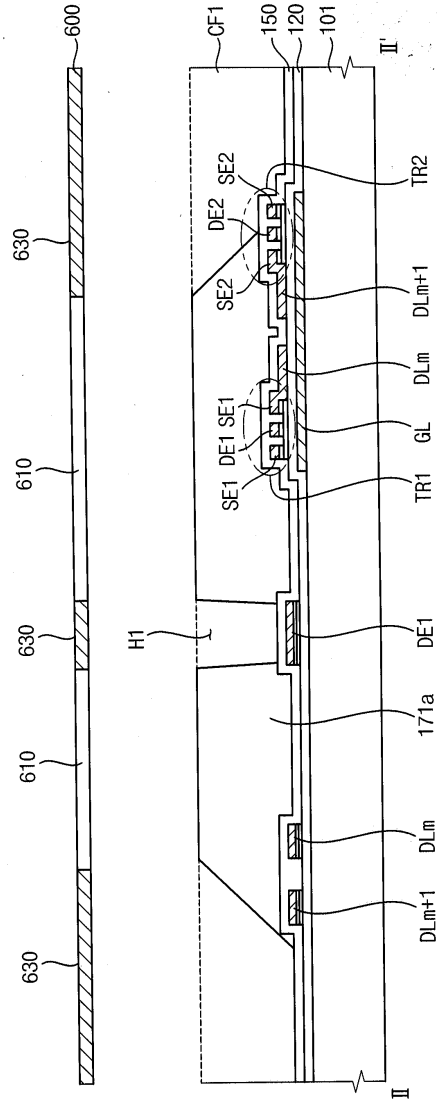
도면8a



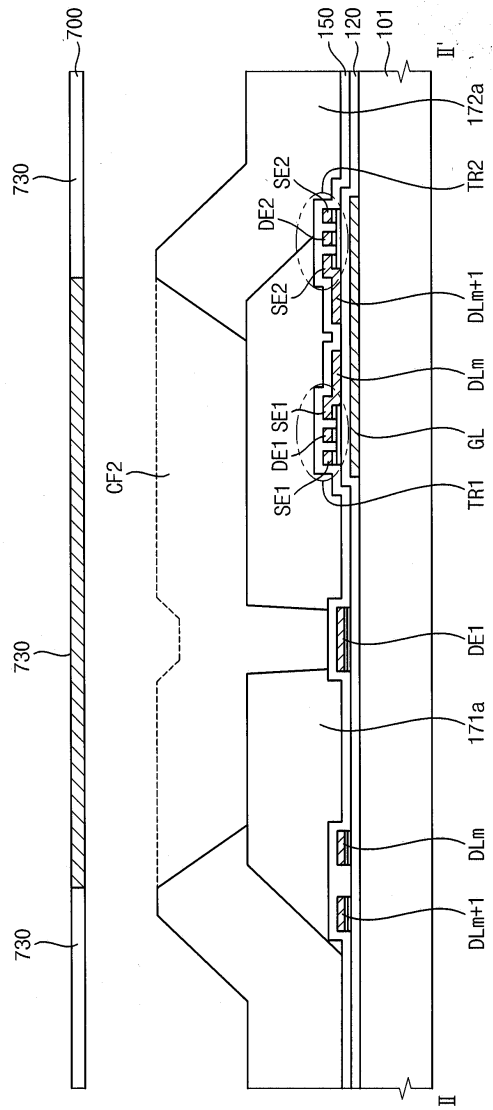
도면8b



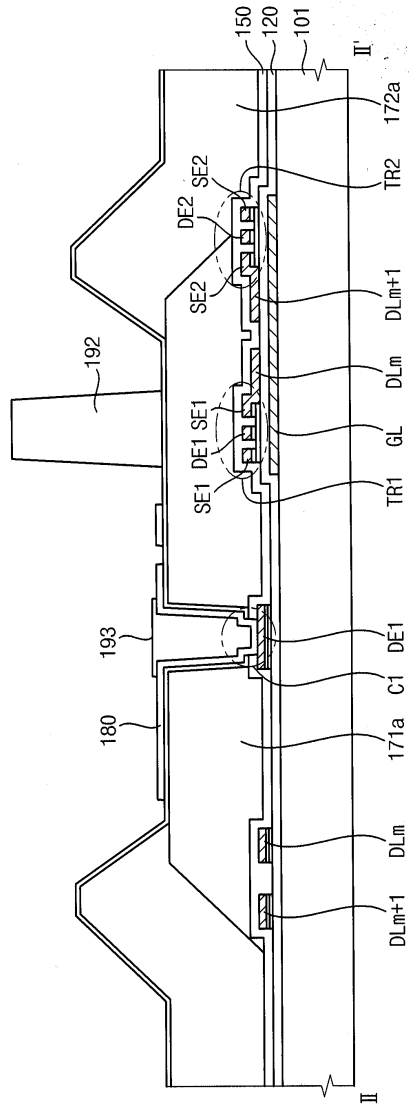
도면9a



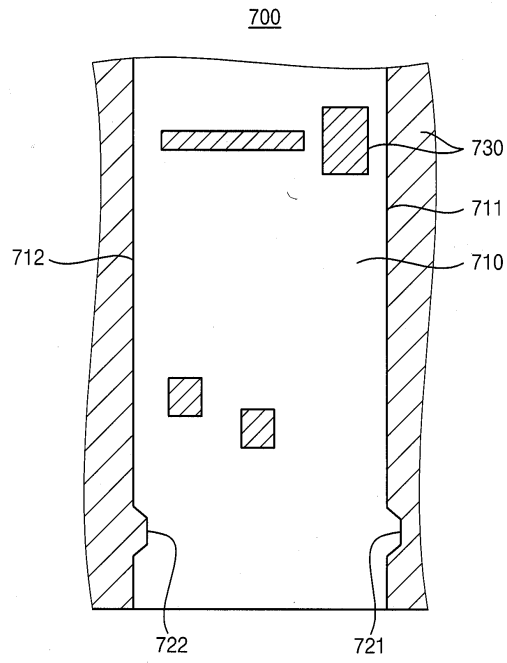
도면9b



도면9c



도면10a



도면10b

