

(19)日本国特許庁(JP)

## (12)特許公報(B2)

(11)特許番号

特許第7114244号

(P7114244)

(45)発行日 令和4年8月8日(2022.8.8)

(24)登録日 令和4年7月29日(2022.7.29)

(51)国際特許分類

F I

H 0 1 L 27/146(2006.01)

H 0 1 L 27/146

A

H 0 4 N 5/369(2011.01)

H 0 4 N 5/369

H 0 1 L 31/107(2006.01)

H 0 1 L 27/146

F

H 0 1 L 31/10

B

請求項の数 14 (全27頁)

(21)出願番号 特願2017-230987(P2017-230987)

(22)出願日 平成29年11月30日(2017.11.30)

(65)公開番号 特開2019-102618(P2019-102618

A)

(43)公開日 令和1年6月24日(2019.6.24)

審査請求日 令和2年11月20日(2020.11.20)

前置審査

(73)特許権者 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(74)代理人 100126240

弁理士 阿部 琢磨

(74)代理人 100124442

弁理士 黒岩 創吾

(72)発明者 岩田 旬史

東京都大田区下丸子3丁目30番2号キ

ヤノン株式会社内

審査官 柴山 将隆

最終頁に続く

(54)【発明の名称】 光検出装置、光検出システム、及び移動体

## (57)【特許請求の範囲】

## 【請求項1】

アバランシェダイオードを含む画素が配され、第1面と、前記第1面と対向する第2面とを有する半導体基板を有する光検出装置であって、

前記アバランシェダイオードは、

前記半導体基板の第1の深さにおいて、信号電荷と同じ第1導電型の第1半導体領域と、前記第1導電型とは極性の異なる第2導電型の第2半導体領域と、を有し、

前記半導体基板の、前記第1面からの深さが前記第1の深さよりも深い第2の深さにおいて、前記第1半導体領域と接して配され、前記第1半導体領域よりも前記第1導電型の不純物濃度が低い前記第1導電型の第3半導体領域と、前記第2半導体領域及び前記第3半導体領域と接して配され、前記第2半導体領域よりも前記第2導電型の不純物濃度が低い前記第2導電型の第4半導体領域と、を有し、

前記半導体基板の、前記第1面からの深さが前記第2の深さよりも深い第3の深さにおいて、前記第3半導体領域及び前記第4半導体領域と接して配され、前記第1導電型の不純物濃度が前記第3半導体領域より低い前記第1導電型の第5半導体領域と、を有し、

前記第1半導体領域は前記半導体基板の前記第1面の一部を構成し、

平面視において、

前記第1半導体領域のすべての領域が前記第3半導体領域に重なり、

前記第2半導体領域は前記第4半導体領域の少なくとも一部と重なり、

前記第3半導体領域及び前記第4半導体領域は前記第5半導体領域と重なり、

10

20

前記第 1 半導体領域から前記第 3 半導体領域において、アバランシェ増幅が生じることを特徴とする光検出装置。

【請求項 2】

前記第 1 半導体領域と前記第 2 半導体領域の間に第 6 半導体領域を有し、

前記第 6 半導体領域は、前記第 1 導電型の不純物濃度が前記第 1 半導体領域よりも低い、あるいは、前記第 2 導電型の不純物濃度が前記第 2 半導体領域よりも低いことを特徴とする請求項 1 に記載の光検出装置。

【請求項 3】

アバランシェダイオードを含む画素が配され、第 1 面と、前記第 1 面と対向する第 2 面とを有する半導体基板を有する光検出装置であって、

前記アバランシェダイオードは、

前記半導体基板の第 1 の深さにおいて、信号電荷と同じ第 1 導電型の第 1 半導体領域と、前記第 1 導電型とは極性の異なる第 2 導電型の第 2 半導体領域と、を有し、

前記半導体基板の、前記第 1 面からの深さが前記第 1 の深さより深い第 2 の深さにおいて、前記第 1 半導体領域と接して配された第 3 半導体領域と、前記第 2 半導体領域及び前記第 3 半導体領域と接して配され、前記第 2 半導体領域よりも前記第 2 導電型の不純物濃度が低い前記第 2 導電型の第 4 半導体領域と、を有し、

前記半導体基板の、前記第 1 面からの深さが前記第 2 の深さより深い第 3 の深さにおいて、前記第 3 半導体領域及び前記第 4 半導体領域と接して配された第 5 半導体領域を有し、

前記第 1 半導体領域と前記第 2 半導体領域の間に第 6 半導体領域を有し、

平面視において、

前記第 1 半導体領域のすべての領域が前記第 3 半導体領域に重なり、

前記第 2 半導体領域は前記第 4 半導体領域の少なくとも一部と重なり、

前記第 3 半導体領域及び前記第 4 半導体領域は前記第 5 半導体領域と重なり、

前記第 3 半導体領域の信号電荷に対するポテンシャルの高さが、前記第 4 半導体領域の前記信号電荷に対するポテンシャルの高さよりも低く、

前記第 4 半導体領域の前記信号電荷に対するポテンシャルの高さが、前記第 5 半導体領域の前記信号電荷に対するポテンシャルの高さよりも高く、

前記第 1 半導体領域の前記信号電荷に対するポテンシャルの高さが、前記第 3 半導体領域の前記信号電荷に対するポテンシャルの高さよりも低く、

前記第 3 半導体領域の前記信号電荷に対するポテンシャルの高さが、前記第 5 半導体領域の前記信号電荷に対するポテンシャルの高さよりも低く、

前記第 1 半導体領域から前記第 3 半導体領域において、アバランシェ増幅が生じることを特徴とする光検出装置。

【請求項 4】

前記第 6 半導体領域は、前記第 1 導電型の不純物濃度が前記第 1 半導体領域よりも低い、あるいは、前記第 2 導電型の不純物濃度が前記第 2 半導体領域よりも低いことを特徴とする請求項 3 に記載の光検出装置。

【請求項 5】

前記平面視において、前記第 1 半導体領域は前記第 2 半導体領域に内包されることを特徴とする請求項 1 乃至 4 のいずれか 1 項に記載の光検出装置。

【請求項 6】

前記平面視において、前記第 3 半導体領域は前記第 4 半導体領域に内包されることを特徴とする請求項 1 乃至 5 のいずれか 1 項に記載の光検出装置。

【請求項 7】

前記画素を複数有し、

前記複数の画素の各々を分離する分離部を有し、

前記分離部は、前記平面視において前記第 2 半導体領域を内包して前記第 2 半導体領域と接し、前記第 2 半導体領域よりも前記第 2 導電型の不純物濃度の高い前記第 2 導電型の

10

20

30

40

50

第 7 半導体領域を有することを特徴とする請求項 1 乃至 6 のいずれか 1 項に記載の光検出装置。

【請求項 8】

前記分離部は、前記平面視において前記第 4 半導体領域を内包して前記第 4 半導体領域と接し、前記第 7 半導体領域よりも前記第 2 導電型の不純物濃度の低い前記第 2 導電型の第 8 半導体領域を有することを特徴とする請求項 7 に記載の光検出装置。

【請求項 9】

前記半導体基板は、前記第 1 面から前記第 5 半導体領域よりも深い第 4 の深さにおいて、前記第 2 導電型の第 9 半導体領域を有し、前記第 9 半導体領域と前記分離部に含まれる前記第 2 導電型の半導体領域とが電氣的に接続していることを特徴とする請求項 7 または 8 に記載の光検出装置。

10

【請求項 10】

前記分離部は、前記半導体基板の深さ方向において、前記第 7 半導体領域と前記第 8 半導体領域の間に、前記第 7 半導体領域よりも前記第 2 導電型の不純物濃度が低く、前記第 2 半導体領域、及び前記第 8 半導体領域よりも前記第 2 導電型の不純物濃度が高い、前記第 2 導電型の第 10 半導体領域を有することを特徴とする請求項 8 に記載の光検出装置。

【請求項 11】

前記第 3 半導体領域と前記第 4 半導体領域とが、PN 接合を構成し、

前記第 3 半導体領域の不純物濃度は、前記 PN 接合に逆バイアスとなる電位を供給した際に、前記第 3 半導体領域のすべての領域が空乏化する不純物濃度であることを特徴とする請求項 1 乃至 10 のいずれか 1 項に記載の光検出装置。

20

【請求項 12】

前記半導体基板とは異なる半導体基板を有し、

前記異なる半導体基板には、前記第 1 半導体領域に供給される電位を制御する制御部が配され、

前記半導体基板と、前記異なる半導体基板とが積層され、

前記第 1 半導体領域と、前記制御部とが、配線を介して電氣的に接続していることを特徴とする請求項 1 乃至 11 のいずれか 1 項に記載の光検出装置。

【請求項 13】

請求項 1 から 12 のいずれか 1 項に記載の光検出装置を複数有する光検出システムであって、

30

前記光検出装置によって検出される光を発光する発光部と、

前記光検出装置に保持されたデジタル信号を用いて距離算出を行う距離算出手段と、を有することを特徴とする光検出システム。

【請求項 14】

移動体であって、

請求項 1 から 13 のいずれか 1 項に記載の光検出装置と、

前記光検出装置からの信号に基づく視差画像から、対象物までの距離情報を取得する距離情報取得手段と、

前記距離情報に基づいて前記移動体を制御する制御手段と、を有することを特徴とする移動体。

40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、光検出装置、光検出システム、及び移動体の少なくとも 1 つに関する。

【背景技術】

【0002】

従来、アバランシェ（電子なだれ）増幅を利用し、単一光子レベルの微弱光を検出可能な光検出装置が知られている。

【0003】

50

特許文献 1 では、光電変換部を構成する半導体領域の P N 接合領域において、単一光子に起因する光電荷がアバランシェ増幅を起こす S P A D ( S i n g l e P h o t o n A v a l a n c h e D i o d e ) を開示している。

【 0 0 0 4 】

また、特許文献 1 の S P A D は、半導体基板の表面に高い不純物濃度の P 型半導体領域が配され、P 型半導体領域の下部には N 型半導体領域が配されている。N 型半導体領域は N 型のエピタキシャル層に含まれるように配される。P 型半導体領域と N 型半導体領域とは P N 接合を構成し、P N 接合には高い逆バイアス電圧が印加されている。

【先行技術文献】

【特許文献】

10

【 0 0 0 5 】

【文献】米国特許第 9 2 0 9 3 3 6 号

【発明の概要】

【発明が解決しようとする課題】

【 0 0 0 6 】

特許文献 1 に記載の S P A D において、電荷検出領域は P N 接合領域となる。電荷検出領域には、強電界が生じているため、強電界によって P N 接合間にトンネル効果が生じるおそれがある。トンネル効果によって生じた電荷は、電荷検出領域で偽信号として検出され、ノイズとなるおそれがある。このトンネル効果によって生じる電荷は、電荷検出領域の面積に比例して多くなる。

20

【 0 0 0 7 】

一方で、電荷検出領域の面積を小さくした場合には、トンネル効果によって生じる電荷を抑制することが可能である。しかし、電荷検出領域の面積を小さくすると、光検出効率が下がってしまうおそれがある。

【 0 0 0 8 】

そこで、ノイズを抑制しつつ、光検出効率の低下を抑制することが可能な光検出装置を提供する。

【課題を解決するための手段】

【 0 0 0 9 】

本発明の一様態は、アバランシェダイオードを含む画素が配され、第 1 面と、前記第 1 面と対向する第 2 面とを有する半導体基板を有する光検出装置であって、前記アバランシェダイオードは、前記半導体基板の第 1 の深さにおいて、信号電荷と同じ第 1 導電型の第 1 半導体領域と、前記第 1 導電型とは極性の異なる第 2 導電型の第 2 半導体領域と、を有し、前記半導体基板の、前記第 1 面からの深さが前記第 1 の深さよりも深い第 2 の深さにおいて、前記第 1 半導体領域と接して配され、前記第 1 半導体領域よりも前記第 1 導電型の不純物濃度が低い前記第 1 導電型の第 3 半導体領域と、前記第 2 半導体領域及び前記第 3 半導体領域と接して配され、前記第 2 半導体領域よりも前記第 2 導電型の不純物濃度が低い前記第 2 導電型の第 4 半導体領域と、を有し、前記半導体基板の、前記第 1 面からの深さが前記第 2 の深さよりも深い第 3 の深さにおいて、前記第 3 半導体領域及び前記第 4 半導体領域と接して配され、前記第 1 導電型の不純物濃度が前記第 3 半導体領域より低い前記第 1 導電型の第 5 半導体領域と、を有し、前記第 1 半導体領域は前記半導体基板の前記第 1 面の一部を構成し、平面視において、前記第 1 半導体領域のすべての領域が前記第 3 半導体領域に重なり、前記第 2 半導体領域は前記第 4 半導体領域の少なくとも一部と重なり、前記第 3 半導体領域及び前記第 4 半導体領域は前記第 5 半導体領域と重なり、前記第 1 半導体領域から前記第 3 半導体領域において、アバランシェ増幅が生じることを特徴とする光検出装置に関する。

30

40

【 0 0 1 0 】

アバランシェダイオードを含む画素が配され、第 1 面と、前記第 1 面と対向する第 2 面とを有する半導体基板を有する光検出装置であって、前記アバランシェダイオードは、前記半導体基板の第 1 の深さにおいて、信号電荷と同じ第 1 導電型の第 1 半導体領域と、前

50

記第 1 導電型とは極性の異なる第 2 導電型の第 2 半導体領域と、を有し、前記半導体基板の、前記第 1 面からの深さが前記第 1 の深さより深い第 2 の深さにおいて、前記第 1 半導体領域と接して配された第 3 半導体領域と、前記第 2 半導体領域及び前記第 3 半導体領域と接して配され、前記第 2 半導体領域よりも前記第 2 導電型の不純物濃度が低い前記第 2 導電型の第 4 半導体領域と、を有し、前記半導体基板の、前記第 1 面からの深さが前記第 2 の深さよりも深い第 3 の深さにおいて、前記第 3 半導体領域及び前記第 4 半導体領域と接して配された第 5 半導体領域を有し、前記第 1 半導体領域と前記第 2 半導体領域の間に第 6 半導体領域を有し、平面視において、前記第 1 半導体領域のすべての領域が前記第 3 半導体領域に重なり、前記第 2 半導体領域は前記第 4 半導体領域の少なくとも一部と重なり、前記第 3 半導体領域及び前記第 4 半導体領域は前記第 5 半導体領域と重なり、前記第 3 半導体領域の信号電荷に対するポテンシャルの高さが、前記第 4 半導体領域の前記信号電荷に対するポテンシャルの高さよりも低く、前記第 4 半導体領域の前記信号電荷に対するポテンシャルの高さが、前記第 5 半導体領域の前記信号電荷に対するポテンシャルの高さよりも高く、前記第 1 半導体領域の前記信号電荷に対するポテンシャルの高さが、前記第 3 半導体領域の前記信号電荷に対するポテンシャルの高さよりも低く、前記第 3 半導体領域の前記信号電荷に対するポテンシャルの高さが、前記第 5 半導体領域の前記信号電荷に対するポテンシャルの高さよりも低く、前記第 1 半導体領域から前記第 3 半導体領域において、アバランシェ増幅が生じることを特徴とする光検出装置に関する。

10

【発明の効果】

【 0 0 1 1 】

20

ノイズを抑制しつつ、光検出効率の低下を抑制することが可能な光検出装置を実現できる。

【図面の簡単な説明】

【 0 0 1 2 】

【図 1】アバランシェダイオードの断面模式図

【図 2】アバランシェダイオードの平面模式図

【図 3】アバランシェダイオードのポテンシャル図

【図 4】光検出装置のブロック図

【図 5】等価回路を含む画素のブロック図

【図 6】実施例 1 に係る断面模式図

30

【図 7】実施例 1 に係る平面模式図

【図 8】実施例 1 に係る製造方法

【図 9】等価回路図

【図 10】実施例 2 に係る断面模式図

【図 11】実施例 3 に係る断面模式図

【図 12】アバランシェダイオードの断面模式図

【図 13】光検出システムのブロック図

【図 14】光検出システムのブロック図

【図 15】光検出システムのブロック図

【発明を実施するための形態】

40

【 0 0 1 3 】

図 1 ~ 図 3 を用いて本実施形態における光検出装置について説明する。本実施形態の光検出装置はアバランシェダイオードを含む画素を有する。アバランシェダイオードで生じる電荷対のうち信号電荷として用いられる電荷の導電型を第 1 導電型と呼ぶ。また、第 1 導電型と反対導電型を第 2 導電型と呼ぶ。

【 0 0 1 4 】

図 1 は、本実施形態におけるアバランシェダイオードの断面模式図である。本実施形態のアバランシェダイオードは、半導体基板 15 に配される。半導体基板 15 は第 1 面と、第 1 面に対向する第 2 面を有する。例えば、第 1 面は半導体基板 15 の表面であり、第 2 面は半導体基板 15 の裏面である。本実施形態では、第 1 面から第 2 面へ向かって深さ方

50

向とする。半導体基板 15 の第 1 面側（表面側）には、トランジスタのゲート電極や多層配線構造が配される。

【0015】

図 1 において、分離部 16 に挟まれた領域に、第 1 導電型の第 1 半導体領域 71、第 3 半導体領域 74、第 5 半導体領域 75、第 6 半導体領域 81 が配される。また、分離部 16 に挟まれた領域に、第 2 導電型の第 2 半導体領域 76、第 4 半導体領域 72 が配される。

【0016】

半導体基板 15 において、第 1 の深さ X に、第 1 半導体領域 71、第 2 半導体領域 76、及び第 6 半導体領域 81 が配される。第 1 半導体領域 71 と第 6 半導体領域 81、及び第 6 半導体領域 81 と第 2 半導体領域 76 は、平面視において接している。ここで、第 1 半導体領域 71 及び第 2 半導体領域 76 が第 1 の深さ X に配されるとは、例えば、深さ X における断面に、第 1 半導体領域 71 及び第 2 半導体領域 76 が存在することを指す。なお、平面視とは、第 1 面に対する平面視である。また、所定領域の所定不純物の不純物濃度とは、該所定の不純物の正味の不純物濃度のことであり、所謂 N E T 不純物濃度を指す。

【0017】

半導体基板 15 において、第 1 面に対して第 1 の深さ X よりも深い第 2 の深さ Y に、第 3 半導体領域 74 及び第 4 半導体領域 72 が配される。第 3 半導体領域 74 と第 4 半導体領域 72 は、平面視において互いに接している。第 4 半導体領域 72 は、第 3 半導体領域 74 と分離部 16 との間に配される。

【0018】

半導体基板 15 において、第 1 面に対して第 2 の深さ Y よりも深い第 3 の深さ Z に、第 5 半導体領域 75 が配される。

【0019】

図 2 は平面模式図であり、図 2 (a) は第 1 の深さ X における点線 A - B に沿った平面模式図、図 2 (b) は第 2 の深さ Y における点線 C - D に沿った平面模式図を示す。

【0020】

図 2 (a) に示すように、第 1 の深さ X において、第 1 半導体領域 71 は第 6 半導体領域 81 に内包され、第 6 半導体領域 81 は第 2 半導体領域 76 に内包される。すなわち、第 1 半導体領域 71 は、第 2 半導体領域 76 に内包される。また、第 2 半導体領域 76 は分離部 16 に内包される。

【0021】

図 2 (b) に示すように、第 2 の深さ Y において、第 3 半導体領域 74 は第 4 半導体領域 72 に内包される。そして、第 4 半導体領域 72 は分離部 16 に内包される。図 1、2 から明らかなように、平面視において、第 1 半導体領域 71 は第 3 半導体領域 74 の少なくとも一部と重なり、第 3 半導体領域 74 及び第 4 半導体領域 72 は第 5 半導体領域 75 と重なる。さらに、第 2 半導体領域 76 は第 4 半導体領域 72 の少なくとも一部と重なる。

【0022】

図 3 にアバランシェダイオードのポテンシャル図を示す。図 3 は、図 1 に示される断面図の線分 GH 及び線分 JK のポテンシャル分布の一例を示す。点線 20 は、線分 GH のポテンシャル分布を示し、実線 21 は、線分 JK のポテンシャル分布を示す。ここでは、信号電荷である電子からみたポテンシャルを示す。なお、信号電荷が正孔である場合にはポテンシャルの高低の関係が逆になる。

【0023】

また図 3 において、深さ X、Y、W、及び Z は、図 1 に示した各深さに対応しており、深さ W は深さ Y と深さ Z との間の任意の深さである。

【0024】

ポテンシャルの高さ XH は、第 4 半導体領域 72 のポテンシャルの高さを示す。ポテンシャルの高さ H は、第 3 半導体領域 74 のポテンシャルの高さを示す。ポテンシャルの高さ M は、第 2 半導体領域 76 のポテンシャルの高さを示す。ポテンシャルの高さ L は、第 1 半導体領域 71 のポテンシャルの高さを示す。

10

20

30

40

50

## 【 0 0 2 5 】

図 3 の点線 2 0 より、深さ Z における線分 G H のポテンシャルの高さは、X H レベルと H レベルの間のポテンシャルの高さである。深さ Z から深さ W に近づくと徐々にポテンシャルが下がる。そして、深さ W から深さ Y に近づくと徐々にポテンシャルが上がり、深さ Y では X H レベルとなる。深さ Y から深さ X に近づくと徐々にポテンシャルが上がる。深さ X において、M レベルのポテンシャルとなる。

## 【 0 0 2 6 】

図 3 の実線 2 1 より、深さ Z における線分 J K のポテンシャルの高さは、X H レベルと H レベルの間のポテンシャルの高さである。深さ Z から深さ Y に近づくまで徐々にポテンシャルが下がる。深さ Y に近づくと、ポテンシャルの高さが、急峻に下がり始め、深さ Y のときに、H レベルのポテンシャルの高さとなる。深さ Y から深さ X に近づくまで、ポテンシャルの高さは急峻に下がる。そして、深さ X において L レベルのポテンシャルの高さとなる。

10

## 【 0 0 2 7 】

深さ Z において、点線 2 0 と実線 2 1 で表されるポテンシャルはほぼ同じ高さとなっている。図 3 において、深さ Y より深さ Z に近い深さでは、線分 G H 及び線分 J K で示す領域において半導体基板 1 5 の第 1 面の側に向かって緩やかに低くなるポテンシャル勾配をもつ。そのため光検出装置において生じた電荷は、緩やかなポテンシャル勾配によって、第 2 面側から第 1 面側に移動する。

## 【 0 0 2 8 】

20

図 3 において、深さ W から深さ Y に近づくにつれて、実線 2 1 では、緩やかに低くなるポテンシャル勾配をもち、電荷が第 1 面の側に移動する。一方で点線 2 0 では、第 1 面に向かう電荷に対して、ポテンシャル障壁となるポテンシャル勾配が形成されている。このポテンシャル障壁が、第 5 半導体領域 7 5 から第 2 半導体領域 7 6 に電荷が移動することを抑制する。このポテンシャル障壁に対して、線分 G H の領域から線分 J K の領域に移動する方向のポテンシャルが低いため、深さ W から深さ Y において、線分 G H の領域に存在する電荷は、第 1 面に移動する過程で線分 J K の領域付近に移動しやすくなる。

## 【 0 0 2 9 】

線分 J K の領域付近に移動した電荷は、深さ Y から深さ X にかけて、急峻なポテンシャル勾配、すなわち強電界によって加速され、加速された電荷が第 1 半導体領域 7 1 に到達する。深さ Y から X の領域においてアバランシェ増幅が生じる。これに対し、線分 G H で示した領域においては、アバランシェ降伏を起こさない、もしくは線分 J K で示した領域、特に線分 J K の深さ Y から X の領域よりもアバランシェ降伏が起きにくいポテンシャル分布となっている。

30

## 【 0 0 3 0 】

このようなポテンシャル構造とすることにより、特許文献 1 に示すようなフォトダイオード全体でアバランシェ降伏が起こる構成に比べて、上述したトンネル効果により生じるノイズ電荷を低減させることが可能となる。加えて、本実施形態のアバランシェダイオードによれば、主に波長の長い光の感度の低下を招くことはない。それは、第 5 半導体領域 7 5 のうち第 4 半導体領域 7 2 に重なる領域に存在する信号電荷が、第 3 半導体領域 7 4 を介して第 1 半導体領域に移動しやすいポテンシャル構造となっているためである。

40

## 【 0 0 3 1 】

具体的には、第 3 半導体領域 7 4 のポテンシャルの高さが、第 4 半導体領域 7 2 のポテンシャルの高さよりも低いためである。つまり、第 4 半導体領域 7 2 が第 5 半導体領域 7 5 に存在する信号電荷に対するポテンシャルバリアとして機能し、結果として、第 3 半導体領域 7 4 を介して、第 1 半導体領域 7 1 に電荷が移動しやすくなるのである。

## 【 0 0 3 2 】

一方、第 2 半導体領域 7 6、及び第 4 半導体領域 7 2 で光電変換された電荷は、点線 2 0 の深さ X から深さ W にかけてのポテンシャル勾配により、第 5 半導体領域 7 5 に流れ込む。第 5 半導体領域 7 5 内の電荷は、上述の理由により第 3 半導体領域 7 4 に移動しやす

50

い構造となっている。結果として、第 2 半導体領域 7 6、及び第 4 半導体領域 7 2 で光電変換された電荷は、第 3 半導体領域 7 4 を介して第 1 半導体領域に移動し、アバランシェ増幅によって信号電荷として検出される。従って、第 2 半導体領域 7 6、及び第 4 半導体領域 7 2 で光電変換された電荷を、感度として検出することが可能となる。すなわち、波長の短い光についても、感度を向上することができる。

【 0 0 3 3 】

なお、平面視において第 1 半導体領域 7 1 のすべての領域が、第 3 半導体領域 7 4 に重なる方がよい。このような構成によれば、第 1 半導体領域 7 1 と第 4 半導体領域 7 2 との P N 接合が形成されない。そのため、第 1 半導体領域 7 1 と第 4 半導体領域 7 2 との P N 接合においてアバランシェ増幅が生じ、トンネル効果によるノイズが生じることを抑制することが可能となる。

10

【 0 0 3 4 】

上記のポテンシャルの関係を実現するための不純物領域の構成の例について図 1 を用いて説明する。ここでは、信号電荷が電子である場合について説明する。信号電荷が正孔である場合には、不純物の導電型は逆となる。

【 0 0 3 5 】

図 1 において、半導体基板 1 5 が、第 1 面と、第 1 面と反対に位置する第 2 面を有し、信号電荷が第 1 面側に接続された電極を介して取り出される構成を例として説明する。

【 0 0 3 6 】

半導体基板 1 5 は、第 1 面からの深さ X において、信号電荷が取り出される電極が接続される N 型の第 1 半導体領域 7 1 と、第 1 半導体領域と極性が異なる、P 型の第 2 半導体領域 7 6 を有する。また、半導体基板 1 5 は、第 1 面からの深さ Y において、N 型を付与する不純物 ( N 型の不純物 ) の濃度が第 1 半導体領域 7 1 より低い第 3 半導体領域 7 4 と、P 型の第 4 半導体領域 7 2 を有する。第 4 半導体領域 7 2 の第 2 導電型の不純物濃度は、第 2 半導体領域 7 6 の第 2 導電型の不純物濃度より低い。また、深さ Y は深さ X より第 1 面からの深さが深い。

20

【 0 0 3 7 】

なお、第 3 半導体領域は、N 型の不純物濃度が第 1 半導体領域 7 1 より低ければよく、N 型半導体領域であっても、P 型半導体領域であっても良い。例えば、第 3 半導体領域は、N 型半導体領域であり第 4 半導体領域 7 2 と接していても良く、また、第 4 半導体領域 7 2 の不純物の拡散等により、第 4 半導体領域から連続する P 型半導体領域となってもよい。この場合、第 3 半導体領域の第 2 導電型の不純物濃度は、第 4 半導体領域 7 2 の第 2 導電型の不純物濃度より低い。いずれの場合でも、第 3 半導体領域の N 型の不純物濃度は、第 1 半導体領域より低い。これにより、第 1 半導体領域 7 1 の電子に対するポテンシャルが、第 3 半導体領域 7 4 の電子に対するポテンシャルより低くなる。よって、第 3 半導体領域 7 4 の電子は、第 1 半導体領域 7 1 に収集されやすくなる。

30

【 0 0 3 8 】

更に、半導体基板 1 5 は、第 1 面からの深さ W において、N 型の不純物濃度が第 3 半導体領域より低い第 5 半導体領域 7 5 を有する。深さ W は、第 1 面からの深さが深さ Y より深い。これにより、電子に対するポテンシャルは、第 3 半導体領域 7 4 が第 5 半導体領域 7 5 より低くなる。よって、第 5 半導体領域 7 5 で発生した電子は、第 3 半導体領域 7 4 に移動しやすくなる。なお、第 5 半導体領域 7 5 は、N 型の不純物濃度が第 3 半導体領域 7 4 より低ければよく、N 型半導体領域であっても、P 型半導体領域であっても良い。

40

【 0 0 3 9 】

また、半導体基板 1 5 は、第 1 半導体領域 7 1 と第 2 半導体領域 7 6 との間に、電界緩和層として機能する第 6 半導体領域を有する。第 6 半導体領域は、第 1 半導体領域 7 1 と第 2 半導体領域 7 6 との間の電界を緩和して、これらの間で P N 接合が生成することで発生する暗電流などのノイズを抑制することができる濃度、幅とすることができる。第 6 半導体領域は、該機能を満たせは、N 型半導体領域であっても P 型半導体領域であっても良い。

50



## 【 0 0 4 0 】

第 1 面に対する平面視において、第 1 半導体領域 7 1 は、第 3 半導体領域 7 4 の少なくともともと重なり、第 2 半導体領域 7 6 は、第 4 半導体領域 7 2 の少なくともとも一部と重なる。また、該平面視において、第 3 半導体領域 7 4 及び第 4 半導体領域 7 2 は、第 5 半導体領域 7 5 と重なる。

## 【 0 0 4 1 】

このような構成とすることで、上述のようなポテンシャル構造を有するアバランシェダイオードを構成することができる。

## 【 0 0 4 2 】

よって、電荷検出領域の面積が最小化され、かつ、波長の短い光を含む光の光電変換により生成された電荷の電荷検出領域への収集量を向上した光検出装置を実現できる。

## 【 0 0 4 3 】

以下、本発明の実施形態を具体的な実施例を用いて説明する。各実施例では、信号電荷が電子である構成について説明するが、信号電荷が正孔である場合にも適用可能である。その場合には、各半導体領域及びポテンシャル関係が逆になる。

## 【 0 0 4 4 】

( 実施例 1 )

図 4 から図 9 を用いて、本発明に適用可能な光検出装置の実施例を説明する。また、図 1 ~ 図 3 と同様の機能を有する部分には同様の符号を付し、詳細な説明を省略する。

## 【 0 0 4 5 】

図 4 は、本実施例の光検出装置 1 0 1 0 のブロック図である。光検出装置 1 0 1 0 は、画素部 1 0 6、制御パルス生成部 1 0 9、水平走査回路部 1 0 4、列回路 1 0 5、信号線 1 0 7、垂直走査回路部 1 0 3 を有している。

## 【 0 0 4 6 】

画素部 1 0 6 には、画素 1 0 0 が行列状に複数配されている。一つの画素 1 0 0 は、光電変換素子 1 0 1 および画素信号処理部 1 0 2 から構成される。光電変換素子 1 0 1 は光を電気信号へ変換する。画素信号処理部 1 0 2 は、変換した電気信号を列回路 1 0 5 に出力する。

## 【 0 0 4 7 】

垂直走査回路部 1 0 3 は、制御パルス生成部 1 0 9 から供給された制御パルスを受け、各画素 1 0 0 に制御パルスを供給する。垂直走査回路部 1 0 3 にはシフトレジスタやアドレスデコーダといった論理回路が用いられる。

## 【 0 0 4 8 】

信号線 1 0 7 は、垂直走査回路部 1 0 3 により選択された画素 1 0 0 から出力された信号を電位信号として画素 1 0 0 の後段の回路に供給する。

## 【 0 0 4 9 】

列回路 1 0 5 は、信号線 1 0 7 を介して各画素 1 0 0 の信号が入力され、所定の処理を行う。所定の処理とは入力された信号のノイズ除去や増幅などを行い、センサ外部に出力する形に変換する処理である。例えば列回路には、パラレル - シリアル変換回路を有する。

## 【 0 0 5 0 】

水平走査回路部 1 0 4 は、列回路 1 0 5 で処理された後の信号を出力回路 1 0 8 へ順次出力するための制御パルスを列回路 1 0 5 に供給する。

## 【 0 0 5 1 】

出力回路 1 0 8 は、バッファアンプ、差動増幅器などから構成され、列回路 1 0 5 から出力された信号を光検出装置 1 0 1 0 の外部の記録部または信号処理部に出力する。

## 【 0 0 5 2 】

図 4 において画素部 1 0 6 における画素 1 0 0 の配列は 1 次元状に配されていてもよいし、単一画素のみから構成されていてもよい。また、垂直走査回路部 1 0 3、水平走査回路部 1 0 4、列回路 1 0 5 は、画素部 1 0 6 を複数の画素列をブロックに分けて、ブロック毎に配置してもよい。また、各画素列に配してもよい。

10

20

30

40

50

## 【 0 0 5 3 】

画素信号処理部 1 0 2 の機能は、必ずしも全ての画素 1 0 0 に 1 つずつ設けられる必要はなく、例えば複数の画素 1 0 0 によって 1 つの画素信号処理部 1 0 2 が共有され、順次信号処理が行われてもよい。また、画素信号処理部 1 0 2 は、光電変換素子 1 0 1 の開口率を高めるために、光電変換素子 1 0 1 と異なる半導体基板に設けられていてもよい。この場合、光電変換素子 1 0 1 と画素信号処理部 1 0 2 は、画素毎に設けられた接続配線を介して電氣的に接続される。垂直走査回路部 1 0 3、水平走査回路部 1 0 4、信号線 1 0 7 および列回路 1 0 5 も上記のように異なる半導体基板に設けられていてもよい。

## 【 0 0 5 4 】

図 5 に本実施例における等価回路を含む画素 1 0 0 のブロック図の一例を示す。図 5 に  
10  
おいて、一つの画素 1 0 0 は光電変換素子 1 0 1 および画素信号処理部 1 0 2 を有する。

## 【 0 0 5 5 】

光電変換素子 1 0 1 は、光電変換部 2 0 1 と制御部 2 0 2 を有する。

## 【 0 0 5 6 】

光電変換部 2 0 1 は、光電変換により入射光に応じた電荷対を生成する。光電変換部 2  
0 1 には、アバランシェダイオードが用いられる。

## 【 0 0 5 7 】

光電変換部 2 0 1 のカソードにはアノードに供給される電位  $V_L$  よりも高い電位  $V_H$  に  
20  
基づく電位が供給される。そして光電変換部 2 0 1 のアノードとカソードには、光電変換  
部 2 0 1 がアバランシェダイオードとなるような逆バイアスがかかるように電位が供給さ  
れる。このような逆バイアスの電位を供給した状態で光電変換することで、入射光によっ  
て生じた電荷がアバランシェ増幅を起こしアバランシェ電流が発生する。

## 【 0 0 5 8 】

なお、逆バイアスの電位が供給される場合において、アノードおよびカソードの電位差  
が降伏電圧より大きいときには、アバランシェダイオードはガイガーモード動作となる。  
ガイガーモード動作を用いて単一光子レベルの微弱信号を高速検出するフォトダイオード  
が S P A D である。

## 【 0 0 5 9 】

また、光電変換部 2 0 1 のアノードおよびカソードの電位差が、光電変換部 2 0 1 に生  
じた電荷がアバランシェ増幅を起こす電位差以上であって降伏電圧以下の電位差である場  
30  
合には、アバランシェダイオードは線形モードになる。線形モードにおいて光検出を行う  
アバランシェダイオードをアバランシェダイオード ( A P D ) と呼ぶ。本実施例において  
、光電変換部 2 0 1 はどちらのアバランシェダイオードとして動作してもよい。なお、ア  
バランシェ増幅を起こす電位差については後述する。

## 【 0 0 6 0 】

制御部 2 0 2 は、高い電位  $V_H$  を供給する電源電圧と光電変換部 2 0 1 に接続される。  
制御部 2 0 2 は、光電変換部 2 0 1 で生じたアバランシェ電流の変化を電圧信号に置き換  
える機能を有する。さらに制御部 2 0 2 は、アバランシェ増幅による信号増幅時に負荷回  
路 ( クエンチ回路 ) として機能し、光電変換部 2 0 1 に供給する電圧を抑制して、アバ  
40  
ランシェ増幅を抑制する働きを持つ ( クエンチ動作 ) 。制御部 2 0 2 としては、例えば抵抗  
素子や、アバランシェ電流の増加を検出してフィードバック制御を行うことによりアバ  
ランシェ増幅を能動的に抑制する能動クエンチ回路を用いる。

## 【 0 0 6 1 】

画素信号処理部 1 0 2 は、波形整形部 2 0 3、カウンタ回路 2 0 9、選択回路 2 0 6 を  
有する。波形整形部 2 0 3 は、光子レベルの信号の検出時に得られる電圧変化を整形して  
、パルス信号を出力する。波形整形部 2 0 3 としては、例えばインバータ回路が用いられ  
る。また、波形整形部 2 0 3 として、インバータを一つ用いた例を示したが、複数のイン  
バータを直列接続した回路を用いてもよいし、波形整形効果があるその他の回路を用いて  
もよい。

## 【 0 0 6 2 】

波形整形部 203 から出力されたパルス信号は、カウンタ回路 209 によってカウントされる。カウンタ回路 209 には、例えば N - b i t カウンタ ( N : 正の整数 ) の場合、単一光子によるパルス信号を最大で約 2 の N 乗個までカウントすることが可能である。カウントした信号は、検出した信号として保持される。また、駆動線 207 を介して制御パルス p R E S が供給されたとき、カウンタ回路 209 に保持された検出した信号がリセットされる。

【 0063 】

選択回路 206 には、図 4 の垂直走査回路部 103 から駆動線 208 を介して制御パルス p S E L が供給され、カウンタ回路 209 と信号線 107 との電氣的な接続、非接続を切り替える。選択回路 206 には、例えばトランジスタや、画素外に信号を出力するためのバッファ回路などを用いる。

10

【 0064 】

なお、制御部 202 と光電変換部 201 との間や、光電変換素子 101 と画素信号処理部 102 との間にトランジスタ等のスイッチを配して、電氣的な接続を切り替えてもよい。同様に、制御部 202 に供給される高い電位 V H または光電変換素子 101 に供給される低い電位 V L の電位の供給をトランジスタ等のスイッチを用いて電氣的に切り替えてもよい。

【 0065 】

複数の画素 100 が行列状に配された画素部 106 において、カウンタ回路 209 のカウントを行ごとに順次リセットし、カウンタ回路 209 に保持された検出した信号を行ごとに順次出力するローリングシャッタ動作によって撮像画像を取得してもよい。

20

【 0066 】

または、全画素行のカウンタ回路 209 のカウントを同時にリセットし、カウンタ回路 209 に保持された検出した信号を行ごとに順次出力するグローバル電子シャッタ動作によって撮像画像を取得してもよい。なお、グローバル電子シャッタ動作を行う場合には、カウンタ回路 209 のカウントを行う場合と、行わない場合を切り替える手段を設けた方がよい。切り替える手段とは、例えば前述したスイッチである。

【 0067 】

本実施例では、カウンタ回路 209 を用いて撮像画像を取得する構成を示した。しかし、カウンタ回路 209 の代わりに、時間・デジタル変換回路 ( T i m e t o D i g i t a l C o n v e r t e r : 以下、T D C )、メモリを用いて、パルス検出タイミングを取得する光検出装置 1010 としてもよい。

30

【 0068 】

このとき、波形整形部 203 から出力されたパルス信号の発生タイミングは、T D C によってデジタル信号に変換される。T D C には、パルス信号のタイミングの測定に、図 4 の垂直走査回路部 103 から駆動線を介して、制御パルス p R E F ( 参照信号 ) が供給される。T D C は、制御パルス p R E F を基準として、波形整形部 203 を介して各画素から出力された信号の入力タイミングを相対的な時間としたときの信号をデジタル信号として取得する。

【 0069 】

40

T D C の回路には、例えばバッファ回路を直列接続して遅延をつくる D e l a y L i n e 方式、D e l a y L i n e をループ状につないだ L o o p e d T D C 方式などを用いる。その他の方式を用いてもよいが、光電変換部 201 の時間分解能と同等以上の時間分解能を達成できる回路方式である方がよい。

【 0070 】

T D C で得られたパルス検出タイミングを表すデジタル信号は、1 つまたは複数のメモリに保持される。メモリが複数配された場合には、選択回路 206 に複数の信号を供給することで、メモリにおいて保持したデジタル信号を信号線 107 に出力する際に、メモリ毎に信号線 107 への出力を制御することが可能である。

【 0071 】

50

図 6、図 7 を用いて、本アイデアの第 1 の実施形態の断面模式図及び平面模式図を説明する。なお、図 6 において、図 1 の第 1 半導体領域 7 1 が配される領域には、N 型半導体領域 1 が配され、図 1 の第 2 半導体領域 7 6 が配される領域には、P 型半導体領域 6 が配される。図 6 において、図 1 の第 3 半導体領域 7 4 が配される領域には、N 型半導体領域 4 が配され、図 1 の第 4 半導体領域 7 2 が配される領域には、P 型半導体領域 2 が配される。図 6 において、図 1 の第 5 半導体領域 7 5 が配される領域には、N 型半導体領域 5 が配される。

【0072】

まず図 6 を用いて、分離部 1 6 及び分離部 1 6 に挟まれた光電変換領域の断面構造について説明する。

【0073】

分離部 1 6 は第 1 面から深さ方向に向かって配された P 型の半導体領域によって構成されている。具体的には、分離部 1 6 として、P 型半導体領域 3 と、P 型半導体領域 7 と、が、第 1 面から深さ方向にこの順に配され、接している。なお、P 型半導体領域 3 は、P 型半導体領域 7、P 型半導体領域 8、P 型半導体領域 2、及び P 型半導体領域 6 と電氣的に接続されている。

【0074】

P 型半導体領域 3 の不純物濃度は、P 型半導体領域 6、P 型半導体領域 7、P 型半導体領域 8、及び P 型半導体領域 2 の各々の不純物濃度よりも高い。これにより、P 型半導体領域 7 とコンタクトプラグ 1 7 を接続するよりも、P 型半導体領域 3 とコンタクトプラグ 1 7 を接続する方が接触抵抗を低くすることが可能となる。例えば、P 型半導体領域 3 の不純物濃度は  $1 \times 10^{19} \sim 10^{20} \text{ cm}^{-3}$  程度とすることができる。

【0075】

N 型半導体領域 1 は、N 型半導体領域 4、後述の N 型半導体領域 5 よりも不純物濃度の高い領域である。例えば、N 型半導体領域 1 の不純物濃度は、 $6 \times 10^{18}$  以上であり、N 型半導体領域 1 には、分離部 1 6 に対して逆バイアスとなる電位が供給される。

【0076】

N 型半導体領域 4 の不純物濃度は、N 型半導体領域 1 の不純物濃度よりも低い。例えば、N 型半導体領域 4 の不純物濃度は、 $1 \times 10^{17}$  以下でとすることができる。これにより、N 型半導体領域 4 の付近の電荷が N 型半導体領域 1 に移動しやすくなる。

【0077】

P 型半導体領域 6 の不純物濃度は、P 型半導体領域 2 の不純物濃度よりも高い。例えば、P 型半導体領域 6 の不純物濃度は、 $1 \times 10^{18} \sim 5 \times 10^{18} \text{ cm}^{-3}$  程度であり、P 型半導体領域 2 の不純物濃度は、 $5 \times 10^{17} \sim 1 \times 10^{18} \text{ cm}^{-3}$  程度とすることができる。これにより、P 型半導体領域 6 で光電変換された電荷が、P 型半導体領域 2 を通って、N 型半導体領域 5 に移動しやすくなる。

【0078】

N 型半導体領域 1 9 は、N 型半導体領域 1 よりも不純物濃度が低い。例えば、N 型半導体領域 1 9 の不純物濃度は、 $1 \times 10^{17} \sim 10^{18} \text{ cm}^{-3}$  程度とすることができる。これにより、N 型半導体領域 1 と P 型半導体領域 6 の間で発生する高電界を緩和することが可能となり、N 型半導体領域 1 と P 型半導体領域 6 の間で電荷がアバランシェ増幅されることを抑制することができる。

【0079】

P 型半導体領域 2 の不純物濃度は、P 型半導体領域 7 の不純物濃度より低い。P 型半導体領域 2 と N 型半導体領域 4 とは、PN 接合を形成する。この PN 接合によって、N 型半導体領域 4 のすべての領域が空乏層領域となる。さらに、この空乏層領域が N 型半導体領域 1 の一部の領域まで延在する。延在した空乏層領域に強電界が誘起される。この強電界により、N 型半導体領域 1 の一部の領域まで延びた空乏層領域に電子が移動すると、アバランシェ増幅が生じ、増幅された電荷に基づく電流がコンタクトプラグ 1 8 を介して配線 9 から出力される。つまり、本実施例において光検出領域は、N 型半導体領域 1 の一部の

10

20

30

40

50

領域における空乏層領域となる。

【 0 0 8 0 】

なお、本実施例において、N型半導体領域4をP型の領域ではなく、N型の領域で構成しているのは、空乏層をよりN型半導体領域5の深部までより深く広げることにより、より深部からの電荷取得を可能とするためである。

【 0 0 8 1 】

さらに、N型半導体領域1、N型半導体領域4、P型半導体領域2の不純物濃度は、N型半導体領域1の一部に生じる空乏層領域においてアバランシェ増幅を起こす電位差を供給した際に、N型半導体領域1のすべての領域が空乏化しない不純物濃度に設定する。これは、半導体基板15の第1面に接するほど空乏層領域が広がると、半導体基板15の第1面にノイズが生じるおそれがあるからである。一方で、N型半導体領域4のすべての領域は空乏化するような不純物濃度に設定する。

10

【 0 0 8 2 】

N型半導体領域4のすべての領域が空乏化する条件を数式1に示す。ここでは、N型半導体領域4の不純物濃度を不純物濃度Ndとし、P型半導体領域2の不純物濃度を不純物濃度Naとし、電気素量を電気素量qとする。さらに、半導体の誘電率を誘電率εとし、N型半導体領域4とP型半導体領域2のPN接合間の電位差を電位差Vとし、P型半導体領域2に挟まれたN型半導体領域4の長さを長さDとする。

【 0 0 8 3 】

【数1】

20

$$2 \times \sqrt{\frac{2\epsilon NaV}{qNd(Nd+Na)}} > D \quad \dots (\text{数式1})$$

【 0 0 8 4 】

N型半導体領域1のすべての領域が空乏化しない不純物濃度を例えばN型半導体領域1の不純物濃度は $6.0 \times 10^{18} [\text{atoms/cm}^3]$ 以上とする。その場合に、これらの空乏化条件を満たすような不純物濃度とは、P型半導体領域2の不純物濃度は $1.0 \times 10^{16} [\text{atoms/cm}^3]$ 以上である。また、N型半導体領域4の不純物濃度は、 $1.0 \times 10^{17} [\text{atoms/cm}^3]$ 以下である。ただし、これらの不純物濃度に限られない。

30

【 0 0 8 5 】

そして、空乏層に誘起される深さ方向の電界が充分大きくなるように、N型半導体領域1及び分離部16の電位差を設定する。ここで、充分大きくなる電位差とは、電界の影響を受けた電荷がアバランシェ増幅を起こす電位差である。つまり、本構造の光検出素子がアバランシェダイオード(APDまたはSPAD)としての動作を実現するN型半導体領域1及びP型半導体領域3の電位差である。

【 0 0 8 6 】

40

具体的には、N型半導体領域1及びP型半導体領域2の電位差は6V以上である。このとき、上述したように、N型半導体領域1と電氣的に接続されたN型半導体領域4のすべての領域が、空乏層領域となり、且つN型半導体領域1の一部の領域まで延在した空乏層領域に、アバランシェ増幅が生じるような強電界が生じる。

【 0 0 8 7 】

また、より好ましくは、N型半導体領域1及びP型半導体領域3の電位差は10V以上であり、30V以下である。このとき、例えば、N型半導体領域1には、10V以上の電位が供給され、P型半導体領域3には0V以下の電位が供給される。ただし、電位差が6V以上となれば、これらの電位の値には限られない。

【 0 0 8 8 】

50

ところで、本実施例は、電荷をN型半導体領域5で発生させ、N型半導体領域1で収集して読み出す。すなわち、第1導電型の半導体領域で発生した電荷を、第1導電型の半導体領域から読み出している。

【0089】

また、P型半導体領域6やP型半導体領域2で光電変換により発生した電荷も、N型半導体領域5及びN型半導体領域4を介してN型半導体領域1で収集して読み出すことができる。

【0090】

これに対して、米国特許第9209336号明細書に記載のデバイスは、N型のエピタキシャル層2で発生した電荷をN型のエピタキシャル層2とp型のアノード領域14との界面でアバランシェ増幅させ、p型のアノード領域14から電荷を読み出している。すなわち、第1導電型の半導体領域で発生した電荷を、第2導電型の半導体領域から読み出している。この点においても、本実施形態は米国特許第9209336号明細書に記載されたデバイスとは異なる。

【0091】

図6において、P型半導体領域2とN型半導体領域4を設けずに、不純物濃度が濃いN型半導体領域1のすぐ下部に、N型半導体領域1よりも不純物濃度の低いN型半導体領域5を配することを想定する。この場合、N型半導体領域5で電荷を発生させ、N型半導体領域1から電荷を読み出すことは可能であるが、本実施例と同等の電圧条件下でアバランシェ増幅させることは難しい。これは、N型半導体領域1及びP型半導体領域3の間に印加した電位差の大部分がN型半導体領域5の空乏層領域にかかることにより、N型半導体領域1近傍のアバランシェ増幅領域にかかる電位差が小さくなってしまうためである。他方、本実施例では、N型半導体領域5はN型半導体領域4と接する箇所を除いた各方位でP型半導体領域に囲まれるため、N型半導体領域5のポテンシャルはN型半導体領域1よりも、周囲のP型半導体領域に近いレベルとなる。すなわち、P型半導体領域2で基板深部への空乏層の過度な広がりを抑制することで、上記の印加する電位差の大部分をN型半導体領域1近傍のアバランシェ増幅領域に集中させることが可能となる。この結果、より低電圧で光電荷をアバランシェ増幅させることができる。

【0092】

N型半導体領域5の不純物濃度は、N型半導体領域4の不純物濃度以下、もしくは同等の不純物濃度である。少なくとも、N型半導体領域5の不純物濃度はN型半導体領域1の不純物濃度よりも少なければよい。

【0093】

図6では、N型半導体領域5は一例として同一の不純物濃度からなる領域を示した。しかし、N型半導体領域5は、半導体基板15の第1面の側に電荷が移動するようなポテンシャル構造になるように不純物濃度の勾配を有していた方がよい。そのような不純物濃度の勾配とすることで、N型半導体領域1に電荷を移動しやすくすることが可能である。

【0094】

また、半導体基板15の第1面の側に電荷が移動するようなポテンシャル構造になるように不純物濃度の勾配を有する場合に、N型半導体領域5が配された領域において第1面の側がN型半導体領域であり、第2面の側がP型半導体領域となってもよい。

【0095】

もしくは、P型半導体領域2の不純物濃度よりも不純物濃度が低いP型半導体領域が、N型半導体領域5の代わりに配されてもよい。その場合においても半導体基板15の第1面の側に電荷が移動するようなポテンシャル構造になるように不純物濃度の勾配を有していることが好ましい。

【0096】

例えば、このP型半導体領域は、第1領域と、第1面に対して第1領域よりも深い位置に配された第2領域と、第1面に対して第2領域よりも深い位置に配された第3領域とを有する。そして、第1領域を第1不純物濃度、第2領域を第2不純物濃度、第3領域を第

10

20

30

40

50

3 不純物濃度とした時に、第 1 不純物濃度 < 第 2 不純物濃度 < 第 3 不純物濃度としてもよい。なお、第 1 不純物濃度は、P 型半導体領域 2 の不純物濃度よりも低くなる。ここでは、N 型半導体領域 5 の代わりに配した P 型半導体領域を 3 つの領域に分けたが、この限りではない。

【0097】

P 型半導体領域 8 は、N 型半導体領域 5 よりも深い位置に配されており、光電変換領域の深さを定義する。N 型半導体領域 5 は、P 型半導体領域 2 と P 型半導体領域 7 と P 型半導体領域 8 との各々と PN 接合を形成する。P 型半導体領域 8 の不純物濃度は、P 型半導体領域 2 の不純物濃度よりも高くする。これにより、P 型半導体領域 8 の付近で生じた電荷は、第 1 面方向に移動しやすくなる。

10

【0098】

N 型半導体領域 1 にはコンタクトプラグ 18 が接続され、コンタクトプラグ 18 には配線 9 が接続される。また、P 型半導体領域 3 にはコンタクトプラグ 17 が接続され、コンタクトプラグ 17 には配線 10 が接続される。配線 9 または配線 10 は、クエンチ動作を行うための抵抗素子などの制御部 202 に接続される。以下では、制御部 202 が配線 9 に接続されるものとして説明する。

【0099】

図 6 では、コンタクトプラグ 17 及び配線 10 が第 1 面の側に配されるものとして説明した。しかし、コンタクトプラグ 17 及び配線 10 が第 2 面の側に配されてもよい。

【0100】

20

コンタクトプラグ 17 及び配線 10 が第 2 面の側に配される場合において、P 型半導体領域 8 のうちコンタクトプラグ 17 が配される領域の不純物濃度は、P 型半導体領域 7 の不純物濃度よりも高い方がよい。つまり P 型半導体領域 3 となる。このとき、第 1 面側に配されている P 型半導体領域 3 には、コンタクトプラグ 17 が接続されなくなる。よって、P 型不純物の黄土が、P 型半導体領域 7 の方が P 型半導体領域 6 より高い場合には、P 型半導体領域 3 の不純物濃度を P 型半導体領域 7 と同程度としてもよい。

【0101】

また、分離部 16 が第 1 面側に絶縁分離部を有する場合においても、コンタクトプラグ 17 及び 10 は、第 2 面側に配される。このとき、分離部 16 は、第 1 面から深さ方向に絶縁分離部、P 型半導体領域 7、P 型半導体領域 3 の順に重なるように接して配される。

30

【0102】

次に、図 7 を用いて、図 6 の断面構造の任意の深さにおける分離部 16 及び分離部 16 に挟まれた光電変換領域の平面構造について説明する。図 7 では各半導体領域の境界を円形で描いているが、これに限られない。

【0103】

図 7 (a) は、図 6 の深さ X における線分 AB の平面模式図を示す。N 型半導体領域 1 は、N 型半導体領域 19 に内包される。また、N 型半導体領域 19 は、P 型半導体領域 6 に内包され、P 型半導体領域 6 は、P 型半導体領域 3 に内包される。また、P 型半導体領域 6 の面積は、N 型半導体領域 1 の面積よりも大きい。

【0104】

40

図 7 (b) は、図 6 の深さ Y における線分 CD の平面模式図を示す。N 型半導体領域 4 は、P 型半導体領域 2 に内包される。P 型半導体領域 2 は、P 型半導体領域 3 に内包される。

【0105】

図 7 (c) は、図 6 の深さ Z における線分 EF の平面模式図を示す。N 型半導体領域 5 は、P 型半導体領域 7 に内包される。なお、図 7 (b) と図 7 (c) を重ねたとき、平面視において N 型半導体領域 4 及び P 型半導体領域 2 は、N 型半導体領域 5 と重なる。

【0106】

また、図 7 (a) と図 7 (b) を重ねたとき、平面視において N 型半導体領域 1 は、N 型半導体領域 4 の少なくとも一部の領域と重なり、P 型半導体領域 6 は P 型半導体領域 2

50

の少なくとも一部と重なる。

【 0 1 0 7 】

このような構成とすることで、電荷検出領域の面積が最小化され、かつ、波長の短い光を含む光の光電変換により生成された電荷の電荷検出領域への収集量を向上した光検出装置を実現できる。

【 0 1 0 8 】

次に、図 8 を用いて、図 6 に示した断面模式図における、アバランシェダイオードの製造方法を説明する。特に順番に関して説明のない工程に関しては適宜順序を入れ替えてもよい。また、図 8 にて説明を省略する工程に関しては、周知の製造方法を適用することが可能である。

10

【 0 1 0 9 】

図 8 ( a ) に示すように、半導体基板 1 5 の第 1 面に対する法線方向から、N 型半導体領域 5 となる領域に P 型の不純物イオン注入 ( 以下、イオン注入 ) を行う。これにより、半導体基板 1 5 の第 1 面に対して深い位置に P 型半導体領域 8 を形成する。

【 0 1 1 0 】

次に図 8 ( b ) に示すように、半導体基板 1 5 の第 1 面にマスク 7 7 を形成する。マスク 7 7 には、開口部 3 0 を有する。そして、半導体基板 1 5 の第 1 面に対して法線方向から、P 型のイオン注入を行うことで P 型半導体領域 3 及び P 型半導体領域 7 を、第 1 面からこの順に配されるように形成する。このとき、P 型半導体領域 7 と P 型半導体領域 8 の一部が接続する。また、P 型半導体領域 7 の不純物濃度よりも P 型半導体領域 3 の不純物濃度が高くなるようにする。具体的には、異なるイオン注入エネルギーで複数回イオン注入を行うなどの方法がある。

20

【 0 1 1 1 】

次にマスク 7 7 を除去し、マスク 7 8 を配する。マスク 7 8 は、開口部 3 2 を有する。そして、図 8 ( c ) に示すように、半導体基板 1 5 の第 1 面に対して法線方向に平行な方向から、P 型のイオン注入を行うことで P 型半導体領域 2 となる領域を形成する。その後、P 型半導体領域 2 となる領域を形成するために行った P 型のイオン注入を行った位置よりも第 1 面に対して浅い位置に、同じく P 型のイオン注入を行い P 型半導体領域 6 となる領域を形成する。ここでは、P 型半導体領域 2 となる領域を形成した後に、P 型半導体領域 6 となる領域を形成したが逆でもよい。

30

【 0 1 1 2 】

次にマスク 7 8 を除去し、マスク 7 9 を配する。マスク 7 9 は開口部 3 3 を有する。図 8 ( d ) に示すように、半導体基板 1 5 の第 1 面に対する法線方向に平行な方向から、P 型半導体領域 2 となる領域が配される深さに N 型のイオン注入を行うことで、P 型半導体領域 2 となる領域の一部に N 型半導体領域 4 を形成する。

【 0 1 1 3 】

次にマスク 7 9 を除去し、マスク 8 0 を配する。マスク 8 0 は開口部 3 4 を有する。半導体基板 1 5 の第 1 面に対して法線方向に平行な方向から、半導体基板 1 5 の第 1 面の側に N 型のイオン注入を行うことで N 型半導体領域 1 9 を形成する。ここでは、N 型半導体領域 4 を先に形成したが、N 型半導体領域 1 9 を先に形成してもよい。

40

【 0 1 1 4 】

次にマスク 8 0 を除去し、マスク 8 1 を配する。マスク 8 1 は開口部 3 5 を有する。半導体基板 1 5 の第 1 面に対して法線方向に平行な方向から、半導体基板 1 5 の第 1 面の側に N 型のイオン注入を行うことで N 型半導体領域 1 を形成する。ここでは、N 型半導体領域 1 9 を先に形成したが、N 型半導体領域 1 を先に形成してもよい。

【 0 1 1 5 】

なお、N 型半導体領域 1、N 型半導体領域 4、及び N 型半導体領域 1 9 を形成するために注入する不純物イオンとして、異なる熱拡散係数を有する不純物イオンを用いてもよい。このような構成によれば、N 型半導体領域 1、N 型半導体領域 4、及び N 型半導体領域 1 9 が配される領域における、ポテンシャル設計の自由度が向上する。

50



## 【 0 1 1 6 】

また、図 8 ( d ) の工程を経ずに、図 8 ( f ) の工程で N 型半導体領域 4 を形成してもよい。その場合、入射面である第 1 面に対して浅い位置へのイオン注入である N 型半導体領域 1 よりも、第 1 面に対して深い位置へのイオン注入である N 型半導体領域 4 の方が、第 1 面に対する平行な方向への不純物イオンの拡散が大きくなる。結果として、N 型半導体領域 1 は平面視で N 型半導体領域 4 に内包される。また、同一マスクを用いて N 型半導体領域 1 及び N 型半導体領域 4 を形成するため、両半導体領域の位置ズレを抑制することが可能であり、位置ズレにより生じ得るトンネル効果を抑制することが可能となる。

## 【 0 1 1 7 】

このような構造により、特許文献 1 に示すようなアバランシェダイオード全体でアバランシェ降伏が起こる構成に比べて、感度特性を悪化させることなく、トンネル効果により生じるノイズ電荷を低減させることが可能となる。さらに、深さ X ~ Y において光電変換された電荷は、ポテンシャル勾配により N 型半導体領域 5 に流れ込み、N 型半導体領域 4 を通って N 型半導体領域 1 の近傍でアバランシェ増幅され、信号としてカウントすることが可能となる。すなわち、基板浅部で光電変換された電荷も感度として検出することができる。

10

## 【 0 1 1 8 】

次に図 9 を用いて、本実施例の制御部 2 0 2 について説明する。本実施例において制御部 2 0 2 は、二つの構成を有する。一つ目の構成は図 9 ( a ) に示すように光電変換部 2 0 1 の高い電位 V<sub>H</sub> が供給されるカソードの側に制御部 2 0 2 が配される構成である。二つ目の構成は、図 9 ( b ) に示すように光電変換部 2 0 1 の低い電位 V<sub>L</sub> が供給されるアノードの側に制御部 2 0 2 が配される構成である。

20

## 【 0 1 1 9 】

図 9 ( a ) および図 9 ( b ) の構成において、アバランシェ電流により波形整形部 2 0 3 の入力電位が変化してから、制御部 2 0 2 による電圧降下によって光電変換部 2 0 1 の初期状態のバイアスに復帰するまでには一定の時間が必要である。このように、一度電荷を検出してから、次に電荷を検出することが可能なバイアス状態に戻るまでの期間を *Dead time* という。この *Dead time* が短いほど、時間あたりにカウントできる電荷の数が増加し、光検出装置としてのダイナミックレンジが大きくなる。

## 【 0 1 2 0 】

例として、制御部 2 0 2 が抵抗素子である場合には、本実施例のアバランシェダイオードの *Dead time* (  $d [s]$  ) は抵抗 (  $R [ \quad ]$  ) と、入力端子の容量 (  $C [F]$  ) 、の積で決まる。以下の数式で、光電変換部 2 0 1 の P N 接合容量は  $C_{pd}$ 、光電変換部 2 0 1 のウエルの容量は  $C_w$ 、配線・拡散層の寄生容量は  $C$  で示す。

30

## 【 0 1 2 1 】

図 9 ( a ) の場合には、*Dead time* は、数式 2 で求められる。

$$d = R ( C_{pd} + C ) \quad \dots ( \text{数式 2} )$$

## 【 0 1 2 2 】

図 9 ( b ) の場合には、*Dead time* は、数式 3 で求められる。

$$d = R ( C_{pd} + C_w + C ) \quad \dots ( \text{数式 3} )$$

40

## 【 0 1 2 3 】

光電変換部 2 0 1 の P N 接合容量  $C_{pd}$  は、アバランシェ増幅を生じさせるために強電界を誘起する光検出領域の P N 接合容量である。そのため、P N 接合容量  $C_{pd}$  は、光検出領域の面積に比例して変化する。つまり、光検出効率をあげるために光検出領域の面積が大きくなると、P N 接合容量  $C_{pd}$  が大きくなり、*Dead time* が増加する。その結果、ダイナミックレンジが低下してしまう。

## 【 0 1 2 4 】

すなわち、光検出効率とダイナミックレンジはトレードオフ関係となっている。一方、本実施例の画素構造によれば、光電変換領域の面積を大きく確保しながら、光検出領域の面積を小さくすることができる。そのため、 $C_{pd}$  を低減し、*Dead time* を低減

50

することができる。結果として、高い光検出効率と高いダイナミックレンジを両立することが可能である。

#### 【0125】

本実施例の画素構造によるダイナミックレンジの向上効果は、図9の(b)よりも図9(a)の構成の方が顕著にあらわれる。例えば、従来のSPAD構造に対する本実施例のSPAD構造のC<sub>p d</sub>の比をA(0 < A < 1)とすると、図9(a)と図9(b)のそれぞれの回路方式におけるダイナミックレンジの向上率はそれぞれ数式4、数式5で表される。

$$1 = (1 - A) C_{p d} / (A C_{p d} + C) \quad \dots (\text{数式 4})$$

$$2 = (1 - A) C_{p d} / (A C_{p d} + C_w + C) \quad \dots (\text{数式 5})$$

10

#### 【0126】

数式4および数式5において、ダイナミックレンジがDead timeに反比例することを利用して計算した。上式から、常に 1 > 2 が満たされることがわかる。

#### 【0127】

以上のことから、本実施例の構成において図9(a)、図9(b)を適応した際にダイナミックレンジの向上率は、図9(a)の方が図9(b)より原理的に高くなる。

#### 【0128】

ここまでは制御部202を抵抗素子として説明したが、能動クエンチ回路の場合でも、同様である。

#### 【0129】

20

以上から、本実施例の画素に対する制御部202は、光電変換部201のアノードの側に配する場合よりもカソードの側に配する場合の方がダイナミックレンジの向上効果を大きくすることが可能である。

#### 【0130】

本実施例の構成によれば、電荷が移動する経路を形成することで光検出効率の低下を抑制することが可能となる。つまり、光検出効率の低下を抑制しながら、ノイズを低減することが可能となる。

#### 【0131】

##### (実施例2)

図10は、本アイデアにおける第2の実施形態の断面図である。図1～図8と同様の機能を有する部分には同様の符号を付し、詳細な説明を省略する。図10は、図6のP型半導体領域6に関して、不純物濃度の異なるP型半導体領域6(a)とP型半導体領域6(b)で構成されている点で異なる。

30

#### 【0132】

図10において、P型半導体領域6(a)はP型半導体領域6(b)よりも不純物濃度が高い(N型の不純物濃度が低い)。また、P型半導体領域6(b)はP型半導体領域2よりも不純物濃度が高い(N型の不純物濃度が低い)。これにより、図3に記載する線分GHの深さX～Yにかけてのポテンシャル勾配が大きくなり、深さX～Yの間で光電変換された電荷がN型半導体領域5に流れ込みやすくなる。その結果、実施例1の構造と比較して、短波長側の感度が向上する。

40

#### 【0133】

##### (実施例3)

図11は、本アイデアにおける第3の実施形態の断面図である。図1～図8と同様の機能を有する部分には同様の符号を付し、詳細な説明を省略する。図11は、図6のP型半導体領域3に関して、不純物濃度の異なるP型半導体領域3(a)とP型半導体領域3(b)で構成されている点で異なる。

#### 【0134】

図11において、P型半導体領域3(a)はP型半導体領域3(b)よりも不純物濃度が高いことを特徴とする。図6において、P型半導体領域3は、コンタクトプラグ17と基板との間のコンタクト抵抗を下げるために必要であり、同時に、P型半導体領域6で光

50

電変換された電荷の隣接画素への混入を防止するために必要である。しかし、P型半導体領域3が深く配置されると、P型半導体領域3の領域内で発生した発生電荷が、N型半導体領域5に流れ込みやすくなり、ノイズ特性が悪化する。従って、P型半導体領域3は、前記目的を満たす範囲であれば浅い方がよい。その場合、P型半導体領域3の浅化に伴ってP型半導体領域7を第1面側へ延在させると、P型半導体領域6とP型半導体領域7が近接する。P型半導体領域6とP型半導体領域7の不純物濃度が同等である場合、P型半導体領域6の領域内で光電変換された電荷がP型半導体領域7を通過して隣接画素へ漏れこみやすくなり、混色成分が増加する。

#### 【0135】

前記課題を解決するため、隣接画素間に第1面側から深さ方向へ順に、P型半導体領域3(a)、P型半導体領域3(a)より低濃度のP型半導体領域3(b)、P型半導体領域3(b)より低濃度のP型半導体領域7を形成する。その際、P型半導体領域3(b)はP型半導体領域6より不純物濃度が高く、P型半導体領域7はP型半導体領域2より不純物濃度が高いことを特徴とする。これらの構成により、コンタクトプラグ17と基板との間のコンタクト抵抗低減、隣接画素への混色防止、ノイズ特性の悪化防止を両立することができる。

#### 【0136】

(実施例4)

図12は、本実施例におけるアバランシェダイオードおよび制御部の断面模式図である。図1～図15と同様の機能を有する部分には同様の符号を付し、詳細な説明を省略する。

#### 【0137】

図12では、光電変換部201と制御部202とが異なる半導体基板に配されている。光電変換部201を構成するアバランシェダイオードの構成は実施例1と同様である。半導体基板15には、光電変換部201が複数配され、ここでは例として2つのアバランシェダイオードが配された構成を示す。半導体基板1102には、制御部202と、制御部202に接続された配線1107が配される。ここでは、半導体基板1102に、制御部202および配線1107が配される構成を示したが、その他の回路が配されていてもよい。

#### 【0138】

本実施例のアバランシェダイオードは、裏面照射型の構成である。また、光はN型半導体領域5からN型半導体領域1に向かう方向に入射される。このとき、光はマイクロレンズ1103、カラーフィルタ1104を通過してN型半導体領域5に入射される。

#### 【0139】

前述したようにN型半導体領域5で光電変換され、生じた電荷は、N型半導体領域4を通り、N型半導体領域1に移動する。N型半導体領域1と、P型半導体領域2とN型半導体領域4との間に生じる空乏層と、の間の電界によって、アバランシェ増幅が生じ、配線9に電流が流れる。

#### 【0140】

配線9は、接続部1105を介して、別途作成した半導体基板1102に設けられた制御部202に接続される。

#### 【0141】

アバランシェダイオードごとに検出した信号は、半導体基板1102の画素部の周辺に設けられた走査回路などによって信号の処理が行われる。なお、走査回路は、半導体基板15および半導体基板1102と異なる半導体基板に配されてもよい。

#### 【0142】

本実施例の構成によれば、アバランシェダイオードが配された半導体基板15に対して異なる半導体基板1102を積層している。そして積層した半導体基板1102に、制御部202などの処理回路を配することによって、アバランシェダイオードの開口率を高め、光検出効率を向上することが可能となる。

#### 【0143】

10

20

30

40

50

なお、本実施例において、各アバランシェダイオードにマイクロレンズ 1103 を配する場合、マイクロレンズ 1103 の光軸が、平面視で N 型半導体領域 4 に内包されるような位置関係とする方がよい。例えば光電変換素子 101 の中央部において垂直光が入射する場合、N 型半導体領域 5 の内部での信号電荷の発生確率の分布は、マイクロレンズ 1103 の光軸付近で最大となる。ここで、マイクロレンズの光軸とは、平面視でマイクロレンズの中心を通る、半導体基板 15 に垂直な軸である。

#### 【0144】

本実施例の構成のように、マイクロレンズ 1103 の光軸が N 型半導体領域 4 に平面的に内包されていれば、N 型半導体領域 5 において、平面視で N 型半導体領域 4 に近い位置で電荷が生じやすくなる。そして、平面的に遠い位置で生じる電荷の発生確率を低減することが可能となり、半導体基板 15 の第 1 面に対して浅い位置で生じた電荷と、深い位置で生じた電荷とで、光検出領域で電荷検出するまでの時間分解能の低下を抑制することが可能となる。

10

#### 【0145】

なお、本実施例では裏面照射型のフォトダイオード構成をとるが、表面照射型であっても本実施例による効果、すなわち高光検出効率と低 DCR の両立を実現することができる。ただし、本実施例では、光電変換部を裏面の側に形成する構成をとるため、表面照射型の場合と比べ裏面照射型の場合の方が、基板の最表面付近（光入射の側）で発生した電荷を高効率で検出できる。すなわち、短波長から長波長までブロードな波長帯で高い光検出効率を実現できるという点から、本実施例の光電変換部 201 は裏面照射型とする方が好ましい。

20

#### 【0146】

本実施例は、すべての実施例に適用可能である。

#### 【0147】

（実施例 5）

本実施例では、各実施例の光検出装置 1010 を用いた光検出システムの一例を説明する。図 13 を用いて光検出システムの一例である不可視光検出システムおよび PET 等の医療診断システムについて説明する。図 1 ~ 図 12 と同様の機能を有する部分には同様の符号を付し、詳細な説明を省略する。なお、本実施例の画素 100 は、図 5 のカウンタ回路 209 の代わりに TDC とメモリを有する。ここでは、TDC を TDC 204 とし、メモリをメモリ 205 として説明する。

30

#### 【0148】

図 13 は、不可視光検出システムの構成を説明するブロック図である。不可視光検出システムは、波長変換部 1201、データ処理部 1207 を有し、光検出装置 1010 を複数有する。

#### 【0149】

照射物 1200 は、不可視光となる波長帯の光を照射する。波長変換部 1201 は、照射物 1200 から照射された不可視光となる波長帯の光を受光し、可視光を照射する。

#### 【0150】

波長変換部 1201 から照射された可視光が入射された光電変換部 201 は光電変換し、制御部 202、波形整形部 203、TDC 204 を介して、光検出装置 1010 は光電変換した電荷に基づく信号に基づくデジタル信号をメモリ 205 に保持する。複数の光検出装置 1010 は、一つの装置として形成されていてもよいし複数の装置が配列することで形成されてもよい。

40

#### 【0151】

複数の光検出装置 1010 のメモリ 205 で保持された複数のデジタル信号は、データ処理部 1207 によって信号処理が行われる。ここでは、信号処理手段として複数のデジタル信号から得られる複数の画像の合成処理を行う。

#### 【0152】

次に不可視光検出システムの具体的な例として PET 等の医療診断システムの構成につ

50

いて説明する。

【0153】

照射物1200である被験者は、生体内から放射線対を放出する。波長変換部1201は、シンチレータを構成し、シンチレータは、被験者から放出された放射線対が入射すると可視光を照射する。

【0154】

シンチレータから照射された可視光が入射された光電変換部201は光電変換し、制御部202、波形整形部203、TDC204を介して、光検出装置1010は光電変換した電荷に基づく信号に基づくデジタル信号をメモリ205に保持する。つまり、光検出装置1010は、被験者から放出された放射線対の到達時間を検出するために配され、シンチレータから照射された可視光を検出し、デジタル信号をメモリ205に保持する。

10

【0155】

複数の光検出装置1010のメモリ205で保持されたデジタル信号は、データ処理部1207において信号処理される。ここでは、信号処理手段として複数のデジタル信号から得られる複数の画像を用いて画像再構成などの合成処理を行い、被験者の生体内の画像の形成を行う。

【0156】

(実施例6)

本実施例では、各実施例の光検出装置1010を用いた光検出システムの一例を説明する。図1～図12と同様の機能を有する部分には同様の符号を付し、詳細な説明を省略する。

20

【0157】

図14では、光検出システムの一例である距離検出システムについて説明する。なお、本実施例の画素100は、図5のカウンタ回路209の代わりにTDCとメモリを有する。ここでは、TDCをTDC204とし、メモリをメモリ205として説明する。

【0158】

図14を用いて、本実施例の距離検出システムのブロック図の一例を説明する。距離検出システムは、光源制御部1301、発光部1302、光学部材1303、光検出装置1010、距離算出部1309を有している。

【0159】

光源制御部1301は発光部1302の駆動を制御する。発光部1302は、光源制御部1301から信号を受けた際に、撮影方向に対して短パルス(列)の光を照射する。

30

【0160】

発光部1302から照射された光は、被写体1304に反射する。反射光は光学部材1303を通して、光検出装置1010の光電変換部201で受光し、光電変換された電荷に基づく信号が波形整形部203を介してTDC204に入力される。

【0161】

TDC204は、光源制御部1301から得られる信号と、波形整形部203から入力された信号とを比較する。そして、発光部1302がパルス光を発光してから被写体1304を反射した反射光を受光するまでの時間を高精度にデジタル変換する。TDC204から出力されたデジタル信号は、メモリ205に保持される。

40

【0162】

距離算出部1309は、メモリ205に保持された複数回測定分のデジタル信号を元に、光検出装置から被写体までの距離を算出する。この距離検出システムは例えば車載に適用することができる。

【0163】

次に、図5のカウンタ回路209を用いた場合の光検出システムの一例を図15に示す。図15(a)及び(b)では、光検出システムの一例である車載カメラに関する光検出システムについて説明する。

【0164】

50

光検出システム１０００は、本発明に係る測距画素および撮像素素を含む光検出システムである。光検出システム１０００は、光検出装置１０１０により取得した複数のデジタル信号に対し、画像処理を行う画像処理部１０３０を有する。さらに、光検出システム１０００は、画像処理部１０３０により取得した複数の画像データから視差（視差画像の位相差）の算出を行う視差算出部１０４０を有する。

【０１６５】

また、光検出システム１０００は、算出された視差に基づいて対象物までの距離を算出する距離計測部１０５０と、算出された距離に基づいて衝突可能性があるか否かを判定する衝突判定部１０６０と、を有する。ここで、視差算出部１０４０や距離計測部１０５０は、対象物までの距離情報を取得する距離情報取得手段の一例である。すなわち、距離情報とは、視差、デフォーカス量、対象物までの距離等に関する情報である。

10

【０１６６】

衝突判定部１０６０はこれらの距離情報のいずれかを用いて、衝突可能性を判定してもよい。距離情報取得手段は、専用に設計されたハードウェアによって実現されてもよいし、ソフトウェアモジュールによって実現されてもよいし、これらの組合せによって実現されてもよい。また、ＦＰＧＡ（Ｆｉｅｌｄ　Ｐｒｏｇｒａｍｍａｂｌｅ　Ｇａｔｅ　Ａｒｒａｙ）やＡＳＩＣ（Ａｐｐｌｉｃａｔｉｏｎ　Ｓｐｅｃｉｆｉｃ　Ｉｎｔｅｇｒａｔｅｄ　Ｃｉｒｃｕｉｔ）などによって実現されてもよい。さらに、これらの組合せによって実現されてもよい。

【０１６７】

20

光検出システム１０００は車両情報取得装置１３１０と接続されており、車速、ヨーレート、舵角などの車両情報を取得することができる。また、光検出システム１０００は、衝突判定部１０６０での判定結果に基づいて、車両に対して制動力を発生させる制御信号を出力する制御装置である制御ＥＣＵ１４１０と接続されている。

【０１６８】

また、光検出システム１０００は、衝突判定部１０６０での判定結果に基づいて、ドライバーへ警報を発する警報装置１４２０とも接続されている。例えば、衝突判定部１０６０の判定結果として衝突可能性が高い場合、制御ＥＣＵ１４１０はブレーキをかける、アクセルを戻す、エンジン出力を抑制するなどして衝突を回避、被害を軽減する車両制御を行う。警報装置１４２０は音等の警報を鳴らす、カーナビゲーションシステムなどの画面に警報情報を表示する、シートベルトやステアリングに振動を与えるなどしてユーザに警告を行う。

30

【０１６９】

本実施例では車両の周囲、例えば前方または後方を光検出システム１０００で撮像する。図１５（ｂ）に、車両前方を撮像する場合の光検出システムを示した。また、上記では、他の車両と衝突しない制御を説明したが、他の車両に追従して自動運転する制御や、車線からはみ出さないように自動運転する制御などにも適用可能である。さらに、光検出システムは、自車両等の車両に限らず、例えば、船舶、航空機あるいは産業用ロボットなどの移動体（移動装置）に適用することができる。加えて、移動体に限らず、高度道路交通システム（ＩＴＳ）等、広く物体認識を利用する機器に適用することができる。

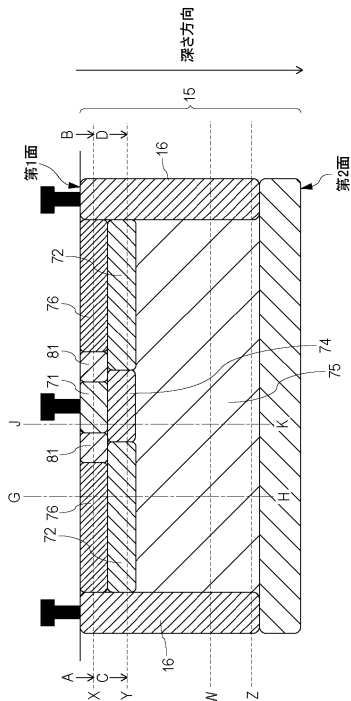
40

【符号の説明】

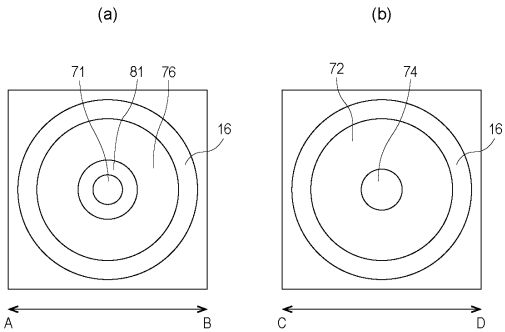
【０１７０】

- ７１　第１半導体領域
- ７２　第４半導体領域
- ７４　第３半導体領域
- ７５　第５半導体領域
- ７６　第２半導体領域

【図面】  
【図 1】



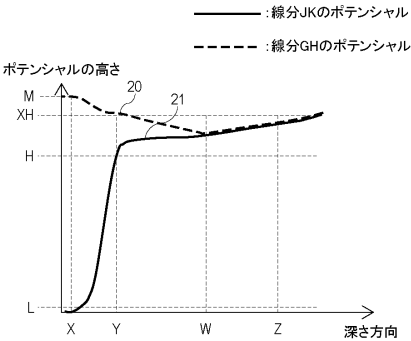
【図 2】



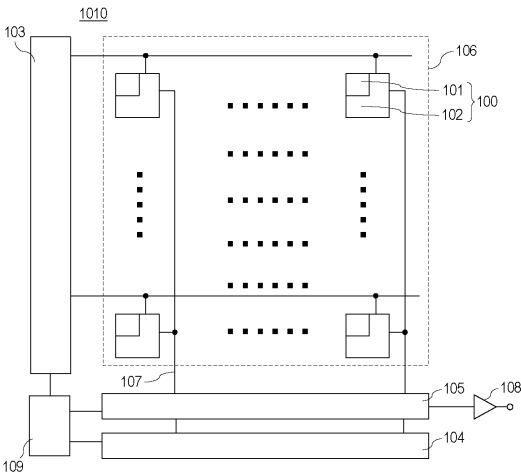
10

20

【図 3】



【図 4】

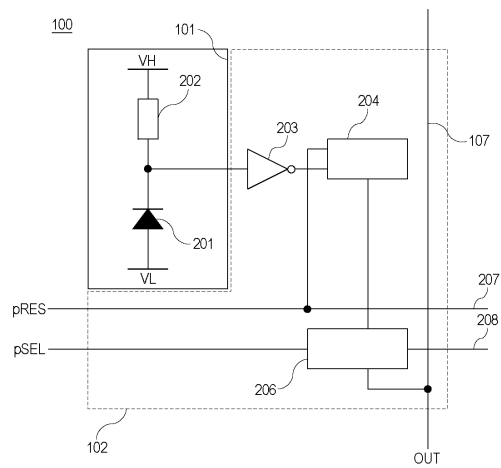


30

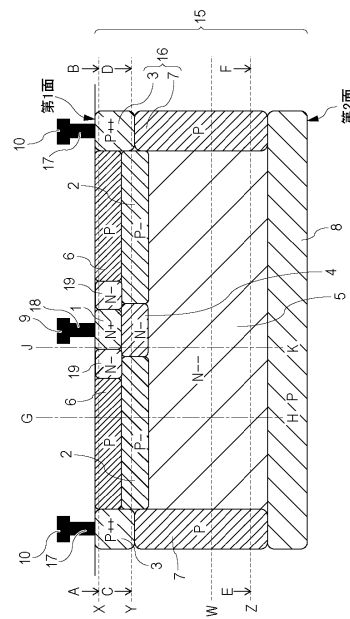
40

50

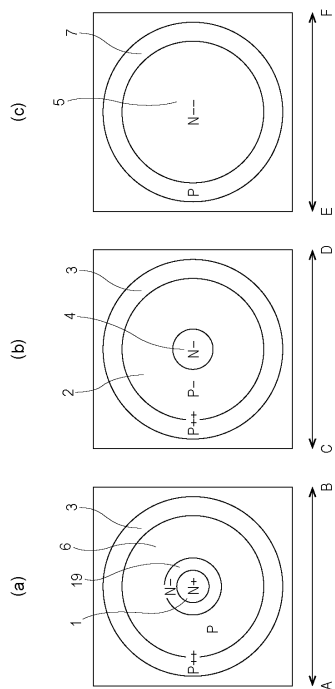
【図 5】



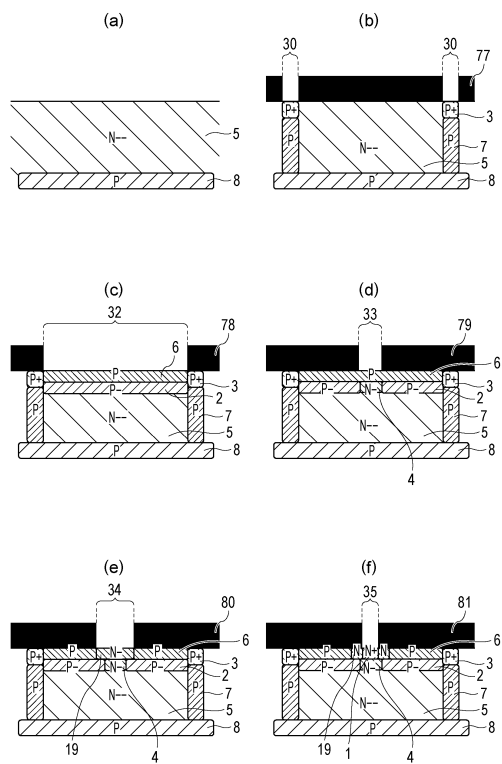
【図 6】



【図 7】



【図 8】



10

20

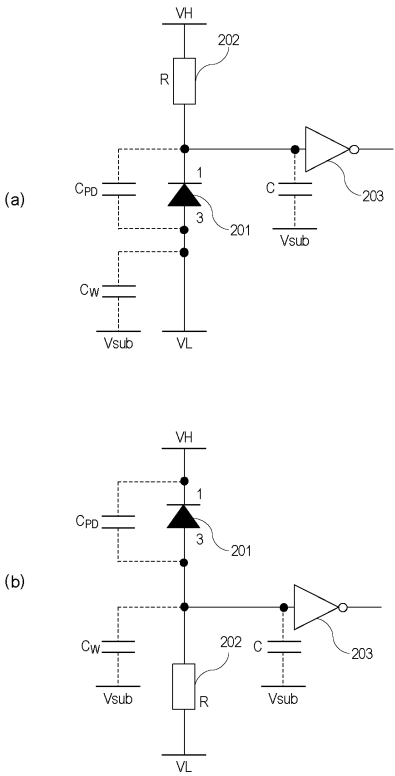
30

40

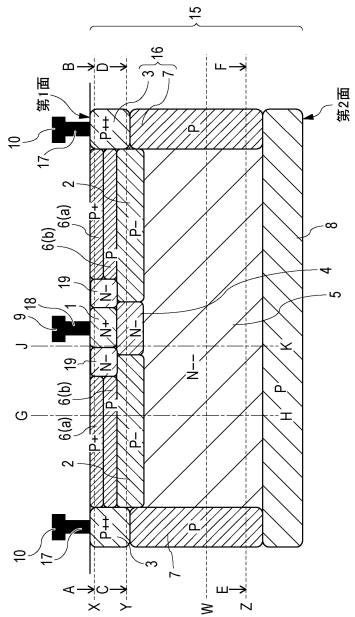
50



【図 9】



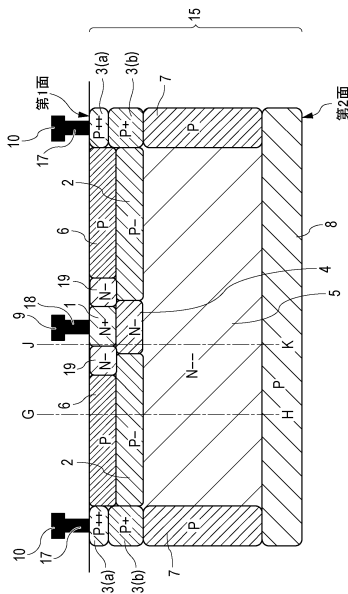
【図 10】



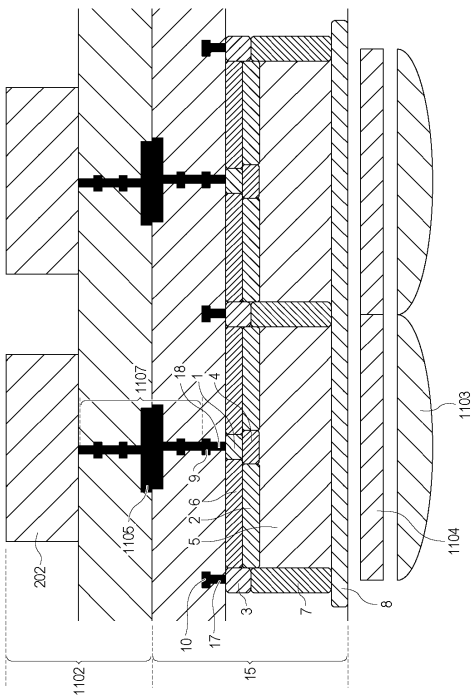
10

20

【図 11】



【図 12】

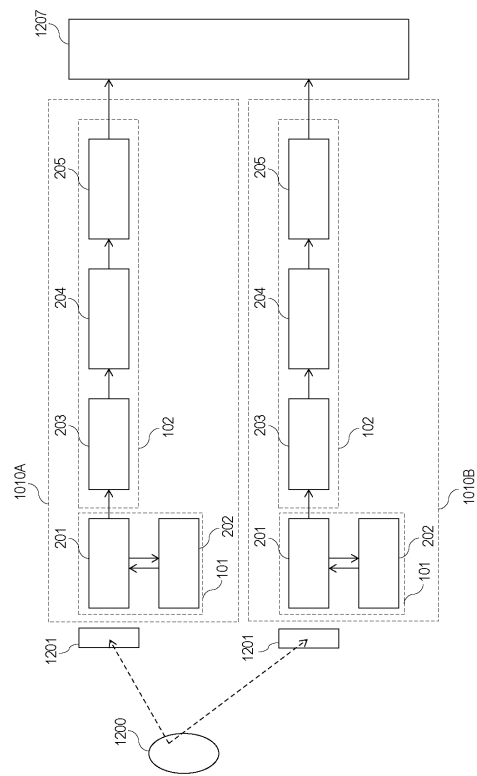


30

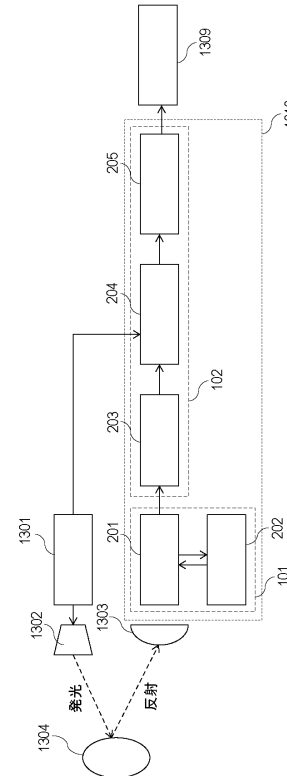
40

50

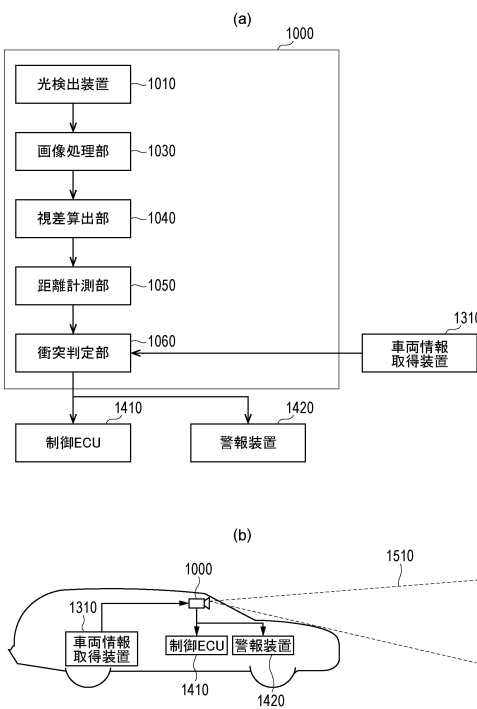
【図 1 3】



【図 1 4】



【図 1 5】



10

20

30

40

50

---

フロントページの続き

- (56)参考文献 米国特許出願公開第 2 0 0 5 / 0 2 5 8 4 4 9 ( U S , A 1 )  
米国特許出願公開第 2 0 1 3 / 0 0 9 9 0 9 1 ( U S , A 1 )  
特開 2 0 1 6 - 0 0 9 6 9 1 ( J P , A )  
米国特許出願公開第 2 0 1 7 / 0 1 8 6 7 9 8 ( U S , A 1 )  
特開 2 0 1 7 - 1 1 2 1 6 9 ( J P , A )
- (58)調査した分野 (Int.Cl. , D B 名)
- H 0 1 L 2 7 / 1 4 6  
H 0 4 N 5 / 3 6 9  
H 0 1 L 3 1 / 1 0 7