

雙面影印

公告本

9/14 P.20

申請日期	89. 12. 13
案 號	89126631
類 別	H01J 29. G09G 38

A4
C4

512385

(以上各欄由本局填註)

第89126631號 專利申請案		發 明 專 利 說 明 書		說明書修正本 91年9月20日
一、發明 名稱	中 文	可高精細且高亮度畫像顯示之A C型電漿顯示面板及其驅動方法		
	英 文	AN AC PLASMA DISPLAY PANEL THAT CAN DISPLAY IMAGES WITH HIGH DEFENITION AND HIGH INTENSITY, AND A METHOD OF DRIVING THE SAME		
二、發明 人	姓 名	(1)安藤亨 (2)橋弘之 (3)小杉直貴		
	國 籍	日 本		
三、申請人	住、居所	(1)日本國大阪府東淀川區大桐2-4-2-201 (2)日本國大阪市都島區友淵町1-5-7-1002 (3)日本國京都府京都市左京區黑谷町12		
	姓 名 (名稱)	日商・松下電器產業股份有限公司		
	國 籍	日 本		
	住、居所 (事務所)	日本國大阪府門真市大字門真1006番地		
	代 表 人 姓 名	中村邦夫		

經濟部智慧財產局員工消費合作社印製

裝

訂

線

(由本局填寫)

承辦人代碼：
大 類：
I P C 分 類：

A6
B6

本案已向：

日本 國 (地區) 申請專利，申請日期： 1999,12,14 案號： 特願平11-354298 , ☐有 ☐無主張優先權

有關微生物已寄存於： , 寄存日期： , 寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝 訂 線

五、發明說明 (1)

【技術領域】

本發明係有關於一種 AC 型電漿顯示面板及其驅動方法，係用於諸如電腦或電視等。

【背景技術】

近年來，因顯示器之領域要求高精細顯示（例如高畫質等）或平面化之高性能化，故種種研究開發乃因應而生。

說到平面顯示器之代表作，乃首推液晶顯示器（LCD）及電漿顯示面板（PDP），其中 PDP 係適用於薄型大畫面，現已開發出 50 吋等級之產品。

PDP 大致可分為直流型（DC 型）與交流型（AC 型）二者，而目前乃以適用於大型化之 AC 型為主流。

第 11（a）圖係顯示 AC 面放電型 PDP 之習知例的要部剖面圖。又，第 11（b）圖則為第 11（a）圖之 A-A 剖面圖。

一般而言，PDP 係一各色發光胞元呈矩陣狀排列之構造。舉例言之，AC 面放電型 PDP 乃揭示於日本公開公報特開平 9-35628 號，如第 11 圖所示為一面板構造，隔著一隔壁 224 平行設有一前玻璃基板 211 及一背玻璃基板 221，而，前玻璃基板 211 上乃平行設有一放電電極對（掃描電極 212a 及維持電極 212b），而介電體層 213 及保護層 214 係覆蓋其上而形成者。另一方面，背玻璃基板 221 上則設有一與掃描電極 212a 垂直相交之定址電極 222，並於兩板間以隔壁領域隔之空間 230 內設置各色螢光體層 225，而藉封入放電氣體（例如氖及氬）以形成各色發光胞

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (2)

元。

以驅動電路對 PDP 之各電極施加電壓，而各放電胞元原本只能表現點亮及熄滅兩灰階，故採用一方法，即就紅 (R)、藍 (G) 及綠 (B) 各色，將 1 個領域分為複數之子領域後，對點亮時間做時間分割，並藉其組合表現中間灰階者 (用以於領域內進行時間分割之灰階顯示方式)。

一般而言，各子領域乃藉 ADS (定址顯示期間分割；Address Display-period Separation) 方式而朝 PDP 顯示影像。該方式係進行以下一連串之動作，即：一設定期間，係將脈衝電壓施加於掃描電極整體並設定者；一定址期間，係將壁電荷積蓄於胞元者，而該胞元乃用以將脈衝電壓依序施加於掃描電極，同時將脈衝電壓施加於選自定址電極中之電極並使其發光者及，一放電維持期間，係將脈衝電壓施加於掃描電極與維持電極間以進行維持放電者。接著，藉維持放電射出紫外線，使螢光體層 225 之螢光體粒子 (紅、藍及綠) 接收該紫外線，而藉激勵發光以進行影像顯示。

如何將該 PDP 之驅動電壓盡量壓低並盡量提高其發光效率，乃是現今一大課題。於此，為何要將驅動電壓盡量壓低，係因電路設計較容易且可減低無效電力損失之故。

有鑑於此，一般而言 PDP 之封入氣體壓乃設定於 40~65kPa，而氬氣體之比例則係設定於 5vol% 左右。又，掃描電極 212a 與維持電極 212b 間之間隙 (以下稱維持放電間隙) dp 則設定近於帕邢曲線中可獲得最小放電電壓之

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (3)

值 (通常為 $80\mu\text{m}$ 左右)，而使外部維持電壓 VSUS 可控制於 $180\sim 200\text{V}$ 。

又，如第 11 圖所示，也有一形態為，藉使放電電極 212a 及 212b 由透明電極 2121a 與 2121b 及金屬母線 2122a 與 2122b 構成，使藉透明電極以擴大放電者。

如此技術雖可有效提高發光效率，但該 PDP 之發光效率為 11m/W 左右，而該數值與 CRT 相較下，其發光效率僅為 $1/5$ 左右。

又，為提高發光率，也可將封入氣體中之氙氣體分壓高度設定者，舉例言之，在美國專利 USP5,770,921 中揭示有一可藉將氙 (Xe) 設定為 $10\text{vol}\%$ 以上，以提高發光效率之技術，但尚冀望能獲得更高之發光效率。

【發明之揭示】

本發明之目的係在於提供一種 PDP 及 PDP 顯示裝置與其驅動方法，其係不僅可壓低放電維持電壓，更可較習知者大幅提高發光效率者。

為此，本發明係構建有一種 PDP，係隔著隔壁相對設置有一第 1 基板及第 2 基板，該第 1 基板上係形成有以介電體層覆蓋之第 1 電極及第 2 電極，且該第 1 電極及第 2 電極係互相平行者，而前述第 2 基板上則係於與前述第 1 電極及第 2 電極直交之方向上形成有第 3 電極者；且，以隔壁領域隔之前述第 1 基板與第 2 基板間的空間內係封入有放電氣體者；而，該放電氣體係含有超過 $5\text{vol}\%$ 但不到 $100\text{vol}\%$ 之氙的混合氣體，並將氙分壓設定為超過 2kPa ；

裝

訂

線

五、發明說明 (4)

且，前述第 1 電極與第 2 電極間之間隙係設定為較放電空間之高度大。於此，所謂「放電空間之高度」係指放電空間於 PDP 厚度方向之長度，約相當於第 1 電極與第 3 電極間之距離及第 2 電極與第 3 電極間之距離。

依該構成，氙分壓乃設定的較高，故放電空間中存有大量 Xe，因此可於驅動時獲得較高之發光效率。

其理由係如美國專利 USP5,770,921 中所說明，可知藉當放電空間之 Xe 量多時，紫外線之發生量增多，以及發光之紫外線中 Xe 分子的分子線激勵波長（波長 173nm）比率增大，而提高螢光體朝可見光之轉換效率等。

再者，依前述構造，第 1 電極與第 2 電極間之間隙係設定為較放電空間之高度大，故，當施加一用以使極性於第 1 電極與第 2 電極間交互變化之維持脈衝進行放電維持時，可使放電通路變長，而形成陽輝區(positive column)放電。如眾所皆知，陽輝區放電係一發光效率高之放電模式，故藉利用該放電模式乃可獲得較高之發光效率。

又，因施加維持脈衝進行放電維持時，係於較第 1 電極與第 2 電極間之間隙短的第 2 電極與第 3 電極間之間隙或第 1 電極與第 3 電極間之間隙內開始放電，因此亦可壓低用於放電開始之電壓。

換言之，該 PDP 若於維持放電之際施加一使第 2 電極側變為負向極性之維持脈衝，其施加電壓即便較低，亦可於第 2 電極與第 3 電極間開始放電，並朝第 1 電極伸展。

另一方面，施加一使第 1 電極側變為負向極性之維持脈

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (5)

衝，其施加電壓即便較低，亦可於第 1 電極與第 3 電極間開始放電，並朝第 2 電極伸展。故，儘管第 1 電極與第 2 電極間之間隙較大，亦可以低電壓進行放電維持。

因此，前述本發明之 PDP 與習知之 PDP 相較下，不僅可壓低放電電壓，更可大幅提高發光效率。

又，雖說第 1 電極與第 2 電極間之間隙越大，則越可獲得較高之放電效率，但可想而知實際上其上限將因胞元間距及驅動電壓而受限，而可設定至放電空間之高度數倍程度為止。

【圖示之簡單說明】

第 1 圖係顯示本發明其中一實施型態之交流面放電型 PDP 的概略構造之立體圖。

第 2 圖係於前述 PDP 上連接有驅動電路 100 之顯示裝置的構造圖。

第 3 圖係顯示驅動前述顯示裝置時，1 領域分割方法之其中一例的圖示。

第 4 圖係顯示驅動電路於一個子領域中施加脈衝於各電極上之時序的圖表。

第 5 圖係顯示將前述 PDP 沿著定址電極切割之剖面圖。

第 6 圖係用以說明實施形態中 PDP 之放電動作的說明圖，第 6 (a) 圖係顯示定址期間中，第 1 電極 12a 上之保護層 14 上積蓄有正極性電荷，第 2 電極 12b 上之保護層 14 上積蓄有負極性電荷之情形，第 6 (b) 圖係顯示第 2 對向放電空間 30b 內已開始放電之狀態，而第 6 (c) 圖則

裝

訂

線

五、發明說明 (6)

係顯示放電之陽極端一面抵銷積蓄於螢光體層 25 上之正電荷，一面向第 1 電極 12a 之方向伸展之情形。

第 7 圖係用以說明前述 PDP 中之放電動作的說明圖，第 7 (a) 圖係顯示放電之陽極端到達第 1 電極 12a 上，並亦於第 1 對向放電空間 30a 形成放電之情形，第 7 (b) 圖係顯示放電即將停止前之狀態，而第 7 (c) 圖則係顯示介電體層 13 及螢光體層 25 上積蓄壁電荷後，已停止放電之狀態。

第 8 圖係顯示維持放電間隙與放電電壓間之關係的特性圖。

第 9 圖係就習知 PDP 與本實施型態之 PDP，顯示氙分壓與發光效率間之關係的圖示。

第 10 圖係顯示本實施型態之 PDP 中，氙分壓 (kPa) 與發光效率間之關係者。

第 11 (a) 圖係顯示 AC 面放電型 PDP 之習知例的要部剖面圖，而第 11 (b) 圖則係第 11 (a) 圖之 A-A 剖面圖。

【發明之較佳實施型態】

(就 PDP 之構成及驅動方法加以整體說明)

第 1 圖係顯示本發明其中一型態之交流面放電型 PDP 的概略構造之立體圖。

該 PDP 之構成係包含有一前面板 10 及一背面板 20，該前面板 10 係於一前玻璃基板 11 上設置一第 1 電極 (掃描電極) 12a、一第 2 電極 (維持電極) 12b、一介電體層 13 及一保護層 14，而前述背面板 20 則係於一背玻璃基板

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (7)

21 上設置一第 3 電極 (定址電極) 22，且前面板 10 與背面板 20 乃於令電極 12a 及 12b 與第 3 電極 22 相對之狀態下取間隔相互平行配置者。又，前面板 10 與背面板 20 之間隙係藉以條狀之隔壁 24 加以區隔而形成放電空間 30，並於該放電空間 30 內封入放電氣體。

又，背面板 20 側上，於隔壁 24 設置有一螢光體層 25。該螢光體層 25 乃以紅綠藍之順序重複排列，並面朝各放電空間 30。

第 1 電極 12a 與第 2 電極 12b 及第 3 電極 22 皆為條狀之金屬電極，舉例言之可將 Ag 糊塗佈成直線狀後加以燒製形成。第 1 電極 12a 及第 2 電極 12b 乃設置於與隔壁 24 垂直相交之方向上，而第 3 電極 22 則設置為與隔壁 24 平行 (參考第 2 圖)。

又，詳細情形雖將於後說明，但成對之第 1 電極 12a 與第 2 電極 12b 間之間隙 (維持放電間隙) 係設定為較放電空間 30 之高度 (面板厚度方向之距離，以下稱對向放電間隙) 大。

介電體層 13 係一由介電物質構成且覆蓋於整個設有前述玻璃基板之第 1 電極 12a 及第 2 電極 12b 的表面上之膜層，一般而言多採用鉛系低熔點玻璃或鉍系低熔點玻璃。

保護層 14 係由諸如氧化鎂 (MgO) 等之二次電子放射係數高之材料所構成的薄膜層，並覆蓋於整個介電體層 13 之表面上。

隔壁 24 則以玻璃材料形成，突設於背玻璃基板 21 之

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (8)

表面上。

又，於此雖僅於前面板 10 側設置介電體層 13，但亦可設於背面板 20 側，在第 3 電極 22 與螢光體層 25 間設置介電體層。

放電氣體之組成乃使用一混合有以往用於 PDP 之氦 (He)、氖 (Ne) 或氬 (Ar) 中至少一種氣體與氙 (Xe) 之混合氣體。唯，將氙分壓設定為超過 3kPa 以使放電空間之氙量變多。而，此乃相當於將放電氣體之封入壓力設為 40kPa~67kPa 時，氙之混合比例係於 5vol% 以上範圍內者。

又，詳細情形雖將於後說明，但為獲得較 2kPa 高之發光效率，宜使氙分壓為 6.7kPa 以上，尤以 10kPa 以上者為佳。另一方面，自現狀之驅動電路性能可知氙分壓之上限為 16kPa 左右。

第 2 圖係顯示於前述 PDP 上連接有驅動電路 100 之顯示裝置的構造圖。電極 12a 及 12b 與第 3 電極 22 乃配設成彼此垂直相交之狀態，前玻璃基板 11 與背玻璃基板 21 間之空間內，於電極交叉處形成有放電胞元，並藉 3 個於第 1 電極 12a 及第 2 電極 12b 延伸之方向上彼此鄰接之放電胞元 (紅、綠及藍) 形成一個像素。

相鄰之放電胞元間乃以隔壁 24 加以區隔，遮斷朝相鄰放電胞元之放電擴散，故可進行高解析度之顯示。

該 PDP 係以領域內時間分割之階段顯示方式而驅動者。

第 3 圖係顯示驅動前述顯示裝置時，1 領域分割方法之

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (9)

其中一例的圖示，其中橫方向乃顯示時間、斜線部份乃顯示放電維持期間。

第 3 圖中所示之分割方法之形態中，1 領域係由 8 個子領域所構成，而各領域之放電維持期間比則設定為 1、2、4、8、16、32、64、128，藉該 8 位元二進制之組合乃可顯示 256 灰階。又，NTSC 方式之電視映像係以每秒 60 張之領域影像構成映像，故 1 領域之時間乃設定為 16.7ms。

各子領域係由設定期間、定址期間及放電維持期間等一連串之順序所構成，並將 1 子領域份之動作重複 8 次，以進行 1 子領域之影像顯示。

第 4 圖係顯示驅動電路 100 於一個子領域中，施加脈衝於各電極上之時序的圖表。

第 4 圖之圖表中，(a) 為施加於第 1 電極 12a 上之電壓波形 V_x ，(b) 為施加於第 2 電極 12b 上之電壓波形 V_y ，而 (c) 則為施加於第 3 電極 22 上之電壓波形 V_a 。又，第 4 (d) 圖係顯示藉放電而流動的電流絕對值之波形者。

又，定址期間中，依序施加脈衝於複數根之第 1 電極上，並與其配合施加於所選之複數第 3 電極上，但為方便起見，第 4 圖乃就各一個第 1 電極 12a 與第 2 電極 12b 及第 3 電極 22 加以敘述。

於初始化期間中，對整個第 1 電極 12a 一併施加一正向極性之初始化脈衝，以於保護膜 14 及螢光體層 25 上積蓄壁電荷，並將全部放電胞元之狀態初始化。

於定址期間中，一面將負向極性之掃描脈衝依序施加

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (10)

於第 1 電極 12a 上，一面將正向極性之資料脈衝施加於選自第 3 電極 22 中之電極上。藉此，用以發光之胞元（簡稱發光胞元）將於第 1 電極 12a 與第 3 電極 22 間發生放電，並於保護膜 14 表面形成壁電荷後，寫入 1 影像份之像素資料。

於放電維持期間中，於第 1 電極 12a 與第 2 電極 12b 間一併施加 AC 電壓。藉此，將於積蓄有壁電荷之胞元內選擇性地產生電漿放電。該放電乃於相當於其子領域重量之期間內持續進行。

（本實施型態中維持放電間隙與對向放電間隙間之關係）

第 5 圖係顯示將前述 PDP 沿著第 3 電極 22 切割之剖面圖。

將第 1 電極 12a 與第 2 電極 12b 之維持放電間隙 d_{ss} 設定為較對向放電間隙 d_{sa} （第 3 電極 22 中心線上螢光體層 25 表面與保護層 14 表面之距離）大（ $d_{ss} > d_{sa}$ ）。

於此，AC 面放電型 PDP 於設計上係將對向放電間隙 d_{sa} 之大小設定成一易於進行定址放電之距離，然而實際上該距離乃取決於諸如胞元間距或發電氣體之壓力等條件。

另一方面，習知之維持放電間隙 d_{ss} 雖如前述根據帕邢法則而設定，但此時卻較對向放電間隙 d_{sa} 小。

故，如本實施型態將維持放電間隙 d_{ss} 設定為較對向放電間隙 d_{sa} 大時，與習知之 PDP 相較下維持放電時之放電

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (11)

長度則變成設定的較大。

但，可做為維持放電間隙 d_{ss} 之設定值雖亦受限於胞元間距，但亦可設定成對向放電間隙 d_{sa} 之數倍大。

換言之，第 1 電極 12a 與第 2 電極 12b 之外緣距離 d_{st} ，其上限乃決定於胞元間距，因此維持放電間隙 d_{ss} 亦有其上限，但為於該限制中盡量將維持放電間隙 d_{ss} 設定的較大，故宜將第 1 電極 12a 及第 2 電極 12b 於不使用透明電極之狀態下僅以金屬電極加以構成，以盡量縮小電極寬度。如此一來若將電極寬度縮小，則可確保維持放電間隙 d_{ss} 為對向放電間隙 d_{sa} 之數倍程度。

又，由於將維持放電間隙 d_{ss} 增大時，驅動電壓將略為提高，故亦自該驅動電壓受限於一上限，但已確認可驅動至對向放電間隙 d_{sa} 之 5~6 倍程度。

另一方面，為盡量增大維持放電時之放電長度，故宜盡量將維持放電間隙 d_{ss} 設定的較大，就此，即便於較對向放電間隙 d_{sa} 大之範圍中，仍進一步設定成對向放電間隙 d_{sa} 之 1.2 倍以上、1.5 倍以上、2 倍以上或 3 倍以上等更大範圍者為佳。

將有關本實施型態之 PDP 設計參數其中一例顯示於第 1 表。

【第 1 表】

1 像素之大小	$1080 \times 1080 \mu\text{m}^2$
維持放電間隙 (d_{ss})	$400 \mu\text{m}$
對向放電間隙 (d_{sa})	$90 \mu\text{m}$

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (12)

隔壁之高度	120μm
第 1 電極及 2 電極之寬度	100μm
氣體組成	Ne (80%) ,Xe (20%)
氣體壓力	80kPa

依該設計參數，第 1 電極 12a 與第 2 電極 12b 之維持放電間隙 dss 為 400μm，而該數值與對向放電間隙 dsa(90μm) 相較下乃約為 4 倍強，而若與第 11 圖習知型 PDP 之維持放電間隙 dss (80μm) 相較下則將近五倍大。

(就各期間中施加之脈衝及與伴隨之放電動作)

接著，根據第 4 圖之圖表，就初始化、定址及放電維持等各期間中所施加之脈衝及放電動作加以說明。又，驅動電路 100 所施加之波形，雖與習知用於 PDP 者幾乎相同，但於放電動作中有其特徵。

第 4 圖之圖表 (a) 中以虛線表示者為第 3 電極 22 上之螢光體層 25 及第 1 電極 12a 上之介電體層 13 與保護層 14 上所發生之壁電壓，而 (b) 中以虛線表示者為第 3 電極 22 上之螢光體層 25 及第 2 電極 12b 上之介電體層 13 與保護層 14 上所發生之壁電壓。又，第 4 圖中，該虛線上乃標示有所積蓄的壁電荷之極性。

該壁電壓係於放電發生時藉積蓄於保護層 14 或螢光體層 25 上之壁電荷所產生者。

而，以實線標示的施加電壓與以虛線標示的壁電壓間之差，乃相當於加諸各電極間放電空間之電壓。

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明 (13)

又，第 6 及 7 圖係用以說明前述 PDP 中放電動作之說明圖。茲一面參考該等圖一面加以說明。

初始化期間：

初始化期間之前半過程，係對第 1 電極 12a 及第 2 電極 12b 一同施加一相對於第 3 電極 22 而下降之傾斜電壓。

藉如此施加於第 1 電極 12a 及第 2 電極 12b，使二次電子放射係數較大之保護膜 14 變為陰極而易於開始放電，並於第 1 對向放電空間及第 2 對向放電空間中產生微弱放電。而，伴隨著該放電，第 1 對向放電空間 30a 及第 2 對向放電空間 30b 內將形成初始電荷。

初始化期間之中間過程，係於第 1 電極 12a 及第 2 電極 12b 上施加一相對於第 3 電極 22 下振幅大為上升之傾斜電壓。藉此，於第 1 對向放電空間 30a 及第 2 對向放電空間 30b 內發生放電，而於第 1 電極 12a 及第 2 電極 12b 上之保護層 14 上積蓄負電荷。

初始化之後半過程，係於第 1 電極 12a 上施加一相對於第 3 電極 22 而下降之傾斜電壓。藉此，於第 1 對向放電空間 30a 內製造放電，而消去部分第 1 電極 12a 上的保護層 14 表面之負電荷。

施加該傾斜電壓時，將持續流通放電電流，並於第 1 對向放電空間 30a 內經常加諸放電維持電壓 V_s 程度之電壓。故，初始化期間結束時，施加電壓與壁電壓之差幾乎同於其放電空間之放電維持電壓 V_s 。第 4 圖中，乃記錄有初始化期間結束時加諸於第 1 對向放電空間 30a 之電壓

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (14)

(V_{sx-a})

又，前述初始化脈衝波形係與於日本公開公報特開平 12-267625 號中所說明者幾乎相同，而藉使用該波形，乃可以較短之時間進行初始化，並可藉此延長放電維持時間。

定址期間：

於定址期間中，先於第 1 電極 12a 上加諸一偏壓電壓 V_{ab} 後，一面依序對第 1 電極 12a 加以掃描，一面施加負向極性之脈衝電壓，同時於對應發光胞元之第 3 電極 22 上施加一正向極性之數據脈衝（電壓 V_a ），藉此僅於發光胞元製造選擇性放電。

接著，於第 2 電極 12b 上繼續施加一相對於第 1 電極 12a 之正向極性電壓。

藉此，發光胞元中，於時間 t_1 時將施加一電壓（ $V_{sx-a} + V_a$ ）於第 1 電極 12a 與第 3 電極 22 間之第 1 對向放電空間 30a，並於該第 1 對向放電空間 30a 內開始放電。

於此，前述電壓（ V_{sx-a} ）與第 1 對向放電空間 30a 之放電維持電壓幾乎相等，故即便資料脈衝電壓 V_a 值較小亦可開始放電。

且，因於第 2 電極 12b 上加諸一其極性相對於第 1 電極 12a 乃為正向之電壓，故前述於第 1 對向放電空間 30a 產生之放電將朝第 2 電極 12b 之方向伸展，並在時間 t_2 時於第 2 電極 12b 與第 3 電極 22 間之第 2 對向放電空間 30b 內亦形成放電。

因此，第 1 電極 12a 上之保護層 14 上將積蓄正向極性

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (15)

電荷，而第 2 電極 12b 上之保護層 14 上則將積蓄與此相反之負向極性電荷（參考第 6 (a) 圖）。

另一方面，對應非發光胞元之第 3 電極 22 上則不施加數據脈衝，因此不會發生放電。故，非發光胞元中，於初始化期間結束時積蓄於第 1 電極 12a 及第 2 電極 12b 上之保護層 14 上的電荷乃近乎完整地保留。

放電維持期間：

放電維持期間中，以振幅 VSUS 分別於第 1 電極 12a 及第 2 電極 12b 上交替施加一第 1 維持脈衝及一與此極性相反之第 2 維持脈衝。

第 6 圖及第 7 圖係簡略顯示本實施形態之 PDP 剖面，且亦圖示施加第 1 維持脈衝時之施加電壓與壁電荷及放電電漿之狀態，並省略保護層 14。

一面參考第 6 圖及第 7 圖，一面說明用以於維持期間中於一側之對向放電空間 30a 內開始之放電朝另一側之對向放電空間 30b 伸展之機構。

如第 4 圖所示，於時間 t3 時，在第 1 電極 12a 上施加一外部維持電壓 VSUS，且第 2 電極 12b 係成接地狀態。

故，於該時間 t3 時開始施加的第 1 個維持脈衝之位相係第 2 電極 12b 側為負向極性，而第 1 電極 12a 為正向極性。

前述定址期間中，發光胞元中第 2 電極 12b 上之介電體層 13 上乃積蓄有負向極性之壁電荷，故可施加一用以使第 2 電極 12b 為負向極性之第 1 個維持脈衝，以於第 2 對

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (16)

向放電空間 30b 內開始一可將第 2 電極 12b 轉變為陰極側之放電。

由於螢光體層 25 上積蓄有正向之壁電荷（此乃因相對於定址期間內加諸於第 2 電極 12b 上之大電壓，電位低之第 3 電極 22 將吸引正向電荷之故。），因此於前述於第 2 對向放電空間 30b 內產生之放電將朝第 1 電極 12a 伸展。

第 6 (b) 圖係顯示第 2 對向放電空間 30b 內開始放電之狀態。當第 2 對向放電空間 30b 內開始放電時，將產生大量正向電荷及負向電荷，並分別朝第 2 電極 12b 及第 3 電極 22 靠近而形成壁電荷。藉壁電荷所產生之壁電壓係用以抵銷第 2 對向放電空間 30b 內產生之電壓以停止放電。

若比較第 2 電極 12b 上之介電體層 13 與第 3 電極 22 上之螢光體層 25，則後者因介電率較小之故，螢光體層 25 表面（第 3 電極 22）將較介電體層表面（第 2 電極 12b）更快進行壁電荷之積蓄。

故，將使放電之陽極端朝流入負電荷之螢光體層 25 表面移動。

另一方面，因第 1 電極 12a 上乃加諸有一相對於第 2 電極 12b 之正向極性電壓，因此放電之移動方向為第 1 電極 12a 之方向。第 6 (c) 圖係顯示放電之陽極端一面抵銷積蓄於螢光體層 25 上之正電荷，一面朝第 1 電極 12a 伸展之狀態。

又，如第 7 (a) 圖所示，第 4 圖之時間 t_4 時，放電之陽極端將到達第 1 電極 12a 上，並於第 1 對向放電空間 30a

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (17)

內亦形成放電。

第 7 (b) 圖係顯示放電接近停止前之狀態。又，第 7 (c) 圖則係顯示介電體層 13 與螢光體層 25 上積蓄壁電荷之結果及放電停止之狀態。

前述放電乃於第 1 對向放電空間 30a 內，在第 1 電極 12a 上之介電體層 13 上形成負向極性之壁電荷，或在第 3 電極 22 上之螢光體層 25 上形成正向極性之壁電荷。藉此，將使第 1 電極 12a 上之介電體層 13 積蓄負電荷，而第 2 電極 12b 上之介電體層 13 及螢光體層 25 積蓄正電荷。

另一方面，如第 7 (c) 圖所示，開始放電之第 2 對向放電空間 30b 側，其壁電壓幾乎已消去。

如以上所述，為形成一長放電以自第 1 對向放電空間 30a 連接第 2 對向放電空間 30b，乃藉陽輝區放電放射大量紫外線。於此，所一般而言謂陽輝區係指於電極間距離較長之放電空間內所生成之細絲狀放電。

該第 7 (c) 圖中，時間 t_3 中之第 6 (a) 圖係顯示令壁電荷之分布逆轉之狀態。故，於第 4 圖之時間 t_5 時，將第 1 電極 12a 與第 2 電極 12b 加以交換，並與時間 t_3 相同地開始施加第 2 個維持脈衝。即，於第 2 電極 12b 上施加一正向之外部維持電壓 V_{SUS} ，並將第 1 電極 12a 接地。

如此一來即可重複同樣的維持放電。

而，本實施形態之維持放電期間中放電動作乃可藉隔著對向放電間隙之點而與第 11 圖之習知型 PDP 面放電動作相異，甚至亦可接近對向放電。

五、發明說明 (18)

又，於前述時間 t_3 中第 1 電極 12a 上開始施加外部維持電壓 VSUS 之時序及第 2 電極 12b 接地之時序，若為於第 2 對向放電空間開始放電以使第 2 電極 12b 側變為陰極之時序，則即可理解以下之形態。

舉例言之，可預先於第 1 電極 12a 上開始施加外部維持電壓 VSUS（於此尚不開始放電），並藉將第 2 電極 12b 接地而開始放電，亦可將第 2 電極 12b 接地而開始放電後，於結束前對第 1 電極 12a 開始施加外部維持電壓 VSUS。而，後者由於放電電流減少，故可減低驅動電路之負擔。

（本實施形態 PDP 之效果）

如以上所述，本實施形態之 PDP 係將氙分壓設定為 2kPa 以上（令放電氣體之封入壓力為 40kPa 以上，且放電氣體中氙之混合比例為 15vol% 以上），以使放電空間 30 中之氙量增加。且，藉將維持放電間隙 d_{ss} 設定成大於放電空間 30 之高度，即可一面壓低放電電壓一面增加放電長度，因而可壓低放電電壓並提高放電效率，茲將其理由及根據敘述於下。

首先，就可壓低維持放電電壓之理由加以說明。

當第 1 電極 12a 與第 2 電極 12b 間之維持放電間隙 d_{ss} 大時，假設在無第 3 電極 22 之介入下於第 1 電極 12a 與第 2 電極 12b 間進行放電維持，將使其放電開始電壓（ V_{fSS} ）因帕型法則而變的非常高。

若放電開始電壓（ V_{fSS} ）高，則外部維持電壓 VSUS 亦將增大。此乃因若將第 1 電極 12a 上之介電體層 13 的壁

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (19)

電壓與第 2 電極 12b 上之介電體層 13 的壁電壓之合做為 V_{wSS} ，則加諸於放電空間之電壓即為外部維持電壓 $V_{SUS}+V_{wSS}$ ，故為在放電維持期間於第 1 電極 12a 與第 2 電極 12b 間維持放電，必須滿足 (公式 1) 之關係。

$$V_{fSS} < V_{SUS} + V_{wSS} \quad (\text{公式 1})$$

但，如放電動作時所說明，本實施形態中，第 1 電極 12a 與第 2 電極 12b 間進行維持放電時，第 1 電極 12a 與第 3 電極 22 間 (第 1 對向放電空間 30a) 或第 2 電極 12b 與第 3 電極 22 間 (第 2 對向放電空間 30b) 亦開始放電，故可大幅壓低放電開始電壓 V_{fSS} ，因而壓低外部維持電壓 V_{SUS} 。

接著，如放電動作時所說明，施加維持脈衝之際，使第 1 電極 12a 於第 1 對向放電空間 30a 開始放電時做為陰極側而開始放電，又，使第 2 電極 12b 於第 2 對向放電空間 30b 開始放電時做為陰極側而開始放電，即可將放電開始電壓壓的更低，其理由係如下。

首先定義如下。

將第 1 電極 12a 與第 3 電極 22 間之放電空間定為第 1 對向放電空間 30a，第 2 電極 12b 與第 3 電極 22 間之空間定為第 2 對向放電空間 30b。

將第 1 電極 12a 與第 2 電極 12b 間 (電極間之距離 d_{ss}) 之放電開始電壓定為 V_{fSS} 。

將第 1 對向放電空間在相對於第 3 電極 22 而使第 1 電極 12a 為低電位側時之放電開始電壓定為 V_{fSa} 。且，將第

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (20)

2 對向放電空間於使第 2 電極 12b 為低電位側時之放電開始電壓亦定為 $VfSa$ 。

將第 1 對向放電空間在相對於第 1 電極 12a 而使第 3 電極 22 為低電位側時之放電開始電壓定為 $VfaS$ 。且，將第 2 對向放電空間於使第 3 電極 22 為低電位側時之放電開始電壓亦定為 $VfaS$ 。

此時，若比較 $VfSa$ 與 $VfaS$ ，則兩者互為放電極性相反之放電開始電壓，而相對於 $VfSa$ 為以二次電子放射係數較高之保護層 14 側做為陰極側時之放電開始電壓， $VfaS$ 則為以與保護層 14 相較下二次電子放射係數相當低之螢光體層 25 側做為陰極側時之放電開始電壓，因此有 $VfSa \ll VfaS$ 之關係。

故，以保護層 14 做為陰極側者乃可以較低之放電開始電壓開始放電。

接著，根據第 8~10 圖之數據說明本發明之效果。

第 8 圖係顯示維持放電間隙 d 與放電電壓間之關係的特性圖，曲線 Q 係就如本實施形態中於第 3 電極 22 之介入下在第 1 電極 12a 與第 2 電極 12b 間進行維持放電之情形而加以顯示者。

而，曲線 P 乃根據所謂的帕邢法則，放電電壓於較小之放電間隙 d 內取一極小值，則放電電壓將隨著維持放電間隙 d 增大而急遽上升。

另一方面，就曲線 Q 而言，即便維持放電間隙 d 增大，放電電壓亦僅會些許上升，而確保對向放電空間中放電電

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (21)

壓為一定程度之值。此乃因對向放電間隙為一固定值，而放電電壓係決定於該對向放電間隙之故。

又，依第 8 圖，維持放電間隙 d 小之領域中，曲線 Q 大於曲線 P ，而若超過某間隙長度 dc 時，曲線 Q 即小於曲線 P 。換言之，第 3 電極 22 及螢光層體介入時放電電壓將變低。而，將該間隙長 dc 稱之為特性放電長度。

該特性放電長度 dc 幾乎與對向放電間隙 dsa 相等。

故，當維持放電間隙 d 大於對向放電間隙 dsa 時，即知可以較自曲線 P 預測的放電電壓低之放電電壓進行驅動。

因此，證明了本實施形態之 PDP 可依帕邢法則以較自維持放電間隙 d 預測的放電電壓低之放電電壓進行驅動。

第 9 圖係就放電間隙小於放電空間高度之習知型 PDP (第 11 圖之類型) 及放電間隙大於放電空間高度之本實施形態型 PDP，調查發光效率對氬分壓變化之變化結果。於此，氬分壓之調整乃藉將封入之放電氣體全壓定於 67kPa 而改變放電氣體中氬之比例以進行者。

圖中，曲線 X 及曲線 Y 乃分別就習知型 PDP 及本實施形態型 PDP 之結果加以顯示者。又，圖中，氬分壓乃以對全壓 67kPa 之比例 (%) 而顯示。

依第 9 圖，任一曲線皆顯示出發光效率係隨氬分壓比例增加而提昇，而將曲線 Y 與曲線 X 加以比較後，即可發現相對於氬分壓增加之效率上升率相當大。

此乃表示藉對放電間隙大於放電空間高度之 PDP 提高氬分壓而獲得之發光效率提高結果，明顯超過對習知型

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (22)

PDP 提高氙分壓所獲得之發光效率提高結果。

又，依第 9 圖，尤其當氙分壓比為 10% 以上（氙分壓 6.7kPa 以上）之範圍時，可獲得較高之發光效率。

就習知一般 PDP (Xe 混合比例 5% 左右且放電間隙小於放電空間高度者) 而言，發光效率僅可獲得 1.01m/W 程度，而藉本圖可知，若將氙分壓設定的越高則越可獲得高發光效率。且可知，若如本實施形態，藉令放電間隙大於放電空間高度且將氙分壓定為 2kPa 以上（例如，若放電氣體全壓為 66.7kPa 則氙比例即為 3.3vol% 以上），乃可獲得高發光效率之 PDP。

又，第 9 圖中顯示了將全壓固定並改變氙比例之情形，由此可知即便已藉改變全壓而增加了氙分壓，發光效率亦會隨著氙分壓之增加而大致與第 9 圖相同般提高。

第 10 圖係顯示前述本實施形態之試製 PDP 於改變封入之氙分壓時，發光效率將如何變化者，本圖並顯示了氙分壓 (kPa) 與發光效率間之關係。

又，前述試製 PDP 係使用氙與氙之混合氣體，而若以氬、氙、氬或該等之混合氣體代替氙亦可獲得與第 10 圖相同之效果。

實際上可知，氙分壓之上限乃取決於驅動電路之耐壓。

舉例言之，前述第 1 表之試製 PDP 乃以外部維持電壓 VSUS 為 340V 而使發光效率達到 2.11m/W。於此，若可將氙分壓再提高，則可獲得更高之發光效率，但就目前之驅動電路，在考慮其耐壓性能下可知前述外部維持電壓之上

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (23)

限為 340V 左右，故若將氙分壓設定超過 16kPa 之範圍時，實際上之驅動可說十分困難。

由此可知，將氙分壓設定於 16kPa 以下較為適當。

但，若驅動 IC 之耐壓性能高，亦可將氙分壓設定為大於 16kPa，例如 30kPa 左右。依第 10 圖，相對於氙分壓，發光效率係以非常良好之線形性上升，故若將氙分壓設定於 30kPa 程度之高數值時，乃可自第 10 圖之圖表預測發光效率亦將上升至 3.51m/W 左右。

又，以氙之混合比例而言，當放電氣體之全壓為 66.7kPa 程度，氙混合比超過 20% 之範圍時，實際上之驅動將變的困難，但若將放電氣體之全壓降低，則即使氙混合比超過 20% 亦可驅動。

如前述所說明，本實施形態之 AC 型 PDP 可藉將氙分壓設定為 2kPa 以上或全壓之 5% 以上並增大第 1 電極 12a 與第 2 電極 12b 間之間隙，以一面抑制驅動電壓上升一面大幅提高發光效率。

又，就高精細之 PDP 而言，相對於使對向放電間隙 d_{sa} 變得甚小，要將維持放電間隙 d_{ss} 設定成較對向放電間隙 d_{sa} 大的多則較容易，故由此可知，本實施形態之 PDP 可說尤其適合高精細之規格。

(變形例等)

又，前述實施形態中係就進行定址—維持分離型驅動之 AC 型 PDP 加以說明，而以其它驅動方法（例如，依序於每條線上進行定址後，再進行維持放電之驅動方法）驅

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (24)

動之 AC 型 PDP 亦可獲得相同之效果。

又，初始化期間及定址期間中施加之電壓波形並不受限於如本實施形態者，以對應影像數據於放電胞元內選擇性地形成放電者即可。

又，前述實施形態中係就於第 3 電極上形成平行帶狀之隔壁者加以說明，而只要是可形成放電空間者，即便為諸如井字形等形狀亦可獲得相同之效果。

【產業上利用之可能性】

本發明之 PDP 驅動方法及顯示裝置乃可有效實現諸如電腦或電視等顯示裝置，尤其是大型、高精細且高亮度之顯示裝置。

【元件標號對照表】

100... 面板驅動裝置	10... 前面板
11... 玻璃基板	12a... 第 1 電極
12b... 第 2 電極	13... 介電體層
14... 保護層	20... 背面板
21... 背玻璃基板	22... 第 3 電極
24... 隔壁	25... 螢光體層
30... 放電空間	211... 前玻璃基
212a... 掃描電極	212b... 維持電極
213... 介電體層	214... 保護層
221... 背玻璃基板	222... 定址電極
224... 隔壁	225... 螢光體層
230... 空間	

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

四、中文發明摘要（發明之名稱：

可高精細且高亮度畫像顯示之AC型電漿顯示面板及其驅動方法

本發明之目的係在於提供一種 PDP 及 PDP 顯示裝置與其驅動方法，其係不僅可壓低放電維持電壓，更可較習知者大幅提高發光效率。

故，本發明之電漿顯示面板，係隔著隔壁相對設置有一第 1 基板及第 2 基板，該第 1 基板上係形成有以介電體層覆蓋之第 1 電極及第 2 電極，且該第 1 電極及第 2 電極互相平行者，而前述第 2 基板上則係於與前述第 1 電極及第 2 電極直交之方向上形成有第 3 電極者；且，以隔壁區隔之前述第 1 基板與第 2 基板間的空間內係封入有放電氣體；而，該放電氣體係含有超過 5vol% 但不到 100vol% 氙之混合氣體，並將氙分壓設定為 2kPa 以上；且，前述第 1 電極與第 2 電極間之間隙係設定成較放電空間之高度大。

英文發明摘要（發明之名稱： AN AC PLASMA DISPLAY PANEL THAT CAN DISPLAY IMAGES WITH HIGH DEFENITION AND HIGH INTENSITY, AND A METHOD OF DRIVING THE SAME

The objective of the present invention is to provide a PDP, a PDP display apparatus, and a method of driving thereof capable of markedly improving light emitting efficiency compared with conventional PDPs, while restricting sustain discharge voltage.

An AC surface dischargetype PDP has a first substrate on which a first electrode and a second electrode are formed parallel with each other covered by a dielectric layer, and a second substrate on which a third electrode is formed in a direction so as to intersect at right angles with the first electrode and the second electrode which are placed in opposition with barrier ribs there between, and discharge gas is enclosed in spaces partitioned by the barrier ribs between the first substrate and the second substrate. A gas mixture including at least 5vol% and less than 100vol% of xenon is used as the discharge gas, the partial pressure of the xenon is set at no less than 2kPa, and the gap between the first electrode and the second electrode is set larger that the height of the discharge spaces.

裝
訂

六、申請專利範圍

1、一種電漿顯示面板，係隔著隔壁相對設置有一第 1 基板及第 2 基板，該第 1 基板上係形成有以介電體層覆蓋之第 1 電極及第 2 電極，且該第 1 電極及第 2 電極係互相平行，而前述第 2 基板上則係於與前述第 1 電極及第 2 電極垂直相交之方向上形成有第 3 電極；且，以隔壁區隔之前述第 1 基板與第 2 基板間的空間內係封入有放電氣體者；

而，該放電氣體係含有超過 5vol% 且不到 100vol% 之氙的混合氣體；

且，前述第 1 電極與第 2 電極間之間隙係設定為較前述放電空間之高度大者。

2、一種電漿顯示面板，係隔著隔壁相對設置有一第 1 基板及第 2 基板，該第 1 基板上係形成有以介電體層覆蓋之第 1 電極及第 2 電極，且該第 1 電極及第 2 電極係互相平行，而前述第 2 基板上則係於與前述第 1 電極及第 2 電極垂直相交之方向上形成有第 3 電極；且，以隔壁區隔之前述第 1 基板與第 2 基板間的空間內係封有放電氣體者；

而，該放電氣體係含有氙之混合氣體，且該氙分壓係超過 2kPa 者；

又，前述第 1 電極與第 2 電極間之間隙係設定為較前述放電空間之高度大。

3、一種電漿顯示面板，係隔著隔壁相對設置有一第 1 基板及第 2 基板，該第 1 基板上係形成有以介電體層覆蓋之第 1 電極及第 2 電極，且該第 1 電極及第 2 電極係互相平行，而前述第 2 基板上則係於與前述第 1 電極及第 2 電

(請先閱讀背面之注意事項再填寫本頁)

訂

錄

六、申請專利範圍

極垂直相交之方向上形成有第 3 電極；且，以隔壁區隔之前述第 1 基板與第 2 基板間的空間內係封有放電氣體者；

而，前述放電氣體係含有氙之混合氣體，且該氙分壓係於 6.7kPa1 以上且 16kPa 以下範圍內者；

又，前述第 1 電極與第 2 電極間之間隙係設定為較前述放電空間之高度大。

4、一種電漿顯示面板，係隔著隔壁相對設置有一第 1 基板及第 2 基板，該第 1 基板上係形成有以介電體層覆蓋之第 1 電極及第 2 電極，且該第 1 電極及第 2 電極係互相平行，而前述第 2 基板上則係於與前述第 1 電極及第 2 電極垂直相交之方向上形成有第 3 電極；且，以隔壁區隔之前述第 1 基板與第 2 基板間的空間內係封有放電氣體者；

而，前述放電氣體係含有氙之混合氣體，且該氙分壓係於 10kPa1 以上且 16kPa 以下範圍內者；

又，前述第 1 電極與第 2 電極間之間隙係設定為較前述放電空間之高度大。

5、如申請專利範圍第 1 至 4 項中任一項之電漿顯示面板，其中於該第 2 電極與第 3 電極間之放電空間內的放電，係沿著該第 3 電極而朝前述第 1 對向放電空間伸展；

且，前述第 1 電極與第 3 電極間之放電空間的放電，係沿著該第 3 電極而朝前述第 2 對向放電空間伸展。

6、如申請專利範圍第 1 至 4 項中任一項之電漿顯示面板，該面板並具有如下之面板構造，即，可使該第 1 電極與該第 2 電極間進行面放電時所需之最小電壓，將小於無

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

第 3 電極之介入下第 1 電極與第 2 電極間進行面放電時所需之最小電壓。

7、一種電漿顯示面板之驅動方法，該驅動方法係對申請專利範圍第 1 至 4 項中任一項之電漿顯示面板，重覆一寫入步驟及一放電維持步驟進行影像顯示者；

該寫入步驟為藉於第 1 電極與第 3 電極間施加寫入脈衝以寫入影像者；而，該放電維持步驟係於該寫入步驟後，於前述第 1 電極與第 2 電極間，藉交互施加一可相對於第 2 電極使第 1 電極為正向極性之第 1 維持脈衝及一與此為相反極性之第 2 維持脈衝，以進行放電維持者；

且，該放電維持步驟中，施加前述第 1 維持脈衝及第 2 維持脈衝之时序係設定成：施加該第 1 維持脈衝時產生一電壓，且使前述第 2 電極做為陰極側於前述第 2 電極及前述第 3 電極間之放電空間中開始放電者；

且，施加前述第 2 維持脈衝時於第 1 電極產生一電壓，且使該第 1 電極做為陰極側於該第 1 電極及第 3 電極間之放電空間內開始進行放電者。

8、如申請專利範圍第 7 項的電漿顯示面板之驅動方法，其中該放電維持期間，施加於前述第 1 電極與第 2 電極間之放電空間的維持脈衝電壓，係小於無第 3 電極之介入下第 1 電極與第 2 電極間進行面放電時所需之最小電壓。

9、一種電漿顯示面板顯示裝置，係包含有一申請專利範圍第 1 至 4 項中任一項之電漿顯示面板及一用以驅動該 PDP 之驅動部。

(請先閱讀背面之注意事項再填寫本頁)

訂

線

六、申請專利範圍

10、如申請專利範圍第 9 項之電漿顯示面板顯示裝置，其中該驅動部係包含有：

一寫入機構，係可藉將寫入脈衝施加於前述第 1 電極與第 3 電極間而將影像寫入者；

一放電維持機構，係用以於前述第 1 電極與第 2 電極間，藉交互施加一使第 1 電極相對於第 2 電極為正向極性之第 1 維持脈衝及一與此相反極性之第 2 維持脈衝，以進行放電維持者；

且，前述電漿顯示面板係包含有一面板構造，係於前述放電維持機構施加第 1 維持脈衝時，前述第 2 對向放電空間內之放電可沿著前述第 3 電極而朝前述第 1 電極與第 3 電極間之放電空間伸展，同時於使前述放電維持機構施加第 2 維持脈衝時，前述第 1 對向放電空間之放電可沿著前述第 3 電極而朝前述第 2 電極與第 3 電極間之放電空間伸展者。

11、如申請專利範圍第 10 項之電漿顯示面板顯示裝置，其中該驅動部之放電維持機構施加於前述第 1 電極與第 3 電極間之維持放電電壓，並不需隔著第 3 電極即較於前述第 1 電極與第 2 電極間進行維持放電時所需之最小電壓小。

(請先閱讀背面之注意事項再填寫本頁)

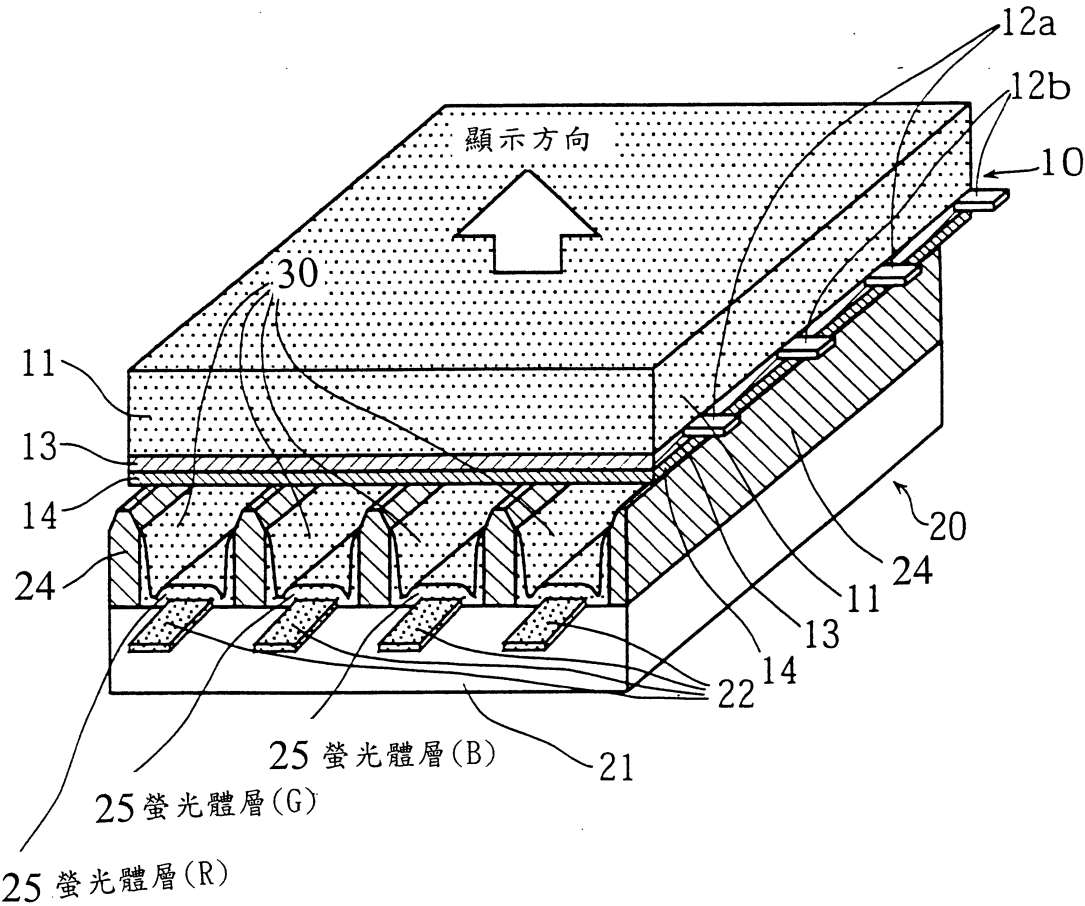
裝

訂

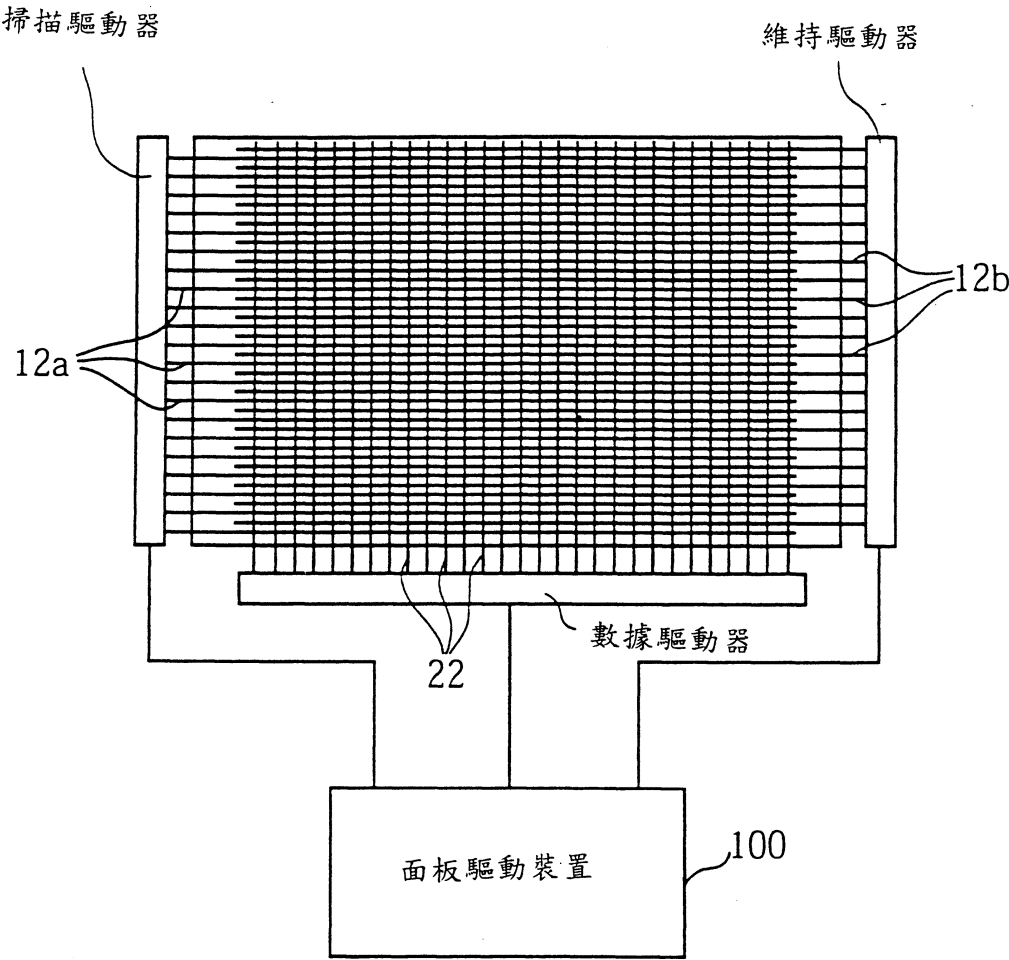
線

第 89126631 號 申請專利案 圖式修正本 91 年 9 月 20 日

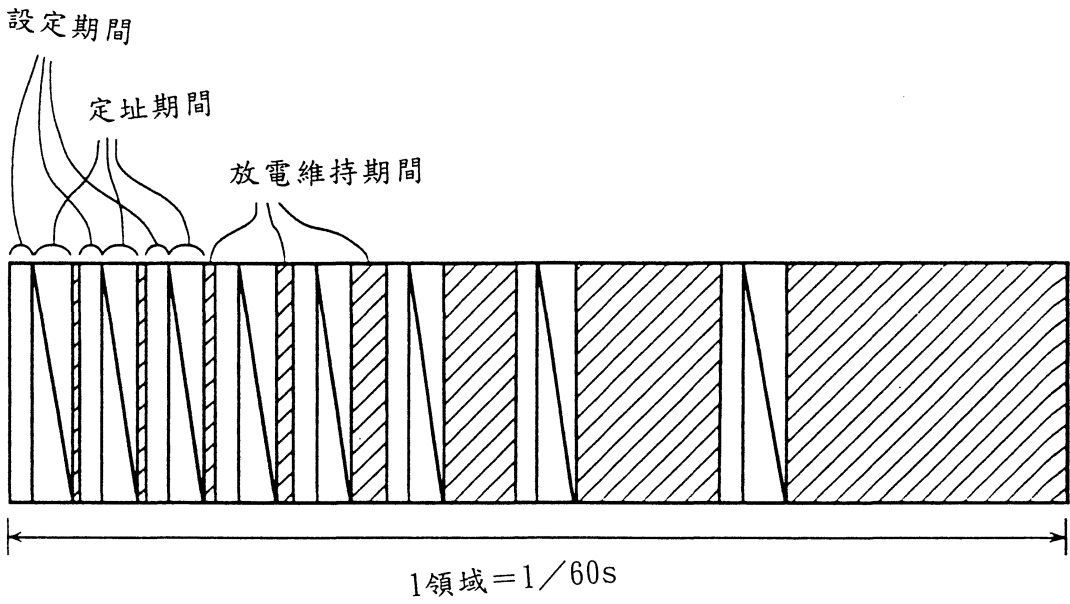
第 1 圖



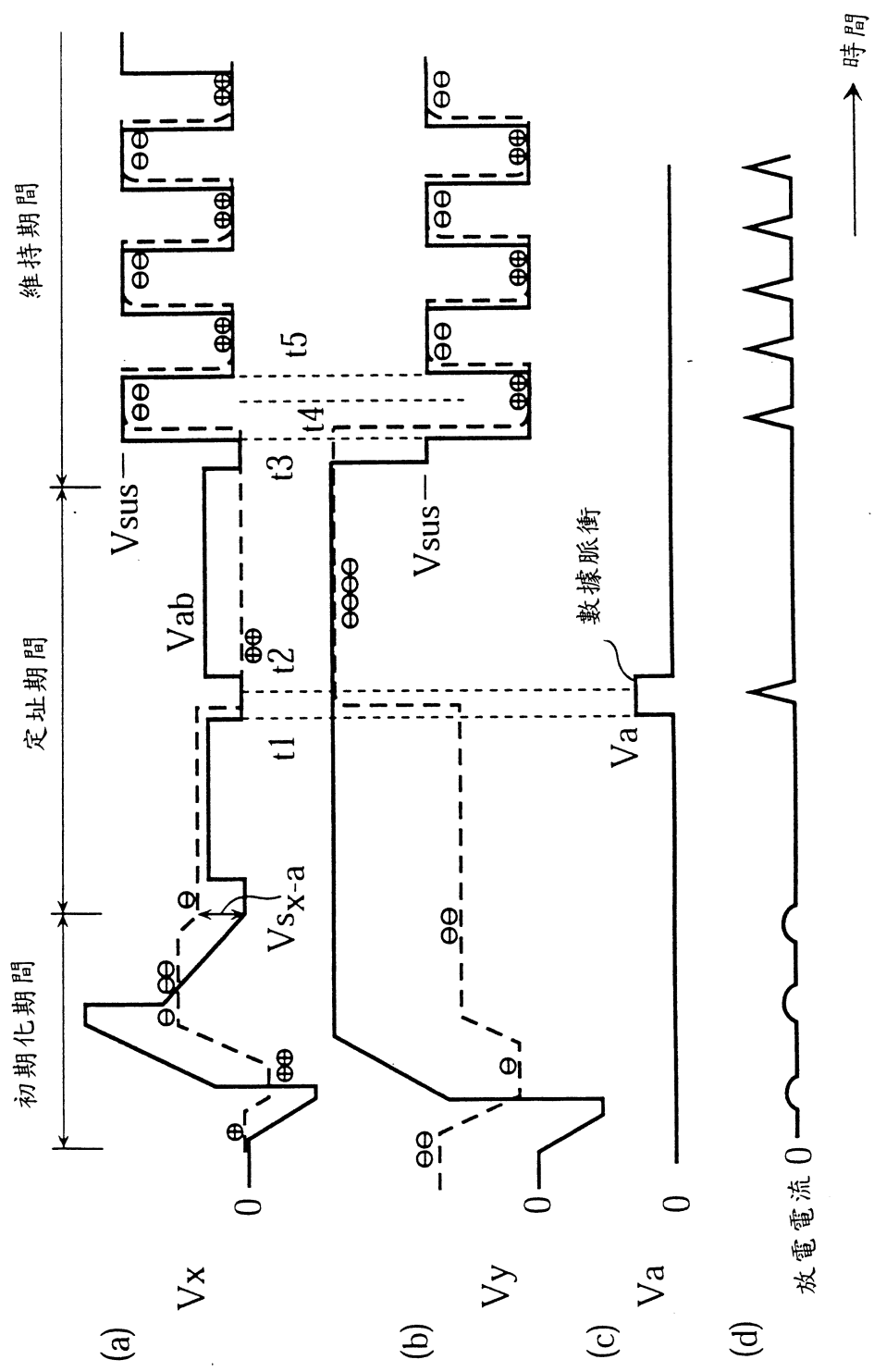
第 2 圖



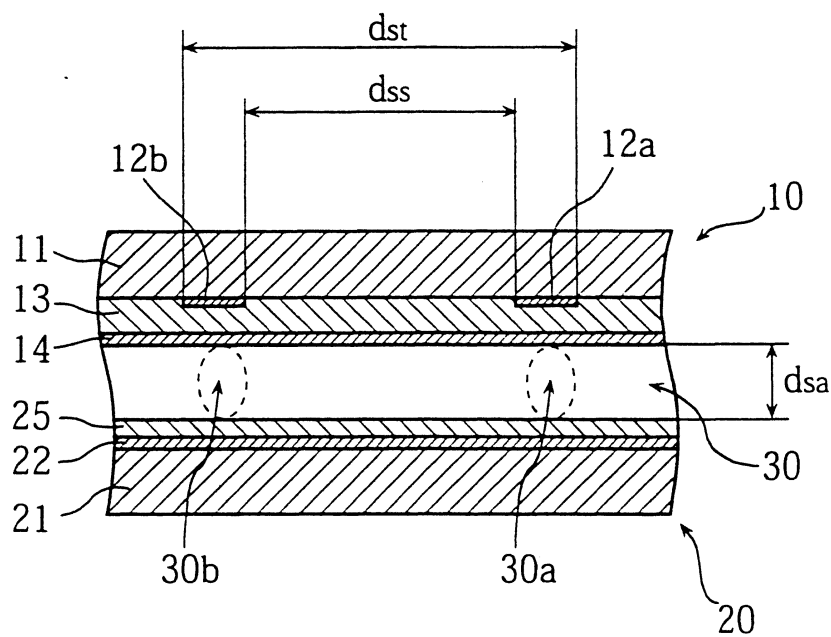
第 3 圖



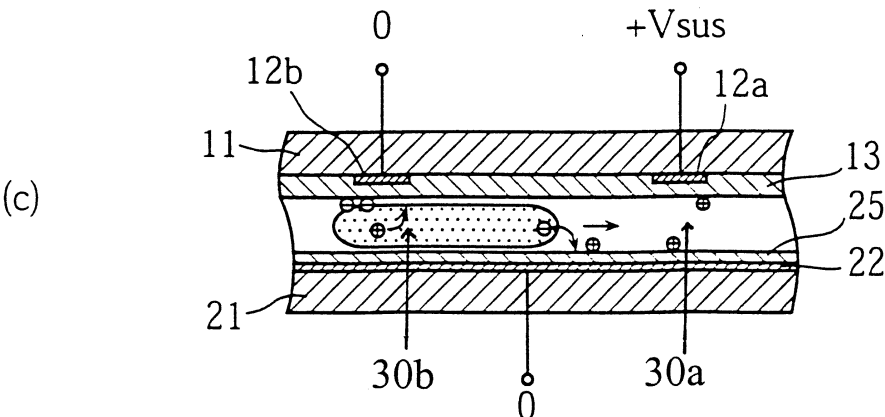
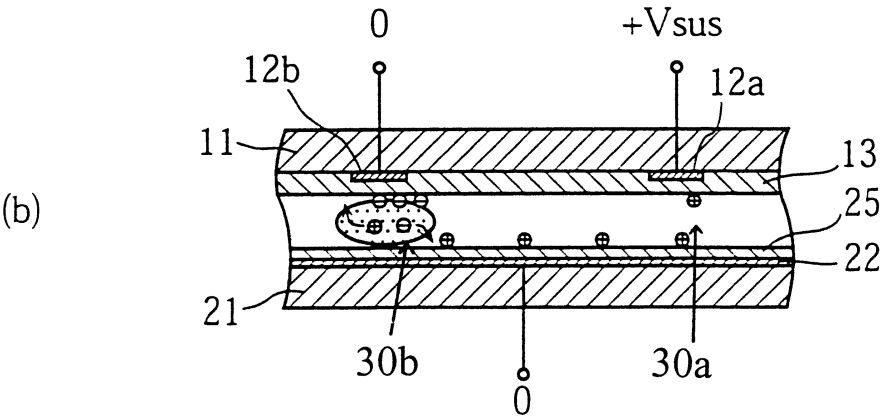
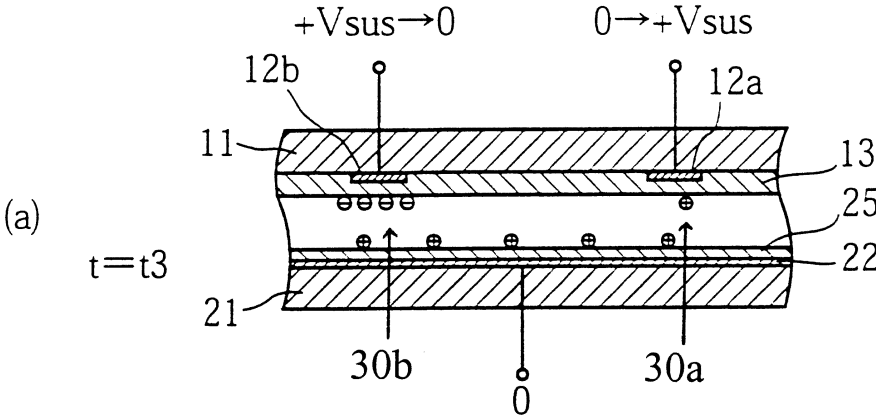
第 4 圖

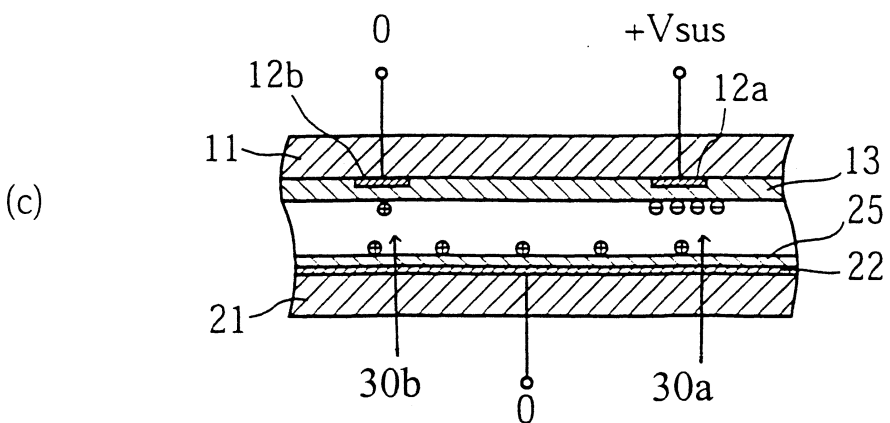
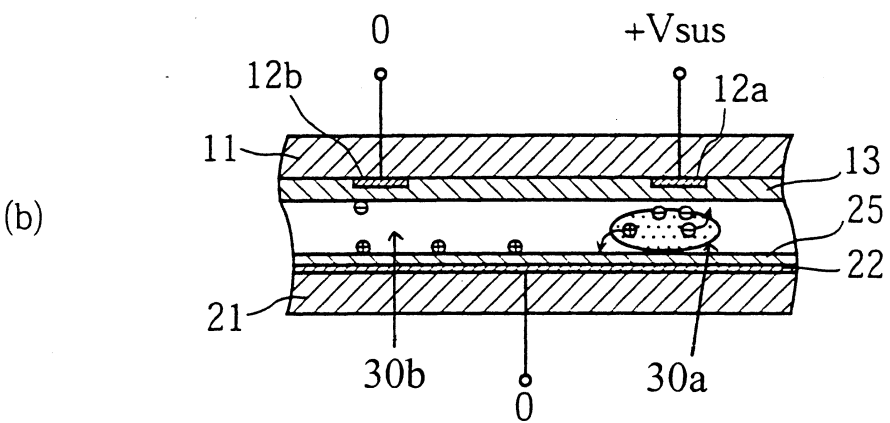
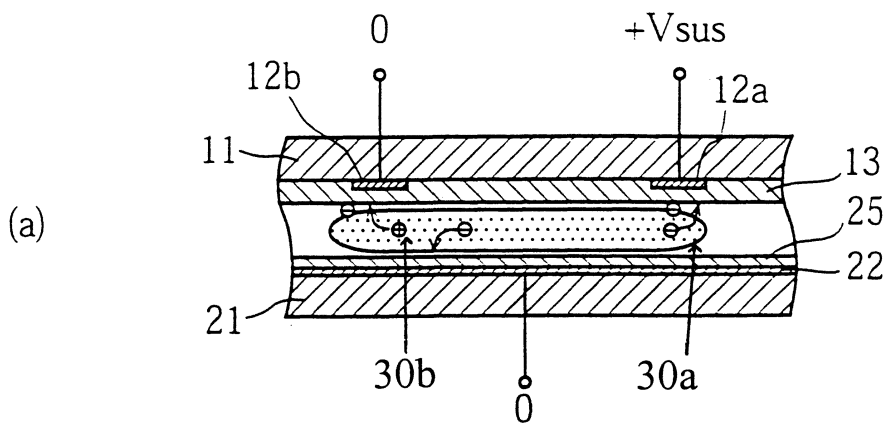


第 5 圖

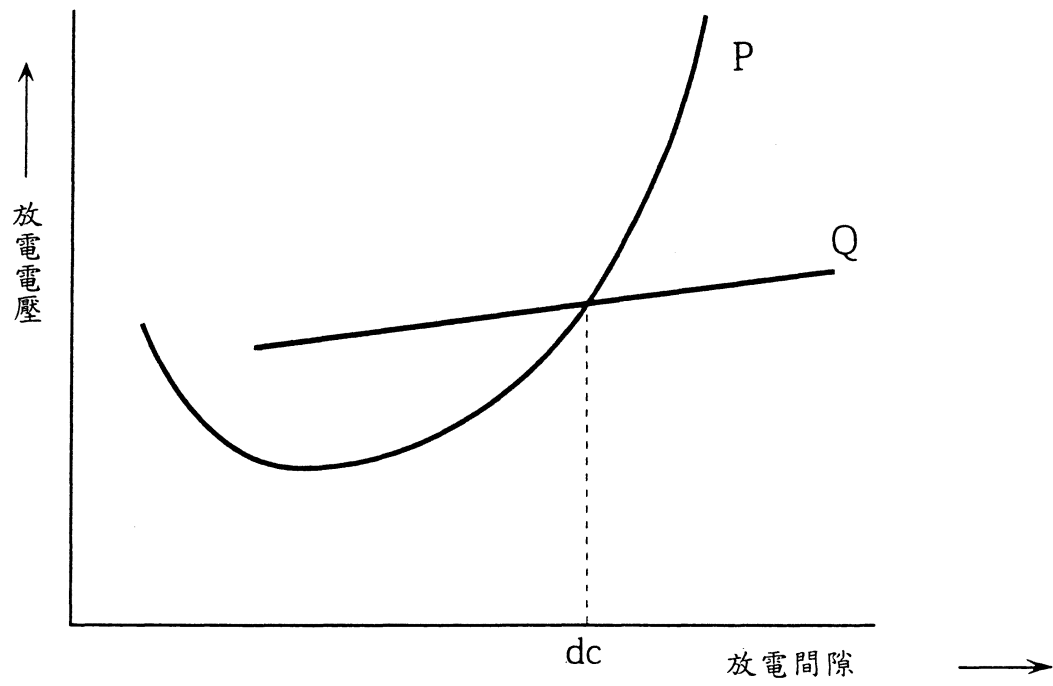


第 6 圖

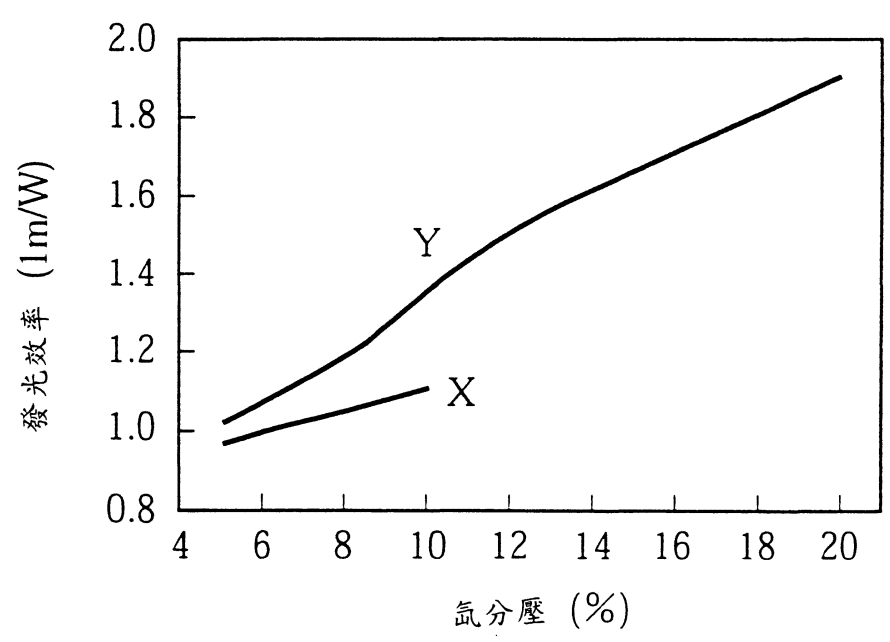




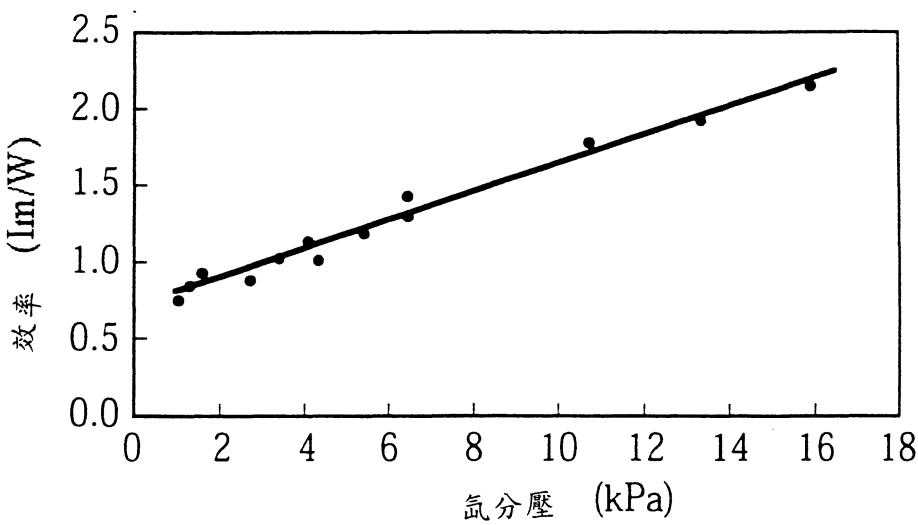
● 第 8 圖



第 9 圖



第 10 圖



第 11 圖

