

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成18年4月13日(2006.4.13)

【公開番号】特開2004-173264(P2004-173264A)

【公開日】平成16年6月17日(2004.6.17)

【年通号数】公開・登録公報2004-023

【出願番号】特願2003-377820(P2003-377820)

【国際特許分類】

<i>H 04 R</i>	1/02	(2006.01)
<i>G 09 F</i>	9/30	(2006.01)
<i>H 03 F</i>	3/185	(2006.01)
<i>H 03 F</i>	3/68	(2006.01)
<i>H 04 R</i>	3/00	(2006.01)
<i>H 04 R</i>	7/04	(2006.01)

【F I】

<i>H 04 R</i>	1/02	1 0 2 Z
<i>G 09 F</i>	9/30	3 3 8
<i>H 03 F</i>	3/185	
<i>H 03 F</i>	3/68	A
<i>H 04 R</i>	3/00	3 1 0
<i>H 04 R</i>	7/04	

【手続補正書】

【提出日】平成18年2月27日(2006.2.27)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

基板上に視覚以外の出力デバイスを駆動する電気的信号処理回路を有し、前記電気的信号処理回路は前記基板上の薄膜半導体素子によって構成されることを特徴とした表示装置。

【請求項2】

基板上に音声信号処理回路を有し、前記音声信号処理回路は前記基板上の薄膜半導体素子によって構成されることを特徴とした表示装置。

【請求項3】

基板上に音声信号処理回路を有し、前記音声信号処理回路は前記基板上の薄膜半導体素子によって構成され、前記音声信号処理回路の出力信号によって、スピーカーを駆動することを特徴とした表示装置。

【請求項4】

請求項2または請求項3において、前記音声信号処理回路はデジタル信号処理回路を含むことを特徴とした表示装置。

【請求項5】

請求項2または請求項3において、前記音声信号処理回路はD/A変換回路を含むことを特徴とした表示装置。

**【請求項 6】**

請求項 2 または請求項 3 において、

前記音声信号処理回路はアナログ信号処理回路を含むことを特徴とした表示装置。

**【請求項 7】**

請求項 6 において、

前記アナログ信号処理回路はオペアンプ回路によって構成されていることを特徴とした表示装置。

**【請求項 8】**

基板上にアナログ信号処理回路を含む音声信号処理回路を有し、

前記音声信号処理回路は前記基板上の薄膜半導体素子によって構成され、

前記アナログ信号処理回路の出力信号によって、スピーカーを駆動することを特徴とした表示装置。

**【請求項 9】**

基板上にアナログ信号処理回路を含む音声信号処理回路を有し、

前記音声信号処理回路は前記基板上の薄膜半導体素子によって構成され、

前記アナログ信号処理回路は非反転増幅回路と反転増幅回路を有し、

前記非反転増幅回路の出力はスピーカーの第一の端子に接続され、

前記反転増幅回路の出力は前記スピーカーの第二の端子に接続されることを特徴とした表示装置。

**【請求項 10】**

基板上にアナログ信号処理回路を含む音声信号処理回路を有し、

前記音声信号処理回路は前記基板上の薄膜半導体素子によって構成され、

前記アナログ信号処理回路は非反転増幅回路と反転増幅回路を有し、

前記非反転増幅回路の入力端子と前記反転増幅回路の入力端子は接続され、

前記非反転増幅回路の出力はスピーカーの第一の端子に接続され、

前記反転増幅回路の出力は前記スピーカーの第二の端子に接続されることを特徴とした表示装置。

**【請求項 11】**

基板上にアナログ信号処理回路を含む音声信号処理回路を有し、

前記音声信号処理回路は前記基板上の薄膜半導体素子によって構成され、

前記アナログ信号処理回路は非反転増幅回路と反転増幅回路を有し、

前記非反転増幅回路の出力端子は、前記反転増幅回路の入力端子に接続され、

前記非反転増幅回路の出力はスピーカーの第一の端子に接続され、

前記反転増幅回路の出力は前記スピーカーの第二の端子に接続されることを特徴とした表示装置。

**【請求項 12】**

基板上にアナログ信号処理回路を含む音声信号処理回路を有し、

前記音声信号処理回路は前記基板上の薄膜半導体素子によって構成され、

前記アナログ信号処理回路は第一の反転増幅回路と第二の反転増幅回路を有し、

前記第一の反転増幅回路の出力端子は、前記第二の反転増幅回路の入力端子に接続され、

前記第一の反転増幅回路の出力はスピーカーの第一の端子に接続され、

前記第二の反転増幅回路の出力は前記スピーカーの第二の端子に接続されることを特徴とした表示装置。

**【請求項 13】**

基板上にアナログ信号処理回路を含む音声信号処理回路を有し、

前記音声信号処理回路は前記基板上の薄膜半導体素子によって構成され、

前記アナログ信号処理回路は、前置増幅回路と、非反転増幅回路と、反転増幅回路を有し、

前記前置増幅回路の出力信号は、前記非反転増幅回路と前記反転増幅回路に入力され、

前記非反転増幅回路の出力はスピーカーの第一の端子に接続され、  
前記反転増幅回路の出力は前記スピーカーの第二の端子に接続されることを特徴とした表示装置。

【請求項 1 4】

基板上にアナログ信号処理回路を含む音声信号処理回路を有し、  
前記音声信号処理回路は前記基板上の薄膜半導体素子によって構成され、  
前記アナログ信号処理回路は、前置増幅回路と、非反転増幅回路と、反転増幅回路を有し、

前記前置増幅回路の出力信号は前記非反転増幅回路に入力され、  
前記非反転増幅回路の出力信号は前記反転増幅回路に入力され、  
前記非反転増幅回路の出力はスピーカーの第一の端子に接続され、  
前記反転増幅回路の出力は前記スピーカーの第二の端子に接続されることを特徴とした表示装置。

【請求項 1 5】

基板上にアナログ信号処理回路を含む音声信号処理回路を有し、  
前記音声信号処理回路は前記基板上の薄膜半導体素子によって構成され、  
前記アナログ信号処理回路は、前置増幅回路と、第一の反転増幅回路と、第二の反転増幅回路を有し、  
前記前置増幅回路の出力信号は、前記第一の反転増幅回路に入力され、  
前記第一の反転増幅回路の出力信号は、前記第二の反転増幅回路に入力され、  
前記第一の反転増幅回路の出力はスピーカーの第一の端子に接続され、  
前記第二の反転増幅回路の出力は前記スピーカーの第二の端子に接続されることを特徴とした表示装置。

【請求項 1 6】

請求項 9 乃至 請求項 1 1 のいずれか一項において、  
前記非反転増幅回路及び前記反転増幅回路の出力は、それぞれバッファ回路を介して、  
前記スピーカーの前記第一の端子または前記第二の端子に接続されることを特徴とした表示装置。

【請求項 1 7】

請求項 1 2 において、  
前記第一の反転増幅回路及び前記第二の反転増幅回路の出力は、それぞれバッファ回路を介して、前記スピーカーの前記第一の端子または前記第二の端子に接続されることを特徴とした表示装置。

【請求項 1 8】

請求項 6 乃至 請求項 1 7 のいずれか一項において、  
前記アナログ信号処理回路は 30V 未満の電源電圧で駆動されることを特徴とした表示装置。

【請求項 1 9】

請求項 3、8 乃至 請求項 1 8 のいずれか一項において、  
前記スピーカーは平面スピーカーであることを特徴とした表示装置。

【請求項 2 0】

請求項 1 9 において、  
前記平面スピーカーは前記表示装置自体を振動媒体としてなすことを特徴とした表示装置。

【請求項 2 1】

基板上にアナログ信号処理回路を含む音声信号処理回路を有し、  
前記音声信号処理回路は前記基板上の薄膜トランジスタによって構成され、  
前記アナログ信号処理回路は、差動回路と、カレントミラー回路と、定電流源と、ソース接地増幅器と、ソースフォロワとを有し、  
前記定電流源は前記差動回路を構成する薄膜トランジスタのソース電極に電気的に接続

され、

前記差動回路の第一の出力端子は前記カレントミラー回路の出力端子と前記ソース接地増幅器の入力端子に電気的に接続され、

前記差動回路の第二の出力端子は前記カレントミラー回路の入力端子に電気的に接続され、

前記ソース接地増幅器の出力端子は前記ソースフォロワの入力端子に電気的に接続されることを特徴とした表示装置。

【請求項 2 2】

基板上にアナログ信号処理回路を含む音声信号処理回路を有し、

前記音声信号処理回路は前記基板上の薄膜トランジスタによって構成され、

前記アナログ信号処理回路は、差動回路と、第一のカレントミラー回路と、第二のカレントミラー回路と、第三のカレントミラー回路と、定電流源とを有し、

前記定電流源は前記差動回路を構成する薄膜トランジスタのソース電極に電気的に接続され、

前記差動回路の第一の出力端子が前記第一のカレントミラー回路の入力端子に電気的に接続され、

前記差動回路の第二の出力端子が前記第二のカレントミラー回路の入力端子に電気的に接続され、

前記第一のカレントミラー回路の出力端子が前記アナログ信号処理回路の出力端子と第三のカレントミラー回路の出力端子に電気的に接続され、

前記第二のカレントミラー回路の出力端子が前記第三のカレントミラー回路の入力端子に電気的に接続されることを特徴とした表示装置。

【請求項 2 3】

基板上にアナログ信号処理回路を含む音声信号処理回路を有し、

前記音声信号処理回路は前記基板上の薄膜トランジスタによって構成され、

前記アナログ信号処理回路は差動回路を有し、

前記差動回路はマルチゲート構造の薄膜トランジスタによって構成されていることを特徴とした表示装置。

【請求項 2 4】

基板上にアナログ信号処理回路を含む音声信号処理回路を有し、

前記音声信号処理回路は前記基板上の薄膜トランジスタによって構成され、

前記アナログ信号処理回路は差動回路を有し、

前記差動回路は複数の薄膜トランジスタを並列接続していることを特徴とした表示装置。

【請求項 2 5】

基板上にアナログ信号処理回路を含む音声信号処理回路を有し、

前記音声信号処理回路は前記基板上の薄膜トランジスタによって構成され、

前記アナログ信号処理回路は差動回路を有し、

前記差動回路は複数の薄膜トランジスタをたすきがけ配置していることを特徴とした表示装置。

【請求項 2 6】

基板上にアナログ信号処理回路を含む音声信号処理回路を有し、

前記音声信号処理回路は前記基板上の薄膜トランジスタによって構成され、

前記アナログ信号処理回路を構成する薄膜トランジスタは、複数の半導体薄膜よりなり、複数の前記半導体薄膜の互いの間隔は前記半導体薄膜の長辺より大きいことを特徴とした表示装置。

【請求項 2 7】

基板上にアナログ信号処理回路を含む音声信号処理回路を有し、

前記音声信号処理回路は前記基板上の薄膜トランジスタによって構成され、

前記アナログ信号処理回路を構成する薄膜トランジスタは、チャネル形成領域を複数有

し、ソース・ドレイン領域をそれぞれひとつ有する半導体薄膜より構成されることを特徴とした表示装置。

【請求項 2 8】

請求項 2 7において、

前記半導体薄膜中の複数の前記チャネル形成領域において隣接する前記チャネル形成領域間の距離は、前記チャネル形成領域の幅より大きいことを特徴とした表示装置。

【請求項 2 9】

基板上にアナログ信号処理回路を含む音声信号処理回路を有し、

前記音声信号処理回路は前記基板上の薄膜トランジスタによって構成され、

前記アナログ信号処理回路の出力段を構成する薄膜トランジスタは、複数の半導体薄膜よりなり、且つ、前記複数の半導体薄膜の間に導電膜を配置したことを特徴とする表示装置。