【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第６部門第２区分
【発行日】平成19年11月1日(2007.11.1)

【公開番号】特開2004-206108(P2004-206108A)
【公開日】平成16年7月22日(2004.7.22)
【年通号数】公開・登録公報2004-028
【出願番号】特願2003-415274(P2003-415274)
【国際特許分類】
Ｇ０２Ｆ　1/1343　(2006.01)
Ｇ０２Ｆ　1/1335　(2006.01)
Ｇ０２Ｆ　1/1368　(2006.01)
【ＦＩ】
Ｇ０２Ｆ　1/1343
Ｇ０２Ｆ　1/1335　５２０
Ｇ０２Ｆ　1/1368

【手続補正書】
【提出日】平成19年9月18日(2007.9.18)
【手続補正１】
【補正対象書類名】特許請求の範囲
【補正対象項目名】全文
【補正方法】変更
【補正の内容】
【特許請求の範囲】
【請求項１】
半導体基板と、前記半導体基板に設けられた駆動回路部と、前記駆動回路部の上方に設けられた導電性の第１の遮光膜と、前記第１の遮光膜の上方に設けられた導電性の第２の遮光膜と、前記第２の遮光膜の上方にマトリスク状に設けられた光反射性の複数の画素電極と、を有する駆動基板と、
前記画素電極と所定の間隙を有して対向配置された光透過性電極を有する光透過性基板と、
前記所定の間隙に封入され、前記駆動回路部により前記画素電極毎に駆動される液晶と、
を備え、
前記複数の画素電極は、前記複数の画素電極間に設けられた第１の開口部によって互いに電気的に絶縁され、
前記第１の遮光膜は、前記画素電極毎に、前記第１の開口部と対向しない範囲に設けられた第２の開口部で囲まれて前記駆動回路部に電気的に接続された第１の領域と、前記第２の開口部より外側に設けられて前記第１の領域と電気的に絶縁された第２の領域と、を有し、
前記第２の遮光膜は、前記第２の開口部と対向しない範囲に設けられた第３の開口部によって前記画素電極毎に電気的に分離され、
前記画素電極と、前記第１の遮光膜の前記第１の領域及び前記第２の遮光膜とは、前記画素電極毎に、それぞれビアホールを介して電気的に接続されていることを特徴とする反射型液晶表示装置。
【請求項２】
前記第２の遮光膜は、チタン（Ｔｉ）膜、窒化チタン（ＴｉＮ）膜、またはこれらチタン膜及び窒化チタン膜が積層された積層膜を有することを特徴とする請求項１記載の反射型液晶表示装置。

【請求項３】
前記第１の遮光膜と前記第２の遮光膜との間隙が誘電体材料で充填された容量部を備えていることを特徴とする請求項１記載の反射型液晶表示装置。
【請求項４】
前記誘電体材料は、窒化ケイ素（ＳｉＮ）または窒化酸化ケイ素（ＳｉＯＮ）を含むことを特徴とする請求項３記載の反射型液晶表示装置。
【請求項５】
前記第１の遮光膜と前記第２の遮光膜と間隔を４００μｍ以下としたことを特徴とする請求項１記載の反射型液晶表示装置。
【請求項６】
半導体基板の上方に設けられた導電性の第１の遮光膜上に、反射防止膜，第１の絶縁膜，導電性の第２の遮光膜，及び第２の絶縁膜を順次積層する膜積層工程と、
前記膜積層工程後に、前記第２の絶縁膜，前記第２の遮光膜，前記第１の絶縁膜，及び前記反射防止膜を貫通して、前記第１の遮光膜を露出させる穴を形成する穴形成工程と、
前記穴形成工程後に、前記穴を、導電性部材で埋めてビアホールとするビアホール形成工程と、
を有することを特徴とする反射型液晶表示装置の製造方法。
【手続補正２】
【補正対象書類名】明細書
【補正対象項目名】０００６
【補正方法】変更
【補正の内容】
【０００６】
図１に示した従来例１の反射型液晶表示装置１０Ａは一般的な反射型プロジェクタに適用できるように構成されているものであり、画像を表示するための複数の画素のうちで一つの画素を拡大して説明すると、基台となる半導体基板１１は、単結晶シリコンのようなｐ型Ｓｉ基板（又はｎ型Ｓｉ基板でも良い）を用いており、この半導体基板（以下、ｐ型Ｓｉ基板と記す）１１内の図示左側に、一つのｐ⁻ウエル領域１２が左右のフィールド酸化膜１３Ａ，１３Ｂによって画素単位で電気的に分離された状態で設けられている。そして、一つのｐ⁻ウエル領域１２内に一つのスイッチング素子１４が設けられており、このスイッチング素子１４はＭＯＳＦＥＴ（Metal Oxide Semiconductor Field Effect Transistor ）として構成されている。
【手続補正３】
【補正対象書類名】明細書
【補正対象項目名】００１０
【補正方法】変更
【補正の内容】
【００１０】
また、ｐ型Ｓｉ基板１１上でｐ⁻ウエル領域１２より図示右方に、イオン注入した拡散容量電極２１が形成されており、この拡散容量電極２１も左右のフィールド酸化膜１３Ｂ，１３Ｃによって画素単位で電気的に分離された状態で設けられており、フィールド酸化膜１３Ａからフィールド酸化膜１３Ｃまでの範囲が一つの画素と対応している。
【手続補正４】
【補正対象書類名】明細書
【補正対象項目名】００１２
【補正方法】変更
【補正の内容】
【００１２】
また、フィールド酸化膜１３Ａ～１３Ｃ，ゲート電極１６，容量電極２３の上方には、第１層間絶縁膜２５と、第１メタル膜２６と、第２層間絶縁膜２７と、第２メタル膜２８

と、第３層間絶縁膜２９と、第３メタル膜３０とによる複数の機能膜が上記した順で積層して成膜されている。
【手続補正５】
【補正対象書類名】明細書
【補正対象項目名】００４１
【補正方法】変更
【補正の内容】
【００４１】
尚、上記構成による従来例２の液晶表示装置１００では、第１の遮光膜１１１に電圧を印加し、且つ、第１の遮光膜１１１，第３の層間膜１１２，第２の遮光膜１１３によりキャパシタ（コンデンサ）を形成している。そして、対向電極１１９に対して反射電極１１５の電圧を変動させる際に、反射電極１１５，液晶組成物１１７，対向電極１１９による第１のコンデンサと、上記した第１の遮光膜１１１，第３の層間膜１１２，第２の遮光膜１１３による第２のコンデンサとを用いている。
【手続補正６】
【補正対象書類名】明細書
【補正対象項目名】００４６
【補正方法】変更
【補正の内容】
【００４６】
本発明は上記課題に鑑みてなされたものであり、第１の発明は、半導体基板と、前記半導体基板に設けられた駆動回路部と、前記駆動回路部の上方に設けられた導電性の第１の遮光膜と、前記第１の遮光膜の上方に設けられた導電性の第２の遮光膜と、前記第２の遮光膜の上方にマトリスク状に設けられた光反射性の複数の画素電極と、を有する駆動基板と、前記画素電極と所定の間隙を有して対向配置された光透過性電極を有する光透過性基板と、前記所定の間隙に封入され、前記駆動回路部により前記画素電極毎に駆動される液晶と、を備え、前記複数の画素電極は、前記複数の画素電極間に設けられた第１の開口部によって互いに電気的に絶縁され、前記第１の遮光膜は、前記画素電極毎に、前記第１の開口部と対向しない範囲に設けられた第２の開口部で囲まれて前記駆動回路部に電気的に接続された第１の領域と、前記第２の開口部より外側に設けられて前記第１の領域と電気的に絶縁された第２の領域と、を有し、前記第２の遮光膜は、前記第２の開口部と対向しない範囲に設けられた第３の開口部によって前記画素電極毎に電気的に分離され、前記画素電極と、前記第１の遮光膜の前記第１の領域及び前記第２の遮光膜とは、前記画素電極毎に、それぞれビアホールを介して電気的に接続されていることを特徴とする反射型液晶表示装置である。
【手続補正７】
【補正対象書類名】明細書
【補正対象項目名】００４７
【補正方法】変更
【補正の内容】
【００４７】
また、第２の発明は、上記した第１の発明の反射型液晶表示装置において、前記第２の遮光膜は、チタン（Ｔｉ）膜、窒化チタン（ＴｉＮ）膜、またはこれらチタン膜及び窒化チタン膜が積層された積層膜を有することを特徴とする反射型液晶表示装置である。
【手続補正８】
【補正対象書類名】明細書
【補正対象項目名】００４８
【補正方法】変更
【補正の内容】
【００４８】

また、第３の発明は、上記した第１の発明の反射型液晶表示装置において、前記第１の遮光膜と前記第２の遮光膜との間隙が誘電体材料で充填された容量部を備えていることを特徴とする反射型液晶表示装置である。
【手続補正９】
【補正対象書類名】明細書
【補正対象項目名】００４９
【補正方法】変更
【補正の内容】
【００４９】
また、第４の発明は、上記した第３の発明の反射型液晶表示装置において、前記誘電体材料は、窒化ケイ素（ＳｉＮ）または窒化酸化ケイ素（ＳｉＯＮ）を含むことを特徴とする反射型液晶表示装置である。
【手続補正１０】
【補正対象書類名】明細書
【補正対象項目名】００５０
【補正方法】変更
【補正の内容】
【００５０】
また、第５の発明は、上記した第１の発明の反射型液晶表示装置において、前記第１の遮光膜と前記第２の遮光膜と間隔を４００μｍ以下としたことを特徴とする反射型液晶表示装置である。
【手続補正１１】
【補正対象書類名】明細書
【補正対象項目名】００５１
【補正方法】変更
【補正の内容】
【００５１】
また、第６の発明は、半導体基板の上方に設けられた導電性の第１の遮光膜上に、反射防止膜，第１の絶縁膜，導電性の第２の遮光膜，及び第２の絶縁膜を順次積層する膜積層工程と、前記膜積層工程後に、前記第２の絶縁膜，前記第２の遮光膜，前記第１の絶縁膜，及び前記反射防止膜を貫通して、前記第１の遮光膜を露出させる穴を形成する穴形成工程と、前記穴形成工程後に、前記穴を、導電性部材で埋めてビアホールとするビアホール形成工程と、を有することを特徴とする反射型液晶表示装置の製造方法である。
【手続補正１２】
【補正対象書類名】明細書
【補正対象項目名】００５２
【補正方法】変更
【補正の内容】
【００５２】
本発明に係る反射型液晶表示装置及び反射型液晶表示装置の製造方法によれば、ビアホールを形成する工程を、上述した従来例２のような、光リークの発生を抑えるように対策された液晶表示装置よりも１工程削減することができる。
【手続補正１３】
【補正対象書類名】明細書
【補正対象項目名】００５３
【補正方法】変更
【補正の内容】
【００５３】
また、本発明に係る反射型液晶表示装置によれば、反射用画素電極の電位の変動を小さくすることができ、フリッカーや焼きつきなどに対して有利となる。

【手続補正１４】
【補正対象書類名】明細書
【補正対象項目名】００５４
【補正方法】変更
【補正の内容】
【００５４】
また、本発明に係る反射型液晶表示装置によれば、隣り合う反射用画素電極間に形成した開口部から侵入した読み出し光の一部を吸収することができる。
【手続補正１５】
【補正対象書類名】明細書
【補正対象項目名】００５５
【補正方法】変更
【補正の内容】
【００５５】
また、本発明に係る反射型液晶表示装置によれば、カラー画像用の読み出し光ＬのうちでＢ（青色）光の波長４００ｎｍ以下の光は使用する必要がないので、遮光用絶縁膜の遮光効果をもっとも高くすることができる。
【手続補正１６】
【補正対象書類名】明細書
【補正対象項目名】００５６
【補正方法】変更
【補正の内容】
【００５６】
また、本発明に係る反射型液晶表示装置によれば、隣り合う反射用画素電極間に形成した開口部から侵入した読み出し光の一部を反射率が低いＳｉＮ又はＳｉＯＮにより遮光性能を向上させることができると共に、誘電率が大きいＳｉＮ又はＳｉＯＮにより２層の金属遮光膜間に成膜した遮光用絶縁膜と該２層の金属遮光膜とで形成した保持容量部の保持容量値を大きくすることができる。更に、高屈折率のＳｉＮ又はＳｉＯＮによる遮光用絶縁膜と、光吸収性がある金属遮光膜とを組み合わせることで遮光効果をより大きくすることができる。
【手続補正１７】
【補正対象書類名】明細書
【補正対象項目名】００５７
【補正方法】変更
【補正の内容】
【００５７】
また、以下に示す反射型液晶表示装置の製造方法によれば、反射型液晶表示装置を製造した際に、金属遮光膜は、メタル膜中に形成した開口部内でメタル膜に接触してショートしてしまう現象がなくなる。これにより、反射用画素電極とＣＯＭ電位とがショートすることもなく、また、金属遮光膜とメタル膜との間に保持容量部も正常に形成できるので、品質及び性能の良い反射型液晶表示装置を製造することができる。
【手続補正１８】
【補正対象書類名】明細書
【補正対象項目名】００６２
【補正方法】変更
【補正の内容】
【００６２】
図４に示した如く、本発明に係る実施例１の反射型液晶表示装置１０Ｂにおいて、画像を表示するための複数の画素のうちで一つの画素を拡大して説明すると、基台となる半導体基板１１は、先に図１を用いて説明した従来例１の反射型液晶表示装置１０Ａと同様に

、ｐ型Ｓｉ基板（又はｎ型Ｓｉ基板でも良い）を用いており、この半導体基板（以下、ｐ型Ｓｉ基板と記す）１１内に一つのｐ⁻ウエル領域１２が左右のフィールド酸化膜１３Ａ，１３Ｂによって画素単位で電気的に分離された状態で設けられている。そして、一つのｐ⁻ウエル領域１２内に一つのスイッチング素子１４として低電圧駆動タイプのＭＯＳＦＥＴが設けられている。このスイッチング素子（以下、ＭＯＳＦＥＴと記す）１４は、ゲート酸化膜１５上にゲート電極１６を成膜したゲートＧと、ドレイン領域１７上にドレイン電極１８を成膜したドレインＤと、ソース領域１９上にソース電極２０を成膜したソースＳとからなり、略７Ｖ程度の低電圧で駆動できるように構成されている。

【手続補正１９】
【補正対象書類名】明細書
【補正対象項目名】００６３
【補正方法】変更
【補正の内容】
【００６３】
また、ｐ型Ｓｉ基板１１上でｐ⁻ウエル領域１２より図示右方に、拡散容量電極２１，絶縁膜２２，容量電極２３，容量電極用コンタクト２４からなる保持容量部Ｃ１が形成され、この保持容量部Ｃ１は左右のフィールド酸化膜１３Ｂ，１３Ｃによって画素単位で電気的に分離されている。

【手続補正２０】
【補正対象書類名】明細書
【補正対象項目名】００６４
【補正方法】変更
【補正の内容】
【００６４】

また、フィールド酸化膜１３Ａ～１３Ｃ，ゲート電極１６，容量電極２３の上方に積層して成膜した複数の機能膜のうちで最上層に各ＭＯＳＦＥＴ１４と対応する複数の反射用画素電極３０をそれぞれ電気的に分離して設ける際に、第１層間絶縁膜２５から第１メタル膜２６，第２層間絶縁膜２７，第２メタル膜２８までは従来例１と同じように成膜され、且つ、アルミ配線で成膜した第１メタル膜２６は第１ビアホールＶｉａ１内のアルミ配線によるドレイン電極１８，ソース電極２０，容量電極用コンタクト２４を介して一つのスイッチング素子１４及び保持容量部Ｃ１にそれぞれ接続されている。更に、一つの第２メタル膜２８は、隣り合う第２メタル膜２８間に形成した開口部２８ａによって電気的に分離され且つ第２ビアホールＶｉａ２内のアルミ配線により第１メタル膜２６に接続されている点も従来例１と同様である。

【手続補正２１】
【補正対象書類名】明細書
【補正対象項目名】００９２
【補正方法】変更
【補正の内容】
【００９２】
まず、図９（ａ）に示した第１工程では、公知の方法により、ｐ型Ｓｉ基板（半導体基板）１１上にＭＯＳＦＥＴ（スイッチング素子）１４と保持容量部Ｃ１とフィールド酸化膜１３Ａ～１３Ｃとを形成し、これらの上に第１層間絶縁膜２５，第１メタル膜２６，第２層間絶縁膜２７，第１金属遮光膜（第２メタル膜）２８／反射防止膜３１（図５のみ図示）を順に成膜する。この際、第１メタル膜２６は第１ビアホールＶｉａ１内のアルミ配線によりＭＯＳＦＥＴ１４と保持容量部Ｃ１に電気的に接続され、第１金属遮光膜（第２メタル膜）２８は第２ビアホールＶｉａ２内のアルミ配線により第１メタル膜２６に電気的に接続される。また、隣り合う第１金属遮光膜（第２メタル膜）２８／反射防止膜３１（図５）間に開口部２８ａをリソグラフィーにて所定のパターニングと、エッチングとで

形成し、一つの第１金属遮光膜（第２メタル膜）２８を隣りから電気的に分離する。