

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5162969号
(P5162969)

(45) 発行日 平成25年3月13日 (2013. 3. 13)

(24) 登録日 平成24年12月28日 (2012. 12. 28)

(51) Int. Cl.

F I

G O 2 F 1/1337 (2006. 01)

G O 2 F 1/1337

G O 2 F 1/13 (2006. 01)

G O 2 F 1/13 1 O 1

G O 2 F 1/1343 (2006. 01)

G O 2 F 1/1343

請求項の数 8 (全 15 頁)

(21) 出願番号 特願2007-154792 (P2007-154792)
 (22) 出願日 平成19年6月12日 (2007. 6. 12)
 (65) 公開番号 特開2008-309832 (P2008-309832A)
 (43) 公開日 平成20年12月25日 (2008. 12. 25)
 審査請求日 平成22年2月15日 (2010. 2. 15)

(73) 特許権者 000002369
 セイコーエプソン株式会社
 東京都新宿区西新宿2丁目4番1号
 (74) 代理人 100095728
 弁理士 上柳 雅誉
 (74) 代理人 100107261
 弁理士 須澤 修
 (74) 代理人 100127661
 弁理士 宮坂 一彦
 (72) 発明者 佐々木 将人
 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
 審査官 佐藤 洋允

最終頁に続く

(54) 【発明の名称】 液晶装置の製造方法、液晶装置、及び電子機器

(57) 【特許請求の範囲】

【請求項 1】

画素電極がマトリクス状に設けられた基板を具備する液晶装置の製造方法であって、
 前記基板上に、液晶を配向させる配向膜を、スピニング法により、少なくとも
前記画素電極を覆うように塗布する配向膜塗布工程を具備し、

前記配向膜塗布工程において、前記画素電極上よりも前記画素電極間における前記配向
膜の膜厚を厚くするとともに、側面に凹部が形成された前記画素電極の外周縁部が所定の
膜厚の前記配向膜で覆われるように、前記画素電極間における前記配向膜の膜厚を前記画
素電極の膜厚の 1 / 2 以上とすることを特徴とする液晶装置の製造方法。

【請求項 2】

前記配向膜塗布工程において、前記画素電極の外周縁部は、10 ~ 20 nmの膜厚の前
記配向膜で覆われることを特徴とする請求項 1 に記載の液晶装置の製造方法。

【請求項 3】

前記配向膜塗布工程において、前記基板上の平面視した状態の中央に前記配向膜を滴下
して、前記基板を第 1 の速度で回転させた後、前記基板を前記第 1 の速度よりも遅い第 2
の速度で回転させて行うことを特徴とする請求項 1 に記載の液晶装置の製造方法。

【請求項 4】

前記画素電極の外周縁部は、断面形状が鋭角に形成されており、
 前記配向膜塗布工程において、断面形状が鋭角に形成された前記外周縁部を所定の膜厚
で覆うよう前記配向膜を塗布することを特徴とする請求項 1 ~ 3 のいずれか 1 項に記載の

10

20

液晶装置の製造方法。

【請求項 5】

画素電極がマトリクス状に設けられた基板を具備する液晶装置であって、

前記画素電極を覆うように配向膜が形成されており、

前記配向膜は、前記画素電極上よりも前記画素電極間における膜厚が厚く形成されており、側面に凹部が形成された前記画素電極の外周縁部を所定の膜厚で覆うように、前記画素電極間における前記配向膜の膜厚を前記画素電極の膜厚の 1 / 2 以上としたことを特徴とする液晶装置。

【請求項 6】

前記配向膜は、前記画素電極の外周縁部を 10 ~ 20 nm の膜厚で覆うように形成されてなることを特徴とする請求項 5 に記載の液晶装置。

10

【請求項 7】

前記画素電極の前記外周縁部は、断面形状が鋭角に形成されており、

前記配向膜は、断面形状が鋭角に形成された前記外周縁部を所定の膜厚で覆うよう形成されていることを特徴とする請求項 5 または 6 に記載の液晶装置。

【請求項 8】

請求項 5 ~ 7 のいずれか 1 項に記載の液晶装置を具備したことを特徴とする電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

20

本発明は、液晶に駆動電圧を印加する画素電極がマトリクス状に設けられた基板を具備する液晶装置の製造方法、液晶装置、及び電子機器に関する。

【背景技術】

【0002】

周知のように、電気光学装置、例えば光透過型の液晶装置は、ガラス基板、石英基板、シリコン基板等からなる 2 枚の基板間に液晶が介在されて構成されており、一方の基板に、例えば薄膜トランジスタ等のスイッチング素子及び画素電極をマトリクス状に配置し、他方の基板に対向電極を配置して、両基板間に介在された液晶層の光学特性を画像信号に応じて変化させることで、画像表示を可能としている。

【0003】

30

また、トランジスタを配置した素子基板と、この素子基板に相対して配置される対向基板とは、別々に製造される。素子基板及び対向基板は、例えば石英基板上に、所定のパターンを有する半導体薄膜、絶縁性薄膜又は導電性薄膜を積層することによって構成される。層毎に各種膜の成膜工程とフォトリソグラフィ工程とを繰り返すことによって形成されるのである。

【0004】

このようにして形成された素子基板及び対向基板は、パネル組立工程において高精度（例えばアライメント誤差 1 μm 以内）に貼り合わされる。このパネル組立工程の一例を説明すると、先ず、各基板の製造工程において夫々製造された素子基板の画素電極上、及び対向基板の対向電極上に、液晶分子を基板面に沿って配向させるためのポリイミド等の有機配向膜（以下、単に配向膜と称す）が塗布される。その後、焼成が行われ、さらに配向膜に対し、電圧無印加時の液晶分子の配列を規定するためのラビング処理が施される。

40

【0005】

次いで、例えば液晶封入方式により、素子基板と対向基板との間に液晶が介在される場合には、素子基板と対向基板との一方の基板上に、接着剤となるシール材が、一部に注入口となる切り欠きを有するよう略周状に塗布され、このシール材が用いられて素子基板に対し、対向基板が貼り合わされる。

【0006】

次いで、アライメントが施されてそれぞれ圧着硬化された後、真空中において素子基板のシール材の注入口の近傍に、規定量の液晶がそれぞれ滴下され、その後、大気解放され

50

ることにより、注入口を介して液晶が素子基板と対向基板との間にそれぞれ注入され、最後に、注入口が、封止材により封止されて、液晶装置が製造される。製造された液晶装置は、その後、プロジェクタ等の電子機器に用いられる。

【0007】

ここで、素子基板にマトリクス状に設けられた各画素を駆動する際、例えば、全画素の駆動電圧の極性を、一定周期で行毎または列毎に反転させる既知の反転駆動を用いて、各画素を駆動すると、行毎または列毎の画素電極間において、電位差が発生して、その結果、横電界が発生する。尚、画素電極間に発生する横電界は、反転駆動に限らず、素子基板の表示領域の開口率を向上させるため、液晶分子が多方向に傾斜するよう、画素を駆動した場合等にも生じる。

10

【0008】

画素電極間に横電界が発生すると、画素電極上の配向膜において、画素電極間に近接する側に位置する配向膜によって配向される液晶分子の傾斜角が変化する方向が、画素電極中央の配向膜によって配向される液晶分子の傾斜角が変化する方向と異なってしまう、所謂リバースチルトが発生してしまう場合があり、素子基板の表示領域において、リバースチルトに起因した光漏れ（以下、ドメインと称す）が発生し、表示領域中の画像の輝度がドメイン領域だけ異なってしまう場合があるといった問題があった。

【0009】

このような問題に鑑み、特許文献1には、画素電極上に形成される配向膜の膜厚を可変することにより、リバースチルトに起因したドメインの発生を抑制する構成が開示されている。

20

【特許文献1】特開2005-99466号公報

【発明の開示】

【発明が解決しようとする課題】

【0010】

ところで、素子基板の画素電極上に配向膜を塗布する手法としては、既知の印刷を用いた手法や、既知のインクジェットを用いた手法や、既知のスピンコーティングを用いた手法等が周知である。

【0011】

ところが、印刷を用いた手法では、素子基板上において、配向膜を均一の膜厚に塗布することが難しく、印刷によって配向膜が塗布された素子基板を具備する液晶装置を用いて表示を行うと、表示画質が低下してしまうといった問題がある。

30

【0012】

また、インクジェットを用いた手法では、液滴吐出手段により吐出する配向膜の粘度が高いと、塗布後、配向膜の液滴が広がり難くなることから、粘度の低い配向膜を用いざるを得ないが、この場合、塗布後、配向膜が素子基板上に定着し難くなってしまう、やはり、素子基板上において、均一の膜厚に配向膜を塗布することが難しいといった問題があった。

【0013】

以上から、配向膜の塗布は、スピン装置によって回転する素子基板上に配向膜を塗布するスピンコーティングを用いた手法により行われるのが一般的である。

40

【0014】

しかしながら、スピンコーティングを用いた手法によっても、図11に示すように、画素電極9上に塗布された配向膜116は、塗布後、画素電極間200に流れてしまい、特に、画素電極9の素子基板100から起立した2点鎖線で囲った外周縁部（以下、肩部と称す）9eにおいては、肩部9eを覆う配向膜116が薄くなってしまう、即ち肩部9eを覆う配向膜116の液晶分子50bの配向に十分な膜厚が確保できないといった問題があった。

【0015】

さらには、画素電極の形成に伴い画素電極を、例えばドライエッチングによりパターニ

50

ングする際、ドライエッチング後、画素電極の下地膜との密着性が低下することに起因して、図12に示すように、画素電極9の側面9sに凹部150が形成されてしまい、画素電極9の肩部9eが、断面形状が鋭角に形成されてしまうことがある。

【0016】

肩部9eの断面形状が鋭角に形成されてしまうと、画素電極間200に、画素電極9上の配向膜116が流れやすくなってしまい、肩部9eを覆う配向膜116の十分な膜厚が、より確保し難くなってしまう。

【0017】

肩部9eを覆う配向膜116の膜厚が確保できないと、配向膜116は、厚い程、液晶分子50bを配向する規制力が安定するため、液晶分子50bに対する配向規制力が低下し、画素電極間200に上述した横電界Yが生じた場合、肩部9eの配向膜116によって配向される液晶分子50bに、横電界Yに起因してリバースチルトが発生し、その結果、ドメインが発生してしまうといった問題があった。

【0018】

以上のような問題に鑑み、画素電極の肩部を確実に十分な膜厚の配向膜で覆うよう、配向膜の塗布量、即ち膜厚を増やす手法も考えられるが、配向膜は、膜厚が厚すぎると、画素電極から液晶層に電圧を印加する際の抵抗となってしまう他、光透過率が低下してしまうといった問題がある。

【0019】

本発明は上記問題に着目してなされたものであり、画素電極の肩部を、簡単な手法により、光透過率を低下させることなく液晶分子の配向に十分な膜厚の配向膜で確実に覆うことにより、リバースチルトの発生に起因したドメインの発生を抑制することのできる液晶装置の製造方法、液晶装置、及び電子機器を提供することを目的とする。

【課題を解決するための手段】

【0020】

上記目的を達成するために本発明に係る液晶装置の製造方法は、画素電極がマトリクス状に設けられた基板を具備する液晶装置の製造方法であって、前記基板上に、液晶を配向させる配向膜を、スピンコーティング法により、少なくとも前記画素電極を覆うように塗布する配向膜塗布工程を具備し、前記配向膜塗布工程において、前記画素電極上よりも前記画素電極間における前記配向膜の膜厚を厚くするとともに、側面に凹部が形成された前記画素電極の外周縁部が所定の膜厚の前記配向膜で覆われるように、前記画素電極間における前記配向膜の膜厚を前記画素電極の膜厚の1/2以上とすることを特徴とする。

また、前記配向膜塗布工程において、前記画素電極の外周縁部は、10～20nmの膜厚の前記配向膜で覆われることを特徴とする。

【0021】

本発明によれば、画素電極上よりも画素電極間における基板上の配向膜の膜厚を厚く塗布することにより、画素電極における肩部を、塗布後の配向膜により光透過率を低下させることなく液晶分子の配向に十分な厚さで覆うことができる。このことから、画素電極の肩部上の配向膜の膜厚を確保できないことにより、肩部において画素電極間の電位差による横電界の影響に起因してリバースチルトが発生し、ドメインが発生してしまうことを、簡単な手法により確実に抑制することができる液晶装置の製造方法を提供することができるという効果を有する。

【0022】

また、前記配向膜塗布工程において、前記画素電極間における前記基板上の前記配向膜の膜厚が、前記基板上における前記画素電極の厚みの1/2以上となるよう、前記配向膜を塗布することを特徴とする。

【0023】

本発明によれば、画素電極間における基板上の配向膜の膜厚が、基板上における画素電極の厚みの1/2以上となるよう配向膜を塗布することができるため、画素電極における肩部を、光透過率を低下させることなく液晶分子の配向に十分な厚さの配向膜により覆う

10

20

30

40

50

ことができる。このことから、画素電極の肩部上の配向膜の膜厚を確保できないことにより、肩部において画素電極間の電位差による横電界の影響に起因してリバースチルトが発生し、ドメインが発生してしまうことを、簡単な手法により確実に抑制することができる液晶装置の製造方法を提供することができるといった効果を有する。

【0024】

さらに、前記配向膜塗布工程は、回転する前記基板上に前記配向膜を塗布するスピンコーティング法と、印刷により前記基板上に前記配向膜を塗布する印刷法と、液滴吐出手段により前記基板上に前記配向膜を塗布する液滴吐出法とのいずれかの手法により行われることを特徴とする。

【0025】

本発明によれば、簡単かつ確実に、画素電極上よりも画素電極間における基板上の配向膜の膜厚を厚く塗布することができるため、画素電極における肩部を、光透過率を低下させることなく液晶分子の配向に十分な厚さの配向膜により覆うことができる液晶装置の製造方法を提供することができるといった効果を有する。

【0026】

また、前記配向膜塗布工程は、前記スピンコーティング法により行われ、該スピンコーティング法は、前記基板上の平面視した状態の中央に前記配向膜を滴下して、前記基板を第1の速度で回転させた後、前記基板を前記第1の速度よりも遅い第2の速度で回転させて行うことを特徴とする。

【0027】

本発明によれば、配向膜の滴下後、基板を第1の速度で高速回転させることにより、基板上に素早く配向膜を広げることができるとともに、配向膜を広げた後、第1の速度よりも遅い第2の速度で基板を回転させることにより、基板上に配向膜を均一な膜厚で塗布できるとともに、画素電極における肩部を、光透過率を低下させることなく液晶分子の配向に十分な厚さの配向膜により覆うことができる液晶装置の製造方法を提供することができるといった効果を有する。

【0028】

また、前記画素電極の側面部に凹部が形成されているとともに、前記凹部により、前記画素電極の前記外周縁部は、断面形状が鋭角に形成されており、前記配向膜塗布工程において、断面形状が鋭角に形成された前記外周縁部を設定厚さで覆うよう前記配向膜を塗布

【0029】

本発明によれば、画素電極を所定の形状にパターニングした際、画素電極の側面に、画素電極と、該画素電極の下地膜との密着性が低下することに起因して凹部が形成されてしまい、画素電極における肩部が、断面形状が鋭角に形成されてしまったとしても、肩部を、光透過率を低下させることなく液晶分子の配向に十分な厚さの配向膜により覆うことができる液晶装置の製造方法を提供することができるといった効果を有する。

【0030】

本発明に係る液晶装置は、画素電極がマトリクス状に設けられた基板を具備する液晶装置であって、前記画素電極を覆うように配向膜が形成されており、前記配向膜は、前記画素電極上よりも前記画素電極間における膜厚が厚く形成されており、側面に凹部が形成された前記画素電極の外周縁部を所定の膜厚で覆うように、前記画素電極間における前記配向膜の膜厚を前記画素電極の膜厚の1/2以上としたことを特徴とする。

また、前記配向膜は、前記画素電極の外周縁部を10～20nmの膜厚で覆うように形成されてなることを特徴とする。

【0031】

本発明によれば、画素電極上よりも画素電極間における基板上の配向膜の膜厚が厚く塗布されていることにより、画素電極における肩部が、配向膜により光透過率を低下させることなく液晶分子の配向に十分な厚さで覆われることから、画素電極の肩部上の配向膜の

10

20

30

40

50

膜厚を確保できないことにより、肩部において画素電極間の電位差による横電界の影響に起因してリバースチルトが発生し、ドメインが発生してしまうことを、確実に抑制することができるといった効果を有する。

【0032】

また、前記配向膜は、前記画素電極間における前記基板上の膜厚が、前記基板上における前記画素電極の厚みの1/2以上となるよう形成されていることを特徴とする。

【0033】

本発明によれば、画素電極間における基板上の配向膜の膜厚が、基板上における画素電極の厚みの1/2以上の厚みとなるよう配向膜が塗布されていることにより、画素電極における肩部が、光透過率を低下させることなく液晶分子の配向に十分な厚さの配向膜により覆われる。このことから、画素電極の肩部上の配向膜の膜厚を確保できないことにより、肩部において画素電極間の電位差による横電界の影響に起因してリバースチルトが発生し、ドメインが発生してしまうことを、確実に抑制することができる液晶装置を提供することができるといった効果を有する。

10

【0034】

さらに、前記画素電極の側面部に凹部が形成されているとともに、前記凹部により、前記画素電極の前記外周縁部は、断面形状が鋭角に形成されており、前記配向膜は、断面形状が鋭角に形成された前記外周縁部を設定厚さで覆うよう形成されていることを特徴とする。

【0035】

20

本発明によれば、画素電極が所定の形状にパターニングされた際、画素電極の側面に、画素電極と画素電極の下地膜との密着性が低下することに起因して凹部が形成されてしまい、画素電極における肩部が、断面形状が鋭角に形成されてしまったとしても、肩部は、光透過率を低下させることなく液晶分子の配向に十分な厚さの配向膜により覆われる。このことから、肩部において画素電極間の電位差による横電界の影響に起因してリバースチルトが発生し、ドメインが発生してしまうことを、確実に抑制することができる液晶装置を提供することができるといった効果を有する。

【0036】

本発明に係る電子機器は、請求項6～8のいずれか1項に記載の液晶装置を具備したことを特徴とする。

30

【0037】

本発明によれば、画素電極上よりも画素電極間における基板上の配向膜の膜厚が厚く塗布されていることにより、画素電極における肩部が、配向膜により光透過率を低下させることなく液晶分子の配向に十分な厚さで覆われる。このことから、画素電極の肩部上の配向膜の膜厚を確保できないことにより、肩部において画素電極間の電位差による横電界の影響に起因してリバースチルトが発生し、ドメインが発生してしまうことを、確実に抑制することができる構成を具備する電子機器を提供することができるといった効果を有する。

【発明を実施するための最良の形態】

【0038】

40

以下、図面を参照にして本実施の形態を説明する。尚、以下に示す実施の形態において液晶装置は、光透過型の液晶装置を例に挙げて説明する。また、液晶装置において対向配置される一対の基板の内、一方の基板は、素子基板（以下、TFT基板と称す）を、また他方の基板は、TFT基板に対向する対向基板を例に挙げて説明する。

【0039】

先ず、本実施の形態の液晶装置の製造方法によって製造される液晶装置の構成を、図1～図3を用いて説明する。

【0040】

図1は、本実施の形態を示す液晶装置の平面図、図2は、図1中のII-II線に沿って切断した断面図、図3は、画素を構成する図1のTFT基板上の素子の等価回路図であ

50

る。

【 0 0 4 1 】

図 1、図 2 に示すように、液晶装置 1 は、例えば、石英基板やガラス基板、シリコン基板等を用いた T F T 基板 1 0 と、該 T F T 基板 1 0 に対向配置される、例えばガラス基板や石英基板、シリコン基板等を用いた対向基板 2 0 との間の内部空間に、液晶 5 0 が介在されて構成される。対向配置された T F T 基板 1 0 と対向基板 2 0 とは、シール材 5 2 によって貼り合わされている。

【 0 0 4 2 】

T F T 基板 1 0 の液晶 5 0 と接する領域に、液晶装置 1 の表示領域 4 0 を構成する T F T 基板 1 0 の表示領域 1 0 h が構成されている。また、T F T 基板 1 0 上の表示領域 1 0 h に、画素を構成するとともに、後述する対向電極 2 1 とともに液晶 5 0 に駆動電圧を印加する画素電極 (I T O) 9 が、図 3 に示すように、マトリクス状に配置されている。

10

【 0 0 4 3 】

また、対向基板 2 0 の基板上的液晶 5 0 と接する面の全面に、液晶 5 0 に画素電極 9 とともに駆動電圧を印加する対向電極 (I T O) 2 1 が設けられており、対向基板 2 0 の T F T 基板 1 0 の表示領域 1 0 h に対向する位置における液晶 5 0 と接する領域に、液晶装置 1 の表示領域 4 0 を構成する対向基板 2 0 の表示領域 2 0 h が構成されている。

【 0 0 4 4 】

T F T 基板 1 0 の画素電極 9 上に、液晶 5 0 を配向させるラビング処理が施された配向膜 1 6 が設けられている。また、対向基板 2 0 上の全面に渡って形成された対向電極 2 1 上にも、液晶 5 0 を配向させるラビング処理が施された配向膜 2 6 が設けられている。尚、各配向膜 1 6 , 2 6 は、例えば、ポリイミド膜等の透明な有機膜からなる。また、配向膜 1 6 の詳しい構成については、図 4 において後述する。

20

【 0 0 4 5 】

また、図 3 に示すように、T F T 基板 1 0 の表示領域 1 0 h においては、複数本の走査線 1 1 と複数本のデータ線 6 とが交差するように配線され、走査線 1 1 とデータ線 6 とで区画された領域に画素電極 9 がマトリクス状に配置される。

【 0 0 4 6 】

そして、図 3 に示すように、走査線 1 1 とデータ線 6 との各交差部位に対応してスイッチング素子である薄膜トランジスタ (以下、T F T と称す) 3 0 が設けられ、この T F T 3 0 毎に画素電極 9 が電氣的に接続されている。

30

【 0 0 4 7 】

T F T 3 0 は走査線 1 1 の O N 信号によってオンとなり、これにより、データ線 6 に供給された画像信号が画素電極 9 に供給される。この画素電極 9 と対向基板 2 0 に設けられた対向電極 2 1 との間の電圧が液晶 5 0 に印加される。

【 0 0 4 8 】

また、図 3 に示すように、画素電極 9 と並列に、蓄積容量 7 0 が設けられている。蓄積容量 7 0 によって、液晶 5 0 に印加される電圧の保持時間が延長され、例えば画像信号が画素電極 9 に供給される時間よりも 3 桁も長い時間の保持が可能となる。

【 0 0 4 9 】

40

対向基板 2 0 に、T F T 基板 1 0 の表示領域 1 0 h 及び対向基板 2 0 の表示領域 2 0 h の外周を、画素領域において規定し区画することにより、表示領域 4 0 を規定する額縁としての遮光膜 5 3 が設けられている。

【 0 0 5 0 】

液晶 5 0 が T F T 基板 1 0 と対向基板 2 0 との間の空間に、既知の液晶注入方式で注入される場合、シール材 5 2 は、シール材 5 2 の 1 辺の一部において欠落して塗布されている。尚、液晶 5 0 が T F T 基板 1 0 と対向基板 2 0 との間の空間に、既知の液晶滴下方式で滴下される場合、シール材 5 2 は、途中で欠落することなく連続的に周状に塗布される。

【 0 0 5 1 】

50

シール材 5 2 の欠落した箇所は、該欠落した箇所から貼り合わされた T F T 基板 1 0 及び対向基板 2 0 との間に液晶 5 0 を注入するための液晶注入口 1 0 8 を構成している。液晶注入口 1 0 8 は、液晶注入後、封止材 1 0 9 で封止される。尚、液晶滴下方式で液晶 5 0 が滴下される場合は、液晶注入口 1 0 8、封止材 1 0 9 は不要となる。

【 0 0 5 2 】

シール材 5 2 の外側の領域に、T F T 基板 1 0 の図示しないデータ線に画像信号を所定のタイミングで供給して該データ線を駆動するドライバであるデータ線駆動回路 1 0 1 及び外部回路との接続のための外部接続端子 1 0 2 が、T F T 基板 1 0 の一辺に沿って設けられている。

【 0 0 5 3 】

この一辺に隣接する二辺に沿って、T F T 基板 1 0 の走査線 1 1 及び図示しないゲート電極に、走査信号を所定のタイミングで供給することにより、ゲート電極を駆動するドライバである走査線駆動回路 1 0 3、1 0 4 が設けられている。走査線駆動回路 1 0 3、1 0 4 は、シール材 5 2 の内側の遮光膜 5 3 に対向する位置において、T F T 基板 1 0 上に形成されている。

【 0 0 5 4 】

また、T F T 基板 1 0 上に、データ線駆動回路 1 0 1、走査線駆動回路 1 0 3、1 0 4、外部接続端子 1 0 2 及び上下導通端子 1 0 7 を接続する配線 1 0 5 が、遮光膜 5 3 の 3 辺に対向して設けられている。

【 0 0 5 5 】

上下導通端子 1 0 7 は、シール材 5 2 のコーナー部の 4 箇所の T F T 基板 1 0 上に形成されている。そして、T F T 基板 1 0 と対向基板 2 0 相互間に、下端が上下導通端子 1 0 7 に接触し上端が対向電極 2 1 に接触する上下導通材 1 0 6 が設けられており、該上下導通材 1 0 6 によって、T F T 基板 1 0 と対向基板 2 0 との間で電気的な導通がとられている。

【 0 0 5 6 】

尚、半導体薄膜、絶縁性薄膜又は導電性薄膜等の各種薄膜形成前の、石英基板、ガラス、シリコン基板等の T F T 基板 1 0 を構成する基板の表面上に、上述した T F T 3 0 や画素電極 9 の他、これらを含む各種薄膜の構成が積層構造をなして備えられているが、この積層構造、及び積層された各層の機能は周知であるため、その説明及び図示は省略する。

【 0 0 5 7 】

次に、T F T 基板 1 0 に形成された配向膜 1 6 の詳しい構成について、図 4 を用いて説明する。図 4 は、図 1 の T F T 基板上に形成された画素電極及び配向膜の構成を示す部分拡大断面図である。

【 0 0 5 8 】

尚、図 4 においても、T F T 基板 1 0 上に形成された半導体薄膜、絶縁性薄膜又は導電性薄膜等の各種薄膜は、画素電極 9 及び配向膜 1 6 以外は、図面を簡略化するため省略して示してある。

【 0 0 5 9 】

図 4 に示すように、T F T 基板 1 0 上に、少なくとも画素電極 9 を平面視した状態で覆うよう、配向膜 1 6 が形成されている。詳しくは、T F T 基板 1 0 上における画素電極間 2 0 0 における配向膜 1 6 の膜厚 h_1 が、画素電極 9 上の配向膜 1 6 の膜厚 h_4 よりも厚くなる ($h_1 > h_4$) とともに、より具体的には、画素電極間 2 0 0 における配向膜 1 6 の膜厚 h_1 が、画素電極 9 の厚み h_2 の $1/2$ 以上となる ($h_1 \geq 1/2 \times h_2$) とともに、画素電極 9 の肩部 9 e を、設定厚さ h_3 、例えば $10 \sim 20 \text{ nm}$ で覆うよう配向膜 1 6 が形成されている。

【 0 0 6 0 】

尚、T F T 基板 1 0 上における画素電極間 2 0 0 の配向膜 1 6 の膜厚 h_1 が、画素電極 9 上の配向膜 1 6 の膜厚 h_4 と同じにならずに、膜厚 h_4 よりも厚くなるのは、例えばスピコート法を用いて配向膜 1 6 を塗布した際、画素電極 9 上に塗布された配向膜

10

20

30

40

50

16が、画素電極間200に流れてしまうためである。

【0061】

よって、スピンコーティング法を用いて配向膜16が塗布される際は、画素電極間200に流れ込む配向膜16の膜厚 h_1 が、画素電極9の厚み h_2 の $1/2$ 以上となる量の配向膜16がTFT基板10上に塗布される。

【0062】

次に、このように構成された液晶装置の製造方法を、図5～図7を用いて説明する。図5は、液晶装置の製造方法を概略的に示すフローチャート、図6は、TFT基板上に塗布する配向膜の粘度とスピンコーティングにおけるTFT基板の回転数とに対する画素電極間の配向膜の厚みを示す図表、図7は、スピンコーティングにおける時間に対するTFT基板の回転数を示す図である。

10

【0063】

尚、以下に示す製造工程以外の液晶装置の製造工程は周知であるため、その説明は省略する。

【0064】

図5に示すように、まず、ステップS1において、複数の薄膜が積層されて形成されたTFT基板10上に、画素電極9を、図3に示すようにマトリクス状に所定の形状に形成する画素電極形成工程を行う。

【0065】

次いで、ステップS2において、TFT基板10上に、配向膜16を、少なくとも画素電極9を平面視した状態で覆うように、スピンコーティング法により塗布する配向膜塗布工程を行う。

20

【0066】

具体的には、まず、TFT基板10上の平面視した状態の中央に、上述したように、画素電極間200に流れ込む配向膜16の膜厚 h_1 が、画素電極9の厚み h_2 の $1/2$ 以上となる量の配向膜16を塗布する。

【0067】

次いで、TFT基板10を、スピン装置を用いて、図7に示すように第1の速度(1st)で高速回転させて、TFT基板10上に滴下した配向膜16を素早く広げた後、第1の速度よりも遅い第2の速度(2nd)でTFT基板10を回転させ、さらに第2の速度よりも遅い第3の速度(3rd)で回転させることにより、TFT基板10の面内において塗布した配向膜16を均一の膜厚にする。尚、配向膜16滴下後のTFT基板10の回転速度の変化は、3回に限定されない。

30

【0068】

その後、画素電極9上に塗布された配向膜16が、TFT基板10上における画素電極間200に所定量流れ込むことにより、画素電極間200の配向膜16の厚み h_1 が、画素電極9の厚み h_2 以上となる。この際、画素電極9の肩部9eは、十分な膜厚の設定厚さ h_3 、例えば10～20nmで覆われることが実験の結果分かった。

【0069】

尚、スピンコーティング法を用いた配向膜16の塗布に際し、第2の速度(2nd)と第3の速度(3rd)とは、同一速度であっても構わない。

40

【0070】

また、スピンコーティング法を用いた配向膜16の塗布に際し、図6に示すように、例えば、配向膜16の材料粘度が同じ $4.0\text{ mPa}\cdot\text{s}$ の場合、第1の回転速度(1st)～第3の回転速度(3rd)を、 3350 rpm 、 2750 rpm 、 1550 rpm にした場合における画素電極間200の膜厚 h_1 が 30 nm になるのに対し、第1の回転速度(1st)～第3の回転速度(3rd)を、 2450 rpm 、 1400 rpm 、 1400 rpm にした場合における画素電極間200の膜厚 h_1 が 50 nm になることが実験の結果分かった。よって、配向膜16の吐出量、吐出時間が同じ場合、TFT基板10の回転数を下げる程、画素電極間200の膜厚 h_1 を厚くすることができることが図6から読み

50

取れる。

【0071】

さらに、スピンコーティング法を用いた配向膜16の塗布に際し、図6に示すように、例えば画素電極間200の膜厚 h_1 を同じ50nmに形成する場合、配向膜16の材料粘度が4.0mPa・sの場合、第1の回転速度(1st)~第3の回転速度(3rd)が、2450rpm、1400rpm、1400rpmになるのに対し、配向膜16の材料粘度が5.0mPa・sの場合、第1の回転速度(1st)~第3の回転速度(3rd)が、4150rpm、2400rpm、2400rpmとなることが実験の結果分かった。

【0072】

よって、配向膜16の吐出量、吐出時間が同じ場合において、配向膜16の材料粘度を上げた場合、TFT基板10の回転数を下げると、画素電極間200の膜厚 h_1 を同じに形成することができることが分かる。即ち、配向膜16の材料粘度を上げた場合、TFT基板10の回転数も上げると、画素電極間200の膜厚 h_1 を厚くすることができることが図6から読み取れる。

【0073】

図5に戻って、配向膜塗布工程後は、TFT基板10を、焼成炉に投入して焼成処理した後、続いてステップS3において、TFT基板10上に形成された配向膜16全体にラビング処理するラビング処理工程を行う。

【0074】

最後に、ステップS4において、配向膜16全体にラビング処理が施されたTFT基板10を、配向膜26が形成され、該配向膜26にラビング処理が施された対向基板20に対し、上述したように、シール材52を介して貼り合わせる、貼り合わせ工程を行う。その結果、液晶装置1は製造される。

【0075】

このように、本実施の形態においては、TFT基板10上において、少なくとも画素電極9を平面視した状態で覆うよう形成される配向膜16は、TFT基板10上における画素電極間200における配向膜16の膜厚 h_1 が、画素電極9上の配向膜16の膜厚 h_4 よりも厚くなる($h_1 > h_4$)、より具体的には、画素電極間200における配向膜16の膜厚 h_1 が、画素電極9の厚み h_2 の1/2以上となる($h_1 \geq 1/2 \times h_2$)とともに、画素電極9の肩部9eを、設定厚さ h_3 、例えば10~20nmで覆うよう形成されていると示した。

【0076】

このことによれば、画素電極間200におけるTFT基板上10の配向膜16の膜厚 h_1 が、画素電極9上の配向膜16の膜厚 h_4 より厚く、画素電極9の厚み h_2 の1/2以上となっているため、画素電極9における肩部9eを、光透過率を低下させることなく液晶分子の配向に十分な設定厚さ h_3 の配向膜16により確実に覆うことができる。

【0077】

このことから、図11に示すように、画素電極9の肩部9e上の配向膜16の膜厚を確保できないことにより、肩部9eにおいて画素電極間200の電位差による横電界Yの影響に起因してリバースチルトが発生し、ドメインが発生してしまうことを、簡単な手法により確実に抑制することができる液晶装置1の製造方法、液晶装置1を提供することができる。

【0078】

尚、以下、変形例を示す。本実施の形態においては、TFT基板10への配向膜16の塗布は、スピンコーティング法を用いて行うと示したが、これに限らず、印刷によりTFT基板10上に配向膜16を塗布する印刷法を用いた場合や、液滴吐出手段、例えばインクジェットにより、TFT基板10上に配向膜16を塗布する液滴吐出法を用いた場合においても、本実施の形態が適用可能である。

【0079】

このことによれば、簡単かつ確実に、画素電極 9 上の膜厚 h_4 よりも画素電極間 200 における TFT 基板 10 上の配向膜 16 の膜厚 h_1 を厚く塗布することができるため、画素電極 9 における肩部 9e を、光透過率を低下させることなく液晶分子の配向に十分な設定厚さ h_3 の配向膜 16 により覆うことができる液晶装置 1 の製造方法、液晶装置 1 を提供することができる。

【0080】

尚、以下、別の変形例を、図 8、図 9 を用いて示す。図 8 は、図 1 の TFT 基板上に形成された画素電極の側面に凹部が形成された場合における画素電極及び配向膜の構成を示す部分拡大断面図、図 9 は、画素電極間の配向膜の膜厚に対する、画素電極間のドメイン発生電圧の電位差を示す図表である。

10

【0081】

上述したように、図 5 のステップ S1 において、画素電極形成工程を行う際、画素電極を、例えばドライエッチングによってパターンングすると、ドライエッチング後、画素電極 9 の図示しない下地膜との密着性が低下することに起因して、図 8 に示すように、画素電極 9 の側面部である側面 9s に凹部 150 が形成されてしまい、画素電極 9 の肩部 9e が、断面形状が鋭角に形成されてしまうことがある。尚、画素電極 9 の側面 9s に凹部 150 が形成されてしまう理由としては、ドライエッチングによるパターンングに限定されない。

【0082】

肩部 9e の断面形状が鋭角に形成されてしまうと、画素電極間 200 に、画素電極 9 上の配向膜 16 が流れやすくなり、図 12 に示すように、肩部 9e を覆う配向膜 116 の十分な膜厚が、より確保し難くなってしまう。

20

【0083】

肩部 9e を覆う配向膜 116 の膜厚が確保できないと、配向膜 116 は、厚い程、液晶分子を配向する規制力が安定するため、液晶分子に対する配向規制力が低下し、画素電極間 200 に上述した横電界 Y が生じた場合、肩部 9e の配向膜 116 によって配向される液晶分子に、横電界 Y に起因してリバースチルトが発生し、その結果、ドメインが発生してしまう。

【0084】

このような場合であっても上述した本実施の形態同様、図 8 に示すように、TFT 基板 10 上において、少なくとも画素電極 9 を平面視した状態で覆うよう形成される配向膜 16 を、TFT 基板 10 上における画素電極間 200 における配向膜 16 の膜厚 h_1 が、画素電極 9 上の配向膜 16 の膜厚 h_4 よりも厚くなる ($h_1 > h_4$)、より具体的には、画素電極間 200 における配向膜 16 の膜厚 h_1 が、画素電極 9 の厚み h_2 の $1/2$ 以上となる ($h_1 \geq 1/2 \times h_2$) とともに、画素電極 9 の肩部 9e を、設定厚さ h_3 、例えば $10 \sim 20 \text{ nm}$ で覆うよう形成すれば良い。

30

【0085】

具体的には、例えば画素電極 9 の厚み h_2 が 120 nm の場合、図 9 に示すように、画素電極間 200 の配向膜 16 の厚み h_1 が 51.6 nm と、厚み h_2 の $1/2$ 以下の場合、図 12 に示すように、肩部 9e を覆う配向膜 116 の十分な膜厚 h_3 が確保し難くなってしまう。

40

【0086】

しかしながら、図 9 に示すように、画素電極間 200 の配向膜 16 の厚み h_1 が 69.4 nm と、厚み h_2 の $1/2$ 以上の場合は、図 8 に示すように、肩部 9e を覆う配向膜 116 の十分な膜厚 h_3 を確保することができ、その結果、横電界 Y が生じた場合、肩部 9e の配向膜 116 によって配向される液晶分子に、画素電極間 200 に発生した横電界 Y に起因してリバースチルトが発生し、ドメインが発生してしまうことを防ぐことができる。

【0087】

これは、図 9 に示すように、画素電極間 200 の配向膜 16 の厚み h_1 が 51.6 nm

50

の場合に画素電極間 200 に発生するドメイン発生電圧の電位差が、実験の結果 4.3 V になるのに対し、画素電極間 200 の配向膜 16 の厚み h_1 が 69.4 nm 場合に画素電極間 200 に発生するドメイン発生電圧の電位差が、実験の結果 4.8 V になることから、ドメインが発生し難くなることがわかる。

【0088】

以上から、画素電極 9 を所定の形状にパターンニングした際、画素電極 9 の側面 9s に、画素電極 9 と、該画素電極 9 の下地膜との密着性が低下することに起因して凹部 150 が形成されてしまい、画素電極 9 における肩部 9e が、断面形状が鋭角に形成されてしまったとしても、肩部 9e を、光透過率を低下させることなく液晶分子の配向に十分な厚さの配向膜 16 により覆うことができる液晶装置 1 の製造方法、液晶装置 1 を提供することができる。

10

【産業上の利用可能性】

【0089】

また、液晶装置は、上述の図示例にのみ限定されるものではなく、本発明の要旨を逸脱しない範囲内において種々変更を加え得ることは勿論である。例えば、上述した液晶装置は、TFT（薄膜トランジスタ）等のアクティブ素子（能動素子）を用いたアクティブマトリクス方式の液晶表示モジュールを例に挙げて説明したが、これに限らず、TFD（薄膜ダイオード）等のアクティブ素子（能動素子）を用いたアクティブマトリクス方式の液晶表示モジュールであっても構わない。

【0090】

20

さらに、本実施の形態においては、液晶装置は、半導体基板に素子を形成する表示用デバイス、例えば LCOS（Liquid Crystal On Silicon）等であっても構わない。LCOS では、素子基板として単結晶シリコン基板を用い、画素や周辺回路に用いるスイッチング素子としてトランジスタを単結晶シリコン基板に形成する。また、画素には、反射型の画素電極を用い、画素電極の下層に画素の各素子を形成する。

【0091】

また、液晶装置は、片側の基板の同一層に、一対の電極が形成される表示用デバイス、例えば IPS（In-Plane Switching）や、片側の基板において、絶縁膜を介して一対の電極が形成される表示用デバイス FFS（Fringe Field Switching）等であっても構わない。

30

【0092】

さらに、本発明の液晶装置が用いられる電子機器としては、投写型表示装置、具体的には、プロジェクタが挙げられる。図 10 は、図 1 の液晶装置が 3 つ配設されたプロジェクタの構成を示す図である。

【0093】

同図に示すように、プロジェクタ 1100 に、液晶装置 1 は、各々 RGB 用のライトバルブとして、例えば 3 つ（1R, 1G, 1B）配設されている。

【0094】

プロジェクタ 1100 では、メタルハライドランプ等の白色光源のランプユニット 1102 から投写光が発せされると、3 枚のミラー 1106 及び 2 枚のダイクロイックミラー 1108 によって、RGB の 3 原色に対応する光成分 R、G、B に分けられ、各色に対応するライトバルブ 1R, 1G, 1B に各々導かれる。

40

【0095】

この際、特に B 光は、長い光路による光損失を防ぐため、入射レンズ 1122、リレーレンズ 1123 及び出射レンズ 1124 からなるリレーレンズ系 1121 を介して導かれる。

【0096】

そして、ライトバルブ 1R, 1G, 1B により各々変調された 3 原色に対応する光成分は、ダイクロイックプリズム 1112 により再度合成された後、投写レンズ 1114 を介してスクリーン 1120 にカラー画像として投写される。

50

【図面の簡単な説明】

【0097】

【図1】本実施の形態を示す液晶装置の平面図。

【図2】図1中のⅠⅠ-ⅠⅠ線に沿って切断した断面図。

【図3】画素を構成する図1のTFT基板上の素子の等価回路図。

【図4】図1のTFT基板上に形成された画素電極及び配向膜の構成を示す部分拡大断面図。

【図5】液晶装置の製造方法を概略的に示すフローチャート。

【図6】TFT基板上に塗布する配向膜の粘度とスピンコーティングにおけるTFT基板の回転数とに対する画素電極間の配向膜の厚みを示す図表。

10

【図7】スピンコーティングにおける時間に対するTFT基板の回転数を示す図。

【図8】図1のTFT基板上に形成された画素電極の側面に凹部が形成された場合における画素電極及び配向膜の構成を示す部分拡大断面図。

【図9】画素電極間の配向膜の膜厚に対する、画素電極間のドメイン発生電圧の電位差を示す図表。

【図10】図1の液晶装置が3つ配設されたプロジェクタの構成を示す図。

【図11】従来のTFT基板上に形成された画素電極及び配向膜の構成を示す部分拡大断面図。

【図12】従来のTFT基板上に形成された画素電極の側面に凹部が形成された場合における画素電極及び配向膜の構成を示す部分拡大断面図。

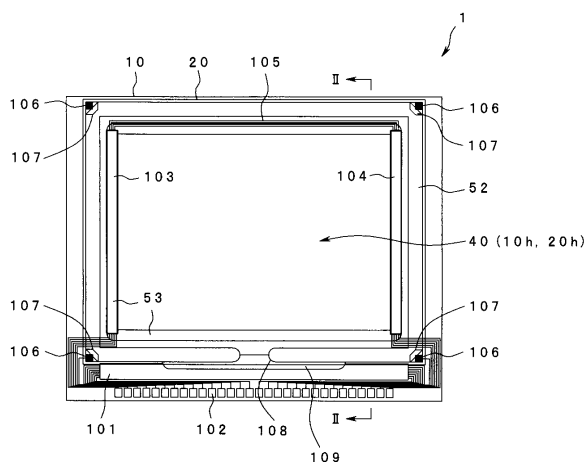
20

【符号の説明】

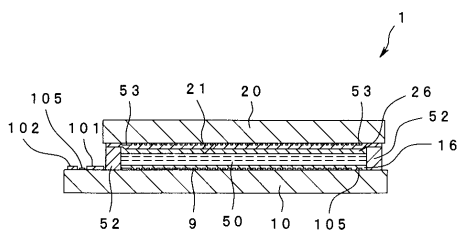
【0098】

1...液晶装置、9...画素電極、9s...側面、9e...肩部、10...TFT基板、16...配向膜、50...液晶、150...凹部、200...画素電極間、1100...プロジェクタ、h3...肩部上の配向膜の設定厚さ、1st...第1の速度、2nd...第2の速度。

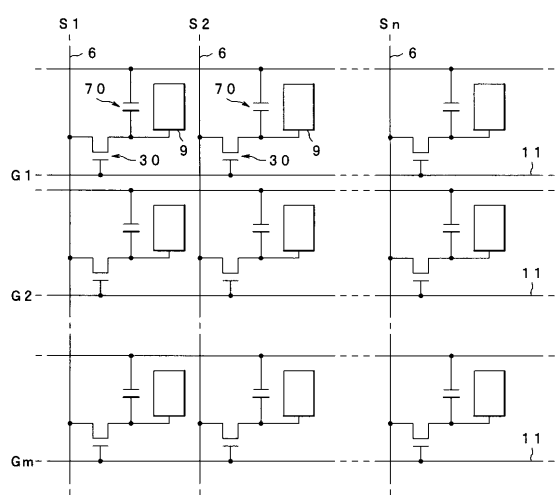
【図1】



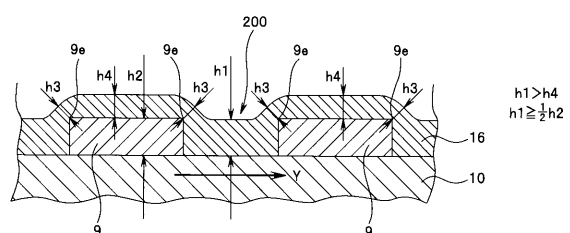
【図2】



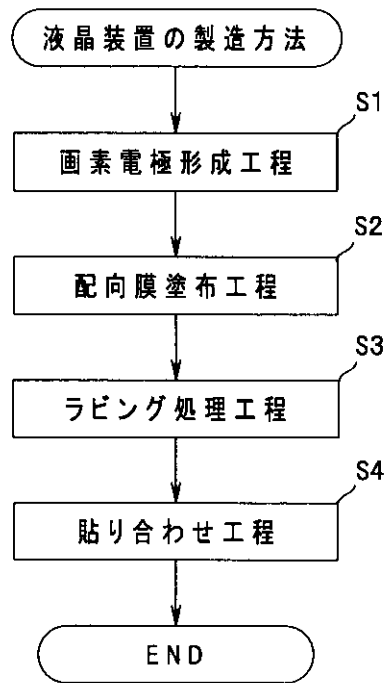
【図3】



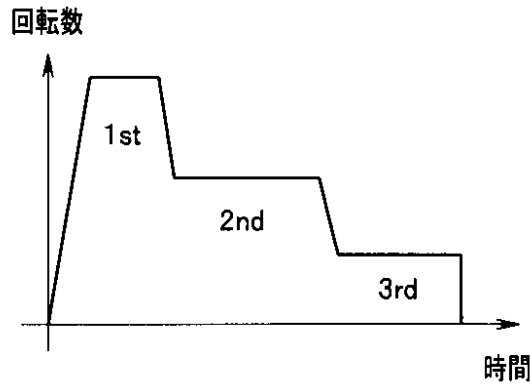
【図4】



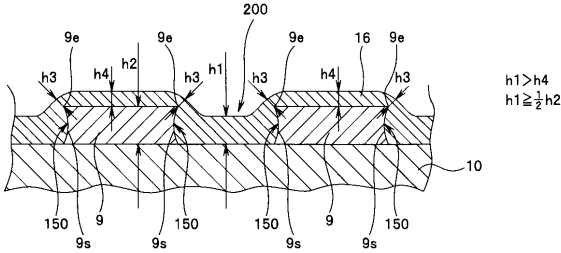
【図 5】



【図 7】



【図 8】



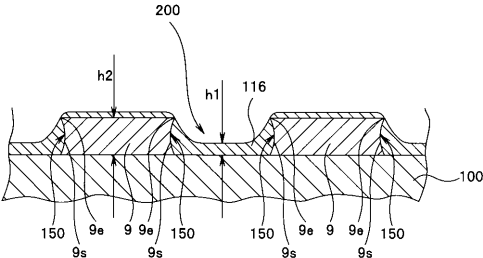
【図 6】

材料粘度 (mPa·s)	4.0	4.0	5.0
膜厚 (nm)	30	50	50
回転数 (1st) rpm	3350	2450	4150
回転数 (2nd) rpm	2750	1400	2400
回転数 (3rd) rpm	1550	1400	2400

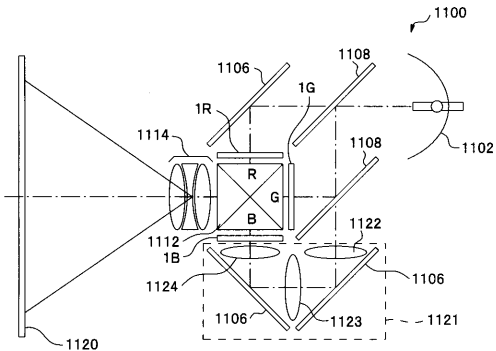
【図 9】

膜厚h1 (nm)	電位差 (V)
51.6	4.3
69.4	4.8

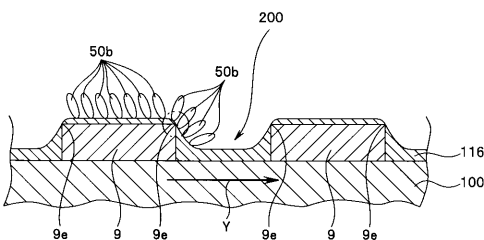
【図 1 2】



【図 1 0】



【図 1 1】



フロントページの続き

(56)参考文献 特開平 1 0 - 1 4 2 6 0 3 (J P , A)
特開 2 0 0 6 - 3 0 1 2 4 3 (J P , A)
特開 2 0 0 6 - 1 5 4 1 6 7 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)
G 0 2 F 1 / 1 3 3 7
G 0 2 F 1 / 1 3
G 0 2 F 1 / 1 3 4 3 - 1 / 1 3 4 5
G 0 2 F 1 / 1 3 5 - 1 / 1 3 6 8