

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 2 区分
 【発行日】平成 16 年 11 月 11 日 (2004.11.11)

【公開番号】特開 2000-236096 (P2000-236096A)

【公開日】平成 12 年 8 月 29 日 (2000.8.29)

【出願番号】特願 平 11-353971

【国際特許分類第 7 版】

H 0 1 L 29/786

H 0 1 L 21/336

G 0 2 F 1/1365

H 0 1 L 21/8238

H 0 1 L 27/092

【F I】

H 0 1 L 29/78 6 1 6 A

G 0 2 F 1/136 5 0 0

H 0 1 L 27/08 3 2 1 D

H 0 1 L 29/78 6 1 3 A

H 0 1 L 29/78 6 1 7 L

H 0 1 L 29/78 6 1 8 F

【手続補正書】

【提出日】平成 15 年 11 月 18 日 (2003.11.18)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

半導体層と、前記半導体層に接して形成されたゲート絶縁膜と、前記ゲート絶縁膜を介して前記半導体層と交差するゲート電極とを有する薄膜トランジスタを有する半導体装置であって、

前記ゲート電極は、前記ゲート絶縁膜に接して積層された第 1 の導電層、第 2 の導電層、第 3 の導電層とでなる多層膜で形成され、

前記半導体層は、

チャネル形成領域と、

前記チャネル形成領域を挟んで形成された導電型を有する 1 対の第 1 の不純物領域と、

前記 1 対の第 1 の不純物領域とチャネル領域の間に形成された 1 対の第 2 の不純物領域と

と、

を有し、

前記第 2 の不純物領域は、前記第 1 の不純物領域と同じ導電型を有し、かつ前記第 2 の不純物領域の不純物濃度は、前記第 1 の不純物領域の不純物濃度より低く、

前記 1 対の第 2 の不純物領域は前記ゲート絶縁膜を介して前記ゲート電極と部分的に重なっていることを特徴とする半導体装置。

【請求項 2】

半導体層と、前記半導体層に接して形成されたゲート絶縁膜と、前記ゲート絶縁膜を介して前記半導体層と交差するゲート電極とを有する薄膜トランジスタを有する半導体装置であって、

前記ゲート電極は、前記ゲート絶縁膜に接して積層された第 1 の導電層、第 2 の導電層、

第3の導電層とでなる多層膜で形成され、
前記半導体層は、
チャネル形成領域と、
導電型を有する第1の不純物領域と、
前記チャネル形成領域と前記第1の不純物領域に挟まれ、かつ前記チャネル形成領域に接する第2の不純物領域と、
前記第1の不純物領域と前記第2の不純物領域に挟まれた第3の不純物領域と、
を有し、
前記第2の不純物領域及び前記第3の不純物領域は、前記第1の不純物領域と同じ導電型であり、
前記第2の不純物領域及び前記第3の不純物領域は、前記導電型の不純物の濃度が前記第1の不純物領域よりも低く、
前記第2の不純物領域は前記ゲート絶縁膜を介して前記ゲート電極と重なり、
前記第3の不純物領域は前記ゲート電極と重ならないことを特徴とする半導体装置。

【請求項3】

nチャネル型薄膜トランジスタとpチャネル型薄膜トランジスタでなるCMOS回路を含む半導体装置であって、
前記CMOS回路は、前記nチャネル型の薄膜トランジスタの半導体層と前記pチャネル型の薄膜トランジスタの半導体層とにゲート絶縁膜を介して交差するゲート配線を有し、
前記ゲート配線は、前記ゲート絶縁膜に接して積層された第1の導電層、第2の導電層、第3の導電層とでなる多層膜で形成され、
前記nチャネル型の薄膜トランジスタの半導体層は、
チャネル形成領域と、
第1のn型不純物領域と、
前記チャネル形成領域と前記第1のn型不純物領域に挟まれ、かつ前記チャネル形成領域に接する第2のn型不純物領域と、
前記第1のn型不純物領域と前記第2のn型不純物領域に挟まれた第3のn型不純物領域と、
を有し、
前記第2のn型不純物領域及び前記第3のn型不純物領域は、前記第1のn型不純物領域よりもn型の不純物の濃度が低く、
前記第2のn型不純物領域は、前記ゲート絶縁膜を介して前記ゲート配線と重なり、
前記第3のn型不純物領域は、前記ゲート配線と重ならないことを特徴とする半導体装置。

【請求項4】

請求項3において、
前記pチャネル型の薄膜トランジスタの半導体層には、チャネル形成領域と、前記チャネル形成領域に接するp型の不純物領域が形成され、
前記p型の不純物領域は前記ゲート配線と重ならないことを特徴とする半導体装置。

【請求項5】

請求項1乃至4のいずれか1項において、
前記第1の導電層はタンタルを主成分とする膜であることを特徴とする半導体装置。

【請求項6】

請求項1乃至5のいずれか1項において、
前記第2の導電層はアルミニウムを主成分とする膜であることを特徴とする半導体装置。

【請求項7】

請求項1乃至6のいずれか1項において、
前記第3の導電層はタンタルを主成分とする膜であることを特徴とする半導体装置。

【請求項8】

請求項1乃至7のいずれか1項に記載の半導体装置を用いたアクティブマトリクス型の表示

装置。

【請求項 9】

請求項 1 乃至 7 のいずれか 1 項に記載の半導体装置を用いた、ビデオカメラ、デジタルカメラ、プロジェクタ、ゴーグル型ディスプレイ、カーナビゲーションシステム、パーソナルコンピュータ又は携帯型情報端末。

【請求項 10】

半導体層を形成する工程と、

前記半導体層に接して絶縁膜を形成する工程と、

前記絶縁膜に接し、かつ前記半導体層と交差する第 1 のフォトリソマスクを形成する工程と、

前記第 1 のフォトリソマスクを介して、所定の導電型の不純物を第 1 の濃度で前記半導体層に添加する第 1 の添加工程と、

前記絶縁膜を介して前記半導体層と交差するゲート電極を形成する工程と、

前記ゲート電極を覆って、前記ゲート電極よりもチャンネル長方向の幅が広い第 2 のフォトリソマスクを形成する工程と、

前記第 2 のフォトリソマスクを介して、前記導電型の不純物を第 2 の濃度で前記半導体層に添加する第 2 の添加工程と、

を有し、

第 1 の導電層、第 2 の導電層、第 3 の導電層の順序で前記絶縁膜側から積層した多層膜で前記ゲート電極を形成し、

前記第 1 の濃度は、前記第 2 の濃度より小さいことを特徴とする半導体装置の作製方法。

【請求項 11】

請求項 10 において、

前記ゲート電極を形成する前に、前記第 1 の添加工程で前記半導体層に添加された不純物を活性化することを特徴とする半導体装置の作製方法。

【請求項 12】

請求項 10 又は 11 において、

前記第 1 のフォトリソマスクは前記ゲート電極よりもチャンネル長方向の幅が狭いことを特徴とする半導体装置の作製方法。

【請求項 13】

請求項 10 乃至 12 のいずれか 1 項において、

前記第 1 の導電層はタンタルを主成分とする膜であることを特徴とする半導体装置の作製方法。

【請求項 14】

請求項 10 乃至 13 のいずれか 1 項において、

前記第 2 の導電層はアルミニウムを主成分とする膜であることを特徴とする半導体装置の作製方法。

【請求項 15】

請求項 10 乃至 14 のいずれか 1 項において、

前記第 3 の導電層はタンタルを主成分とする膜であることを特徴とする半導体装置の作製方法。