

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-98243

(P2010-98243A)

(43) 公開日 平成22年4月30日(2010.4.30)

|                                 |                 |             |
|---------------------------------|-----------------|-------------|
| (51) Int.Cl.                    | F I             | テーマコード (参考) |
| <b>H O 1 L 21/338 (2006.01)</b> | H O 1 L 29/80 L | 5 F 1 0 2   |
| <b>H O 1 L 29/812 (2006.01)</b> | H O 1 L 29/80 H |             |
| <b>H O 1 L 29/778 (2006.01)</b> |                 |             |

審査請求 未請求 請求項の数 18 O L (全 32 頁)

|           |                              |          |                     |
|-----------|------------------------------|----------|---------------------|
| (21) 出願番号 | 特願2008-269901 (P2008-269901) | (71) 出願人 | 503121103           |
| (22) 出願日  | 平成20年10月20日 (2008.10.20)     |          | 株式会社ルネサステクノロジ       |
|           |                              | (74) 代理人 | 100080001           |
|           |                              |          | 弁理士 筒井 大和           |
|           |                              | (72) 発明者 | 中島 秋重               |
|           |                              |          | 東京都千代田区大手町二丁目6番2号 株 |
|           |                              |          | 式会社ルネサステクノロジ内       |
|           |                              | (72) 発明者 | 重野 靖                |
|           |                              |          | 東京都千代田区大手町二丁目6番2号 株 |
|           |                              |          | 式会社ルネサステクノロジ内       |
|           |                              | (72) 発明者 | 赤嶺 均                |
|           |                              |          | 東京都千代田区大手町二丁目6番2号 株 |
|           |                              |          | 式会社ルネサステクノロジ内       |

最終頁に続く

(54) 【発明の名称】 半導体装置

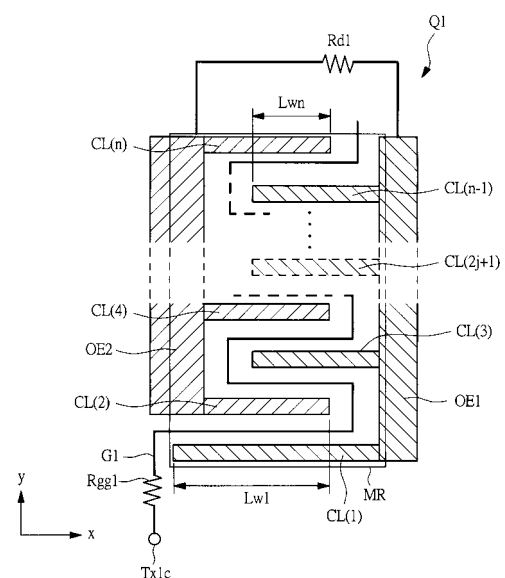
## (57) 【要約】

【課題】電界効果トランジスタ、特に、アンテナスイッチのスイッチング素子を構成する電界効果トランジスタで発生する高次高調波の発生を低減できる技術を提供する。

【解決手段】メアング構造をしているトランジスタQ1において、ゲート入力側に最も近い部分トランジスタのゲート幅を大きくする。具体的には、図5に示すように、櫛歯状電極CL(1)をその他の櫛歯状電極CL(2)~CL(n)よりも長くするように構成している。言い換えれば、フィンガー長Lw1をその他のフィンガー長Lwjよりも長くしている。特に、櫛歯状電極CL(1)を櫛歯状電極CL(1)~CL(n)の中で最も長くする。

【選択図】 図5

図5



CL(1)~CL(n): 櫛歯状電極  
G1: ゲート電極  
Lw1~Lwn: フィンガー長  
OE1, OE2: オーミック電極

**【特許請求の範囲】****【請求項 1】**

半導体基板上に形成された電界効果トランジスタを備え、  
前記電界効果トランジスタは、

(a) 前記半導体基板の第 1 方向に延在し、互いに対向するように配置された第 1 オーミック電極および第 2 オーミック電極と、

(b) 前記第 1 オーミック電極の前記第 2 オーミック電極と対向する対向面から前記第 1 方向と交差する第 2 方向に突き出た複数の第 1 櫛歯状電極と、

(c) 前記第 2 オーミック電極の前記第 1 オーミック電極と対向する対向面から前記第 1 方向と交差する前記第 2 方向に突き出た複数の第 2 櫛歯状電極と、

(d) 前記複数の第 1 櫛歯状電極と前記複数の第 2 櫛歯状電極とを交互に櫛歯状に配置することにより、前記複数の第 1 櫛歯状電極と前記複数の第 2 櫛歯状電極の間に形成される隙間に沿って延在するゲート電極とを有する半導体装置であって、

前記複数の第 1 櫛歯状電極と前記複数の第 2 櫛歯状電極を含む櫛歯状電極のうち、前記ゲート電極に制御信号を入力する入力側に最も近い櫛歯状電極の長さを、その他の櫛歯状電極の長さよりも長くすることを特徴とする半導体装置。

10

**【請求項 2】**

請求項 1 記載の半導体装置であって、

前記複数の第 1 櫛歯状電極と前記複数の第 2 櫛歯状電極の間に形成される隙間に沿って、互いに並行する複数のゲート電極が延在していることを特徴とする半導体装置。

20

**【請求項 3】**

請求項 1 記載の半導体装置であって、

前記ゲート電極に制御信号を入力する入力側に最も近い櫛歯状電極の長さが、櫛歯状電極の中で最も長さが長いことを特徴とする半導体装置。

**【請求項 4】**

請求項 1 記載の半導体装置であって、

前記複数の第 1 櫛歯状電極の長さがそれぞれ異なり、かつ、前記複数の第 2 櫛歯状電極の長さもそれぞれ異なることを特徴とする半導体装置。

**【請求項 5】**

請求項 4 記載の半導体装置であって、

前記複数の第 1 櫛歯状電極と前記複数の第 2 櫛歯状電極を含む櫛歯状電極の長さが、前記ゲート電極に制御信号を入力する入力側から遠くなるにつれて、短くなることを特徴とする半導体装置。

30

**【請求項 6】**

請求項 1 記載の半導体装置であって、

前記電界効果トランジスタは、高電子移動度トランジスタであることを特徴とする半導体装置。

**【請求項 7】**

請求項 6 記載の半導体装置であって、

前記ゲート電極と前記半導体基板の間には半導体層が形成されており、  
前記ゲート電極と前記半導体層の境界にはショットキー接合が形成されていることを特徴とする半導体装置。

40

**【請求項 8】**

請求項 7 記載の半導体装置であって、

前記半導体基板は化合物半導体から形成されていることを特徴とする半導体装置。

**【請求項 9】**

請求項 1 記載の半導体装置であって、

前記ゲート電極と前記半導体基板の間にゲート絶縁膜が形成されていることを特徴とする半導体装置。

**【請求項 10】**

50

請求項 9 記載の半導体装置であって、

前記半導体基板は S O I 基板、もしくは、S O S 基板であることを特徴とする半導体装置。

【請求項 1 1】

送信信号の送信と受信信号の受信を切り替えるアンテナスイッチを半導体基板上に備え

、

前記アンテナスイッチは、

( a ) 前記送信信号を入力する第 1 端子と、

( b ) アンテナに接続された第 2 端子と、

( c ) 前記受信信号を出力する第 3 端子と、

10

( d ) 前記第 1 端子と前記第 2 端子との間に接続された第 1 スイッチング素子と、

( e ) 前記第 2 端子と前記第 3 端子との間に接続された第 2 スイッチング素子とを有し

、

前記送信信号の送信時に、前記第 1 スイッチング素子は導通状態となり、かつ、前記第 2 スイッチング素子は非導通状態となる一方、前記受信信号の受信時に、前記第 1 スイッチング素子は非導通となり、かつ、前記第 2 スイッチング素子は導通状態となる半導体装置であって、

前記第 1 スイッチング素子は電界効果トランジスタから構成され、

前記電界効果トランジスタは、

( f 1 ) 前記半導体基板の第 1 方向に延在し、互いに対向するように配置された第 1 オーミック電極および第 2 オーミック電極と、

20

( f 2 ) 前記第 1 オーミック電極の前記第 2 オーミック電極と対向する対向面から前記第 1 方向と交差する第 2 方向に突き出た複数の第 1 櫛歯状電極と、

( f 3 ) 前記第 2 オーミック電極の前記第 1 オーミック電極と対向する対向面から前記第 1 方向と交差する前記第 2 方向に突き出た複数の第 2 櫛歯状電極と、

( f 4 ) 前記複数の第 1 櫛歯状電極と前記複数の第 2 櫛歯状電極とを交互に櫛歯状に配置することにより、前記複数の第 1 櫛歯状電極と前記複数の第 2 櫛歯状電極の間に形成される隙間に沿って延在するゲート電極とを有し、

前記複数の第 1 櫛歯状電極と前記複数の第 2 櫛歯状電極を含む櫛歯状電極のうち、前記ゲート電極に制御信号を入力する入力側に最も近い櫛歯状電極の長さを、その他の櫛歯状電極の長さよりも長くすることを特徴とする半導体装置。

30

【請求項 1 2】

請求項 1 1 記載の半導体装置であって、

前記第 2 スイッチング素子も前記第 1 スイッチング素子と同様の構成をしている前記電界効果トランジスタから構成されていることを特徴とする半導体装置。

【請求項 1 3】

請求項 1 1 記載の半導体装置であって、

前記複数の第 1 櫛歯状電極と前記複数の第 2 櫛歯状電極の間に形成される隙間に沿って、互いに並行する複数のゲート電極が延在していることを特徴とする半導体装置。

40

【請求項 1 4】

請求項 1 1 記載の半導体装置であって、

前記ゲート電極に制御信号を入力する入力側に最も近い櫛歯状電極の長さが、櫛歯状電極の中で最も長さが長いことを特徴とする半導体装置。

【請求項 1 5】

請求項 1 1 記載の半導体装置であって、

前記複数の第 1 櫛歯状電極の長さがそれぞれ異なり、かつ、前記複数の第 2 櫛歯状電極の長さもそれぞれ異なることを特徴とする半導体装置。

【請求項 1 6】

請求項 1 5 記載の半導体装置であって、

前記複数の第 1 櫛歯状電極と前記複数の第 2 櫛歯状電極を含む櫛歯状電極の長さが、前

50

記ゲート電極に制御信号を入力する入力側から遠くなるにつれて、短くなることを特徴とする半導体装置。

【請求項 17】

(a) 送信信号を増幅する第 1 増幅器と、

(b) 前記送信信号の送信時に、前記第 1 増幅器で増幅された前記送信信号をアンテナから送信されるようにスイッチング動作し、受信信号の受信時に、前記アンテナで受信した受信信号を受信回路へ出力するようにスイッチング動作するアンテナスイッチを備え、前記アンテナスイッチは、

(b1) 前記送信信号を入力する第 1 端子と、

(b2) アンテナに接続された第 2 端子と、

(b3) 前記受信信号を出力する第 3 端子と、

(b4) 前記第 1 端子と前記第 2 端子との間に接続された第 1 スwitching 素子と、

(b5) 前記第 2 端子と前記第 3 端子との間に接続された第 2 スwitching 素子とを有し、

前記送信信号の送信時に、前記第 1 スwitching 素子は導通状態となり、かつ、前記第 2 スwitching 素子は非導通状態となる一方、前記受信信号の受信時に、前記第 1 スwitching 素子は非導通となり、かつ、前記第 2 スwitching 素子は導通状態となる半導体装置であって、

前記第 1 スwitching 素子は電界効果トランジスタから構成され、

前記電界効果トランジスタは、

(c1) 半導体基板の第 1 方向に延在し、互いに対向するように配置された第 1 オーミック電極および第 2 オーミック電極と、

(c2) 前記第 1 オーミック電極の前記第 2 オーミック電極と対向する対向面から前記第 1 方向と交差する第 2 方向に突き出た複数の第 1 櫛歯状電極と、

(c3) 前記第 2 オーミック電極の前記第 1 オーミック電極と対向する対向面から前記第 1 方向と交差する前記第 2 方向に突き出た複数の第 2 櫛歯状電極と、

(c4) 前記複数の第 1 櫛歯状電極と前記複数の第 2 櫛歯状電極とを交互に櫛歯状に配置することにより、前記複数の第 1 櫛歯状電極と前記複数の第 2 櫛歯状電極の間に形成される隙間に沿って延在するゲート電極とを有し、

前記複数の第 1 櫛歯状電極と前記複数の第 2 櫛歯状電極を含む櫛歯状電極のうち、前記ゲート電極に制御信号を入力する入力側に最も近い櫛歯状電極の長さを、その他の櫛歯状電極の長さよりも長くすることを特徴とする半導体装置。

【請求項 18】

請求項 17 記載の半導体装置であって、

前記半導体装置は、携帯電話機の RF モジュールを構成していることを特徴とする半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置に関し、特に、アンテナスイッチを含む半導体装置に適用して有効な技術に関するものである。

【背景技術】

【0002】

特開 2006 - 165224 号公報 (特許文献 1) には、挿入損失を増大させることなく、マルチゲートを構成するゲート間の電位安定化が可能な電界効果トランジスタを提供する技術が記載されている。具体的に、電界効果トランジスタは、半導体基板上に形成された 2 個のオーミック電極と、この 2 個のオーミック電極の間に配置された少なくとも 2 個のゲート電極と、隣り合うゲート電極の間に挟まれて配置された導電領域とを備える。この導電領域の一端には、隣り合うゲート電極に挟まれて配置された導電領域よりも幅の広い幅広領域を有し、隣り合うゲート電極の間の距離が幅広領域の幅よりも狭くなってい

10

20

30

40

50

る。さらに、幅広領域を介して２個のオーミック電極の間に直列に抵抗が接続されているとしている。

【特許文献１】特開２００６－１６５２２４号公報

【発明の開示】

【発明が解決しようとする課題】

【０００３】

近年の携帯電話機では音声通話機能だけでなく様々なアプリケーション機能が追加されている。すなわち、携帯電話機を用いた配信音楽の視聴、動画伝送、データ転送などの音声通話機能以外の機能が携帯電話機に追加されている。このような携帯電話機の多機能化に伴い、世界各国での周波数帯（ＧＳＭ（Global System for Mobile communications）帯、ＰＣＳ（Personal Communication Services）帯など）や変調方式（ＧＳＭ、ＥＤＧＥ（Enhanced Data rates for GSM Evolution）、ＷＣＤＭＡ（Wideband Code Division Multiplex Access）など）が多数存在することになっている。したがって、携帯電話機では、複数の異なる周波数帯や異なる変調方式に対応した送受信信号に対応する必要がある。このことから、携帯電話機では、これらの送受信信号の送信と受信とを１つのアンテナで共用し、アンテナスイッチによってアンテナとの接続を切り替えることが行なわれている。

10

【０００４】

例えば、携帯電話機においては、送信信号の電力が１Ｗを超えるなど大電力になることが普通であり、アンテナスイッチには、大電力の送信信号の高品質性を確保し、かつ、他の周波数帯の通信に悪影響を与える妨害波（高次高調波）の発生を低減する性能が要求される。このため、アンテナスイッチを構成するスイッチング素子として電界効果トランジスタを使用する場合、この電界効果トランジスタには、高耐圧性だけでなく、高次高調波歪を低減できる性能が要求される。

20

【０００５】

アンテナスイッチには、高次高調波歪の低減などの電気的特性の向上が要求されるが、一方で、アンテナスイッチを制御する制御信号の簡略化（制御信号の本数の削減、制御信号の低電圧化）やアンテナスイッチのコスト削減（チップサイズの縮小化）が求められている。しかし、このような状況においても、アンテナスイッチには、高次高調波歪の低減などの電気的特性の向上が求められている。つまり、アンテナスイッチを製品化するためには、コストの削減と電気的特性の向上の両方が必要となる。

30

【０００６】

本発明の目的は、電界効果トランジスタ、特に、アンテナスイッチのスイッチング素子を構成する電界効果トランジスタで発生する高次高調波の発生を低減できる技術を提供することにある。

【０００７】

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【課題を解決するための手段】

【０００８】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、次のとおりである。

40

【０００９】

本発明による半導体装置は、半導体基板上に形成された電界効果トランジスタを備える。このとき、前記電界効果トランジスタは、（ａ）前記半導体基板の第１方向に延在し、互いに対向するように配置された第１オーミック電極および第２オーミック電極と、（ｂ）前記第１オーミック電極の前記第２オーミック電極と対向する対向面から前記第１方向と交差する第２方向に突き出た複数の第１櫛歯状電極とを有する。そして、（ｃ）前記第２オーミック電極の前記第１オーミック電極と対向する対向面から前記第１方向と交差する前記第２方向に突き出た複数の第２櫛歯状電極と、（ｄ）前記複数の第１櫛歯状電極と

50

前記複数の第 2 櫛歯状電極とを交互に櫛歯状に配置することにより、前記複数の第 1 櫛歯状電極と前記複数の第 2 櫛歯状電極の間に形成される隙間に沿って延在するゲート電極とを有する。ここで、前記複数の第 1 櫛歯状電極と前記複数の第 2 櫛歯状電極を含む櫛歯状電極のうち、前記ゲート電極に制御信号を入力する入力側に最も近い櫛歯状電極の長さを、その他の櫛歯状電極の長さよりも長くすることを特徴とするものである。

【発明の効果】

【0010】

本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば以下のとおりである。

【0011】

アンテナスイッチを含む半導体装置において、アンテナスイッチで発生する高次高調波歪を低減できる。

【発明を実施するための最良の形態】

【0012】

以下の実施の形態においては便宜上その必要があるときは、複数のセクションまたは実施の形態に分割して説明するが、特に明示した場合を除き、それらはお互いに無関係なものではなく、一方は他方の一部または全部の変形例、詳細、補足説明等の関係にある。

【0013】

また、以下の実施の形態において、要素の数等（個数、数値、量、範囲等を含む）に言及する場合、特に明示した場合および原理的に明らかに特定の数に限定される場合等を除き、その特定の数に限定されるものではなく、特定の数以上でも以下でもよい。

【0014】

さらに、以下の実施の形態において、その構成要素（要素ステップ等も含む）は、特に明示した場合および原理的に明らかに必須であると考えられる場合等を除き、必ずしも必須のものではないことは言うまでもない。

【0015】

同様に、以下の実施の形態において、構成要素等の形状、位置関係等に言及するときは、特に明示した場合および原理的に明らかにそうではないと考えられる場合等を除き、実質的にその形状等に近似または類似するもの等を含むものとする。このことは、上記数値および範囲についても同様である。

【0016】

また、実施の形態を説明するための全図において、同一の部材には原則として同一の符号を付し、その繰り返しの説明は省略する。なお、図面をわかりやすくするために平面図であってもハッチングを付す場合がある。

【0017】

（実施の形態 1）

< 携帯電話機の構成および動作 >

図 1 は、携帯電話機の送受信部の構成を示すブロック図である。図 1 に示すように、携帯電話機 1 は、アプリケーションプロセッサ 2、メモリ 3、ベースバンド部 4、RFIC 5、電力増幅器 6、SAW（Surface Acoustic Wave）フィルタ 7、アンテナスイッチ 8 およびアンテナ 9 を有している。

【0018】

アプリケーションプロセッサ 2 は、例えば、CPU（Central Processing Unit）から構成され、携帯電話機 1 のアプリケーション機能を実現する機能を有している。具体的には、メモリ 3 から命令を読みだして解読し、解読した結果に基づいて各種の演算や制御することによりアプリケーション機能を実現している。メモリ 3 は、データを記憶する機能を有しており、例えば、アプリケーションプロセッサ 2 を動作させるプログラムや、アプリケーションプロセッサ 2 での処理データを記憶するように構成されている。また、メモリ 3 は、アプリケーションプロセッサ 2 だけでなく、ベースバンド部 4 ともアクセスできるようになっており、ベースバンド部で処理されるデータの記憶にも使用できるようにな

10

20

30

40

50

っている。

【 0 0 1 9 】

ベースバンド部 4 は、中央制御部である C P U を内蔵し、送信時には、操作部を介したユーザ（通話者）からの音声信号（アナログ信号）をデジタル処理してベースバンド信号を生成できるように構成されている。一方、受信時には、デジタル信号であるベースバンド信号から音声信号を生成できるように構成されている。

【 0 0 2 0 】

R F I C 5 は、送信時にはベースバンド信号を変調して無線周波数の信号を生成し、受信時には、受信信号を復調してベースバンド信号を生成することができるよう構成されている。電力増幅器 6 は、微弱な入力信号と相似な大電力の信号を電源から供給される電力で新たに生成して出力する回路である。S A W フィルタ 7 は、受信信号から所定の周波数帯の信号だけを通過させるように構成されている。

10

【 0 0 2 1 】

アンテナスイッチ 8 は、携帯電話機 1 に入力される受信信号と携帯電話機 1 から出力される送信信号とを分離するためのものであり、アンテナ 9 は、電波を送受信するためのものである。

【 0 0 2 2 】

携帯電話機 1 は、上記のように構成されており、以下に、その動作について簡単に説明する。まず、信号を送信する場合について説明する。ベースバンド部 4 で音声信号などのアナログ信号をデジタル処理することにより生成されたベースバンド信号は、R F I C 5 に入力する。R F I C 5 では、入力したベースバンド信号を、変調信号源およびミキサによって、無線周波数（R F （Radio Frequency）周波数）の信号に変換する。無線周波数に変換された信号は、R F I C 5 から電力増幅器（R F モジュール）6 に出力される。電力増幅器 6 に入力した無線周波数の信号は、電力増幅器 6 で増幅された後、アンテナスイッチ 8 を介してアンテナ 9 より送信される。

20

【 0 0 2 3 】

次に、信号を受信する場合について説明する。アンテナ 9 により受信された無線周波数の信号（受信信号）は、S A W フィルタ 7 を通過した後、R F I C 5 に入力する。R F I C 5 では、入力した受信信号を増幅した後、変調信号源およびミキサによって、周波数変換を行なう。そして、周波数変換された信号の検波が行なわれ、ベースバンド信号が抽出される。その後、このベースバンド信号は、R F I C 5 からベースバンド部 4 に出力される。このベースバンド信号がベースバンド部 4 で処理され、音声信号が出力される。

30

【 0 0 2 4 】

< R F モジュールの構成 >

上述したように、デジタル携帯電話機から信号を送信する際、電力増幅器 6 によって信号は増幅された後、アンテナスイッチ 8 を介してアンテナ 9 から出力される。この電力増幅器 6 とアンテナスイッチ 8 とは例えば、1 つの R F モジュール H P A として製品化されている。以下では、この R F モジュール H P A の回路ブロック構成について説明する。図 2 は、本実施の形態 1 における R F モジュール H P A の回路ブロック構成を示す図である。図 2 において、本実施の形態 1 における R F モジュール H P A は、電力増幅器 6、出力整合回路 1 2 a、1 2 b、検波回路 1 3 a、1 3 b、ローパスフィルタ L P F 1、L P F 2、アンテナスイッチ 8 およびダイプレクサ D i を有している。

40

【 0 0 2 5 】

電力増幅器 6 は、整合回路 1 0 a、1 0 b、増幅回路 L B、H B および制御回路 1 1 から構成されている。整合回路 1 0 a は、R F モジュール H P A の入力端子 T X （L B）i n に入力する入力信号（R F 入力）の反射を抑制して効率良く増幅回路 L B に出力できるようになっている。この整合回路 1 0 a は、例えば、インダクタ、容量素子および抵抗素子などの受動部品から形成されており、入力信号に対するインピーダンス整合をとることができるように組み合わせられている。整合回路 1 0 a に入力される入力信号は、第 1 周波数帯の信号である。例えば、第 1 周波数帯の信号としては、G S M （Global System for

50

Mobile Communication) 方式を利用した信号が挙げられ、周波数帯としては、G S M 低周波帯域の 8 2 4 M H z ~ 9 1 5 M H z、G S M 高周波帯域の 1 7 1 0 M H z ~ 1 9 1 0 M H z を使用している信号である。

【 0 0 2 6 】

増幅回路 L B は、整合回路 1 0 a に接続されており、整合回路 1 0 a から出力された入力信号を増幅するように構成されている。すなわち、増幅回路 L B は、G S M 低周波帯域の入力信号を増幅するアンプであり、例えば、2 つの増幅段から構成されている。増幅回路 L B では、整合回路 1 0 a から出力された G S M 低周波帯域の入力信号がまず、初段の増幅段で増幅される。そして、初段の増幅段で増幅された入力信号は、終段の増幅段で増幅されるようになっている。この増幅回路 L B によって、微弱な入力信号と相似の大電力の増幅信号を得ることができる。

10

【 0 0 2 7 】

このように、電力増幅器 6 には、G S M 低周波帯域の入力信号を増幅するための整合回路 1 0 a と増幅回路 L B を有しているが、さらに、電力増幅器 6 には、G S M 高周波帯域 1 7 1 0 M H z ~ 1 9 1 0 M H z の入力信号も増幅できるようになっている。具体的には、電力増幅器 6 は、さらに、整合回路 1 0 b と増幅回路 H B を有している。

【 0 0 2 8 】

整合回路 1 0 b は、R F モジュール H P A の入力端子 T X ( H B ) i n から入力する入力信号 ( R F 入力 ) の反射を抑制して効率良く増幅回路 H B に出力できるようになっている。この整合回路 1 0 b は、例えば、インダクタ、容量素子および抵抗素子などの受動部品から形成されており、入力信号に対するインピーダンス整合をとることができるように組み合わされている。整合回路 1 0 b に入力される入力信号は、第 2 周波数帯の信号である。例えば、第 2 周波数帯の信号としては、G S M ( Global System for Mobile Communication ) 方式を利用した信号が挙げられ、周波数帯としては、G S M 高周波帯域の 1 7 1 0 M H z ~ 1 9 1 0 M H z を使用している信号である。この整合回路 1 0 b は、G S M 高周波帯域の信号用の整合回路であり、上述した G S M 低周波帯域の信号用の整合回路とは異なる数値の受動部品から構成されている。

20

【 0 0 2 9 】

増幅回路 H B は、整合回路 1 0 b に接続されており、整合回路 1 0 b から出力された入力信号を増幅するように構成されている。すなわち、増幅回路 H B は、G S M 高周波帯域の入力信号を増幅するアンプであり、例えば、2 つの増幅段から構成されている。増幅回路 H B では、整合回路 1 0 b から出力された G S M 高周波帯域の入力信号がまず、初段の増幅段で増幅される。そして、初段の増幅段で増幅された入力信号は、終段の増幅段で増幅されるようになっている。この増幅回路 H B によって、微弱な入力信号と相似の大電力の増幅信号を得ることができる。

30

【 0 0 3 0 】

以上のように本実施の形態 1 における電力増幅器 6 は、G S M 低周波帯域の信号と G S M 高周波帯域の信号という異なる周波数帯域の信号を増幅できるように構成されている。そして、電力増幅器 6 には、G S M 低周波帯域の信号を増幅する増幅回路 L B と、G S M 高周波帯域の信号を増幅する増幅回路 H B とを制御する制御回路 1 1 を有している。制御回路 1 1 は、R F モジュール H P A に入力される電源 ( 電源電圧 ) と制御信号 ( パワー制御電圧 ) にしたがって、それぞれ、増幅回路 L B と増幅回路 H B にバイアス電圧を印加して増幅度を制御するように構成されている。

40

【 0 0 3 1 】

このように、制御回路 1 1 は、増幅回路 L B と増幅回路 H B との制御を行なうが、増幅回路 L B の増幅度や増幅回路 H B の増幅度が一定になるようにフィードバック制御を行なっている。このフィードバック制御の構成について説明する。

【 0 0 3 2 】

フィードバック制御を実現するために、G S M 低周波帯の信号を増幅する増幅回路 L B の出力には、方向性結合器 ( カブラ ) ( 図示せず ) が設けられている。方向性結合器は、

50

増幅回路 L B で増幅された増幅信号の電力を検出できるように構成されている。具体的に方向性結合器は、主線路を構成する配線と副線路を構成する配線から形成されており、主線路を進行する増幅信号の電力を電磁界結合によって副線路で検出するものである。

#### 【 0 0 3 3 】

この方向性結合器には、検波回路 1 3 a が接続されている。検波回路 1 3 a は、方向性結合器により検出された電力を電圧あるいは電流に変換して制御回路 1 1 に検出信号を出力するように構成されている。このように、フィードバック制御は、方向性結合器と検波回路 1 3 a により実現されている。制御回路 1 1 では、検波回路 1 3 a から入力した検出信号と制御信号（パワー制御電圧）の差分を算出し、算出した差分がなくなるように増幅回路 L B に印加するバイアス電圧を調整するように構成されている。このようにして、制御回路 1 1 は、増幅回路 L B の増幅度が一定になるように制御している。同様に、G S M 高周波帯の信号を増幅する増幅回路 H B の出力には、方向性結合器（カブラ）（図示せず）が設けられ、この方向性結合器に検波回路 1 3 b が接続されている。検波回路 1 3 b で検出された検出信号は、制御回路 1 1 に入力するようになっている。

10

#### 【 0 0 3 4 】

次に、出力整合回路 1 2 a は、電力増幅器 6 に含まれる増幅回路 L B で増幅された増幅信号を入力し、この増幅信号のインピーダンス整合をとるように構成されている。すなわち、出力整合回路 1 2 a は、増幅回路 L B で増幅された増幅信号を効率良く伝達する機能を有し、例えば、インダクタ、容量素子および抵抗素子などの受動部品から構成されている。この出力整合回路 1 2 a には、増幅回路 L B で増幅された増幅信号が入力されるため、G S M 低周波帯域の信号用の整合回路である。

20

#### 【 0 0 3 5 】

ローパスフィルタ L P F 1 は、出力整合回路 1 2 a に接続されており、高調波ノイズを除去する機能を有している。例えば、増幅回路 L B で入力信号を増幅する場合、G S M 低周波帯域の信号が増幅されるが、このとき、G S M 低周波帯域の整数倍の高調波も生成される。この高調波は、G S M 低周波帯域の信号に含まれることになるが、G S M 低周波帯域の増幅信号とは周波数の異なるノイズ成分となる。したがって、増幅された G S M 低周波帯域の増幅信号から高調波成分を除去する必要がある。この機能を有するのが、出力整合回路 1 2 a の後に接続されたローパスフィルタ L P F 1 である。このローパスフィルタ L P F 1 は、複数の周波数帯の信号から特定範囲の周波数帯の信号を通過させる選別回路として機能するものである。すなわち、ローパスフィルタ L P F 1 は、G S M 低周波帯域の増幅信号を通過させる一方、G S M 低周波帯域の増幅信号よりも周波数の高い高調波を減衰させるように構成されている。このローパスフィルタ L P F 1 により、G S M 低周波帯域の増幅信号に含まれる高調波ノイズを低減することができる。

30

#### 【 0 0 3 6 】

続いて、G S M 高周波帯域の増幅信号を生成する増幅回路 H B の出力にも、出力整合回路 1 2 b とローパスフィルタ L P F 2 が接続されている。具体的に、出力整合回路 1 2 b は、電力増幅器 6 に含まれる増幅回路 H B で増幅された増幅信号を入力し、この増幅信号のインピーダンス整合をとるように構成されている。すなわち、出力整合回路 1 2 b は、増幅回路 H B で増幅された増幅信号を効率良く伝達する機能を有し、例えば、インダクタ、容量素子および抵抗素子などの受動部品から構成されている。この出力整合回路 1 2 b には、増幅回路 H B で増幅された増幅信号が入力されるため、G S M 高周波帯域の信号用の整合回路である。

40

#### 【 0 0 3 7 】

ローパスフィルタ L P F 2 は、出力整合回路 1 2 b に接続されており、高調波ノイズを除去する機能を有している。例えば、増幅回路 H B で入力信号を増幅する場合、G S M 高周波帯域の信号が増幅されるが、このとき、G S M 高周波帯域の整数倍の高調波も生成される。この高調波は、G S M 高周波帯域の信号に含まれることになるが、G S M 高周波帯域の増幅信号とは周波数の異なるノイズ成分となる。したがって、増幅された G S M 高周波帯域の増幅信号から高調波成分を除去する必要がある。この機能を有するのが、出力整

50

合回路 12b の後に接続されたローパスフィルタ LPF2 である。このローパスフィルタ LPF2 は、複数の周波数帯の信号から特定範囲の周波数帯の信号を通過させる選別回路として機能するものである。すなわち、ローパスフィルタ LPF2 は、GSM 高周波帯域の増幅信号を通過させる一方、GSM 高周波帯域の増幅信号よりも周波数の高い高調波を減衰させるように構成されている。このローパスフィルタ LPF2 により、GSM 高周波帯域の増幅信号に含まれる高調波ノイズを低減することができる。

#### 【0038】

次に、アンテナスイッチ 8 は、アンテナ ANT に接続する回線を切り替えるように構成されており、この回線の切り替えは、切り替えスイッチによって行なわれる。具体的に、アンテナスイッチ 8 を構成する切り替えスイッチは、ローパスフィルタ LPF1 の出力とローパスフィルタ LPF2 の出力を切り替えて、アンテナ ANT に接続するように構成されている。つまり、ローパスフィルタ LPF1 から出力される GSM 低周波帯域の増幅信号をアンテナ ANT から出力する場合には、切り替えスイッチによって、ローパスフィルタ LPF1 の出力をアンテナ ANT に接続するように構成されている。一方、ローパスフィルタ LPF2 から出力される GSM 高周波帯域の増幅信号をアンテナ ANT から出力する場合には、切り替えスイッチによって、ローパスフィルタ LPF2 の出力をアンテナ ANT に接続するようになっている。このようにアンテナスイッチ 8 は、二系統の出力（送信状態）を切り替えるように構成されているとともに、さらに、受信状態にも切り替えることができるように構成されている。例えば、受信状態では、アンテナで受信した受信信号を受信回路へ出力するように切り替えスイッチを動作させるようになっている。この受信回路も複数存在するため、複数の受信回路へ切り替えることができるように切り替えスイッチが構成されている。例えば、複数の受信信号を出力する受信端子 RX1 ~ RX4 が設けられており、アンテナ ANT で受信された受信信号は、アンテナスイッチ 8 による切り替えにより対応する受信回路へ出力されるように構成されている。

#### 【0039】

アンテナスイッチ 8 を構成する切り替えスイッチの制御は、ベースバンド部 4 からの制御信号に基づいて、アンテナスイッチ 8 内に形成されているデコーダ 14 によって行なわれる。このデコーダ 14 は、電力増幅器 6 のチップ内に内蔵されていても構わない。例えば、増幅された増幅信号（RF 信号（低周波帯域））は、アンテナスイッチ 8 内に形成されている切り替えスイッチ（スイッチング素子）のオン/オフによってアンテナ ANT への出力/非出力が制御されている。また、アンテナからの受信信号は、アンテナスイッチ 8 内に形成されている別の切り替えスイッチ（スイッチング素子）のオン/オフによって受信回路への出力/非出力が制御される。同様に、増幅された増幅信号（RF 信号（高周波帯域））も図示していないが、アンテナスイッチ 8 内の切り替えスイッチ（スイッチング素子）のオン/オフによってアンテナ ANT への出力/非出力が制御されている。

#### 【0040】

続いて、ダイプレクサ Di は、低周波帯域（LB）と高周波帯域（HB）の 2 つの異なる周波数帯域を分離する部品であり、アンテナ共有器、分波器とも呼ばれることもある。ダイプレクサ Di を用いることで帯域の異なる信号を高価なアンテナスイッチを余分に使用しなくても 1 本のアンテナのみで信号分離を行うことができる。また、低周波帯域（LB）および高周波帯域（HB）の送信モード（電力増幅器 6 から出力された大電力がスイッチを介してアンテナから送信される場合）時、電力増幅器 6 から大電力がオフしている片方のスイッチはダイプレクサ Di により分離されている。そのため大電力に耐えられる回路的工夫が不要となるため、回路構成が簡素化できる利点もある。

#### 【0041】

##### < RF モジュールの動作 >

本実施の形態 1 における RF モジュール HPA は上記のように構成されており、以下に、その動作について説明する。図 2 に示すように、本実施の形態 1 では、GSM 低周波帯域の信号および GSM 高周波帯域の信号を増幅することができるように構成されているが、動作は同様なので、GSM 低周波帯域の信号を増幅する動作について説明する。なお、

通信方式は、G S M方式について説明しているが、その他の通信方式であってもよい。

【 0 0 4 2 】

図 2 に示すように、R F モジュール H P A に微弱な入力信号 ( R F 入力 ) が入力されると、まず、微弱な入力信号は、整合回路 1 0 a に入力する。整合回路 1 0 a では、微弱な入力信号に対して、インピーダンス整合をとっているため、反射することなく効率的に入力信号が増幅回路 L B に向って出力される。続いて、増幅回路 L B に入力した入力信号は、増幅回路 L B を構成する 2 つの増幅段によって電力が増幅される。このとき、増幅回路 L B による電力の増幅は、制御回路 1 1 によって制御される。具体的には、制御回路 1 1 に入力する電源 ( 電源電圧 ) と制御信号 ( パワー制御電圧 ) に基づいて、制御回路 1 1 は、増幅回路 L B にバイアス電圧を印加する。すると、増幅回路 L B は、制御回路 1 1 から

10

【 0 0 4 3 】

電力増幅器 6 から出力される増幅信号は、一定電力であることが望ましい。しかし、外部からの影響により実際に出力される増幅信号の電力が所望の電力になっているとは限らない。そこで、増幅回路 L B を制御する制御回路 1 1 にフィードバックをかけている。このフィードバック回路の動作について説明する。

【 0 0 4 4 】

増幅回路 L B で増幅された増幅信号の電力は、方向性結合器 ( カブラ ) ( 図示せず ) によって検出される。方向性結合器で検出された電力は、方向性結合器に接続されている検波回路 1 3 a で電圧に変換される。検波回路 1 2 a で変換された電圧からなる検出信号は、制御回路 1 1 に入力する。一方、制御回路 1 1 には、R F モジュール H P A の外部から入力した制御信号 ( パワー制御電圧 ) も入力している。そして、制御回路 1 1 は、検波回路 1 3 a で変換された検出信号と、R F モジュール H P A の外部から入力した制御信号との差分を算出する。次に、制御回路 1 1 は、算出された差分がなくなるように制御回路 1 1 から増幅回路 L B へ印加するバイアス電圧を制御する。このようにして、増幅回路 L B で増幅された増幅信号の電力が一定となる。この動作がフィードバック回路の動作である。

20

【 0 0 4 5 】

続いて、増幅回路 L B で増幅された増幅信号は、出力整合回路 1 2 a に入力する。出力整合回路 1 2 a では、増幅された増幅信号に対して、インピーダンス整合をとっているため、反射することなく効率的に増幅信号がローパスフィルタ L P F 1 に向って出力される。続いて、ローパスフィルタ L P F 1 に入力した増幅信号は、ローパスフィルタ L P F 1 で増幅信号に含まれる高次高調波が除去される。その後、ローパスフィルタ L P F 1 を通過した増幅信号は、アンテナスイッチ 8 に入力する。このとき、ベースバンド部からのスイッチ切り替え制御信号によってアンテナスイッチ 8 を構成する切り替えスイッチが制御される。いまの場合には、ローパスフィルタ L P F 1 とアンテナ A N T が電氣的に接続するように切り替えスイッチを制御する。これにより、ローパスフィルタ L P F 1 から出力された増幅信号は、オン状態の切り替えスイッチを介してダイプレクサ D i に出され、このダイプレクサ D i からアンテナ A N T へ送信される。以上のようにして、R F モジュール H P A で増幅された増幅信号をアンテナ A N T から送信することができる。

30

40

【 0 0 4 6 】

次に、アンテナ A N T で受信した受信信号を取り込む動作について説明する。アンテナ A N T で受信された受信信号は、ダイプレクサ D i を介してアンテナスイッチ 8 に入力する。アンテナスイッチ 8 に入力した受信信号は、ベースバンド部からのスイッチ切り替え制御信号により切り替えスイッチを切り替える。具体的には、アンテナ A N T と R F モジュール H P A の外部に設けられている受信回路 ( 図示せず ) とを電氣的に接続するように、アンテナスイッチ 8 に含まれる切り替えスイッチを切り替える。すると、アンテナ A N T で受信された受信信号は、アンテナスイッチ 8 を構成する切り替えスイッチを介して受信回路に入力する。そして、受信回路内で信号処理される。このようにして、受信信号を受

50

信することができる。

#### 【0047】

##### < アンテナスイッチの回路構成および動作 >

本実施の形態1は、RFモジュールHPAに搭載されるアンテナスイッチに着目している。以下では、このアンテナスイッチの回路構成について説明する。図3は、アンテナスイッチを構成する回路の一例を示す図である。図3に示すように、アンテナスイッチには、送信端子TX1、アンテナ端子ANT1および受信端子RX1を有している。送信端子TX1は電力増幅器の出力に接続されており、アンテナ端子ANT1はアンテナに接続されている。そして、受信端子RX1は受信回路の入力に接続されている。

#### 【0048】

送信端子TX1とアンテナ端子ANT1の間には、スイッチング素子としてトランジスタQ1が接続されている。一方、アンテナ端子ANT1と受信端子RX1の間には、スイッチング素子としてトランジスタQ2が接続されている。送信端子TX1とアンテナ端子ANT1との間に接続されているトランジスタQ1は、オーミック電極OE1、オーミック電極OE2およびゲート電極G1を有している。オーミック電極OE1は送信端子TX1と接続され、オーミック電極OE2はアンテナ端子ANT1と接続されている。ゲート電極G1はゲート抵抗Rgg1を介してゲート端子TX1cと接続されている。ゲート抵抗Rgg1は、送信端子TX1とアンテナ端子ANT1の間を流れる送信信号がゲート端子TX1cに漏れ出ること防ぐために設けられているアイソレーション抵抗である。

#### 【0049】

受信端子RX1とアンテナ端子ANT1との間に接続されているトランジスタQ2は、オーミック電極OE3、オーミック電極OE4およびゲート電極G2a、G2bを有している。オーミック電極OE3はアンテナ端子ANT1と接続され、オーミック電極OE4は受信端子RX1と接続されている。ゲート電極G2aはゲート抵抗Rgg3およびゲート抵抗Rgg2を介してゲート端子RX1cと接続され、ゲート電極G2bはゲート抵抗Rgg4およびゲート抵抗Rgg2を介してゲート端子RX1cと接続されている。ゲート抵抗Rgg2～Rgg4は、アンテナ端子ANT1と受信端子RX1の間を流れる受信信号がゲート端子RX1cに漏れ出ること防ぐために設けられているアイソレーション抵抗である。

#### 【0050】

本実施の形態1におけるアンテナスイッチは上記のように構成されており、以下にその動作について説明する。アンテナスイッチの動作を説明する前に、本実施の形態1に用いるトランジスタとしては、高電子移動度トランジスタ(HEMT)を想定した説明になっている。HEMTの基本動作を、図3に示したトランジスタQ1を例に、図4に示した断面構造を用いて説明する。ゲート電極G1は、AlGaAs層23とショットキー接合を形成して接している。ゲート電極G1がオーミック電極(OE1、もしくは、OE2)に対ししきい値電圧Vth(一般的には-1.0V程度)より低い電位であればオーミック電極OE1とオーミック電極OE2間が高インピーダンスになりオフ状態となる。逆に、ゲート電極G1に印加される電圧をオーミック電極(OE1、もしくは、OE2)に対して、しきい値電圧Vth(一般的には-1.0V程度)より高くすることで、ゲート電極G1とAlGaAs層23とのショットキー障壁がつぶれて、ゲート電極G1に印加された電圧がオーミック電極OE1、OE2にかかり、同時に、オーミック電極OE1とオーミック電極OE2間が低インピーダンスとなりオン状態になる。ゲート電極G1とオーミック電極OE1(OE2)間の電位差によるトランジスタQ1のオン/オフ制御は、MOSETでも同じように切り替えることができる。そこで、具体的に、送信信号をアンテナから送信する場合について説明する。

#### 【0051】

トランジスタQ1のゲート電極G1に正電圧(～3V)を印加すると、ゲート電極G1に印加される電圧がオーミック電極(OE1、もしくは、OE2)に対し閾値電圧Vth

10

20

30

40

50

(一般的には - 1 . 0 V 程度) より高くなるのでトランジスタ Q 1 はオンする。それと同時にオーミック電極 O E 1、O E 2 にはショットキー障壁分だけ下がった電圧 ( ~ 0 . 5 V 程度低下) が印加される。一方、トランジスタ Q 2 をオフ状態にするために、トランジスタ Q 2 のゲート電極 G 2 a およびゲート電極 G 2 b には 0 V が印加される。トランジスタ Q 1 をオンさせるためにゲート電極 G 1 に印加した正電圧によりショットキー障壁分下がった電圧 ( ~ 0 . 5 V 程度低下) がトランジスタ Q 1 のオーミック電極 O E 1、O E 2 に印加されている。すなわち、トランジスタ Q 2 のオーミック電極 O E 3、O E 4 にも同等な電圧が印加されていることになる。トランジスタ Q 2 のゲート電極 G 2 a およびゲート電極 G 2 b は 0 V であるので、ゲート電極 G 2 a およびゲート電極 G 2 b はオーミック電極 O E 3 ( O E 4 ) に対してしきい値電圧  $V_{th}$  より低い電圧になる。このため、トランジスタ Q 2 はオフ状態となる。

10

**【 0 0 5 2 】**

したがって、アンテナ端子 A N T 1 は、オンしているトランジスタ Q 1 を介して送信端子 T X 1 と電氣的に接続される。この状態で、送信端子 T X 1 からアンテナスイッチに入力した送信信号 ( A C 信号 ) は、導通状態のトランジスタ Q 1 を通ってアンテナ端子 A N T 1 に出力された後、アンテナから送信される。

**【 0 0 5 3 】**

続いて、受信信号をアンテナから受信する場合について説明する。受信端子 R x 1 から入る受信信号を通すために、トランジスタ Q 2 のゲート電極 G 2 a、G 2 b に正電圧を印加 ( ゲート端子 R x 1 c に正電圧を印加 ) し、トランジスタ Q 1 のゲート電極 G 1 に 0 V を印加する。トランジスタ Q 2 はゲート電極 G 2 a、G 2 b に正電圧が印加されたことでオン状態になり、それと同時にオーミック電極 O E 3、O E 4 にはショットキー障壁分低下した電圧 ( ~ 0 . 5 V 程度低下) が印加される。トランジスタ Q 1 のオーミック電極 O E 1、O E 2 にはトランジスタ Q 2 のオーミック電極 O E 3、O E 4 と同じ正電圧が印加される。トランジスタ Q 1 のゲート電極 G 1 は 0 V になっているので、ゲート電極 G 1 はオーミック電極 O E 1 ( O E 2 ) より電圧が低く、しきい値電圧  $V_{th}$  より低くなることで、トランジスタ Q 1 はオフ状態になる。

20

**【 0 0 5 4 】**

したがって、アンテナ端子 A N T 1 は、オンしているトランジスタ Q 2 を介して受信端子 R X 1 と電氣的に接続される。この状態で、アンテナ端子 A N T 1 からアンテナスイッチに入力した受信信号 ( A C 信号 ) は、導通状態のトランジスタ Q 2 を通って受信端子 R X 1 に出力された後、受信回路に入力する。

30

**【 0 0 5 5 】**

このように、送信時においては、トランジスタ Q 1 をオンし、かつ、トランジスタ Q 2 をオフすることにより、送信端子 T X 1 から入力した送信信号をアンテナ端子 A N T 1 から送信することができる。一方、受信時においては、トランジスタ Q 1 をオフし、かつ、トランジスタ Q 2 をオンすることにより、アンテナ端子 A N T 1 から入力した受信信号を受信回路に出力することができる。

**【 0 0 5 6 】**

ここで、アンテナスイッチから送信信号を出力する場合を考える。送信信号の電力は、例えば、1 W を超える大電力であり、この送信信号に含まれる高次高調波を抑制する必要がある。つまり、送信信号はアンテナから送信されるが、送信信号の周波数は予め定められている周波数帯域の信号だけが含まれていることが望ましい。しかし、送信信号は、例えば、図 2 に示す R F モジュール H P A の電力増幅器 6 で増幅されるが、このとき、使用する周波数の 2 倍や 3 倍の高次高調波も発生する。したがって、電力増幅器 6 から出力された送信信号をそのままアンテナから送信すると、使用帯域よりも高い高次高調波が含まれることとなり電波法との関係で問題となる。すなわち、送信信号の周波数帯は予め規定されており、規定外の周波数帯の信号が発生すると、他の信号の妨害波となるため、高次高調波の発生を低減する必要がある。このことから、図 2 に示すように、電力増幅器 6 で増幅された送信信号は、ローパスフィルタ L P F 1、L P F 2 を通過するように構成され

40

50

ており、ローパスフィルタLP1、LP2により送信信号に含まれる高次高調波は除去される。

【0057】

ところが、ローパスフィルタLP1、LP2でも高次高調波を完全に除去することはできず、さらに、ローパスフィルタLP1、LP2を通過した後に入力するアンテナスイッチにおいても高次高調波が発生する。したがって、アンテナスイッチにおいて発生する高次高調波も低減する必要がある。具体的に、アンテナスイッチは、図3に示すように、トランジスタQ1とトランジスタQ2から構成されている。送信信号の送信時では、トランジスタQ1をオン状態にし、かつ、トランジスタQ2をオフ状態とする。このとき、オンしているトランジスタQ1により高次高調波が発生するとともに、オフしているトランジスタQ2からも高次高調波が発生する。

10

【0058】

まず、オンしているトランジスタQ1とオフしているトランジスタQ2の両方で、高次高調波の発生を低減する構成を採用している。例えば、トランジスタQ1のオーミック電極OE1とオーミック電極OE2との間に抵抗Rd1を設けている。同様に、トランジスタQ2のオーミック電極OE3とオーミック電極OE4の間に抵抗Rd3および抵抗Rd4を設けている。この理由について説明する。例えば、トランジスタQ1について考えて見る。トランジスタQ1のオーミック電極OE1とオーミック電極OE2の間を抵抗Rd1で接続するのは、オーミック電極OE1とオーミック電極OE2とをDC的に同電位にするためである。つまり、オーミック電極OE1とオーミック電極OE2がDC的に同電位になっていないと、オーミック電極OE1とオーミック電極OE2間の非線形性が顕在化し、この非線形性の顕在化により送信信号が通過する際、高次高調波が発生するのである。つまり、送信信号に高次高調波を発生させる一要因として、トランジスタQ1におけるオーミック電極OE1とオーミック電極OE2間の非線形性が挙げられるのである。このため、オーミック電極OE1とオーミック電極OE2とを抵抗Rd1でDC的に同電位にすることにより、高次高調波の発生を抑制することができる。同様の理由から、トランジスタQ2においても、オーミック電極OE3とオーミック電極OE4の間に抵抗Rd3および抵抗Rd4を設けることにより、オーミック電極OE3とオーミック電極OE4とをDC的に同電位としている。

20

【0059】

なお、図3において、例えば、オーミック電極OE1とオーミック電極OE2とを抵抗Rd1で接続すると、トランジスタQ1をオフしている状態でもオーミック電極OE1とオーミック電極OE2が導通すると考えられるが、オーミック電極OE1とオーミック電極OE2はDC的に同電位であり、かつ、抵抗Rd1は、AC的なRF信号を遮蔽するのに充分大きな抵抗を使用しているので、トランジスタQ1がオフ状態のときにオーミック電極OE1とオーミック電極OE2の間をAC的なRF信号が流れることはないのである。

30

【0060】

次に、オフしているトランジスタQ2において、高次高調波の発生を低減する構成について説明する。図3に示すように、送信時にオフしているトランジスタQ2は、ゲート電極G2aとゲート電極G2bとを有している。すなわち、トランジスタQ2は、デュアルゲート構造をしている。これにより、送信時にオフしているトランジスタQ2から発生する高次高調波を低減することができるのである。この理由について説明する。例えば、図3に示すように、送信時、トランジスタQ2はオフしている。このため、トランジスタQ2のオーミック電極OE3とオーミック電極OE4はフローティング状態となっていると考えられる。しかし、実際には、受信端子RX1は抵抗を介して基準電位(GND電位)と接続されているので、送信信号が送信端子TX1からアンテナ端子ANT1へ伝達する際、アンテナ端子ANT1と受信端子RX1との間にRF電圧が印加されることになる。つまり、トランジスタQ2が有するオフ容量によって、トランジスタQ2のオーミック電極OE3とオーミック電極OE4の間にRF電圧が印加されることになる。このRF電圧

40

50

が大きくなればなるほど、オフしているトランジスタQ2から高次高調波が発生することになるのである。そこで、本実施の形態1では、トランジスタQ2をデュアルゲート構造としている。すなわち、トランジスタQ2のゲート電極を2本のゲート電極G2aとゲート電極G2bから構成すると、オーミック電極OE3とオーミック電極OE4との間に形成されるオフ容量が分割される。この結果、分割されたそれぞれのオフ容量に印加されるRF電圧を小さくすることができる。このことから、トランジスタQ2の個々のオフ容量に印加されるRF電圧が小さくなるので、トランジスタQ2から発生する高次高調波を低減できるのである。

#### 【0061】

続いて、オンしているトランジスタQ1において、高次高調波の発生を低減する構成について説明する。本実施の形態1では、オンしているトランジスタQ1の構成を工夫することにより、送信時にオンしているトランジスタQ1から発生する高次高調波を低減することに特徴がある。本実施の形態1における特徴点を説明する前に、トランジスタQ1を構成するデバイス構造について説明する。

#### 【0062】

<アンテナスイッチを構成するトランジスタのデバイス構造>

アンテナスイッチを構成するトランジスタQ1やトランジスタQ2は、例えば、電界効果トランジスタの一種であるHEMT (High Electron Mobility Transistor) から構成される。このHEMTのデバイス構造について説明する。

#### 【0063】

図4は、本実施の形態1におけるHEMTの構成を示す断面図である。図4において、半絶縁性基板20上にエピタキシャル層21が形成されている。半絶縁性基板20とは、化合物半導体であるGaAs基板から構成される以下に示すような基板である。つまり、禁制帯幅の大きい化合物半導体では、ある種の不純物を添加すると、禁制帯の内部に深い準位が形成される。そして、この深い準位の電子および正孔が固定され、伝導帯の電子密度あるいは価電子帯の正孔密度が非常に小さくなり絶縁体に近くなる。このような基板を半絶縁性基板と呼ぶ。GaAs基板では、Cr、In、酸素などを添加したり、過剰に砒素を導入することにより深い準位が形成され、半絶縁性基板となる。

#### 【0064】

半絶縁性基板20上に形成されているエピタキシャル層21は、例えば、GaAs層から形成されている。そして、このエピタキシャル層21上にバッファ層22が形成され、このバッファ層22上にAlGaAs層23が形成される。このAlGaAs層23はメサ形状に加工され素子分離がなされている。そして、AlGaAs層23上にゲート電極G1が形成されている。ゲート電極G1は、例えば、Pt (白金) を最下層とする金属層から形成され、下層よりPt、Ti (チタン)、Pt、Au (金) を順次積層した積層膜が用いられる。これにより、AlGaAs層23とゲート電極G1 (最下層のPt) とは、ショットキー接合を形成することになる。さらに、ゲート電極G1を離間して挟むように、n型GaAs層24が形成されており、このn型GaAs層24上にオーミック電極OE1、OE2が形成されている。このオーミック電極OE1とOE2は、n型GaAs層24とオーミック接触するように構成されている。ここで、後述するように、オーミック電極OE1は、櫛歯状電極CL (1) と一体的に形成され、オーミック電極OE2は、櫛歯状電極CL (2) と一体的に形成されている。

#### 【0065】

上述した高電子移動度トランジスタ (HEMT) は、半絶縁性基板 (化合物半導体基板) 20上に、高抵抗なエピタキシャル層21 (GaAs層) とAlGaAs層23を積層して形成し、GaAs層とAlGaAs層とのヘテロ結合界面にできる三角形の井戸型ポテンシャルを利用するものである。この高電子移動度トランジスタ (HEMT) は、AlGaAs層23の表面に金属膜を形成してショットキー障壁型のゲート電極G1を有し、このゲート電極G1を挟んで、ヘテロ接合面に電流を流すためのオーム性のソース電極 (オーミック電極OE1) とドレイン電極 (オーミック電極OE2) を設けた構造をしてい

10

20

30

40

50

る。

#### 【0066】

高電子移動度トランジスタ（HEMT）は、この井戸型ポテンシャルに形成される２次元電子ガスをキャリアとして利用する。ヘテロ接合界面に存在する井戸型ポテンシャルの幅が電子の波長と同程度の幅しかなく、電子は、ほぼ界面に沿った２次元的な運動しかできないため、大きな電子移動度が得られるという特性がある。したがって、２次元電子ガスの高移動度特性により、高周波特性および高速特性に優れ、雑音が非常に少ないことから、高速性を要求されるアンテナスイッチに使用されているのである。

#### 【0067】

<トランジスタのレイアウト構造（本発明の特徴的構成）>

続いて、本実施の形態１の特徴点を含むトランジスタＱ１のレイアウト構成について説明する。図５は、本実施の形態１におけるトランジスタＱ１のレイアウト構成を示す図である。図５において、ｙ軸方向に延在するようにオーミック電極ＯＥ１とオーミック電極ＯＥ２が形成されている。すなわち、オーミック電極ＯＥ１とオーミック電極ＯＥ２とは、一定距離だけ離間し、かつ、それぞれがｙ軸方向に延在するように配置されている。そして、オーミック電極ＯＥ１のオーミック電極ＯＥ２と対向する面に複数の櫛歯状電極ＣＬ（１）、ＣＬ（３）・・・・ＣＬ（２ｊ＋１）が形成されている。この複数の櫛歯状電極ＣＬ（１）、ＣＬ（３）・・・・ＣＬ（２ｊ＋１）は、ｘ軸方向に突き出るように配置されている。同様に、オーミック電極ＯＥ２のオーミック電極ＯＥ１と対向する面にも複数の櫛歯状電極ＣＬ（２）、ＣＬ（４）・・・・ＣＬ（ｎ）が形成されている。この複数の櫛歯状電極ＣＬ（２）、ＣＬ（４）・・・・ＣＬ（ｎ）もｘ軸方向に突き出るように配置されている。この櫛歯状電極ＣＬ（１）、ＣＬ（３）・・・・ＣＬ（２ｊ＋１）および櫛歯状電極ＣＬ（２）、ＣＬ（４）・・・・ＣＬ（ｎ）は、メサ領域ＭＲに形成されている。

#### 【0068】

オーミック電極ＯＥ１と電氣的に接続する櫛歯状電極ＣＬ（１）、ＣＬ（３）・・・・ＣＬ（２ｊ＋１）と、オーミック電極ＯＥ２と電氣的に接続する櫛歯状電極ＣＬ（２）、ＣＬ（４）・・・・ＣＬ（ｎ）は、それぞれ交互に櫛歯状に配置されている。そして、複数の櫛歯状電極ＣＬ（１）、ＣＬ（３）・・・・ＣＬ（２ｊ＋１）と複数の櫛歯状電極ＣＬ（２）、ＣＬ（４）・・・・ＣＬ（ｎ）の間に形成される隙間に沿ってゲート電極Ｇ１が形成されている。つまり、ゲート電極Ｇ１は、複数の櫛歯状電極ＣＬ（１）、ＣＬ（３）・・・・ＣＬ（２ｊ＋１）と複数の櫛歯状電極ＣＬ（２）、ＣＬ（４）・・・・ＣＬ（ｎ）の間に形成される隙間を縫うように延在している。このとき、ゲート電極Ｇ１は、ゲート抵抗Ｒ<sub>g</sub>を介してゲート端子Ｔ<sub>X1c</sub>と接続されている。さらに、オーミック電極ＯＥ１とオーミック電極ＯＥ２とは、抵抗Ｒ<sub>d</sub>を介して接続されている。

#### 【0069】

本実施の形態１におけるトランジスタＱ１は上記のように構成されており、本明細書では上述したトランジスタＱ１のレイアウト構成をメアング（蛇行）構造と呼ぶことにする。メアング構成によれば、トランジスタＱ１の高次高調波の発生を低減することができる構造をしている。すなわち、メアング構造では、ゲート電極Ｇ１のゲート幅（ゲート電極Ｇ１が延在する方向の長さ）を大きくとれる構造をしている。このことは、トランジスタＱ１のオーミック電極ＯＥ１とオーミック電極ＯＥ２間のオン抵抗を低減できることを意味しており、オン抵抗を低減することができることから、オン抵抗の非線形成分に起因した高次高調波の発生を低減することができるのである。つまり、メアング構造では、一定の面積において、ゲート電極Ｇ１のゲート幅を大きくできるというように面積効率を向上できるので、一定の規定された面積の中でゲート電極Ｇ１のゲート幅を大きくとれることができる。

#### 【0070】

したがって、送信時にオンしているトランジスタＱ１で発生する高次高調波を低減する観点からは、ゲート電極Ｇ１のゲート幅を長くすればするほど望ましいことがわかる。しかし、ゲート電極Ｇ１のゲート幅を際限なく長くすることは、トランジスタＱ１の占有面

積が大きくなることを意味しており、トランジスタQ 1を形成する半導体チップの小型化やコスト低減を図る観点から、ゲート電極G 1のゲート幅を長くすることは望ましいといえない。

#### 【0071】

さらに、ゲート電極G 1のゲート幅を長くすると、以下に示す副作用が生じる。この副作用について説明する。図3において、受信信号を受信する場合について考える。この場合、トランジスタQ 1はオフし、かつ、トランジスタQ 2はオンしている。したがって、受信時には、アンテナ端子ANT 1と受信端子RX 1が導通状態のトランジスタQ 2を介して電氣的に接続され、アンテナで受信された受信信号が、アンテナ端子ANT 1から受信端子RX 1を介して受信回路に出力される。このとき、トランジスタQ 1は、オフして非導通状態となっているため、トランジスタQ 1にはオフ容量が生じている。このオフ容量が大きくなると、アンテナ端子ANT 1から受信端子RX 1に流れる受信信号が、トランジスタQ 1のオフ容量に起因して送信端子TX 1側に漏れ出る現象が発生する。すると、受信回路に伝達する受信信号が少なくなるため、受信信号の処理が困難となり、受信が正常に行なわれなくなる。したがって、トランジスタQ 1のオフ容量は大きくならないことが望ましい。

10

#### 【0072】

ところが、トランジスタQ 1を構成するゲート電極G 1のゲート幅を大きくすると、トランジスタQ 1のオフ容量が増加するのである。このことから、ゲート電極G 1のゲート幅をあまり大きくすることはできないのである。つまり、トランジスタQ 1におけるゲート電極G 1のゲート幅を調整する観点から見ると、トランジスタQ 1での高次高調波の発生を低減することと、トランジスタQ 1のオフ容量を低減することは、トレードオフの関係にあることがわかる。したがって、トランジスタQ 1における高次高調波の発生を抑制し、かつ、トランジスタQ 1のオフ容量を低減し、さらに、トランジスタQ 1を形成する面積の低減とコスト低減を実現するためには、ある規定された面積で最も高次高調波の発生を低減できる構造を提供する工夫が必要となる。すなわち、トランジスタの面積低減、コスト低減およびオフ容量の低減を満足するように、トランジスタQ 1のゲート幅が、ある規定された幅に設定される。この状態で如何に高次高調波の発生を低減できるかが鍵となる。以下では、規定されたゲート幅の範囲内で、最大限に高次高調波の発生を抑制できる本実施の形態1の特徴的構成について説明する。

20

30

#### 【0073】

図5において、本実施の形態1における特徴的構成は、櫛歯状電極CL (1)の長さをその他の櫛歯状電極CL (3) ~ CL (2j + 1)、CL (2) ~ CL (n)よりも長くする点にある。つまり、櫛歯状電極CL (1)の長さを最も長く形成し、その他の櫛歯状電極CL (3) ~ CL (2j + 1)、CL (2) ~ CL (n)の長さよりも長くする点にある。ここでは、櫛歯状電極CL (1) ~ CL (2j + 1)、CL (2) ~ CL (n)の長さで説明しているが、より詳細には、フィンガー長の大小関係で説明される。フィンガー長とは、以下のようにして定義される量である。つまり、図5に示すように、例えば、フィンガー長Lw 1は、櫛歯状電極CL (1)のうち、相対する位置に櫛歯状電極CL (2)が存在する部分を示している。言い換えれば、櫛歯状電極CL (1)と櫛歯状電極CL (2)とをx軸上に射影した場合に重なる部分の長さをフィンガー長Lw 1とするものである。同様に、フィンガー長Lwnは、櫛歯状電極CL (n - 1)と櫛歯状電極CL (n)とをx軸上に射影した場合に重なる部分の長さで定義される。したがって、本実施の形態1の特徴的構成は、櫛歯状電極CL (1)の長さをその他の櫛歯状電極CL (3) ~ CL (2j + 1)、CL (2) ~ CL (n)よりも長くするということもできるし、フィンガー長Lw 1の長さをその他のフィンガー長Lwjよりも長くするということもできる。

40

#### 【0074】

本実施の形態1では、櫛歯状電極CL (1) (フィンガー長Lw 1)をその他の櫛歯状電極CL (j) (フィンガー長Lwj)よりも長くすることに特徴があるが、ここでいう

50

櫛歯状電極  $CL(1)$  (フィンガー長  $Lw1$ ) は、ゲート電極  $G1$  の入力側に最も近い櫛歯状電極を示している。つまり、図5において、ゲート端子  $TX1c$  からゲート抵抗  $R_{gg1}$  を介してゲート電極  $G1$  が延在しているが、メアンダ構造を構成する櫛歯状電極  $CL(j)$  (フィンガー長  $Lwj$ ) のうちゲート端子  $TX1c$  に接続されているゲート電極  $G1$  の入力側に最も近い櫛歯状電極  $CL(1)$  (フィンガー長  $Lw1$ ) の長さを最も長くすることに特徴がある。

#### 【0075】

このように構成することにより、規定された範囲内のゲート幅において、最大限に高次高調波の発生を抑制することができるのである。以下に、この理由について定性的に説明する。

10

#### 【0076】

< 高次高調波の発生を低減できる定性的理由 >

図6は、本実施の形態1におけるメアンダ構造を示す平面図である。図6に示すように、アンテナスイッチを構成するトランジスタ  $Q1$  はメアンダ構造をしている。この図6に示すメアンダ構造によって1つのトランジスタ  $Q1$  が構成されているが、1つのトランジスタ  $Q1$  は、複数の部分トランジスタ  $CF1$ 、 $CF2 \cdots CFj$  から構成されているとみなすことができる。具体的には、図6から、メアンダ構造をした1つのトランジスタ  $Q1$  は、部分トランジスタ  $CF1$ 、 $CF2 \cdots CFj$  を並列に接続した構造をしているといえることができる。例えば、部分トランジスタ  $CF1$  は、櫛歯状電極  $CL(1)$  と櫛歯状電極  $CL(2)$  を一対のオーミック電極とし、その間に配置されているゲート電極  $G1$  からなるトランジスタとみなすことができる。詳細には、部分トランジスタ  $CF1$  は、フィンガー長  $Lw1$  に対応したトランジスタである。同様に、部分トランジスタ  $CF2$  は、櫛歯状電極  $CL(2)$  と櫛歯状電極  $CL(3)$  を一対のオーミック電極とし、その間に配置されているゲート電極  $G1$  からなるトランジスタとみなすことができる。詳細には、部分トランジスタ  $CF2$  は、フィンガー長  $Lw2$  (図示せず) に対応したトランジスタである。

20

#### 【0077】

以上のようにメアンダ構造をした1つのトランジスタ  $Q1$  は複数の部分トランジスタ  $CF1$ 、 $CF2 \cdots CFj$  を並列に接続したものとみなすことができる。このことを前提として、メアンダ構造をした1つのトランジスタの等価回路図について説明する。図7は、メアンダ構造をした1つのトランジスタ  $Q1$  のオン時における等価回路図である。図7において、左端に送信端子  $TX1$  が配置され、この送信端子  $TX1$  にオーミック電極  $OE1$  が電氣的に接続されており、このオーミック電極  $OE1$  とオーミック電極  $OE2$  の間にオン抵抗  $R_{on1}$ 、 $R_{on2} \cdots$  が形成されている。そして、オーミック電極  $OE2$  にアンテナ端子  $ANT1$  が接続されている。このとき、オーミック電極  $OE1$  とオーミック電極  $OE2$  とを接続するオン抵抗  $R_{on1}$  は、部分トランジスタ  $CF1$  の櫛歯状電極  $CL(1)$  と櫛歯状電極  $CL(2)$  との間のオン抵抗である。同様に、オーミック電極  $OE1$  とオーミック電極  $OE2$  とを接続するオン抵抗  $R_{on2}$  は、部分トランジスタ  $CF2$  の櫛歯状電極  $CL(2)$  と櫛歯状電極  $CL(3)$  との間のオン抵抗である。このように等価回路でも、部分トランジスタ  $CF1$  や部分トランジスタ  $CF2$  がオーミック電極  $OE1$  とオーミック電極  $OE2$  の間に並列に接続されていることがわかる。

30

40

#### 【0078】

さらに、ゲート端子  $TX1c$  の一端は、直流電源  $V_{ct}$  を介して基準電位 ( $GND$  電位) に接続され、ゲート端子  $TX1c$  の他端は、ゲート抵抗  $R_{gg1}$  を介してゲート電極  $G1$  と電氣的に接続されている。部分トランジスタ  $CF1$  において、このゲート電極  $G1$  と櫛歯状電極  $CL(1)$  との間にはショットキーバリアダイオード  $D1a$  が接続され、ゲート電極  $G1$  と櫛歯状電極  $CL(2)$  との間にショットキーバリアダイオード  $D1b$  が接続されている。

#### 【0079】

HEMTのゲート電極  $G1$  と  $AlGaAs$  層23 (図4) とはショットキー接合を形成

50

している。等価回路としてゲート電極  $G_1$  とオーミック電極  $OE_1$ 、 $OE_2$  の接続を表現するには、ショットキーダイオードを用いることが有効である。部分トランジスタ  $CF_1$  でも構造は同じであるためゲート電極  $G_1$  と櫛歯状電極  $CL(1)$ 、あるいは、ゲート電極  $G_1$  と櫛歯状電極  $CL(2)$  とをショットキーダイオードで接続した等価回路に置き換えている。

#### 【0080】

同様に、部分トランジスタ  $CF_2$  においても、部分トランジスタ  $CF_1$  のゲート電極  $G_1$  から抵抗  $R$  を介してゲート電極  $G_1$  が配置されている。このとき、部分トランジスタ  $CF_1$  のゲート電極  $G_1$  と部分トランジスタ  $CF_2$  のゲート電極  $G_1$  の間に抵抗  $R$  が存在するとしているのは、ゲート電極  $G_1$  の配線抵抗を考慮しているからである。つまり、部分トランジスタ  $CF_2$  は、部分トランジスタ  $CF_1$  よりもゲート電極  $G_1$  の入力側から離れて存在しているため、その距離に応じた配線抵抗を考慮したものである。このように構成されている部分トランジスタ  $CF_2$  においても、ゲート電極  $G_1$  と櫛歯状電極  $CL(3)$ 、あるいは、ゲート電極  $G_1$  と櫛歯状電極  $CL(2)$  の間にショットキーバリアダイオード  $D2a$ 、 $D2b$  が接続されていると考えることができる。

#### 【0081】

このようにして、メアンダ構造をした1つのトランジスタ  $Q_1$  の回路構成は、図7に示すような等価回路図となる。次に、図7に示す等価回路図を使用して送信端子  $TX_1$  に高周波 ( $RF$ ) 電圧 (図中では正弦波にて表現)  $V_{in}$  が入力される場合を考える。まず、送信端子  $TX_1$  に送信信号が入力されると、部分トランジスタ  $CF_1$ 、 $CF_2 \cdots CF_j$  がオンしていることから、オン抵抗  $R_{on1}$ 、 $R_{on2} \cdots R_{onj}$  を介して送信信号がアンテナ端子  $ANT_1$  から出力される。したがって、オン抵抗  $R_{on1}$ 、 $R_{on2} \cdots R_{onj}$  を小さくすれば、オン抵抗  $R_{on1}$ 、 $R_{on2} \cdots R_{onj}$  の非線形性に起因した高次高調波の発生を抑制できる。

#### 【0082】

さらに、送信端子  $TX_1$  に高周波 ( $RF$ ) 電圧 (図中では正弦波にて表現)  $V_{in}$  が入力されると、ゲート電極  $G_1$  がゲート抵抗  $R_{gg1}$  を介して基準電位 ( $GND$  電位) に接続されていることから、送信端子  $TX_1$  とゲート端子  $TX_1c$  の間に  $RF$  電圧が印加される。具体的には、部分トランジスタ  $CF_1$  において、ゲート抵抗  $R_{gg1}$  とショットキーバリアダイオード  $D1a$  のインピーダンスにより、 $RF$  電圧が分圧され、ショットキーバリアダイオード  $D1a$  に  $RF$  電圧  $V_{rf1}$  が印加される。同様に、部分トランジスタ  $CF_2$  においても、ゲート抵抗  $R_{gg1}$  と抵抗  $R$  とショットキーバリアダイオード  $D2a$  のインピーダンスにより、 $RF$  電圧が分圧され、ショットキーバリアダイオード  $D2a$  に  $RF$  電圧  $V_{rf2}$  が印加される。このようにして部分トランジスタ  $CF_1$ 、 $CF_2 \cdots CF_j$  を構成するショットキーバリアダイオード  $D1a$ 、 $D2a \cdots Dja$  には、 $RF$  電圧  $V_{rf1}$ 、 $V_{rf2} \cdots V_{rfj}$  が印加されることになる。

#### 【0083】

例えば、部分トランジスタ  $CF_1$  に着目すると、ショットキーバリアダイオード  $D1a$  に  $RF$  電圧  $V_{rf1}$  が印加されることになる。ショットキーバリアダイオード  $D1a$  に  $RF$  電圧  $V_{rf1}$  が印加されると、ショットキーバリアダイオード  $D1a$  の非線形性により高次高調波が発生する。このショットキーバリアダイオード  $D1a$  から発生する高次高調波は、ショットキーバリアダイオード  $D1a$  に印加される  $RF$  電圧  $V_{rf1}$  が大きくなるほど大きくなる。したがって、ショットキーバリアダイオード  $D1a$  に発生する  $RF$  電圧  $V_{rf1}$  を小さくすることができれば、高次高調波の発生を抑制することができる。

#### 【0084】

ここで、部分トランジスタ  $CF_1$ 、 $CF_2 \cdots CF_j$  を構成するショットキーバリアダイオード  $D1a$ 、 $D2a \cdots Dja$  に印加される  $RF$  電圧  $V_{rf1}$ 、 $V_{rf2} \cdots V_{rfj}$  の大小関係について考えてみる。図7に示すように、部分トランジスタ  $CF_1$  のショットキーバリアダイオード  $D1a$  に印加される  $RF$  電圧  $V_{rf1}$  は、ゲート抵抗  $R_{g$

g 1 とショットキーバリアダイオード D 1 a のインピーダンスの割合で決定される。これに対し、部分トランジスタ C F 2 のショットキーバリアダイオード D 2 a に印加される R F 電圧  $V_{rf2}$  は、ゲート抵抗  $R_{gg1}$  と、抵抗 R と、ショットキーバリアダイオード D 2 a のインピーダンスの割合で決定される。したがって、部分トランジスタ C F 1 を構成するショットキーバリアダイオード D 1 a に印加される R F 電圧  $V_{rf1}$  は、部分トランジスタ C F 2 を構成するショットキーバリアダイオード D 2 a に印加される R F 電圧  $V_{rf2}$  よりも大きくなる。つまり、部分トランジスタ C F 2 では、ゲート配線による抵抗 R が存在するため、この抵抗 R に印加される R F 電圧  $V_{rfg1}$  だけ、部分トランジスタ C F 2 を構成するショットキーバリアダイオード D 2 a に印加される R F 電圧  $V_{rf2}$  は、部分トランジスタ C F 1 を構成するショットキーバリアダイオード D 1 a に印加される R F 電圧  $V_{rf1}$  よりも必然的に小さくなる。同様にして、部分トランジスタ C F 1 ~ C F j に進むにつれて、ショットキーバリアダイオード D 1 a、D 2 a・・・D j a に印加される R F 電圧  $V_{rf1}$ 、 $V_{rf2}$ ・・・ $V_{rfj}$  は徐々に小さくなる。すなわち、R F 電圧  $V_{rf1}$  が最も大きくなることがわかる。このとき、R F 電圧が大きくなると、高次高調波の発生も大きくなることから、部分トランジスタ C F 1 において、最も高次高調波が発生しやすくなることがわかる。そして、それぞれの部分トランジスタ C F 1、C F 2・・・C F j は並列に接続されていることから、それぞれの部分トランジスタ C F 1、C F 2・・・C F j で発生した高次高調波は減衰することなくアンテナ端子 A N T 1 からアンテナに出力される。

10

20

30

40

#### 【0085】

以上のことから、ゲート端子 T X 1 c (言い換えれば、ゲート入力側) に最も近い部分トランジスタ C F 1 から発生する高次高調波を抑制することができれば、トランジスタ Q 1 からの高次高調波の発生を十分に抑制できることがわかる。部分トランジスタ C F 1 において、ショットキーバリアダイオード D 1 a に印加される R F 電圧を小さくするには、ショットキーバリアダイオード D 1 a のインピーダンスを小さくすればよい。ここで、ショットキーバリアダイオード D 1 a のインピーダンスを小さくすることは、部分トランジスタ C F 1 のゲート幅を大きくすればよいことを意味する。そこで、本実施の形態 1 では、ゲート入力側に最も近い部分トランジスタ C F 1 のゲート幅を大きくしている。具体的には、図 6 に示すように、櫛歯状電極 C L (1) をその他の櫛歯状電極 C L (2) ~ C L (n) よりも長くするように構成している。言い換えれば、部分トランジスタ C F 1 のフィンガー長  $L_{w1}$  をその他の部分トランジスタのフィンガー長  $L_{wj}$  よりも長くしている。これにより、ゲート入力側に最も近い部分トランジスタ C F 1 のゲート幅を大きくすることができる。この結果、部分トランジスタ C F を構成するショットキーバリアダイオード D 1 a のインピーダンスが小さくなり、ショットキーバリアダイオード D 1 a に印加される R F 電圧  $V_{rf1}$  を小さくすることができる。このことから、ショットキーバリアダイオード D 1 a の非線形性に起因した高次高調波の発生を抑制することができるのである。以上のように、本実施の形態 1 によれば、規定されたゲート幅の範囲内で、最大限に高次高調波の発生を抑制できることがわかる。このことは、トランジスタ Q 1 における高次高調波の発生を抑制し、かつ、トランジスタ Q 1 のオフ容量を低減し、さらに、トランジスタ Q 1 を形成する面積の低減とコスト低減を実現することができることを意味するものである。

#### 【0086】

< 高次高調波を低減できる定量的理由 >

次に、本実施の形態 1 によれば、高次高調波を低減できることを定量的に説明する。本実施の形態 1 では、図 7 に示す等価回路図を用いてシミュレーションを行い、送信時にオンしているトランジスタ Q 1 から発生する高次高調波を算出した。シミュレーションの条件としては、入力信号の電力  $P_{in}$  を 35 dBm、入力信号の周波数を 880 MHz としている。このとき、メアンダ構造をしているトランジスタ Q 1 のゲート幅  $W_g$  を 2050  $\mu m$  とし、フィンガー本数を 20 本に固定して評価している。

#### 【0087】

50

図 8 は、本実施の形態 1 で実施したシミュレーション結果を示す表である。図 8 において、ゲート入力側に最も近い部分トランジスタのフィンガー長をフィンガー長  $L_{w1}$  とし、その他の部分トランジスタのフィンガー長をフィンガー長  $L_{wn}$  で示している。まず、最も左側のデータについて検討する。最も左側のデータでは、フィンガー長  $L_{w1}$  とフィンガー長  $L_{wn}$  とを同じ  $102.5 \mu m$  としている。すなわち、フィンガー長  $L_{w1} /$  フィンガー長  $L_{wn}$  の比は 1 である。これは、個々の部分トランジスタのフィンガー長がすべて同じである場合を示していることになる。この場合、最もゲート入力側に近い部分トランジスタのショットキーバリアダイオードに印加される RF 電圧  $V_{rf1}$  は  $1.23 V$  であり、その他の部分トランジスタのショットキーバリアダイオードに印加される RF 電圧  $V_{rfn}$  は  $1.08 V$  となっている。このときトランジスタ Q1 から発生する高次高調波 (3 次高調波 3 HD) は、 $63.19 dBc$  となっている。

10

【0088】

次に、図 8 の中央のデータについて検討する。中央のデータでは、フィンガー長  $L_{w1}$  を  $150.00 \mu m$  とし、フィンガー長  $L_{wn}$  を  $100.00 \mu m$  としている。すなわち、フィンガー長  $L_{w1} /$  フィンガー長  $L_{wn}$  の比は 1.5 である。これは、ゲート入力側に最も近い部分トランジスタのフィンガー長  $L_{w1}$  がその他の部分トランジスタのフィンガー長  $L_{wn}$  よりも大きい場合を示している。つまり、本実施の形態 1 の特徴を実現している構造となっている。この場合、最もゲート入力側に近い部分トランジスタのショットキーバリアダイオードに印加される RF 電圧  $V_{rf1}$  は  $1.14 V$  であり、その他の部分トランジスタのショットキーバリアダイオードに印加される RF 電圧  $V_{rfn}$  は  $1.00 V$  となっている。このとき、トランジスタ Q1 から発生する高次高調波 (3 次高調波 3 HD) は、 $65.22 dBc$  となっている。ここで、3 次高調波をデシベルで表示しているが、このデシベル表示は、高次高調波の大きさが入力電力の電力  $P_{in}$  からどれだけ減衰させているかを示している。すなわち、3 次高調波のデシベル表示が大きくなるほど減衰も大きくなり、3 次高調波の大きさが小さくなっていることを示していることになる。したがって、最も左側のデータと中央のデータを比較した場合、最も左側のデータでは高次高調波のレベルが  $63.19 dBc$  であるのに対し、中央のデータでは高次高調波のレベルが  $65.22 dBc$  となっていることから、最も左側のデータよりも中央のデータの方が高次高調波の発生を抑制できていることを示している。つまり、ゲート入力側に最も近い部分トランジスタのフィンガー長  $L_{w1}$  をその他の部分トランジスタのフィンガー長  $L_{wn}$  よりも長くすることにより、高次高調波の発生を抑制できることがわかる。

20

30

【0089】

これは、以下のように考えることができる。すなわち、発生する高次高調波の大きさは、部分トランジスタに印加される RF 電圧の大きさに比例して大きくなる。部分トランジスタに印加される RF 電圧は、部分トランジスタを構成するショットキーバリアダイオードのインピーダンスおよび一対のオーミック電極間の抵抗のインピーダンスが大きいと大きくなる。そして、ショットキーバリアダイオードのインピーダンスおよび一対のオーミック電極間の抵抗のインピーダンスは、部分トランジスタのゲート幅 (フィンガー長) に依存し、部分トランジスタのゲート幅 (フィンガー長) が大きいほど小さくなる。このため、図 8 に示すように、ゲート入力側に最も近い部分トランジスタのフィンガー長  $L_{w1}$  を大きくすることにより、部分トランジスタに印加される RF 電圧のうち最も高い RF 電圧  $V_{rf1}$  が小さくなる結果、高次高調波の発生を抑制できると考えることができる。

40

【0090】

さらに、図 8 の最も右側のデータについて検討する。最も右側のデータでは、フィンガー長  $L_{w1}$  を  $187.96 \mu m$  とし、フィンガー長  $L_{wn}$  を  $98.00 \mu m$  としている。すなわち、フィンガー長  $L_{w1} /$  フィンガー長  $L_{wn}$  の比は 1.92 である。これは、ゲート入力側に最も近い部分トランジスタのフィンガー長  $L_{w1}$  がその他の部分トランジスタのフィンガー長  $L_{wn}$  よりも大きい場合を示している。つまり、本実施の形態 1 の特徴をさらに実現している構造となっている。この場合、最もゲート入力側に近い部分トランジスタのショットキーバリアダイオードに印加される RF 電圧  $V_{rf1}$  は  $1.08 V$  であ

50

り、その他の部分トランジスタのショットキーバリアダイオードに印加される R F 電圧  $V_{rfn}$  は 0.95 V となっている。このとき、トランジスタ Q 1 から発生する高次高調波 (3 次高調波 3 H D) は、66.99 dBc にもなる。

#### 【0091】

以上のことから、ゲート入力側に最も近い部分トランジスタのフィンガー長  $L_{w1}$  をその他の部分トランジスタのフィンガー長  $L_{wn}$  よりも長くすればするほど、高次高調波の発生を抑制することができることがわかる。

#### 【0092】

##### (実施の形態 2)

前記実施の形態 1 では、シングルゲート構造のトランジスタに本発明を適用する例を説明したが、本実施の形態 2 では、デュアルゲート構造のトランジスタに本発明を適用する例について説明する。

#### 【0093】

図 9 は、アンテナスイッチの回路構成の一例を示す図である。図 9 において、アンテナ端子 A N T 1 と送信端子 T X 1 との間にトランジスタ Q 1 が接続されている。このトランジスタ Q 1 は、オーミック電極 O E 1 とオーミック電極 O E 2 を有しており、オーミック電極 O E 1 は送信端子 T X 1 に接続され、オーミック電極 O E 2 はアンテナ端子 A N T 1 に接続されている。そして、オーミック電極 O E 1 とオーミック電極 O E 2 とは、抵抗 R d 1 および抵抗 R d 2 により接続されている。さらに、トランジスタ Q 1 はデュアルゲート構造をしており、2 本のゲート電極 G 1 a とゲート電極 G 1 b とを有している。このゲート電極 G 1 a はゲート抵抗 R g g 1 およびゲート抵抗 R g g 1 2 を介してゲート端子 T X 1 c と接続されている。同様に、ゲート電極 G 1 b はゲート抵抗 R g g 2 およびゲート抵抗 R g g 1 2 を介してゲート端子 T X 1 c と接続されている。

#### 【0094】

一方、本実施の形態 2 では、2 つの受信端子 R X 1、R X 2 を有しており、アンテナ端子 A N T 1 と受信端子 R X 1 との間には、トリプルゲート構造のトランジスタ Q c とトランジスタ Q r 1 が接続されている。トランジスタ Q c のゲート電極はゲート端子 R X c と接続され、トランジスタ Q r 1 のゲート電極はゲート端子 R X 1 c と接続されている。同様に、アンテナ端子 A N T 1 と受信端子 R X 2 との間には、トリプルゲート構造のトランジスタ Q c とトランジスタ Q r 2 が接続されている。トランジスタ Q c のゲート電極はゲート端子 R X c と接続され、トランジスタ Q r 2 のゲート電極はゲート端子 R X 2 c と接続されている。このようにアンテナ端子 A N T 1 と受信端子 R X 1 の間、あるいは、アンテナ端子 A N T 1 と受信端子 R X 2 の間に、トランジスタを多段に接続しているのは、送信時にオフするトランジスタのオフ容量を分割して、個々のオフ容量に印加される R F 電圧を小さくすることにより、高次高調波の発生を抑制するためである。同様に、トリプルゲート構造のトランジスタ Q c を採用している理由も同様である。

#### 【0095】

本実施の形態 2 におけるアンテナスイッチは上記のように構成されており、以下に、アンテナ端子 A N T 1 と送信端子 T X 1 との間に接続されているデュアルゲート構造のトランジスタ Q 1 に本発明の技術的思想を適用する例について説明する。図 10 は、デュアルゲート構造のトランジスタ Q 1 のレイアウト構成を示す図である。図 10 に示すように、本実施の形態 2 におけるトランジスタ Q 1 は、図 5 に示す前記実施の形態 1 におけるトランジスタ Q 1 と同様にメアンダ構造をしている。本実施の形態 2 では、デュアルゲート構造をしているので、複数の櫛歯状電極 C L (1)、C L (3)・・・C L (2 j + 1) と複数の櫛歯状電極 C L (2)、C L (4)・・・C L (n) の間に形成される隙間に沿って 2 本のゲート電極 G 1 a とゲート電極 G 1 b が並行するように形成されている。つまり、ゲート電極 G 1 a およびゲート電極 G 1 b は、複数の櫛歯状電極 C L (1)、C L (3)・・・C L (2 j + 1) と複数の櫛歯状電極 C L (2)、C L (4)・・・C L (n) の間に形成される隙間を縫うように延在している。

#### 【0096】

本実施の形態 2 でも、櫛歯状電極  $CL(1)$  (フィンガー長  $Lw1$ ) をその他の櫛歯状電極  $CL(j)$  (フィンガー長  $Lwj$ ) よりも長くすることに特徴がある。ここでいう櫛歯状電極  $CL(1)$  (フィンガー長  $Lw1$ ) は、ゲート電極  $G1a$ 、 $G1b$  の入力側に最も近い櫛歯状電極を示している。つまり、図 10 において、ゲート端子  $TX1c$  からゲート抵抗  $Rgg12$  とゲート抵抗  $Rgg1$  を介してゲート電極  $G1a$  が延在し、かつ、ゲート端子  $TX1c$  からゲート抵抗  $Rgg12$  とゲート抵抗  $Rgg2$  を介してゲート電極  $G1b$  が延在しているが、メアング構造を構成する櫛歯状電極  $CL(j)$  (フィンガー長  $Lwj$ ) のうちゲート端子  $TX1c$  に接続されているゲート電極  $G1a$ 、 $G1b$  の入力側に最も近い櫛歯状電極  $CL(1)$  (フィンガー長  $Lw1$ ) の長さを最も長くすることに特徴がある点は前記実施の形態 1 と同様である。このように構成することにより、前記実施の形態 1 と同様に、規定された範囲内のゲート幅において、最大限に高次高調波の発生を抑制することができるのである。なお、本実施の形態 2 では、デュアルゲート構造のトランジスタ  $Q1$  に本発明の技術的思想を適用する例について説明したが、これに限らず、例えば、トリプルゲート構造のトランジスタに本発明の技術的思想を適用してもよい。

10

【0097】

(実施の形態 3)

本実施の形態 3 では、メアング構造を有するトランジスタにおいて、櫛歯状電極の長さ (フィンガー長) がゲート電極に制御信号を入力する入力側から遠くなるにつれて短くなる例について説明する。

【0098】

20

図 11 は本実施の形態 3 におけるトランジスタ  $Q1$  のレイアウト構成を示している。図 11 に示すように、本実施の形態 3 におけるトランジスタ  $Q1$  も前記実施の形態 2 と同様にデュアルゲート構造をし、かつ、メアング構造をしている。図 11 において、本実施の形態 3 におけるトランジスタ  $Q1$  の特徴は、櫛歯状電極  $CL(1) \sim CL(n)$  の長さが徐々に短くなっている点にある。すなわち、櫛歯状電極  $CL(1) \sim CL(n)$  において、櫛歯状電極  $CL(1)$  の長さ > 櫛歯状電極  $CL(2)$  の長さ >  $\dots$  > 櫛歯状電極  $CL(n)$  の長さという関係が成立している。言い換えれば、フィンガー長  $Lw1 \sim Lwn$  において、フィンガー長  $Lw1 > \text{フィンガー長 } Lw2 > \dots > \text{フィンガー長 } Lwn$  の関係が成立するように櫛歯状電極  $CL(1) \sim CL(n)$  が形成されている。

【0099】

30

これにより、本実施の形態 3 においても、ゲート電極に制御信号を入力する入力側に最も近い部分トランジスタの櫛歯状電極  $CL(1)$  (フィンガー長  $Lw1$ ) を最も長くすることができるので、前記実施の形態 1 と同様に、規定された範囲内のゲート幅において、最大限に高次高調波の発生を抑制することができる。つまり、本実施の形態 3 では、最も RF 電圧が高くなる部分トランジスタ (ゲート入力側に最も近い部分トランジスタ) のゲート幅 (フィンガー長  $Lw1$ ) を長くすることにより、この部分トランジスタに印加される RF 電圧を小さくして高次高調波の発生を抑制している。そして、ゲート入力側から離れた部分トランジスタについては、ゲート入力側に最も近い部分トランジスタに比べて印加される RF 電圧が徐々に小さくなっていくことから、フィンガー長  $Lwj$  を徐々に短くしている。これにより、部分トランジスタ全体 (トランジスタ  $Q1$ ) のゲート幅を大幅に大きくすることなく、高次高調波の発生を効果的に抑制することができるのである。すなわち、本実施の形態 3 によれば、トランジスタ  $Q1$  のオフ時におけるオフ容量を低減しつつ、オン時における高次高調波の発生を抑制することができる。

40

【0100】

(実施の形態 4)

前記実施の形態 1 では、アンテナスイッチを構成するトランジスタとして高電子移動度トランジスタ (HEMT) を使用する例について説明したが、本実施の形態 4 では、アンテナスイッチを構成するトランジスタとして MOSFET (Metal Oxide Semiconductor Field Effect Transistor) を使用する例について説明する。

【0101】

50

図12は、アンテナスイッチを構成するトランジスタとして使用されるMOSFETの構造を示す断面図である。図12に示すように、半導体基板30上に、例えば、酸化シリコン膜からなる埋め込み絶縁層31が形成され、この埋め込み絶縁層31上にシリコン層(活性層)32が形成されている。つまり、本実施の形態4では、半導体基板30と、埋め込み絶縁層31と、シリコン層32よりなるSOI(Silicon on Insulator)基板上にMOSFETが形成されている。このMOSFETは、シリコン層32に形成された素子分離領域STIで区画された活性領域に形成されている。具体的に、MOSFETは、シリコン層32上に形成されたゲート絶縁膜GOXを有し、このゲート絶縁膜GOX上にゲート電極Gを有している。ゲート絶縁膜GOXは、例えば、酸化シリコン膜から形成され、ゲート電極Gは、例えば、ポリシリコン膜とシリサイド膜の積層膜から形成される。

10

#### 【0102】

そして、ゲート電極Gの両側の側壁には、例えば、酸化シリコン膜からなるサイドウォールSWが形成され、このサイドウォールSW直下のシリコン層32内にゲート電極Gに整合して不純物拡散領域であるエクステンション領域EXが形成されている。そして、エクステンション領域EXの外側にサイドウォールSWに整合したソース領域S1およびドレイン領域D1が形成されている。エクステンション領域EXおよびソース領域S1、ドレイン領域D1は、リンや砒素などのn型不純物を導入した半導体領域であり、エクステンション領域EXに導入されている不純物量は、ソース領域S1やドレイン領域D1に導入されている不純物量よりも少なくなっている。

#### 【0103】

20

以上のようにして、本実施の形態3におけるMOSFETが構成されており、このMOSFET上に層間絶縁膜ILが形成されている。そして、この層間絶縁膜ILを貫通してソース領域S1やドレイン領域D1に達するプラグPLGが形成されている。層間絶縁膜IL上には、プラグPLGと電氣的に接続される配線L1が形成されている。

#### 【0104】

本実施の形態4では、MOSFETをSOI基板上に形成しているが、MOSFETをSOI基板上に形成することで、完全に素子分離することができ、また、ソース領域S1あるいはドレイン領域D1の容量を低減することができる。このため、集積密度や動作速度の向上、高耐圧化やラッチアップフリー化を実現できる利点がある。

#### 【0105】

30

上述したMOSFETは、アンテナスイッチを構成するトランジスタとして機能するが、その平面構造は、前記実施の形態1と同様にメアング構造をしている(図5参照)。したがって、図12に示すソース領域S1が、例えば、櫛歯状電極CL(1)を構成し、ドレイン領域D1が櫛歯状電極CL(2)を構成する。この櫛歯状電極CL(1)はオーミック電極OE1に接続され、櫛歯状電極CL(2)はオーミック電極OE2に接続されている。

#### 【0106】

MOSFETを使用したメアング構造においても、図5に示すように、櫛歯状電極CL(1)(フィンガー長 $Lw_1$ )をその他の櫛歯状電極CL(j)(フィンガー長 $Lw_j$ )よりも長くすることに特徴がある。ここでいう櫛歯状電極CL(1)(フィンガー長 $Lw_1$ )は、ゲート電極G1の入力側に最も近い櫛歯状電極を示している。つまり、図5において、ゲート端子TX1cからゲート抵抗 $R_{gg1}$ を介してゲート電極G1が延在しているが、メアング構造を構成する櫛歯状電極CL(j)(フィンガー長 $Lw_j$ )のうちゲート端子TX1cに接続されているゲート電極G1の入力側に最も近い櫛歯状電極CL(1)(フィンガー長 $Lw_1$ )の長さを最も長くすることに特徴がある点は前記実施の形態1と同様である。このように構成することにより、前記実施の形態1と同様に、規定された範囲内のゲート幅において、最大限に高次高調波の発生を抑制することができるのである。

40

#### 【0107】

このようにMOSFETを使用したメアング構造においても、本発明が有効であること

50

について説明する。図 13 は、メアング構造をした 1 つのトランジスタのオン時における等価回路図である。図 13 は図 7 とほぼ同様の構成をしている。図 13 と図 7 の異なる点は、例えば、部分トランジスタ C F 1 において、ゲート電極 G 1 と櫛歯状電極 C L ( 1 ) との間に接続される素子が容量 C 1 a となっている点である。さらに、ゲート電極 G 1 と櫛歯状電極 C L ( 2 ) との間にも容量 C 1 b が接続されている。同様に、部分トランジスタ C F 2 においても、ゲート電極 G 1 と櫛歯状電極 C L ( 3 ) との間に接続される素子が容量 C 2 a となっており、ゲート電極 G 1 と櫛歯状電極 C L ( 2 ) との間にも容量 C 2 b が接続されている。したがって、図 7 と図 13 では、例えば、部分トランジスタ C F 1 において、ゲート電極 G 1 と櫛歯状電極 C L ( 1 ) との間に接続される素子がショットキーバリアダイオードか容量かの相違があることになる。これは、図 7 に示す前記実施の形態 1 ではトランジスタとして H E M T を使用しているのに、図 13 に示す本実施の形態 4 ではトランジスタとして M O S F E T を使用しているからである。つまり、H E M T の場合、ゲート電極 G と基板とはショットキー接合しているのに対し、M O S F E T の場合、ゲート電極 G と基板とはゲート絶縁膜 G O X を容量絶縁膜とする容量として形成されているからである。

#### 【 0 1 0 8 】

図 13 において、例えば、部分トランジスタ C F 1 に着目すると、容量 C 1 a に R F 電圧 V r f 1 が印加されることになる。容量 C 1 a に R F 電圧 V r f 1 が印加されると、高次高調波が発生する。この容量 C 1 a から発生する高次高調波は、容量 C 1 a に印加される R F 電圧 V r f 1 が大きくなるほど大きくなる。したがって、本実施の形態 4 においても、容量 C 1 a に発生する R F 電圧 V r f 1 を小さくすることができれば、高次高調波の発生を抑制することができることがわかる。

#### 【 0 1 0 9 】

ここで、部分トランジスタ C F 1、C F 2・・・C F j を構成する容量 C 1 a、C 2 a・・・C j a に印加される R F 電圧 V r f 1、V r f 2・・・V r f j の大小関係について考えてみる。図 13 に示すように、部分トランジスタ C F 1 の容量 C 1 a に印加される R F 電圧 V r f 1 は、ゲート抵抗 R g g 1 と容量 C 1 a のインピーダンスの割合で決定される。これに対し、部分トランジスタ C F 2 の容量 C 2 a に印加される R F 電圧 V r f 2 は、ゲート抵抗 R g g 1 と、抵抗 R と、容量 C 2 a のインピーダンスの割合で決定される。したがって、部分トランジスタ C F 1 を構成する容量 C 1 a に印加される R F 電圧 V r f 1 は、部分トランジスタ C F 2 を構成する容量 C 2 a に印加される R F 電圧 V r f 2 よりも大きくなる。つまり、部分トランジスタ C F 2 では、ゲート配線による抵抗 R が存在するため、この抵抗 R に印加される R F 電圧 V r f g 1 だけ、部分トランジスタ C F 2 を構成する容量 C 2 a に印加される R F 電圧 V r f 2 は、部分トランジスタ C F 1 を構成する容量 C 1 a に印加される R F 電圧 V r f 1 よりも必然的に小さくなる。同様にして、部分トランジスタ C F 1～C F j に進むにつれて、容量 C 1 a、C 2 a・・・C j a に印加される R F 電圧 V r f 1、V r f 2・・・V r f j は徐々に小さくなる。すなわち、R F 電圧 V r f 1 が最も大きくなることがわかる。このとき、R F 電圧が大きくなると、高次高調波の発生も大きくなることから、部分トランジスタ C F 1 において、最も高次高調波が発生しやすくなることがわかる。

#### 【 0 1 1 0 】

以上のことから、本実施の形態 4 でも、ゲート端子 T X 1 c ( 言い換えれば、ゲート入力側 ) に最も近い部分トランジスタ C F 1 から発生する高次高調波を抑制することができれば、トランジスタ Q 1 からの高次高調波の発生を十分に抑制できることがわかる。部分トランジスタ C F 1 において、容量 C 1 a に印加される R F 電圧を小さくするには、容量 C 1 a のインピーダンスを小さくすればよい。ここで、容量 C 1 a のインピーダンスを小さくすることは、部分トランジスタ C F 1 のゲート幅を大きくすればよいことを意味する。したがって、本実施の形態 4 のように M O S F E T を使用したメアング構造においても、本発明の技術的思想が有効に作用することがわかる。

#### 【 0 1 1 1 】

本実施の形態 4 では、S O I 基板上に M I S F E T を形成する例について説明したが、例えば、S O I 基板に代えて S O S (Silicon on Sapphire) 基板上に M O S F E T を形成する場合にも適用することができる。

#### 【0112】

以上、本発明者によってなされた発明を実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

#### 【0113】

前記実施の形態では、送信時にオンするトランジスタに本発明の技術的思想を適用する例について説明したが、これに限らず、例えば、受信時にオンする（言い換えれば、送信時にオフする）トランジスタに本発明の技術的思想を適用することもできる。

10

#### 【産業上の利用可能性】

#### 【0114】

本発明は、半導体装置を製造する製造業に幅広く利用することができる。

#### 【図面の簡単な説明】

#### 【0115】

【図1】携帯電話機の送受信部の構成を示すブロック図である。

【図2】本発明の実施の形態 1 における R F モジュールの回路ブロック構成を示す図である。

【図3】アンテナスイッチを構成する回路の一例を示す図である。

20

【図4】高電子移動度トランジスタの構成を示す断面図である。

【図5】実施の形態 1 におけるトランジスタのレイアウト構成を示す図である。

【図6】実施の形態 1 におけるメアング構造を示す平面図である。

【図7】メアング構造をした 1 つのトランジスタ ( H E M T ) のオン時における等価回路図である。

【図8】実施の形態 1 で実施したシミュレーション結果を示す表である。

【図9】実施の形態 2 において、アンテナスイッチを構成する回路の一例を示す図である。

【図10】実施の形態 2 におけるトランジスタのレイアウト構成を示す図である。

【図11】実施の形態 3 におけるトランジスタのレイアウト構成を示す図である。

30

【図12】実施の形態 4 における M O S F E T の構成を示す断面図である。

【図13】実施の形態 4 において、メアング構造をした 1 つのトランジスタ ( M O S F E T ) のオン時における等価回路図である。

#### 【符号の説明】

#### 【0116】

- 1 携帯電話機
- 2 アプリケーションプロセッサ
- 3 メモリ
- 4 ベースバンド部
- 5 R F I C
- 6 電力増幅器
- 7 S A W フィルタ
- 8 アンテナスイッチ
- 9 アンテナ
- 10 a 整合回路
- 10 b 整合回路
- 11 制御回路
- 12 a 出力整合回路
- 12 b 出力整合回路
- 13 a 検波回路

40

50

|                 |                |    |
|-----------------|----------------|----|
| 1 3 b           | 検波回路           |    |
| 1 4             | デコーダ           |    |
| 2 0             | 半絶縁性基板         |    |
| 2 1             | エピタキシャル層       |    |
| 2 2             | バッファ層          |    |
| 2 3             | A l G a A s 層  |    |
| 2 4             | n 型 G a A s 層  |    |
| 3 0             | 半導体基板          |    |
| 3 1             | 埋め込み絶縁層        |    |
| 3 2             | シリコン層          | 10 |
| A N T           | アンテナ           |    |
| A N T 1         | アンテナ端子         |    |
| C 1 a           | 容量             |    |
| C 1 b           | 容量             |    |
| C 2 a           | 容量             |    |
| C 2 b           | 容量             |    |
| C F 1           | 部分トランジスタ       |    |
| C F 2           | 部分トランジスタ       |    |
| C L ( 1 )       | 櫛歯状電極          |    |
| C L ( 2 )       | 櫛歯状電極          | 20 |
| C L ( 3 )       | 櫛歯状電極          |    |
| C L ( 4 )       | 櫛歯状電極          |    |
| C L ( 2 j + 1 ) | 櫛歯状電極          |    |
| C L ( n - 1 )   | 櫛歯状電極          |    |
| C L ( n )       | 櫛歯状電極          |    |
| D 1             | ドレイン領域         |    |
| D 1 a           | ショットキーバリアダイオード |    |
| D 1 b           | ショットキーバリアダイオード |    |
| D 2 a           | ショットキーバリアダイオード |    |
| D 2 b           | ショットキーバリアダイオード | 30 |
| D i             | ダイプレクサ         |    |
| E X             | エクステンション領域     |    |
| G               | ゲート電極          |    |
| G 1             | ゲート電極          |    |
| G 1 a           | ゲート電極          |    |
| G 1 b           | ゲート電極          |    |
| G 2 a           | ゲート電極          |    |
| G 2 b           | ゲート電極          |    |
| G O X           | ゲート絶縁膜         |    |
| H B             | 増幅回路           | 40 |
| H P A           | R F モジュール      |    |
| I L             | 層間絶縁膜          |    |
| L 1             | 配線             |    |
| L B             | 増幅回路           |    |
| L P F 1         | ローパスフィルタ       |    |
| L P F 2         | ローパスフィルタ       |    |
| L W 1           | フィンガー長         |    |
| L W n           | フィンガー長         |    |
| M R             | メサ領域           |    |
| O E 1           | オーミック電極        | 50 |

O E 2 オーミック電極  
O E 3 オーミック電極  
O E 4 オーミック電極  
P L G プラグ  
Q 1 トランジスタ  
Q 2 トランジスタ  
Q c トランジスタ  
Q r 1 トランジスタ  
Q r 2 トランジスタ  
R d 1 抵抗  
R d 2 抵抗  
R d 3 抵抗  
R d 4 抵抗  
R g g 1 ゲート抵抗  
R g g 2 ゲート抵抗  
R g g 3 ゲート抵抗  
R g g 4 ゲート抵抗  
R g g 1 2 ゲート抵抗  
R o n 1 オン抵抗  
R o n 2 オン抵抗  
R X 1 受信端子  
R X 1 c ゲート端子  
R X 2 受信端子  
R X 2 c ゲート端子  
R X 3 受信端子  
R X 4 受信端子  
R X c ゲート端子  
S 1 ソース領域  
S T I 素子分離領域  
S W サイドウォール  
T X 1 送信端子  
T X 1 c ゲート端子  
T X ( H B ) i n 入力端子  
T X ( L B ) i n 入力端子  
V c t 直流電源  
V i n 高周波電圧  
V r f 1 R F 電圧  
V r f 2 R F 電圧  
V r f g 1 R F 電圧

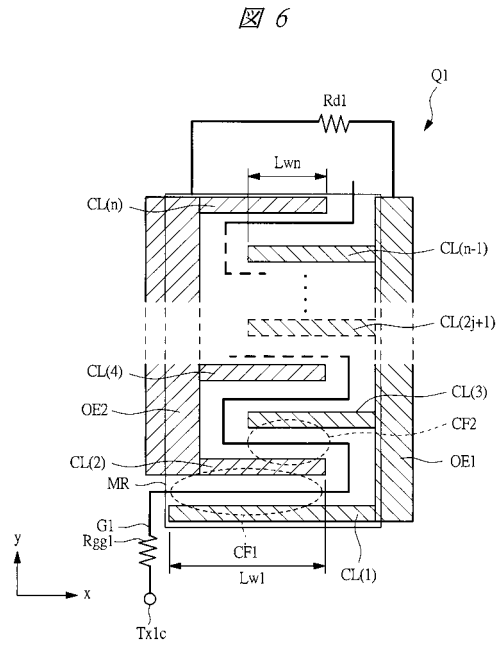
10

20

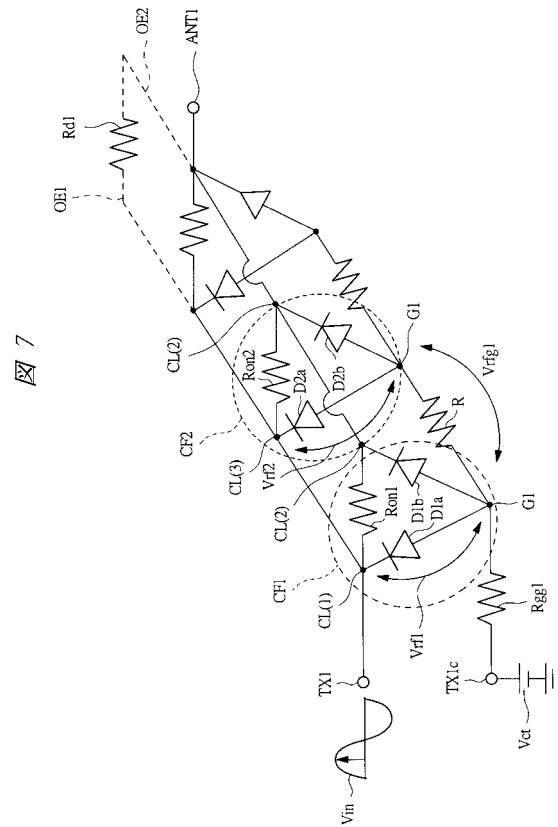
30



【図 6】



【図 7】



【図 8】

図 8

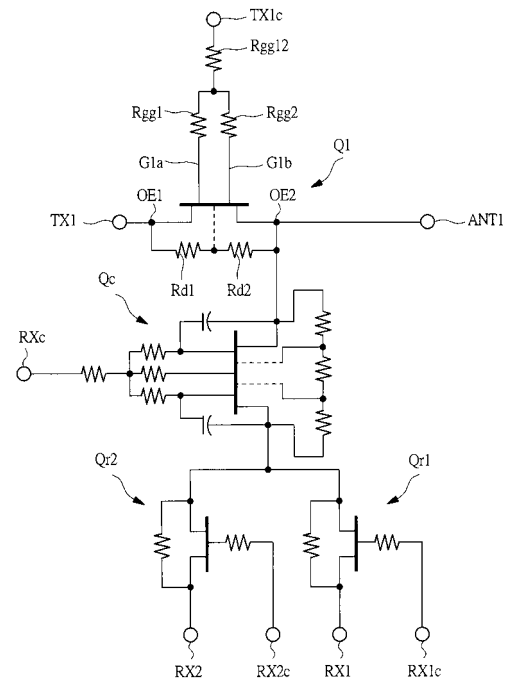
Pin=35dBm  
Freq=880MHz

|          |        |        |        |        |        |
|----------|--------|--------|--------|--------|--------|
| Lw1(μm)  | 102.50 | 130.69 | 150.00 | 168.99 | 187.96 |
| Lwn(μm)  | 102.50 | 101.00 | 100.00 | 99.00  | 98.00  |
| Lw1/Lwn  | 1.00   | 1.29   | 1.50   | 1.71   | 1.92   |
| Vrf1(V)  | 1.23   | 1.18   | 1.14   | 1.11   | 1.08   |
| Vrfn(V)  | 1.08   | 1.04   | 1.00   | 0.98   | 0.95   |
| 3HD(dBc) | 63.19  | 64.29  | 65.22  | 66.10  | 66.99  |

ゲート幅Wg=2050μm  
フィンガー本数=20

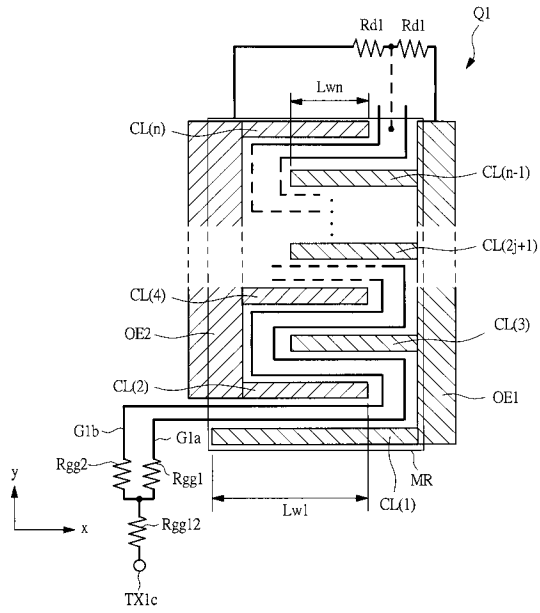
【図 9】

図 9



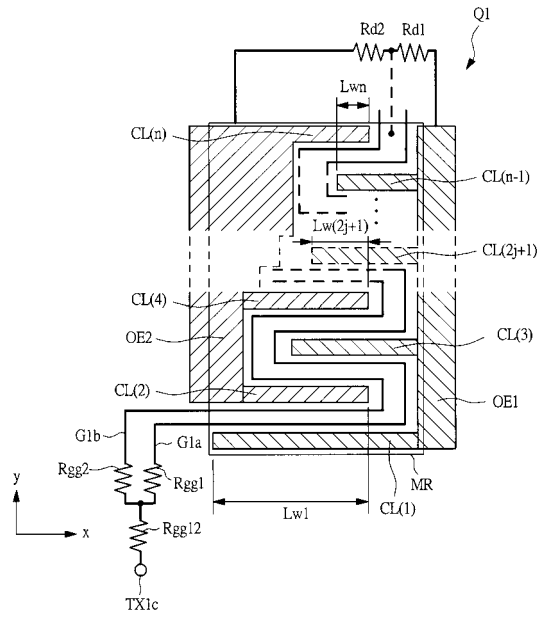
【図 10】

図 10



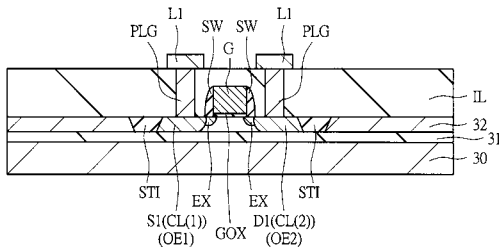
【図 11】

図 11



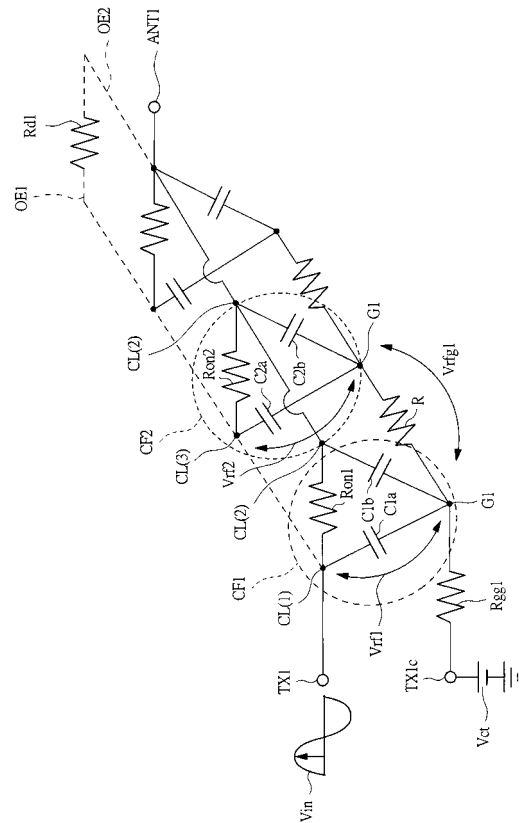
【図 12】

図 12



【図 13】

図 13



---

フロントページの続き

- (72)発明者 小堀 勉  
東京都千代田区大手町二丁目6番2号 株式会社ルネサステクノロジ内
- (72)発明者 新井 泉  
東京都千代田区大手町二丁目6番2号 株式会社ルネサステクノロジ内
- (72)発明者 田島 一人  
東京都千代田区大手町二丁目6番2号 株式会社ルネサステクノロジ内
- (72)発明者 石川 知之  
東京都千代田区大手町二丁目6番2号 株式会社ルネサステクノロジ内
- (72)発明者 船木 純  
東京都千代田区大手町二丁目6番2号 株式会社ルネサステクノロジ内
- Fターム(参考) 5F102 FA00 FA02 GA17 GB01 GC01 GC05 GD01 GD10 GJ05 GL05  
GM06 GN05 GQ01 GS02 GS09 GT01 GT03