



(10) **DE 600 36 457 T3** 2014.11.20

(12) **Übersetzung der geänderten europäischen Patentschrift**

(97) **EP 1 151 387 B2**
(21) Deutsches Aktenzeichen: **600 36 457.7**
(86) PCT-Aktenzeichen: **PCT/US00/28596**
(96) Europäisches Aktenzeichen: **00 97 5263.5**
(87) PCT-Veröffentlichungs-Nr.: **WO 2001/029678**
(86) PCT-Anmeldetag: **16.10.2000**
(87) Veröffentlichungstag
der PCT-Anmeldung: **26.04.2001**
(97) Erstveröffentlichung durch das EPA: **07.11.2001**
(97) Veröffentlichungstag
der Patenterteilung beim EPA: **19.09.2007**
(97) Veröffentlichungstag
des geänderten Patents beim EPA: **23.07.2014**
(47) Veröffentlichungstag im Patentblatt: **20.11.2014**

(51) Int Cl.: **G06F 13/14 (2006.01)**
H03K 19/0175 (2006.01)

Patentschrift wurde im Einspruchsverfahren geändert

(30) Unionspriorität:
420949 **19.10.1999** **US**

(73) Patentinhaber:
Rambus Inc., Los Altos, Calif., US

(74) Vertreter:
**Eisenführ Speiser Patentanwälte Rechtsanwälte
PartGmbH, 28217 Bremen, DE**

(84) Benannte Vertragsstaaten:
DE, FR, GB, IT

(72) Erfinder:
**HOROWITZ, Mark, A., Menlo Park, CA 94025, US;
BARTH, Richard M., Ashland, OR 97520-2885,
US; HAMPEL, Craig, E., San Jose, CA 95123, US;
MONCAYO, Alfredo, Redwood City, CA 94063, US;
DONNELLY, Kevin, S., Los Altos, CA 94024, US;
ZERBE, Jared, L., Woodside, CA 94062, US**

(54) Bezeichnung: **Gerät und Verfahren um von der Topografie abhängig zu signalisieren**

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

Beschreibung

[0001] Die vorliegende Erfindung betrifft im allgemeinen ein Bussystem und insbesondere ein Bussystem, das zur Einstellung von Signaleigenschaften in Reaktion auf topographieabhängige Parameter in der Lage ist.

HINTERGRUND DER ERFINDUNG

[0002] Bei einem Bussystem handelt es sich um ein elektronisches Chip-zu-Chip-Kommunikationssystem, bei welchem ein oder mehrere Slave-Geräte über gemeinsam genutzte Bussignalleitungen an ein Master-Gerät angeschlossen sind und mit diesem kommunizieren. **Fig. 1** zeigt in Blockschaltbildform ein Bussystem. Das Bussystem enthält ein Master-Steuerungsgerät (M), das mit einem oder mehreren Slave-Geräten (D) über einen bidirektionalen Datenbus kommuniziert. Typischerweise weist der bidirektionale Datenbus mehrere Bussignalleitungen auf, jedoch zeigt **Fig. 1** aus Gründen der Vereinfachung nur eine Bussignalleitung. Die Begriffe Bussignalleitung und Kanal werden vorliegend synonym benutzt. Demnach weist der Datenbus viele Kanäle auf, und zwar einen für jedes Bit der Daten. Jede Bussignalleitung endet mit der einen Seite an einem I/O-Pin des Master-Gerätes und mit seiner anderen Seite an einem Ende eines Widerstandsanschlusses (T). Der Widerstand des Anschlusses ist eng abgestimmt auf die beanspruchte Impedanz Z_L der Bussignalleitung, um Reflektionen zu minimieren und über die Bussignalleitung zum Anschluss gesendete Signal zu absorbieren. Das entgegengesetzte Ende des Anschlusses ist mit einer Spannungsquelle verbunden, die eine AC-Masse bildet und die Anschlussgleichspannung der Bussignalleitung erzeugt. Die Stellen entlang der Bussignalleitungen, an denen durch den Master-Anschluss und die Slaves abgegriffen wird, sind mit p_M , p_T und p_1 - p_N entsprechend bezeichnet.

[0003] Bussysteme sind typischerweise für die Arbeit mit unterschiedlichen Konfigurationen aufgebaut, um eine Systemflexibilität zu ermöglichen. Beispielsweise kann der Bus mehrere Anschlussschlitze zum Einsetzen von individuellen Slaves oder Modulen von Slaves besitzen, und jedes Modul kann eine unterschiedliche Anzahl von Geräten besitzen. Dies erlaubt dem Benutzer, die Anzahl der Chips zu verändern, die im Bussystem arbeiten, wodurch kleine, mittlere und große Systeme ohne komplexe konstruktive Änderungen wie Änderungen am Layout von gedruckten Schaltkreisplatinen konfiguriert werden können. **Fig. 2** zeigt ein Bussystem, das diese Flexibilität durch Bildung von drei Anschlüssen für drei Slave-Module ermöglicht. Diese Figur zeigt nicht notwendigerweise den physikalischen Aufbau eines aktuellen Systems, sondern zeigt die elektrischen Anschlüsse des Bussystems. Das erste Modul ist mit acht Slaves, das zweite mit vier Slaves und das dritte mit kei-

nem Slave dargestellt. Das dritte Modul dient lediglich für die elektrische Verbindung des Anschlusses mit der Bussignalleitung. Aus Vereinfachungsgründen kann diese Konfiguration als 8-4-0-Konfiguration bezeichnet werden, und viele andere Konfigurationen durch Einsetzen verschiedener Module in die drei Anschlussschlitze sind möglich (z. B. 8-8-8, 4-0-0 etc.). Wie in **Fig. 1** bezeichnet **Fig. 2** die Punkte, an denen jedes Gerät die Bussignalleitung abgreift (z. B. greift Slave B_2 die Bussignalleitung am Punkt p_{B2} ab). Das Bussystem von **Fig. 2** ist sehr flexibel; jedoch führt diese Konfiguration zu konfigurationsabhängigen und positionsabhängigen Kanalkenngößen, die zu Signalisierungskomplexitäten führen und die Zuverlässigkeit der Datenübertragung durch das System reduzieren.

[0004] **Fig. 3** zeigt Struktureigenschaften und elektrische Eigenschaften einer Bussignalleitung in einem bestückten Modul des Bussystems von **Fig. 2**. Der Abstand der Bussignalleitung, der eine Verbindung mit den Slaves herstellt, bildet eine wiederholte Struktur von Signalleitungssegmenten und Slaves, die zu einer Übertragungsleitung der Länge d mit elektrischen Eigenschaften, wie dargestellt, zusammengesetzt werden können. In **Fig. 3** ist L_O die Induktanz pro Einheitenlänge, C_O die Kapazität pro Einheitenlänge, G_P die dielektrische Konduktanz pro Einheitenlänge und R_S der Leitungswiderstand pro Einheitenlänge. Die verlustbarhaftete, komplexe charakteristische Impedanz einer solchen Übertragungsleitung ist gegeben durch

$$Z_{OL} = \sqrt{\frac{R_S + j\omega L_O}{G_P + j\omega C_1}}$$

[0005] Jedoch unter der Annahme, dass R_S und G_P klein sind, kann die charakteristische Impedanz des Bussignalleitungssegmentes durch die einfachere Gleichung

$$Z_O = \sqrt{L_O / C_O}$$

näherungsweise dargestellt werden.

[0006] **Fig. 3** zeigt ebenfalls die dominanten elektrischen Eigenschaften der I/O-Pins der Slaves, wobei L_1 die effektive Eingangsinduktanz, C_1 die Eingangskapazität und R_1 der effektive Eingangswiderstand ist. Dieser Eingangswiderstand umfasst sämtliche Eingangsverluste einschließlich metallische, ohmsche und auf dem Chip durch das Substrat verursachte Verluste, ist frequenzabhängig und neigt zum Anstieg mit der Frequenz. Jedoch unter der Annahme, dass die Eingangskapazität die elektrischen Eingangseigenschaften des Slaves (d. h. $X_C = 1/(2\pi f C_1) \gg X_L = 2\pi f L_1$ und $X_C = 1/(2\pi f C_1) \gg R_1$) bei der Systembetriebsfrequenz dominiert, lässt sich die effektive be-

anspruchte Impedanz der Bussignalleitungen näherungsweise darstellen durch

$$Z_L = \sqrt{\frac{L_o \cdot d}{(C_o \cdot d) + C_I}}$$

[0007] Diese Gleichung impliziert, dass die konzentrierte Kapazität der I/O-Pins der Slaves in die effektive Impedanz der Übertragungsleitungen verteilt ist. Jedoch erhält durch die wiederholte Anordnung von Slaves in Längenintervallen d entlang der Bussignalleitung die Bussignalleitung eine mehrpolige Tiefpassfiltercharakteristik. Diese Tiefpasscharakteristik begrenzt im wesentlichen die maximale Datentransfargeschwindigkeit des Bussystems. Die Grenzfrequenz des Kanals steigt, wenn die Anzahl der Geräte auf dem Kanal, der Geräteabstand d und die Eingangskapazität C_I abnimmt. Die **Fig. 4**, **Fig. 5** und **Fig. 6** zeigen diese Effekte. Zusätzlich tragen Verlustquellen wie die dielektrischen des Schaltkreisplatinensubstrates des Busses, der Skinneffekt-Widerstand der Metalleiter des Busses und die Eingangswiderstände R_I der Slave-Geräte ebenfalls zur Tiefpasseigenschaft der Bussignalleitung bei, wodurch die benutzbare Bandbreite weiter reduziert wird. **Fig. 7** zeigt dies. Für jede Anzahl von Slaves sind ein minimaler Geräteabstand d , eine minimale Eingangskapazität C_I und minimale Verluste (z. B. R_I) für einen Betrieb des Systems mit maximaler Frequenz eindeutig wünschenswert.

[0008] Aus diesen Gründen wird der Geräteabstand d im allgemeinen auf einer festen minimalen praktischen Länge gehalten, die von den räumlichen Beschränkungen und der Technologie der gedruckten Schaltkreisplatine bestimmt wird. In ähnlicher Weise wird die Eingangskapazität auf einem ziemlich festen, minimalen Bereich gehalten, der durch die Silizium-ESD-Erfordernisse und Verarbeitungsbeschränkungen bestimmt wird. Verluste werden ebenfalls typischerweise innerhalb eines spezifizierten Bereiches geregelt. Obwohl in diesen drei Faktoren eine gewisse Variation besteht, bildet ein bedeutenderes Merkmal der Kanalantwort und -bandbreite die Konfiguration und Anzahl von Geräten. Dies ist in **Fig. 8** dargestellt. **Fig. 8** zeigt die Kanalantwort vom Master zum letzten Slave-Gerät auf dem Kanal (d. h. die Vorwärtsübermittlung zum Gerät D_N) für drei Systemkonfigurationen 16-8-8, 8-4-0 und 4-0-0. Die durchgezogene Linie für jede Konfiguration gibt die typische Antwort an, während die Schattierung um jede Linie den Bereich von wahrscheinlichen Kanalantworten für diese Konfiguration unter Berücksichtigung von herstellungsbedingten Abweichungen des Geräteabstandes, der Eingangskapazität und der Verluste (R_I - und Kanalverluste) angibt. **Fig. 8** lässt erkennen, dass die Kanalkenngrößen größtenteils von der Systemkonfiguration bestimmt werden, so dass eine Übertragung von Daten durch das Bussystem

(zum letzten Gerät) stark von der benutzten Konfiguration (d. h. der Anzahl und Art von benutzten Modulen) abhängt. Somit kann es möglich sein, die Leistung des Bussystems durch Einstellung der Sender- und Empfängerparameter unter Berücksichtigung der benutzten besonderen Systemkonfiguration zu verbessern, um die konfigurationsabhängigen Übertragungseigenschaften zu kompensieren.

[0009] **Fig. 9** zeigt die Kanalantwort zwischen dem Master und dem ersten, mittleren und letzten Slave in einem N-Geräte-Bussystem. Die durchgezogenen Linien in **Fig. 9** zeigen die typische Antwort für das erste, mittlere und N-te Gerät, während die Schattierung um jede Linie den Bereich von wahrscheinlichen Kanalantworten für jene Geräteposition unter Berücksichtigung von herstellungsbedingten Veränderungen des Geräteabstandes, der Eingangskapazität und der Verluste angibt. **Fig. 9** lässt erkennen, dass für eine gegebene Kanalkonfiguration die Kanalkenngrößen zwischen dem Master und jedem einzelnen Slave größtenteils von der Position des Slave-Gerätes innerhalb der Bussystemkonfiguration bestimmt werden. Somit kann die Leistung des Bussystems zwischen dem Master und jedem individuellen Slave durch Einstellung bestimmter Sender- oder Empfängerparameter verbessert werden, gemäß denen ein Slave adressiert wird, wodurch die positionsabhängigen Kanalkenngrößen kompensiert werden.

[0010] **Fig. 10** zeigt die Kanalantwort zwischen dem Master und dem Slave an jedem der drei Module eines Drei-Modul-Bussystems. Die durchgezogenen Linien von **Fig. 10** geben die typische Antwort des mittleren Gerätes in jedem der drei Module an, während die Schattierung und die Linie für Modul B den Bereich vom Kanalantworten für Slaves auf diesem Modul angibt. Der Bereich der Kanalantworten berücksichtigt herstellungsbedingte Veränderungen des Geräteabstandes, der Eingangskapazität und von Verlusten sowie den Bereich von physikalischen Positionen innerhalb des Moduls. Der Bereich der Kanalantworten auf Modul A kann den Bereich von Kanalantworten für Modul B überlappen, und in ähnlicher Weise kann der Bereich der Kanalantworten auf Modul C den von Modul B überlappen. **Fig. 10** lässt erkennen, dass für eine gegebene Kanalkonfiguration die Kanalkenngrößen zwischen dem Master und jedem einzelnen Slave größtenteils durch das Modul bestimmt werden, auf dem der Slave angeordnet ist. Somit kann es möglich sein, die Leistung des Bussystems durch Einstellung bestimmter Sender- oder Empfängerparameter zu verbessern, gemäß denen ein Modul adressiert wird, um positionsabhängige Kanalkenngrößen des Moduls zu kompensieren.

[0011] Die **Fig. 8** bis **Fig. 10** zeigen, dass elektrische Kenngrößen hauptsächlich jeder Konfigurations-, Modul- oder Slaveposition zugeordnet werden können, obwohl Bussysteme mit derselben Konfigu-

ration individuelle Unterschiede haben. Beispielsweise besitzt ein 4-4-0-Bussystem allgemein eine geringere Dämpfung als ein 4-8-0-Bussystem, so dass eine Signalisierung zwischen dem Master und einem Slave von den individuellen Gerätekenngößen, dessen Position im Bussystem und der Konfiguration des Bussystems abhängt.

[0012] Fig. 11 zeigt den Effekt von positionsabhängigen Kanalkenngößen bei binärer Signalisierung zwischen dem Master-Gerät und verschiedenen Slave-Geräten in einem System. Fig. 11A zeigt wie ein ...101010... binäres Datenmuster aussehen kann, wenn es am Master gesendet wird. Das Signal am Master hat eine ziemlich hohe Amplitude, gegeben durch die Gleichung $V_{\text{swing,M}} = (V_{\text{OH,M}} - V_{\text{OL,M}}) = (V_{\text{term}} - V_{\text{OL,M}}) = (V_{\text{L}} + V_{\text{H}})_{\text{M}}$, und besitzt sehr kurze Anstiegs- und Abfallzeiten, die in Fig. 11A mit t_r bzw. t_f bezeichnet sind. Zusätzlich ist das übertragene Signal gegenüber der Referenzspannung V_{ref} asymmetrisch. Der Betrag der Asymmetrie wird durch die Gleichung

$$Asym = \frac{V_L - V_H}{V_L + V_H}$$

bemessen.

[0013] Bei Fortpflanzung des Signals entlang des Kanals wird dessen Verlauf durch das Antwortverhalten des Kanals verändert. Für einen Tiefpasskanal, wie er in den Fig. 4 bis Fig. 10 gezeigt ist, nehmen sowohl die Amplitude als auch die Flankengeschwindigkeit des Signals bei Fortpflanzung entlang des Kanals ab. Beispielsweise zeigt Fig. 11B, wie das Signal von Fig. 11A zum Zeitpunkt aussehen kann, wenn es den mittleren Slave erreicht, und Fig. 11C zeigt, wie es zum Zeitpunkt aussehen kann, wenn es das Ende des Kanals erreicht. Die verringerte Amplitude senkt den Spannungsbereich des Bussystems, während die geringeren Flankengeschwindigkeiten den zeitlichen Bereich herabsetzen. Die Fig. 11A bis Fig. 11C zeigen ebenfalls, wie sich eine Spannungsasymmetrie in Abhängigkeit von der Position des empfangenen Gerätes gegenüber dem Master verändert.

[0014] Wie nun Fig. 12A erkennen lässt, können konfigurationsabhängige Kanalkenngößen unerwünschte Laufzeitunterschiede zwischen Takt- und Datensignalen während deren Fortpflanzung von dem sendenden Gerät (das der Master oder ein Slave sein kann) verursachen. Idealerweise sollten Datensignale vom empfangenen Gerät an einem Zeitpunkt t_1 während des Datenauges erfasst werden.

[0015] „Datenauge“, wie hier verwendet, bezeichnet den mit „tbit“ angegebenen Zeitbereich, während dessen sich gültige Daten auf dem Bus zwischen Datenübergangszeitabschnitten befinden. Der Zeitpunkt

t_1 entspricht der Mitte des Datenauges und bildet einen maximalen Zeitbereich $\frac{1}{2}$ tbit für eine Datenerfassung zwischen Datenübergangszeitbereichen. Wenn der Taktübergang in der Mitte des Datenauges stattfindet, sagt man, dass ein „Zeitabschnittsmittelpunkt“ vorliegt. Fig. 12A zeigt diese ideale Beziehung zwischen dem Datensignal und dem Empfangstaktsignal des empfangenen Gerätes. Ein Datensignal, das so übermittelt wird, dass es idealerweise in Bezug auf ein Empfangstaktsignal eines empfangenen Gerätes ausgerichtet ist, kann am empfangenen Gerät früh oder spät gegenüber dem Empfangstaktsignal des empfangenen Gerätes eintreffen. Bei einigen Ausführungen kann sich der beste Datenempfangszeitpunkt an einem anderen Punkt innerhalb des Datenauges als dem Mittelpunkt aufgrund bekannter oder vorhergesagter Kenngrößen des Datenkanals befinden.

[0016] Es ist bekannt, dass Kanalkenngößen unerwünschte Laufzeitunterschiede zwischen dem Empfangstaktsignal und den Datensignalen zum Zeitpunkt der Erfassung verursachen, welche als eine Funktion der Position des empfangenden Gerätes gegenüber dem sendenden Gerät und der Richtung der Signalübermittlung variieren. Beispielsweise können Kanalkenngößen dazu führen, dass der Master Daten von Slaves zu früh im Datenauge liest oder Daten an die Slaves zu spät im Datenauge schreibt. Wie früh oder spät der Master liest oder schreibt, hängt von der Systemkonfiguration und der Anordnung jedes Slave gegenüber dem Master ab. Bei Fig. 12B handelt es sich um ein Zeitdiagramm, wonach der Übergang des Empfangstaktsignals des Masters im Datenauge um einen Fehlerzeitabschnitt von δ zu früh auftritt. Bei Fig. 12C handelt es sich um ein Zeitdiagramm, wonach der Übergang des Sendetakts des Masters im Datenauge um einen Fehlerzeitabschnitt von δ zu spät auftritt.

[0017] Eine Bestätigung von über den Bus übermittelten Daten resultiert nicht nur aus statischen Kenngrößen, sondern ebenfalls aus einem datenabhängigen Phänomen wie Rest- und Übersprechsignalen. Restsignale auf dem Bus resultieren aus vergangenen Übertragungen auf demselben Kanal und tendieren dazu, Veränderungen der Spannungsbereiche auf dem Kanal von einem Abtastintervall zum nächsten zu verursachen. Übersprechsignale resultieren aus der induktiven Kopplung von Signalen auf benachbarten Kanälen anstelle von vergangenen Signalen auf demselben Kanal. Übersprechsignale neigen ebenfalls dazu, Veränderungen des Spannungsbereiches auf dem Kanal von einem Abtastintervall zum nächsten zu verursachen. Hier werden von Restsignalen verursachte Spannungsbereichsveränderungen als zeitliche Veränderungen bezeichnet, während von Übersprechsignalen verursachte Bereichsveränderungen als Übersprechveränderungen bezeichnet werden.

[0018] In Fig. 25 ist ein auf den Bus übertragener Bitstrom von 0, 1, 1, 0 dargestellt, welcher die Spannungsbereichsveränderung zeigt, die aus Restsignalen resultieren kann. Die Spannung auf dem Kanal steigt auf V_{HI} während der Übertragung der ersten logischen 0 an. So erreicht die Spannung auf dem Kanal nicht V_{LO} während der Übermittlung der ersten logischen 1, sondern ein lokales Minimum von 200 mV oberhalb V_{LO} . Demgegenüber fällt die Spannung auf dem Kanal auf 100 mV unterhalb V_{LO} während der Übermittlung der letzten logischen 1. Schließlich erreicht die Spannung auf dem Kanal ein lokales Maximum von 200 mV unterhalb V_{HI} während der Übermittlung der letzten logischen 0. Somit illustriert Fig. 25, wie ein Ausgangssignal auf einem Kanal durch vorangegangene Übermittlung auf demselben Kanal beeinflusst wird. Im allgemeinen ist es weniger wahrscheinlich, dass eine logische 1, die einer logischen 0 folgt, V_{LO} erreicht als eine logische 1, die einer Übermittlung einer anderen logischen 1 folgt. In ähnlicher Weise ist es weniger wahrscheinlich, dass eine logische 0, die einer logischen 1 folgt, V_{HI} erreicht als eine logische 0, die einer Übermittlung einer anderen logischen 0 folgt. Diese beiden Effekte führen zu reduzierten Spannungsbereichen am Empfänger, was das Bussystem empfindlicher gegen Bitfehler macht, die durch Rauschen und andere den Arbeitsbereich reduzierende Effekte verursacht werden.

[0019] Um einige der nachteiligen Effekte des Kanals auf das Datensignal auszugleichen, haben herkömmliche Systeme eine Kombination von einstellbaren Parametern verwendet; z. B. enthalten diese Parameter eine Flanken- oder Anstiegsgeschwindigkeitssteuerung oder eine Strom- oder Hupsteuerung. Diese Parameter werden typischerweise eingestellt, um eine Kommunikation mit dem letzten Slave auf dem Kanal zu verbessern, und die Parameter werden anschließend konstant gehalten, und zwar unabhängig davon, auf welchen Slave zugegriffen wird. Diese Technik verbessert häufig die Leistung des Bussystems. Beispielsweise wird durch Einstellung der Stromsteuerung derart, dass der letzte Slave auf dem Kanal ein ausgeglichenes Vollhubsignal empfängt, die Kommunikation zwischen dem Master und dem letzten Slave verbessert. Eine Kommunikation zwischen diesen beiden Geräten könnte ansonsten unzuverlässig sein. Jedoch kann eine Einstellung des Hubes der Art, dass der letzte Slave verbessert wird, eine Kommunikation zwischen dem Master und den ersten wenigen Slaves auf dem Kanal beschädigen. Beispielsweise können Reflektionen dieses großen, asymmetrischen Signals an Kanaldiskontinuitäten nahe der ersten wenigen Slaves den Spannungsbereich der ersten wenigen Slaves, insbesondere den V_H -Spannungsbereich, stark beeinträchtigen. Zweitens verursacht die große Asymmetrie an den ersten wenigen Slaves einen Tastverhältnisfehler, da sich V_{ref} nicht in der Mitte der Datenwel-

lenform befindet. Dies setzt den Zeitbereich an den ersten wenigen Geräten herab. Deshalb besteht Bedarf an einem Bussystem, das seine Sender-, Kanal- und/oder Empfänger-Parameter einstellt, um eine Kommunikation zwischen den Mastern und jedem Slave auf dem Kanal zu verbessern.

[0020] US-Patent 5,959,481 bezieht sich auf eine Bustreiberschaltung mit einer Anstiegsgeschwindigkeitssteuerung. Die Anstiegsgeschwindigkeitssteuerung bestimmt den Zustand des Anstiegsgeschwindigkeitssteuersignals in Antwort auf Betriebsbedingungen, die Variationen der Anstiegsgeschwindigkeit des treibenden Signals verursachen, so dass, wenn das Anstiegsgeschwindigkeitssteuersignal bestimmt ist, eine zweite Schaltung in der Lage ist, die Anstiegsgeschwindigkeit des treibenden Signals zu beeinflussen.

ABRISS DER ERFINDUNG

[0021] Das Gerät der vorliegenden Erfindung verbessert die Buskommunikationen durch Einstellung von Signalkenngrößen in Abhängigkeit von topographieabhängigen Parametern. Bei einer ersten Ausführung als Bussendegerät stellt das Gerät der vorliegenden Erfindung eine Sendesignalkenngröße in Abhängigkeit von einem topographieabhängigen Parameter ein. Das Bussendegerät der vorliegenden Erfindung weist einen Port, ein Register, eine Parametereinstellschaltung und einen Ausgangstreiber auf. Der Port empfängt einen topographieabhängigen Parameter, der zur Einstellung einer Sendesignalkenngröße verwendet wird. Das mit dem Port gekoppelte Register speichert den topographieabhängigen Parameter für eine spätere Verwendung durch die Parametereinstellschaltung. Die Parametereinstellschaltung antwortet auf den topographieabhängigen Parameter durch Einstellung eines Parametersteuersignals, das an den Ausgangstreiber übermittelt wird. Vor Erzeugung eines Ausgangssignals auf einem Bus stellt der Ausgangstreiber die Sendesignalkenngröße in Reaktion auf das Parametersteuersignal ein.

[0022] Bei einer zweiten Ausführung als Busempfängergerät stellt das Gerät der vorliegenden Erfindung eine Empfangsignalkenngröße in Reaktion auf einen topographieabhängigen Parameter ein. Das Busempfängergerät der vorliegenden Erfindung weist einen Port, ein Register, eine Parametereinstellschaltung und einen Eingangspuffer auf. Der Port empfängt den topographieabhängigen Parameter und speichert ihn im Register. Das Register übermittelt den topographieabhängigen Parameter an die Parametereinstellschaltung, die hierauf durch Einstellung einer Empfängerkennggröße reagiert. Der Eingangspuffer empfängt ein Eingangssignal von einem Bus, der den Empfänger mit einem Sender des Eingangssignals koppelt. Der Eingangspuffer erzeugt ein erstes Signal aus dem Ausgangssignal durch Einstel-

lung des Empfangsparameters des Eingangssignals in Abhängigkeit von der eingestellten Empfängergrößenkenngröße.

KURZBESCHREIBUNG DER ZEICHNUNGEN

- [0023]** Zusätzliche Merkmale der Erfindung werden deutlicher aus der nachfolgend detaillierten Beschreibung und den beigefügten Ansprüchen in Verbindung mit den Zeichnungen, in denen
- [0024]** Fig. 1 ein herkömmliches Bussystem zeigt;
- [0025]** Fig. 2 ein herkömmliches Bussystem zeigt, das mehrere Anschlüsse für Module von Slaves enthält;
- [0026]** Fig. 3 ein Model der Struktur und elektrischen Eigenschaften des Bussystems von Fig. 2 ist;
- [0027]** Fig. 4 ein Graph der Kanalantwort der Geräte im Bussystem von Fig. 3 über die Gesamtanzahl von Geräten ist;
- [0028]** Fig. 5 ein Graph der Kanalantwort der Geräte im Bussystem von Fig. 3 über den Abstand zwischen den Geräten ist;
- [0029]** Fig. 6 ein Graph der Kanalantwort der Geräte im Bussystem von Fig. 3 über die Geräteeingangskapazität ist;
- [0030]** Fig. 7 ein Graph der Kanalantwort der Geräte im Bussystem von Fig. 3 über Wirkverluste ist;
- [0031]** Fig. 8 ein Graph der Kanalantwort der Geräte im Bussystem von Fig. 3 über die Anzahl der Module und ihrer Anhäufungen ist;
- [0032]** Fig. 9 ein Graph der Kanalantwort verschiedener Geräte im Bussystem von Fig. 3 ist;
- [0033]** Fig. 10 ein Graph der Kanalantwort von Modulen im Bussystem von Fig. 3 ist;
- [0034]** Fig. 11A ein Graph der Amplitude eines Signals zum Zeitpunkt der Aussendung durch einen Master des Bussystems ist;
- [0035]** Fig. 11B ein Graph der Amplitude des Signals von Fig. 11A an einem Punkt etwa in der Mitte des Busses ist;
- [0036]** Fig. 11C ein Graph der Amplitude des Signals von Fig. 11A nahe dem Ende des Busses ist;
- [0037]** Fig. 12A ein Zeitdiagramm ist, das die ideale Beziehung zwischen einem Datensignal und einem Empfangstaktsignal eines empfangenen Gerätes zeigt;
- [0038]** Fig. 12B ein Zeitdiagramm ist, das einen Übergang eines Empfangstaktsignals zeigt, welcher im Datenaugen um einen Fehlerzeitabschnitt von δ früher auftritt;
- [0039]** Fig. 12C ein Zeitdiagramm ist, das einen Sendetaktübergang zeigt, der im Datenaugen um einen Fehlerzeitabschnitt von δ später auftritt;
- [0040]** Fig. 13 ein Bussystem mit dem Master-Bus-Transceiver und Slave-Bus-Transceiver der vorliegenden Erfindung zeigt;
- [0041]** Fig. 14 ein Flussdiagramm eines Prozesses ist, das durch das Bussystem der vorliegenden Erfindung implementiert ist, um die Signalkenngrößen in Reaktion auf topographieabhängige Parameter zu verbessern;
- [0042]** Fig. 15 eine Blockschaltung einer Ausführung eines Slave-Bus-Transceivers der vorliegenden Erfindung ist, welche zur Einstellung verschiedener Empfangs- und Sendesignalkenngrößen in der Lage ist;
- [0043]** Fig. 16 ein Blockschaltbild einer Ausführung des dem Slave-Bus-Transceiver von Fig. 15 zugeordneten Bussendegerätes ist;
- [0044]** Fig. 17 ein schematisches Schaltbild einer Ausführung der dem Bussendegerät von Fig. 16 zugeordneten Tastverhältniskompensierschaltung ist;
- [0045]** Fig. 18 ein schematisches Schaltbild einer Ausführung des dem Bussendegerät von Fig. 16 zugeordneten Vortreibers ist;
- [0046]** Fig. 19 schematisch eine Ausführung des dem Bussendegerät von Fig. 16 zugeordneten Ausgangsstromtreibers zeigt;
- [0047]** Fig. 20 schematisch eine Ausführung der dem Bussendegerät von Fig. 16 zugeordneten Strom/Symmetrie-Steuerschaltung zeigt;
- [0048]** Fig. 21 ein Blockschaltbild einer Ausführung des Busempfangsgerätes des Slave-Bus-Transceivers von Fig. 15 ist;
- [0049]** Fig. 22 ein Blockschaltbild einer Ausführung der dem Busempfangsgerät von Fig. 21 zugeordneten Schwellwertsteuerschaltung ist;
- [0050]** Fig. 23 ein Blockschaltbild einer Ausführung der Empfangs-DLL/PLL-Schaltung des Busempfangsgerätes von Fig. 21 ist;
- [0051]** Fig. 24 ein Blockschaltbild einer Ausführung des Master-Bus-Transceivers der vorliegenden Erfindung ist;

[0052] Fig. 25 die Effekte von Restsignalen auf einer auf dem herkömmlichen Bus ermittelten Wellenform darstellt;

[0053] die Fig. 26A und Fig. 26B Blockschaltbilder eines Ausgangstromtreibers ist, der dynamisch seine Treiberstärke einstellt, um Restsignale auf demselben Kanal zu kompensieren;

[0054] Fig. 27 ein Blockschaltbild eines Busempfangsgerätes mit einer Ausgleichsschaltung zur Kompensation von Restsignalen auf demselben Kanal ist.

DETAILLIERTE BESCHREIBUNG

[0055] Das Blockschaltbild von Fig. 13 zeigt ein Bussystem **300** mit einem Master-Bus-Transceiver **304** und/oder Slave-Bus-Transceivern **322** der vorliegenden Erfindung. Der Master-Bus-Transceiver **304** und die Slave-Bus-Transceiver **322** verbessern die Buskommunikationen durch Einstellung Ihrer zugehörigen Sende- und/oder Empfangskenngößen auf der Grundlage der Topographie jedes Transceivers innerhalb des Topographie-Bussystems **300**. Die Topographie kann als Slave-Positions- und Systemkonfiguration oder als Slaveposition oder Systemkonfiguration definiert werden. Im vorliegenden Zusammenhang bezieht sich der Begriff Position auf die Position jedes Slave **320** auf dem Bus **330** gegenüber dem Master **302**. Demgegenüber bezieht sich die Systemkonfiguration auf die Position auf dem Bus **330** des Moduls einschließlich des Slave **320** und die Gesamtanzahl der Slaves in jedem Modul **340**.

[0056] Der Slave-Bus-Transceiver **322** wird anhand der Fig. 15 bis Fig. 23 und der Master-Bus-Transceiver **304** anhand der Fig. 24 und Fig. 16 bis Fig. 23 im einzelnen beschrieben.

A. Überblick über das Bussystem

[0057] Das Bussystem **300** enthält ein Mastergerät (Master) **302**, welches eine Mehrzahl von Slavegeräten (Slaves) **320** steuert, von denen nur eines, nämlich der Slave **320a**, dargestellt ist. Der Master **302** kann ebenfalls mit (nicht dargestellten) anderen Mastern kommunizieren. Der Master **302** kann unter Verwendung eines Mikroprozessors, eines digitalen Signalprozessors, eines Graphikprozessors, eines Peripheriecontrollers, eines Eingangs/Ausgangs-(I/O)-Controllers, eines Speicherdirektzugriffs(DMA)-Controllers, eines Speichercontrollers oder eines Kommunikationsgerätes realisiert werden. Die Slaves **320** werden typischerweise als Speichergeräte wie z. B. dynamische Zufallszugriffsspeicher (DRAMs), statische Zufallszugriffsspeicher (SRAMs), Videozufallszugriffsspeicher (VRAMs), elektrisch programmierbare Nurlesespeicher (EPROMs) und Flash-EPROMs realisiert.

[0058] Der Master **302** und die Slaves **320** kommunizieren über einen Hochgeschwindigkeitsbus **330**. Aus Gründen der Vereinfachung ist der Bus **330** als einzige Linie oder Kanal dargestellt, obwohl er eine Mehrzahl von Adress-, Daten- und Steuerleitungen enthalten kann. Der Master **302** und die Slaves **320** kommunizieren synchron unter Verwendung von Taktsignalen auf Leitungen **332** und **334**. Das CFM-Signal auf der Leitung **332** wird verwendet, um vom Master **304** auf Slaves **320** zu schreibende Daten zu synchronisieren. Das CTM-Signal auf der Leitung **334** wird verwendet, um vom Master **304** aus den Slaves **302** zu lesende Daten zu synchronisieren. Zur Bildung einer Systemflexibilität enthält der Bus **330** verschiedene Anschlussschlitze zum Einsetzen von individuellen Slaves **302** oder Modulen von Slaves (Module) **340**, von denen nur eines dargestellt ist. Bei einer Ausführung enthält der Bus **330** drei Anschlussschlitze für drei Module **340**. Jedes Modul **340** kann jede beliebige Anzahl von Slaves **302** wie z. B. keine, vier oder acht enthalten. Zusätzlich enthält jedes Modul **340** ein Ergänzungsspeichergerät, das als Serial Presence Detect (SPD) **326** bezeichnet wird und Modulanhäufungsdaten über ein zugeordnetes Modul **340** speichert. Die Modulanhäufungsdaten enthalten, sind jedoch nicht hierauf begrenzt, die Anzahl von auf dem Modul **340** enthaltenen Slaves **320**. Die Module **340** können leicht hinzugefügt, entfernt oder ersetzt werden, um das Bussystem **300** neu zu konfigurieren. Eine Modifikation der Konfiguration des Bussystems **300** modifiziert ebenfalls die elektrischen Signalkenngößen des Busses **330**.

[0059] Zur Verbesserung der Kommunikation unterstützt das Bussystem **300** Signalkenngößeneinstellungen in den Slave-Bus-Transceivern **322** (von denen nur eine dargestellt) und dem Master-Bus-Transceiver **304**. Ein Host **308** ermittelt die Systemkonfiguration und Busanordnungen der Slavegeräte, greift auf topographieabhängige Parameter in einem Speicher zu, ermittelt aus dieser Information einen Satz von topographieabhängigen Parametern und verteilt diese an den Master **302** und die Slave-Geräte über den Master **302**. Der Slave-Bus-Transceiver **322a** empfängt vom Master **302** an den Slave **320a** über den Bus **330** gesendete Signal und sendet Signale an den Master **302** vom Slave **320a** über den Bus **330**. Aufgrund von topographieabhängigen Parametern stellt der Slave-Bus-Transceiver **322** Empfangssignalkenngößen und/oder Sendesignalkenngößen in Abhängigkeit von der implementierten Ausführung ein. Der Slave-Bus-Transceiver **322a** kann eine oder sämtliche Sendesignalkenngößen oder eine Kombination hiervon, umfassend, jedoch nicht hierauf beschränkt, die Anstiegsgeschwindigkeit, den Stromhub, die Asymmetrie, den Übermittlungsmittenzeitpunkt und Übersprech- und Zeitausgleich, einstellen. Der Slave-Bus-Transceiver **322a** kann ebenfalls eine oder sämtliche Empfangssignalkenngößen oder eine Kombination hiervon, umfassend, je-

doch nicht hierauf beschränkt, den Empfangszeitabschnittsmittelpunkt und den (die) Spannungsschwellwert(e), einstellen. Der Slave-Bus-Transceiver **322a** stellt seine Signalkenngrößen in Abhängigkeit von in Steuerregistern **324** abgespeicherten topographieabhängigen Parametern ein. In Abhängigkeit von den einzustellenden Signalkenngrößen können die Steuerregister **324** ein Anstiegsgeschwindigkeitsregister, ein Stromsteuerregister zur Steuerung des Stromhubes des Sendesignals, ein Symmetriesteuerregister, ein Sendezeitabschnittsmittelpunktssteuerregister, ein Abgleichssteuerregister, ein Schwellwertsteuerregister und ein Empfangszeitabschnittsmittelpunktssteuerregister umfassen. Der Host **308** ermittelt die in jedem Steuerregister der Steuerregister **324** aufgrund der Topographie des Bussystems **300** abzuspeichernden topographieabhängigen Parameter. In anderen Worten, die Steuerregister **324** speichern topographieabhängigen Parameter, mit denen ausgewählte Sende- und/oder Empfangssignalkenngrößen modifiziert werden können. Wie der Host **308** die in dem Steuerregister **324** jedes Slave **320** abzuspeichernden topographieabhängigen Parameter ermittelt, wird nachfolgend anhand des Host **308** und Fig. 14 erörtert.

[0060] Der Master-Bus-Transceiver **304** empfängt von jedem Slave **320** an den Master **302** über den Bus **330** gesendete Signale und sendet Signale an jeden Slave **320** vom Master **302** über den Bus **330**. Aufgrund der topographieabhängigen Parameter nimmt der Master-Bus-Transceiver **304** auf einer Slave-zu-Slave- oder Modul-zu-Modul-Basis eine Einstellung der Empfangssignalkenngrößen und/oder der Sendesignalkenngrößen in Abhängigkeit von der implementierten Ausführung vor. Wie der Slave-Bus-Transceiver **322a** kann der Master-Bus-Transceiver **304** eine oder sämtliche Sendesignalkenngrößen oder eine Kombination hiervon und eine oder sämtliche Empfangssignalkenngrößen oder eine Kombination hiervon einstellen. Vorzugsweise ist die Implementierung des Master-Bus-Transceivers **304** komplementär zur Implementierung des Slave-Bus-Transceivers **322**. Falls somit ein Slave-Bus-Transceiver **322** bereits seine Sendesignalkenngrößen aufgrund von topographieabhängigen Parametern vor Übertragung an den Master **302** eingestellt hat, muss der Master-Bus-Transceiver **304** seine Empfangssignalkenngrößen nicht einstellen, um topographieabhängige Kanaleffekte zu kompensieren. Der Master-Bus-Transceiver **304** stellt seine Signalkenngrößen in Abhängigkeit von topographieabhängigen Parametern für jeden Slave **320** ein. In Abhängigkeit von den einzustellenden Signalkenngrößen können die Steuerregister **306** für jeden Slave **320** innerhalb des Bussystems **300** ein Anstiegsgeschwindigkeitssteuerregister, ein Stromsteuerregister zur Steuerung des Stromhubes des Sendesignals, ein Symmetriesteuerregister, ein Sendezeitabschnittsmittelpunktssteuerregister, ein Aus-

gleichssteuerregister, ein Schwellwertsteuerregister und ein Empfangszeitabschnittsmittelpunktssteuerregister enthalten. Der Host **308** ermittelt die in jedem Steuerregister der Steuerregister **306** aufgrund der Konfiguration und/oder Position jedes Slaves **320** auf den Bus **330** abzuspeichernden topographieabhängigen Parameter. Wie die in den Steuerregistern **306** zu speichernden topographieabhängigen Parameter ermittelt werden, wird nachfolgend anhand des Host und Fig. 14 erläutert.

B. Ermittlung der topographieabhängigen Parameter

[0061] Fig. 14 zeigt in Flussdiagrammform einen Prozess **360** zur Ermittlung von topographieabhängigen Kenngrößen in Abhängigkeit von Topographie-daten. Der Prozess **360** beginnt in Reaktion auf einen einleitenden Vorgang wie z. B. Hinzufügung, Beseitigung oder Modifikation eines Moduls **340**, Einschalten des Systems oder das Verstreichen eines gewissen Zeitraumes. Während eines Schrittes **362** ermittelt ein intelligenter Agent die Systemkonfiguration und die Anordnung jedes Slave **320** am Bus innerhalb der Topographie des Bussystems **300**. Bei dem für die Durchführung des Schrittes **362** zuständigen intelligenten Agenten handelt es sich vorzugsweise um den Host **308**. Falls die Topographie als Systemkonfiguration zu definieren ist, können während des Schrittes **362** die jedem Modul **340** zugeordneten SPDs **326** (vgl. Fig. 13) abgefragt werden, um die Anzahl der Module **340** und die Anzahl und Geräte-IDs sämtlicher Slaves **320** auf jedem Modul **340** zu ermitteln. In anderen Worten, während des Schrittes **362** wird die Topographie des Bussystems **300** zunächst ermittelt. Bei gegebener Topographie des Bussystems **300** kann die Anordnung jedes Slaves **320** am Bus in Bezug auf den Master **302** ermittelt werden. Beispielsweise sei der Fall angenommen, dass das Bussystem **300** drei Module an drei Buspositionen enthält. Ebenfalls sei angenommen, dass ermittelt wird, dass das erste Modul **340** acht Slaves **320**, das zweite vier Slaves **320** und das dritte Modul **340** acht Slaves **320** enthält. Unter diesen Bedingungen wird ermittelt, dass die acht Slaves **320** auf dem ersten Modul **340** die erste Busposition besitzen, werden die vier Slaves auf dem zweiten Modul **340** der zweiten Busposition zugeordnet und werden die acht Slaves auf dem dritten Modul der dritten Busposition zugeordnet.

[0062] Falls andererseits die Topographie als Position auf dem Bus **330** in Bezug auf den Master **302** zu definieren ist, kann eine Anzahl von Verfahren während des Schrittes **362** verwendet werden, um die Topographie jedes Slaves **320** zu ermitteln. Bei einer Ausführung kann eine (nicht dargestellte) serielle Kette zum Zählen der Slaves **320** verwendet werden. Der auf der seriellen Kette vom Master **302** ausfindig gemachte erste Slave **320** ist am nächstliegenden zum Master **302** und wird einer erste Topogra-

phie- und Geräte-ID zugeordnet. Der Master **302** befiehlt dann dem ersten Slave **320**, den nächsten Slave **320** auf der Kette aufzurufen. Dem antwortenden Slave **320** wird eine zweite Topographie-Geräte-ID zugeordnet. Die Aufzählung der Slaves **320** setzt sich fort, bis eine Antwort auf eine Abfrage auf der seriellen Kette empfangen wird.

[0063] Nach Ermittlung der Topographie jedes Slaves **320** innerhalb des Bussystems **300** verwendet der intelligente Agent die Topographie des Bussystems **300**, um geeignete Werte für die in den Steuerregistern **306** und/oder Steuerregistern **324** zu speichernden topographieabhängigen Parameter zu ermitteln (Schritt **364**). Eine Anzahl von Verfahren kann verwendet werden, um den Wert jedes topographieabhängigen Parameters in Übereinstimmung mit der vorliegenden Erfindung zu erhalten. Beispielsweise können geeignete topographieabhängige Parameterwerte empirisch erhalten werden, z. B. indem geeignete Werte aus einer Tabelle ermittelt und/oder die Parameterwerte in Abhängigkeit von verschiedenen zuvor definierten Funktionen berechnet und anschließend die ermittelten Parameterwerte an den Master **302** und die Slaves **320** übermittelt werden. Bei einigen Ausführungen wird ein Softwareverfahren verwendet, um Werte für die topographieabhängigen Parameter zu erzeugen, während bei anderen Ausführungen ein Verfahren zum Durchsuchen einer hardwarebasierten Tabelle verwendet wird. Beispielsweise können die am dichtesten zum Master **302** befindlichen N Slaves **320** einem Wert x , die nächsten N Slaves **320** einem Wert von $x + \Delta$ etc. zugeordnet werden. Gemäß einer anderen Methode wird der zum Master **302** am dichtesten liegende Slave **320** einem Wert von y , der zweite Slave **320** einem Wert von $y + \Delta$, der dritte Slave einen Wert von $y + 2\Delta$ zugeordnet. Nach einer noch anderen Methode, falls das Bussystem **300** mehr als N Slaves **320** enthält, werden sämtliche Slaves **320** einem Wert von w zugeordnet, und, falls weniger als N Slaves **320** vorhanden sind, werden sämtliche Slaves **320** einem Wert von z zugeordnet.

[0064] Nach Ermittlung der Werte für die topographieabhängigen Parameter setzt sich der Prozess **360** mit einem Schritt **366** fort. Während des Schrittes **366** übermittelt der Master **302** die topographieabhängigen Parameter an jedes Gerät im Bussystem **300**, dessen Sende- und Empfangskenngrößen einzustellen sind.

[0065] Während eines Schrittes **368** empfängt jedes Gerät, Master **302** oder Slave **320**, topographieabhängige Parameter und speichert sie je nachdem in geeigneten Steuerregistern der Steuerregister **306** oder Steuerregister **324**. Anschließend werden während eines Schrittes **370** diese topographieabhängigen Parameter von dem Gerät verwendet, um zur Verbesserung der Buskommunikation Emp-

fangs- und/oder Sendesignalkenngrößen einzustellen. Wie die topographieabhängigen Parameter verwendet werden, wird im einzelnen nachfolgend unter Bezugnahme auf spezifische Signalkenngrößen und die Fig. 16 bis Fig. 23 erläutert.

C. Der Slave-Bus-Transceiver

[0066] Fig. 15 zeigt in Blockschaltbildform eine Ausführung eines Slave-Bus-Transceivers **322**, der zur Einstellung verschiedener Empfangs- und Sendesignalkenngrößen in der Lage ist. Der Slave-Bus-Transceiver **322** enthält Steuerregister **324**, ein Bus-sendergerät **380** und ein Busempfangsgerät **382**. Im dargestellten Ausführungsbeispiel enthalten die Steuerregister **324** zwei Register zum Abspeichern von topographieabhängigen Parametern die Empfangssignalkenngrößen zugeordnet sind. Zunächst ermöglicht ein Schwellwertsteuerregister **390** eine Einstellung des Wertes von V_{ref} für empfangene Signale, wobei V_{ref} den Spannungspegel zwischen 0- und 1-Signalwerten ermittelt. Als zweites ermöglicht ein Empfangszeitabschnittsmittelpunktssteuerregister **392** die Einstellung eines Empfangstaktsignals, so dass ein empfangenes Datensignal nahe der Mitte des Datenauges abgetastet wird. In alternativen Ausführungen können die Steuerregister **324** ein Schwellwertsteuerregister und ein Empfangszeitabschnittsregister pro Kanal des Buses **330** enthalten. Die Steuerregister **324** in der dargestellten Ausführung enthalten ebenfalls vier Register zur Abspeicherung von topographieabhängigen Parametern, die den Sendesignalkenngrößen zugeordnet sind. Ein Anstiegsgeschwindigkeitssteuerregister **394** speichert einen topographieabhängigen Parameter zur Einstellung der Anstiegsgeschwindigkeit der übermittelten Signale. Ein Stromsteuerregister **396** speichert einen topographieabhängigen Parameter zur Erzeugung von Vollhubsignalen an den Ausgangspins eines Sendergerätes. Ein Symmetriesteuerregister **396** speichert einen topographieabhängigen Parameter zur Einstellung des Spannungspegels der gesendeten Signale in Bezug auf V_{ref} . Ein Sendezeitabschnittsmittelpunktssteuerregister **400** speichert einen topographieabhängigen Parameter zur Einstellung eines Sendetaktsignals, so dass das gesendete Signal vom Master **302** in der Nähe der Mitte des Datenauges empfangen wird. Ein Ausgleichssteuerregister **401** speichert einen topographieabhängigen Parameter zum Ausgleich des gesendeten Signals, um zeitliche und/oder räumliche Veränderungen der Spannungsbereiche in Betracht zu ziehen. Bei alternativen Ausführungen können die Steuerregister an Anstiegsgeschwindigkeitssteuerregister, ein Stromsteuerregister, ein Symmetriesteuerregister, ein Sendezeitabschnittsmittelpunktssteuerregister und eine Gruppe von Ausgleichssteuerregistern pro Kanal des Buses **330** umfassen.

[0067] Das Bussendegerät **380** empfängt intern erzeugte Daten auf der Leitung **381**, speichert sie zwischen und erzeugt die Sendedaten auf dem Bus **330**. In Abhängigkeit von der Ausführung kann das Bussendegerät **380** ebenfalls die Parameter der Sendedaten in Abhängigkeit von den in den Steuerregistern **324** gespeicherten topographieabhängigen Parametern einstellen. Wie das Bussendegerät **380** die verschiedenen Parameter der Sendedaten einstellt, wird nachfolgend im einzelnen anhand der **Fig. 16** bis **Fig. 20** und der **Fig. 26A** bis **Fig. 26B** erläutert.

[0068] Das Busempfangsgerät **382** empfängt Daten vom Bus **330**, speichert sie zwischen und erzeugt Empfangsdaten auf der Leitung **382** für einen internen Gebrauch durch den Slave **320**. Das Busempfangsgerät **382** kann ebenfalls die Parameter der Empfangsdaten in Abhängigkeit von topographieabhängigen Parametern aus den Steuerregistern **324** einstellen, und zwar in Abhängigkeit von der Ausführung. Wie das Busempfangsgerät **382** dies bewerkstelligt, wird nachfolgend im einzelnen anhand der **Fig. 21** bis **Fig. 23** erläutert.

C1. Das Bussendegerät

[0069] **Fig. 16** zeigt in Blockschaltbildform ein Bussendegerät **380**. Das Bussendegerät **380** enthält eine Schaltung zur Einstellung des Zeitabschnittsmittelpunktes des Sendesignals, der Anstiegsgeschwindigkeit, des Stromhubes und der Symmetrie in Abhängigkeit von verschiedenen Steuersignalen. Zusätzlich entzerrt das Bussendegerät **380** Signalkenngrößen vor Übermittlung zur Erhöhung von Spannungsbereichen. Bei der dargestellten Ausführung enthält das Bussendegerät **380** eine Sende-DLL/PLL, einen Ausgangsmultiplexer (MUX) **416**, einen Vortreiber **420** und einen Ausgangsstromtreiber **422**. Ebenfalls enthalten im dargestellten Ausführungsbeispiel sind eine Tastverhältniskompensierschaltung **418** eine Anstiegsgeschwindigkeitsabschätzschaltung **410**, welche nicht notwendig, jedoch mit der vorliegenden Erfindung kompatibel sind. Die Sende-DLL/PLL erzeugt einen Sendetakt, der an den Ausgangsmultiplexer **416** übertragen wird. Die Sende-DLL/PLL stellt das Zeitverhalten der ansteigenden Flanke des Sendetakts ein, um zu gewährleisten, dass die vom Ausgangsstromtreiber **422** übermittelten Signale als Reaktion auf den im Sendezeitabschnittsmittelpunktssteuerregister **400** gespeicherten topographieabhängigen Parameter eintreffen. Durch Einstellung des zum Senden des Datensignals verwendeten Takts kann das Sendezeitabschnittsmittelpunktssteuerregister **400** variieren, wenn das Datensignal übermittelt wird, so dass das Datensignal von einem Empfangsgerät in der Nähe zu einer gewünschten Position innerhalb des Datenauges, z. B. der Mitte des Datenauges oder einer gegenüber der Mitte des Datenauges versetzten Stelle, abgetastet wird. Der Ausgangsmultiplexer **416** empfängt auf ei-

ner Leitung **381a** zu übermittelnde ungeradzahlige Daten und geradzahlige Daten auf eine Leitung **381b** und erzeugt getaktete Daten in Abhängigkeit vom Sendetakt signal von der Sende-DLL/PLL. Der Ausgangsmultiplexer **416** gibt die getakteten Daten auf eine Leitung **417** aus.

[0070] Im dargestellten Ausführungsbeispiel sind zwei Quellen von Anstiegsgeschwindigkeitssteuersignalen vorgesehen, nämlich die Anstiegsgeschwindigkeitsabschätzschaltung **410** und das Anstiegsgeschwindigkeitssteuerregister **394**. Bei dieser Ausführung stellt die Anstiegsgeschwindigkeitsabschätzschaltung **410** eine Basislinienanstiegsgeschwindigkeit ein, die in Abhängigkeit vom im Anstiegsgeschwindigkeitssteuerregister **394** gespeicherten topographieabhängigen Parametern verändert werden kann. Die Anstiegsgeschwindigkeitsabschätzschaltung **410** erzeugt zwei Signale SRC <3:2>, von denen jedes ein einzelnes Bit des Anstiegsgeschwindigkeitssteuersignals repräsentiert. Schaltungen zur Abschätzung der Anstiegsgeschwindigkeit sind im Stand der Technik bekannt. Der im Anstiegsgeschwindigkeitssteuerregister **394** gespeicherte topographieabhängige Parameter repräsentiert eine Einstellung auf jene Basislinienanstiegsgeschwindigkeit. In alternativen Ausführungen kann die Anstiegsgeschwindigkeitsabschätzschaltung **410** weggelassen und die Anstiegsgeschwindigkeit vollständig über das Anstiegsgeschwindigkeitssteuerregister **394** gesteuert werden.

[0071] Im dargestellten Ausführungsbeispiel sind sowohl die Tastverhältniskompensationsschaltung **418** als auch der Vortreiber **420** für die Anstiegsgeschwindigkeitssteuersignale verantwortlich. Die Tastverhältniskompensationsschaltung empfängt getaktete Daten auf der Leitung **417**, antizipiert die Änderungen im Tastverhältnis, die vom Vortreiber **420** in Abhängigkeit von den Anstiegsgeschwindigkeitssteuersignalen verursacht werden, und vorkompensiert jene Änderung des Tastverhältnisses. Die Tastverhältniskompensationsschaltung **418** übermittelt ihr Ausgangssignal an den Vortreiber **420** auf einer Leitung **419**. Die Tastverhältniskompensationsschaltung **418** wird anhand von **Fig. 17** näher beschrieben. Bei alternativen Ausführungen des Bussendegerätes **380** kann die Tastverhältniskompensationsschaltung **418** weggelassen und das Signal auf der Leitung **417** direkt an den Vortreiber **420** übermittelt werden. Der Vortreiber **420** stellt die Anstiegsgeschwindigkeit der Sendedaten in Abhängigkeit von den Anstiegsgeschwindigkeitssteuersignalen ein. Der Vortreiber **420** übermittelt seine Ausgangssignale an einen q-Knoten **421**. Der Vortreiber **420** wird anhand von **Fig. 18** weiter beschrieben.

[0072] Die Strom/Symmetrie-Steuer-Bits cc werden vom Ausgangsstromtreiber **422** benutzt, um den Spannungshub der Ausgangssignale und den Durch-

schnittswert der Ausgangssignale in Bezug auf V_{ref} einzustellen. Der Ausgangsstromtreiber **422** wird anhand von **Fig. 19** im einzelnen beschrieben. Die Strom/Symmetriesteuerschaltung **412** erzeugt die Strom/Symmetrie-Steuerbits in Abhängigkeit von topographieabhängigen Parametern vom Stromsteuerregister **396** oder Symmetriesteuerregister **398**. Die Strom/Symmetrie-Steuerschaltung **412** wird anhand von **Fig. 20** im einzelnen beschrieben.

[0073] Der Ausgangsstromtreiber **422** verwendet vom Abgleichssteuerregister **401** erzeugte Steuer-signale, um die Ausgangssignale zu entzerren und die Spannungsbereiche an einem empfangenden Gerät wie z. B. dem Master **302** zu vergrößern. Unter Verwendung eines im Abgleichssteuerregister **401** gespeicherten topographieabhängigen Parameters kann der Ausgangsstromtreiber **422** seine Treiberstärke dynamisch verändern, um auf dem Kanal noch vorhandene Rest- und Übersprechsignale zu kompensieren. Ausführungen des Ausgangsstromtreibers **422**, welche zum Ausgleich von Signalen in der Lage sind, werden nachfolgend anhand der **Fig. 26A** und **Fig. 26B** beschrieben.

Die Tastverhältniskompensationsschaltung

[0074] **Fig. 17** zeigt schematisch die Tastverhältniskompensationsschaltung **418** von **Fig. 16**. Die Tastverhältniskompensationsschaltung **418** führt eine Vorkompensation einer Verzerrung des Tastverhältnisses durch, welche von den Anstiegsgeschwindigkeitssteuerblöcken des Vortreibers **420** verursacht wird, wenn die Anstiegsgeschwindigkeitssteuersignale SRC <1:0> aktiviert werden. In Abhängigkeit von den Anstiegsgeschwindigkeitssteuersignalen SRC <1:0> führt die Tastverhältniskompensationsschaltung **418** eine Vorkompensation der in den Vortreiber **420** eingegebenen Datensignale durch, so dass die vom Vortreiber **420** verursachte Verzerrung im q-Knoten-Signal am q-Knoten **421** beseitigt wird. In anderen Worten, die Tastverhältniskompensationsschaltung **418** modifiziert das Tastverhältnis des getakteten Datensignals auf der Leitung **417** um einen vorbestimmten Betrag in Abhängigkeit von den Anstiegsgeschwindigkeitssteuersignalen SRC <1:0>.

[0075] Die Tastverhältniskompensationsschaltung **418** besitzt zwei in Reihe geschaltete Inverter **430** und **432** und zwei parallele Transistorkaskaden **434** und **436**. Die Transistorkaskaden **434** und **436** enthalten jeweils zwei Transistoren der n-Art, die zwischen dem Ausgang des Inverters **432** und Masse in Reihe geschaltet sind. Das Eingangssignal der oberen Transistoren T_1 und T_3 bildet das vom Inverter **432** ausgegebene Signal. Die Anstiegsgeschwindigkeitssteuerbits liegen am Gate der unteren Transistoren T_2 und T_4 an. Aufgrund eines Vorspannungspegels auf den Anstiegsgeschwindigkeitssteuerbits stellen

die Transistoren **246**, **248** das Tastverhältnis des getakteten Datensignals ein, indem die Anstiegsgeschwindigkeit der Übergänge vom hohen zum niedrigen Pegel am Eingang des Vortreibers **420** erhöht wird. Ein niedriger Spannungspegel auf den Anstiegsgeschwindigkeitsteuerbits deaktiviert die Transistoren **246**, **248** und verhindert, dass das Tastverhältnis des getakteten Datensignals auf der Leitung **419** modifiziert wird.

[0076] Bei einer alternativen Ausführung können die unteren Transistoren T_2 und T_4 gewichtet werden, um einen zusätzlichen Bereich zu schaffen.

Der Vortreiber

[0077] **Fig. 18** zeigt schematisch den Vortreiber **420** von **Fig. 16**, der einen Basisblock **440** und zwei Anstiegsgeschwindigkeitseinstellblöcke **442** enthält, von denen der eine der Anstiegsgeschwindigkeitsabschätzschaltung **410** und der andere dem Anstiegsgeschwindigkeitssteuerregister **394** zugeordnet ist. Der Vortreiber **420** verwendet die Anstiegsgeschwindigkeitssteuersignale von der Anstiegsgeschwindigkeitsabschätzungsschaltung, um eine Nennanstiegsgeschwindigkeit in Abhängigkeit von einem topographieabhängigen Parameter vom Anstiegsgeschwindigkeitssteuerregister **394** einzustellen.

[0078] Der Basisblock **440** ist stets aktiviert und gibt ein Signal an den q-Knoten **421** aus, das eine zugehörige, vorbestimmte Anstiegsgeschwindigkeit aufweist. Der Basisblock **440** enthält in Reihe geschaltete Inverter **444** und **446**, die bemessen sind, um sowohl eine geeignete Anstiegsgeschwindigkeit als auch ein geeignetes Tastverhältnis zu erzeugen.

[0079] Im dargestellten Ausführungsbeispiel sind vier Anstiegsgeschwindigkeitseinstellblöcke **442a** bis **442d** parallel zum Basisblock **440** geschaltet, obwohl eine beliebige Anzahl in Übereinstimmung mit der vorliegenden Erfindung verwendet werden kann. Die Anstiegsgeschwindigkeitseinstellblöcke **442a** und **442b** sind den Anstiegsgeschwindigkeitssteuersignalen von der Anstiegsgeschwindigkeitsabschätzschaltung **410** zugeordnet. Die Anstiegsgeschwindigkeitssteuerblöcke **442c** und **442d** sind den Anstiegsgeschwindigkeitssteuersignalen vom Anstiegsgeschwindigkeitssteuerregister **394** zugeordnet. Die Anstiegsgeschwindigkeit des Signals auf der Leitung **421** steigt mit der Anzahl der aktivierten Anstiegsgeschwindigkeitseinstellblöcke **442**. Bei einer Ausführung enthält jeder Anstiegsgeschwindigkeitseinstellblock **442** einen Steuerblock **448**, der in Reihe mit einem Paar **450** von gestaffelt geschalteten Transistoren geschaltet ist. Bei Aktivierung durch ihre zugeordneten Anstiegsgeschwindigkeitssteuersignale aktivieren die Steuerblöcke **448** ihre zugeordneten Transistorpaare **450**, um dem Datensignal auf der Leitung **419** zugeordnet zu sein. Jeder Steuer-

block **448** enthält ein NAND-Gatter **449** und ein NOR-Gatter **451**. Das NAND-Gatter **449** aktiviert den p-Kanal-Transistor T_5 der Transistorkaskade **450**, und das NOR-Gatter **451** aktiviert den n-Kanal-Transistor T_6 . Der Ausgang **452** jedes Transistorpaares **450** ist am q-Knoten **421** angeschlossen.

[0080] Wenn sich das Anstiegsgeschwindigkeitssteuerbit SRC <x> auf einem hohen Spannungspegel befindet, wird das NAND-Gatter **449** aktiviert, um dem Datensignal auf der Leitung **419** zugeordnet zu sein, wodurch der Transistor T_5 getrieben wird. Gleichzeitig, wenn sich SRC <x> auf einem hohen Spannungspegel befindet, befindet sich /SRC <x> auf einem niedrigen Spannungspegel, welcher das NOR-Gatter **451** aktiviert, um dem Datensignal auf der Leitung **419** zugeordnet zu sein, wodurch das Datensignal den unteren n-Kanal-Transistor T_6 treibt.

[0081] Wenn das NAND-Gatter **449** und das NOR-Gatter **451** aktiviert sind und das Datensignal auf der Leitung **419** auf einen niedrigen Spannungspegel wechselt, erscheint ein hoher Spannungspegel am Ausgang des NOR-Gatters **451**. Dadurch leitet der untere Transistor T_6 der n-Art Strom zur Masse, wodurch die Geschwindigkeit erhöht wird, mit der der q-Knoten **421** gegen Masse getrieben wird. Im wesentlichen gleichzeitig, wenn ein hoher Spannungspegel am Ausgang des NOR-Gatters **451** erscheint, erscheint ein hoher Spannungspegel am Ausgang des NAND-Gatters **449**, wodurch der obere p-Kanal-Transistor T_5 den Stromfluss stoppt und sich ausschaltet.

[0082] Wenn das NAND-Gatter **449** und das NOR-Gatter **451** aktiviert sind und das Datensignal auf der Leitung **419** auf einen hohen Spannungspegel wechselt, erscheint ein niedriger Spannungspegel am Ausgang des NAND-Gatters **449**. Dadurch leitet der obere p-Kanal-Transistor T_5 Strom, wodurch die Geschwindigkeit ansteigt, mit der der q-Knoten **421** auf einen hohen Spannungspegel getrieben wird. Im wesentlichen gleichzeitig, wenn ein niedriger Spannungspegel am Ausgang des NAND-Gatters **449** erscheint, erscheint ein niedriger Spannungspegel am Ausgang des NOR-Gatters **451**, wodurch der untere n-Kanal-Transistor T_6 ausgeschaltet wird.

[0083] Wenn sich SRC <x> auf einem niedrigen Spannungspegel und /SRC <x> auf einem hohen Spannungspegel befindet, reagiert weder das NAND-Gatter **449**, noch das NOR-Gatter **451** auf das Datensignal, sondern sind dadurch deaktiviert, wodurch jede Antwort von der Transistorkaskade **450** unterbunden wird.

[0084] Bei einer Ausführung erhöht ein Anstiegsgeschwindigkeitseinstellblock **442a** die Anstiegsgeschwindigkeit um 0,5 gegenüber dem Basisblock **440**, während der Anstiegsgeschwindigkeitseinstell-

block **442b** die Anstiegsgeschwindigkeit um 1,5 gegenüber dem Basisblock **440** erhöht ect.. Jedoch können die Anstiegsgeschwindigkeitseinstellblöcke **204**, **206** andere vorbestimmte Einstellwerte für die Anstiegsgeschwindigkeit erzeugen.

[0085] Die Anstiegsgeschwindigkeitseinstellblöcke **442** sind so messen, dass eine geeignete Anstiegsgeschwindigkeit unabhängig vom Tastverhältnis erzeugt wird, um den Bereich für jede Einstellung der Anstiegsgeschwindigkeitssteuerbits zu erhöhen. Deshalb wird durch die Aktivierung der Anstiegsgeschwindigkeitseinstellblöcke eine Asymmetrie im Tastverhältnis der Ausgangsspannung V_{out} verursacht, die von der Tastverhältniskompensationsschaltung **418** vorkompensiert wird, wie zuvor anhand von **Fig. 17** erläutert wurde.

Der Ausgangstromtreiber und die Strom/Symmetriesteuerung

[0086] **Fig. 19** zeigt schematisch den Ausgangstromtreiber **422**, der sowohl den Spannungshub an den Ausgangspins des sendenden Gerätes als auch den mittleren Pegel dieses Hubes in Abhängigkeit von den Strom/Symmetrie-Steuerbits cc steuert. (Aus Gründen der Vereinfachung ist in **Fig. 19** die Schaltung zum Ausgleich des Ausgangssignals vom Ausgangstromtreiber **422** weggelassen). Der Ausgangstromtreiber **422** enthält mehrere gestaffelte Transistoranordnungen **460** bis **472**, die zwischen dem Bus **330** und der Masse parallel geschaltet sind. Jede gestaffelte Transistoranordnung **460** bis **472** enthält zwei n-Kanal-Transistoren, nämlich einen oberen Transistor und einen unteren Transistor, die in Reihe zueinander geschaltet sind. Das q-Knoten-Signal auf der Leitung **421** wird in das Gate der oberen Transistoren T_{10} , T_{12} , T_{14} , T_{16} , T_{18} , T_{20} und T_{22} eingegeben. Die Strom/Symmetrie-Steuersignale auf einer Gruppe von Strom/Symmetrie-Steuerbits cc bis cc werden in das Gate der unteren Transistoren T_{11} , T_{13} , T_{15} , T_{17} , T_{21} und T_{23} eingegeben. Wenn sich jedes der Strom/Symmetrie-Steuersignale auf Höhe der Schwellwertspannung (V_{th}) des unteren Transistors befindet oder diese überschreitet, wird der entsprechende untere Transistor T_{11} , T_{13} , T_{15} , T_{17} , T_{21} und T_{23} aktiviert oder „eingeschaltet“. Wenn ein unterer Transistor T_{11} , T_{13} , T_{15} , T_{17} , T_{21} oder T_{23} aktiviert wird und das q-Knoten-Signal auf hoch (d. h. auf seine logische hohe Spannung) wechselt, fließt eine vorbestimmte Strommenge durch die ausgewählte Transistoranordnung zur Schaltungsmasse. Deshalb wird der Ausgangstreiberstrom so eingestellt, indem eine Untergruppe der Strom/Symmetrie-Steuersignale auf einen hohen Spannungspegel gesetzt wird.

[0087] Um außerdem einen programmierbaren Ausgangstreiberstrom zu erzeugen, kann mindestens eine der Transistoranordnung gegenüber mindestens einer anderen Transistoranordnung binär gewichtet

werden. Vorzugsweise sind die Transistorpaare in sämtlichen Transistoranordnungen des Ausgangsstromtreibers **422** so bemessen, dass die Stromtreiberfähigkeit der Transistoranordnungen **460**, **462**, **464**, **468**, **470** und **472** Stromtreiberverhältnisse von 64:32:16:8:4:2:1 entsprechend aufweisen (d. h. binär gewichtet sind).

Die Strom/Symmetriesteuerschaltung

[0088] Fig. 20 zeigt schematisch die Strom/Symmetrie-Steuerschaltung **412**, die die Strom/Symmetrie-Steuerbits cc erzeugt. Die Strom/Symmetrie-Steuerschaltung **412** kann verwendet werden, um den mittleren Pegel der vom Ausgangsstromtreiber **422** über den im Symmetriesteuerregister **396** gespeicherten topographieabhängigen Parametern einzustellen oder den Ausgangsstromtreiber **422** zu veranlassen, Vollhubausgangssignale über den im Stromsteuerregister **398** gespeicherten topographieabhängigen Parameter zu erzeugen. Die Strom/Symmetrie-Steuerschaltung **413** enthält einen Multiplexer (MUX) **460**, einen Komparator **464** und einen Zähler **470**, dessen Zählstand in Form der Strom/Symmetrie-Steuerbits cc auf der Leitung **413** repräsentiert wird. Insbesondere wenn ein „Cal“-Modus-Signal auf einer Leitung **671** erscheint, schließen die Schalter **414A** und **414B**, um ein Widerstandsnetzwerk **672** zwischen Busleitungen **330A** und **330B** zu koppeln. Jeder Knoten zwischen den Widerständen des Widerstandsnetzwerkes **672** ist an einen entsprechenden Eingang des MUX **460** angeschlossen. Das „Cal“-Modus-Signal auf der Leitung **671** stört ebenfalls die logischen Gatter **425A** und **425B**, die die Ausgangsstromtreiber **422A** und **422B** steuern. Wenn durch das Gatter **425A** eingeschaltet, reduziert der Ausgangsstromtreiber **422A** den Strom durch den Widerstand **675A**, wodurch die Busleitung **330A** auf ein niedriges Potenzial gezogen wird. Nahezu gleichzeitig schaltet das Gatter **425B** den Ausgangsstromtreiber **422B** ab, der die Busleitung **330B** durch den Widerstand **675B** nach oben gezogen lässt. Diese Anordnung erzeugt einen Spannungsteiler zwischen den Busleitungen **330A** und **330B**, wobei sukzessive eine niedrigere Spannung an jedem Eingang des MUX **460** auftritt.

[0089] Das Stromsteuerregister **398** kann verwendet werden, um einen Wert in den Zähler **470** zu laden, um dadurch direkt den von den Strom/Symmetrie-Steuerbits cc repräsentierten Wert zu steuern. Demgegenüber steuert das Symmetriesteuerregister **396** indirekt die Strom/Symmetrie-Steuerbits. Der im Symmetriesteuerregister **396** gespeicherte topographieabhängige Parameter wird verwendet, um einen der Eingangssignale in den MUX **460** als sein Ausgangssignal auszuwählen. Die Eingangssignale in den MUX **460** werden durch eine Reihe von Abgriffen auf einem Widerstandspannungsteiler erzeugt, welcher zwischen Masse und ei-

ner vom Ausgangsstromtreiber **422** erzeugten Ausgangsspannung, dem V_{OUT} -Signal liegt. Das vom MUX **460** ausgegebene Signal wird in den Komparator **464** eingegeben. Der Komparator **464** vergleicht das Eingangssignal vom MUX **460** mit einer Referenzspannung V_{ref} . Das Ausgangssignal vom Komparator **464** wird in den Aufwärts/Abwärts-Eingang des Zählers **470** eingegeben. Falls das MUX-Ausgangssignal größer als V_{ref} ist, zwingt der Komparator **464** den Zähler **470** zur Verringerung seines Zählwertes. Der Komparator **464** treibt sein Ausgangssignal nach oben oder unten, bis das V_{OUT} -Signal dafür sorgt, dass die Spannung am ausgewählten Abgriff des Widerstandsteilers gleich V_{ref} ist. Wenn dieses stattfindet, hat der vom Ausgangsstromtreiber **422** ausgegebene Strom den gewünschten Wert erreicht, der vom topographieabhängigen Parameter im Symmetriesteuerregister **396** angegeben wird. Durch Einstellen des Wertes des im Symmetriesteuerregister **396** gespeicherten topographieabhängigen Parameters, um einen der unterschiedlichen Abgriffe des Widerstandsnetzwerkes **672** auszuwählen, kann ein geeigneter Grad an Asymmetrie im Ausgangsspannungshub erzeugt werden. Somit kann der im Symmetriesteuerregister **396** gespeicherte topographieabhängige Parameter verwendet werden, um den Mittelpunkt zwischen einer hohen Ausgangsspannung und einer niedrigen Ausgangsspannung nach oben oder unten gegenüber V_{ref} zu justieren.

Der Ausgangsstromtreiber und der zeitliche Ausgleich

[0090] Fig. 26A zeigt in Blockschaltbildform eine Ausführung **700A** des Ausgangsstromtreibers **422**, der seine Treiberstärke dynamisch einstellt, um Spannungsbereiche zu kompensieren, die von Restsignalen auf demselben Kanal verursacht werden. Der Ausgangsstromtreiber **700A** stellt seinen Treiberstrom in Abhängigkeit vom im Abgleichssteuerregister **401** gespeicherten topographieabhängigen Parameter ein. In anderen Worten, der Ausgangsstromtreiber **700A** führt einen zeitlichen Ausgleich in Abhängigkeit von einem topographieabhängigen Parameter durch. Aus Gründen der Vereinfachung ist in Fig. 26A eine die Strom/Symmetrie-Steuerung betreffende Schaltung weggelassen. Zur Aufnahme des Ausgangsstromtreibers **700A** ist das Ausgleichssteuerregister **401** vorzugsweise in Form einer Vielzahl von Ausgleichssteuerregistern (ECRs) ECR1 **401-1** bis ECRk **401-k** realisiert, von denen jedes einen topographieabhängigen Ausgleichskoeffizienten c_{eq} speichert. Der Ausgangsstromtreiber **700A** enthält einen gewichteten Treiber **701**, eine Vielzahl von Abgleichstreibern **702-1** bis **702-k** und einen Datenhistoriegenerator **705**. Der gewichtete Treiber **701**, der unter Verwendung derselben Schaltung, wie in Fig. 19 gezeigt, implementiert sein kann, empfängt ein Datensignal $Data_j$ vom q-Knoten **421** und gewichtet dieses Signals mit Hilfe eines vom Stromstee-

rungs-CC-Parameter bestimmten Wertes, wie zuvor erläutert wurde. Wenn vom Datensignal $Data_j$ eingeschaltet, fließt durch den gewichteten Treiber **701** ein Strom i_{SIG} . In anderen Worten, der Betrag von i_{SIG} ist eine Funktion von $Data_j$ und CC. Der Datenhistoriegenerator **705** erzeugt Eingangssignale für die Abgleichstreiber **702**, welche vorangegangene Datensignale $Data_{j-1}$ bis $Data_{j-k}$ repräsentieren. Der Datenhistoriegenerator **705** kann als Schieberegister realisiert sein. Wie der gewichtete Treiber **701** wichten die Abgleichstreiber **702** ihre entsprechenden vorangegangenen Datensignale mit Hilfe eines Wertes, der von einem zugehörigen ECR bestimmt wird, welcher einen topographieabhängigen Ausgleichskoeffizienten c_{eq} speichert. Somit reduzieren die Ausgleichstreiber **702** entsprechend die Ausgleichsströme i_{EQ1} bis i_{EQk} , von denen jeder eine Funktion des vorangegangenen Datensignals, das in den individuellen Abgleichstreiber **702** eingegeben worden ist und des zugehörigen topographieabhängigen Ausgleichskoeffizienten ist. Der vom Ausgangstromtreiber **700A** ausgegebene gesamte Strom i_{OL} lässt sich wie folgt ausdrücken:

$$i_{OL} = i_{SIG} + i_{EQ1} + i_{EQ2} \dots + i_{EQk} \quad (1)$$

[0091] Durch Steuerung des Betrages von i_{OL} bewirken somit die ECRs **401A–401K+1** ein Ausgleich von V_{OUT} , um einem bestimmten Kanal zugeordnete Restsignale zu kompensieren. Sozusagen steht V_{OUT} in direkter Beziehung i_{OL} .

[0092] Wie zuvor anhand von **Fig. 19** erläutert wurde, enthält der gewichtete Treiber **701N** binär gewichtete Transistoren **703A** bis **703N** ($1x, 2x, \dots 2^{N-1}x$). Somit ist der Strom i_{SIG} durch den gewichteten Treiber **701** gegeben durch $i_{SIG} = Data_j \times CC \times I_{UNIT}$, wobei I_{UNIT} der Strom durch den kleinsten gewichteten Transistor (T23, **Fig. 19**) im gewichteten Treiber **701** bei dessen Aktivierung, CC ein Stromsteuerwert und $Data_j$ das in den gewichteten Treiber **701** eingegebene Datensignal ist.

[0093] Der Datenhistoriegenerator **705** empfängt das Signal $Data_j$ und ein Sendetaktsignal t_{CLK} und erzeugt K verzögerte Datensignale $Data_{j-1}$ und $Data_{j-k}$. Bei einer Ausführung wird ein neuer Datenwert bei jeder ansteigenden Flanke und jeder abfallenden Flanke des t_{CLK} -Signals erzeugt, während bei einer alternativen Ausführung Daten bei nur einer Taktflanke pro Zyklus des Sendetaktes übermittelt werden.

[0094] **Fig. 26B** zeigt detaillierter einen der Ausgleichstreiber **702-y** von **Fig. 26A**. Der Ausgleichstreiber **702-y** enthält einen Multiplexer (MUX) **709**, eine Gruppe von Additionslogikgattern ADD-Gatter **712A** bzw. **712R**, eine Gruppe von zugehörigen binär gewichteten Transistoren **710A** bzw. **710R**, eine Gruppe von Subtraktionslogikgattern SUB-Gatter **711A** bzw. **711R** und eine Gruppe von zugehörigen binär gewichteten Transistoren **713A** bzw. **713R**.

Im dargestellten Ausführungsbeispiel repräsentiert jeder ECR **401A** bis **401K+1** seinen Ausgleichskoeffizienten über ein Vorzeichenbit (S-Bit) und mehrere Betragsbits. Im dargestellten Ausführungsbeispiel wird der Ausgleichskoeffizient von drei Betragsbits repräsentiert; jedoch befinden sich auch andere Ausführungen mit weniger oder mehr Betragsbits in Übereinstimmung mit der vorliegenden Erfindung. Besonderen Bezug nehmend auf die dargestellte Ausführung des Ausgleichstreibers **702-y** in **Fig. 26B** wählt das S-Bit vom MUX **709** entweder die invertierte oder nicht invertierte Version des $Data_{j-y}$ -Signal aus, während jedes Bit des Koeffizientenbetrages in ein „ADD“-UND-Gatter **712** und ein „SUB“-UND-Gatter **711** eingegeben wird. Die paarweise angeordneten ADD-Gatter **712** und SUB-Gatter **711**, die einem besonderen Betragsbit zugeordnet sind, sind jeweils einem ähnlich gewichteten binär, gewichteten Transistor zugeordnet. Insbesondere wird Bit 1 des Koeffizientenbetrages in das ADD-Gatter **712A** bzw. das SUB-Gatter **711A** eingegeben wird, welches in Abhängigkeit vom Zustand des $Data_{j-y}$ -Signals den Transistor **710A** ($1x$) bzw. den Transistor **713A** ($-1x$) aktiviert. Es sei darauf hingewiesen, dass die binäre Wichtung der Transistoren **710A** und **713A** hinsichtlich des Betrages gleich, jedoch hinsichtlich des Vorzeichens entgegengesetzt ist. In ähnlicher Weise wird das Bit 2 des Koeffizientenbetrages in das ADD-Gatter **712B** bzw. SUB-Gatter **711B** eingegeben, welcher den Transistor **710B** bzw. Transistor **713B** aktivieren kann.

[0095] Betrachtet wird der Betrieb des Ausgleichstreibers **702-y**, wenn die im ECR_y **401-y** gespeicherten Koeffizientenbetragsbits Null repräsentieren. In dieser Situation aktiviert jedes SUB-Gatter **711A** bis **711R** seinen zugeordneten binär gewichteten Transistor **713A** bis **713R**, während kein ADD-Gatter **712A** bis **712R** seinen zugeordneten binär gewichteten Transistor **710A** bis **710R** aktiviert. Dies ist der Fall unabhängig vom Zustand des $Data_{j-y}$ -Signals oder vom Zustand des S-Bit vom ECR2 **401B**. Somit beträgt der vom Ausgleichstreiber **702-y** reduzierte Strom i_{EQy} etwa $(2^R - 1) \times I_{UNIT}$, wobei I_{UNIT} der Strom durch den $1x$ -Transistor **710A** bei dessen Aktivierung ist.

[0096] Als nächstes wird Betrieb des Ausgleichstreibers **702-y** betrachtet, wenn sich der Ausgleichskoeffizient auf einem positiven Maximum anstelle eines Minimums befindet; d. h. sämtliche Koeffizientenbits sind gesetzt, und das S-Bit ist positiv. In dieser Situation aktiviert jedes ADD-Gatter **712A** bzw. **712R** seinen zugeordneten binär gewichteten Transistor **710A** bis R , und kein SUB-Gatter **711A** bis **711R** aktiviert seinen zugeordneten binär gewichteten Transistor **713A** bis R . Somit beträgt der vom Ausgleichstreiber **702-1** reduzierte Strom i_{EG1} etwa $(2^{R+1} - 2) \times I_{UNIT}$. Schließlich sei der Betrieb des Ausgleichstreibers **702-y** betrachtet, wenn sich der Ausgleichskoeffizient

auf einem negativen Maximum befindet; d. h. sämtliche Betragsbits sind gesetzt, und das S-Bit ist negativ. Wenn dieses stattfindet, sind sämtliche ADD-Gatter **712A** bzw. **712R** und sämtliche SUB-Gatter **711A** bzw. **711R** ausgeschaltet, und keiner der binär gewichteten Transistoren **710A** bzw. **701R** und **713A** bzw. **713R** ist aktiviert. Somit reduziert in dieser Situation der Ausgleichstreiber **702-y** keinen Strom. Der vom Ausgleichstreiber **702-y** reduzierte Strom wird im allgemeinen wie folgt ausgedrückt:

$$i_{EQ1} = 2^R \times I_{UNIT} + (C_{EQ1} \times 2^R) \times \text{Polarität}(\text{Data}_{j-1}) \times I_{UNIT}, \text{ wobei Polarität}(\text{Data}_{j-1}) \text{ 1 ist, falls } \text{Data}_{j-1} = 1 \text{ und } -1 \text{ falls } \text{Data}_{j-1} = 0 \text{ ist.} \quad (3)$$

[0097] Die Ausgleichstreiber **702-1** bis **702-k** arbeiten in ähnlicher Weise in Abhängigkeit von ihren zugeordneten Datensignalen und Ausgleichskoeffizienten, wodurch ihr Ausgangssignal gegenüber $2^R \times I_{UNIT}$ angehoben oder abgesenkt werden kann. Somit wird der vom Ausgangsstromtreiber **700A** ausgegebene gesamte Strom i_{OL} durch folgende Gleichung ausgedrückt:

$$i_{OL} = I_{SIG} + i_{EQ}, \text{ wobei } i_{EQ} = 2^R \times K \times I_{UNIT} + (C_{EQ1} \times 2^R) \times \text{Polarität}(\text{Data}_{j-1}) \times I_{UNIT} + (C_{EQ2} \times 2^R) \times \text{Polarität}(\text{Data}_{j-2}) \times I_{UNIT} + (C_{EQK} \times 2^R) \times \text{Polarität}(\text{Data}_{j-k}) \times I_{UNIT} \quad (4)$$

[0098] Durch Gleichsetzung des Terms ($2^R \times K \times I_{UNIT}$) mit dem gewünschten hohen Spannungspegel V_{HI} auf dem Kanal können die in den ECRs **401A–401K** gespeicherten Ausgleichskoeffizienten C_{EQ1} bis C_{EQK} verwendet werden, um einen Stromhub oberhalb und unterhalb des Nennstroms, der zur Erzeugung von V_{HI} verwendet wird, und oberhalb und unterhalb des Nennstroms, der zur Erzeugung des gewünschten niedrigen Spannungspegels V_{LO} verwendet wird, zu bewirken. Diese Stromhübe können wiederum dazu verwendet werden, um den Kanal zu übersteuern oder untersteuern, wodurch die Ausgangsspannung für die vergangenen Ausgangspegel kompensiert wird. Es sei angemerkt, dass der Strom I_{UNIT} , der von den dem gewichteten Treiber **701** zugeordneten 1x-Transistor (T_{23} , **Fig. 19**) gezogen wird, sich vom Strom I_{UNIT} unterscheiden kann, der vom dem Ausgleichstreiber **702-y** zugeordneten 1x-Transistor **712A** gezogen wird.

[0099] Obwohl die **Fig. 26A** und **Fig. 26B** eine Pull-Down-Schaltung für die Ausgleichkanalspannung zeigen, kann eine Kombination von Pull-Up- und Pull-Down-Schaltungen in einer alternativen Ausführung verwendet werden. Beispielsweise kann eine Gruppe von gewichteten Transistoren, die zwischen V_{TERM} und dem Ausgang des Ausgangsstromtreibers **700** geschaltet sind, dazu verwendet werden, dass Ausgangssignal zu einem positiven Ausgleichskoeffizienten auf höheres Potenzial zu ziehen. Im allgemeinen

kann jede Schaltung zur Einstellung von Kanalspannungen verwendet werden, ohne vom Gegenstand der vorliegenden Erfindung abzuweichen.

Der Ausgangsstromtreiber und der Übersprechausgleich

[0100] Die Schaltung der **Fig. 26A** und **Fig. 26B** kann modifiziert werden, um ein Kanalübersprechen auszugleichen. Der Übersprechausgleich umfasst eine Änderung einer Kanalspannung zur Kompensation von Übersprechsignalen aus benachbarten Kanälen. Unter Bezugnahme auf **Fig. 26A** kann beispielsweise der Datenhistoriegenerator **705** entfernt und der Ausgang der benachbarten Kanäle mit den Eingängen der Ausgleichstreiber **702-1** bis **702-k** gekoppelt werden. Auf diese Weise können die Ausgleichsströme i_{EQ1} bis i_{EQK} aufgrund des Zustandes von benachbarten Kanälen erzeugt und durch topographieabhängige Parameter gewichtet werden. Wie beim zeitlichen Ausgleich kann eine Kombination von gewichteten Pull-Up- und Pull-Down-Schaltungen oder anderen Schaltungen zur Einstellung von Ausgleichkanalspannungen verwendet werden, um einen Übersprechausgleich zu erzielen. Wie zuvor erläutert wurde, kann eine gegebene Vorrichtung sowohl eine Schaltung für einen räumlichen Ausgleich als auch eine Schaltung für einen zeitlichen Ausgleich enthalten.

Empfängerseitiger Ausgleich

[0101] **Fig. 27** zeigt ein Busempfangsgerät **800** mit einer Ausgleichsschaltung gemäß einer Ausführung. Zu den eintreffenden Daten Data_j wird von einem analogen Addierer **817** ein Ausgleichs-Offset **816** hinzuaddiert, wodurch ein ausgeglichener Datenwert DEQ gebildet wird, welcher von einem Komparator **830** mit V_{ref} verglichen wird. Der Ausgleichs-Offset **816** wird durch Addition und Subtraktion von Ausgleichskoeffizienten $C1_{EQ}$ bis CK_{EQ} in Abhängigkeit vom Zustand der zuvor empfangenen Datenwerte Data_{j-1} bis Data_{j-k} entsprechend gebildet.

[0102] Ein Datenhistoriegenerator **705**, der vorzugsweise als Schieberegister implementiert ist, empfängt das Ausgangssignal des Komparators **830** und erzeugt die Datenhistoriewerte Data_{j-1} bis Data_{j-k} . Die Datenhistoriewerte werden verwendet, um über Multiplexer **811-1** bis **811-k** zwischen positiven und negativen Versionen der entsprechenden Ausgleichskoeffizienten $C1_{EQ}$ bis CK_{EQ} auszuwählen, welche in Ausgleichsregistern **804-1** bis **804-k** gespeichert sind. Wie bei den zuvor anhand von **Fig. 26B** erläuterten Ausgleichskoeffizienten können die Ausgleichskoeffizienten $C1_{EQ}$ bis CK_{EQ} positive oder negative Werte sein. Wie in **Fig. 27** gezeigt ist, wird eine negative Version des Inhaltes jedes Ausgleichsregisters **804** von einem entsprechenden 2er-Komplement-Generator **809** erzeugt. Jede Anzahl von

Schaltungen zur Erzeugung negativer Versionen von Ausgleichskoeffizienten kann in alternativen Ausführungen verwendet werden. Ebenfalls kann eine 1er-Komplement-Schaltung in alternativen Ausführungen anstelle einer 2er-Komplement-Schaltung verwendet werden.

[0103] Eine digitale Addierschaltung **814** empfängt das Ausgangssignal von jedem der Multiplexer **811-1** bis **811-k** und erzeugt eine Summe der Koeffizienten, welche sie an einen Digital-Analog-Wandler (DAC) **815** übermittelt. Der DAC **815** erzeugt einen analogen Ausgleichsoffset-Wert **816**, der vom analogen Addierer zum eintreffenden Datenwert $Data_j$ hinzuaddiert wird.

[0104] Bei alternativen Ausführungen werden separate Digital-Analog-Wandler verwendet, um die Ausgangssignale der Multiplexer **811-1–811-k** in entsprechende Analogwerte zu wandeln. Der analoge Wert oder die analogen Werte werden dann mit dem eintreffenden Datenwert $Data_j$ mit Hilfe des analogen Addierers **817** kombiniert. Bei dieser Ausführung kann die Addierstufe **814** weggelassen werden, wodurch die für die Erzeugung eines gültigen Offset-Wertes am Addierer **817** benötigte Zeit reduziert wird. Bei einer alternativen Ausführung wird der Addierer **817** verwendet, um den Ausgleichsoffset V_{index} anstelle zu dem eintreffenden Datenwert hinzuzuaddieren. In diesem Fall wird der Ausgleichsoffset mit umgekehrter Polarität erzeugt.

[0105] Bei einer noch weiteren alternativen Ausführung eines Busempfängergerätes wird anstelle einer digitalen eine analoge Schaltung zur Durchführung eines Ausgleiches verwendet. Eine Abtasthaltungsschaltung wird verwendet, um vergangene Datensignale $Data_{j-1}$ bis $Data_{j-k}$ aufzuzeichnen. Die Amplitude der aufgezeichneten Signale wird mit Hilfe von Ausgleichskoeffizienten $C1_{EQ}$ bis CK_{EQ} von den Registern **894-1** bis **804-k** gewichtet und anschließend in den analogen Addierer **817** eingegeben. Ein Übersprechausgleich wird ebenfalls auf diese Weise erzielt, ausgenommen dass benachbarte Signale mit Hilfe der Ausgleichskoeffizienten anstelle vergangener Datensignale auf demselben Signalpfad gewichtet werden.

C2. Das Busempfängergerät

[0106] Fig. 21 zeigt in Blockschaltdiagrammform eine Ausführung eines Busempfängergerätes **382**, das zur Einstellung von zwei Empfangssignalkenngrößen, und zwar dem Empfangszeitabschnittsmittelpunkt und den Spannungsschwellwert, in der Lage ist. Das Busempfängergerät **382** enthält einen Komparator **480** und eine Zeitsteuerschaltung **486**. Die Komparator **480** vergleicht die eintreffenden Datensignale vom Bus **330** mit einem Referenzspannungspegel V_{index} , der von einer Schwellwertsteuerschaltung **490** ein-

gestellt wird. Die Schwellwertsteuerschaltung **490** reagiert auf einen in einem Schwellwertsteuerregister **390** gespeicherten topographieabhängigen Parameter. Die Schwellwertsteuerschaltung **490** wird anhand von Fig. 22 im Einzelnen beschrieben.

[0107] Die Zeitsteuerschaltung **486** nimmt das Ausgangssignal vom Komparator **480** und synchronisiert es mit dem internen Empfangstaktsignal RCLK, das aus dem CFM-Signal auf der Leitung **332** (in Fig. 13 gezeigt) erzeugt wird. Die Zeitsteuerschaltung **486** gibt die synchronisierten Empfangssignale an den Rest des Slave **320** auf einer Leitung **488** aus. Eine Empfangsverzögerungsregelschleife/Phasenregelschleife (DLL/PLL) **496** erzeugt das RCLK-Signal auf der Leitung **498** und nimmt eine Einstellung vor, wenn die ansteigende Flanke des RCLK-Signals in Reaktion auf einen im Empfangszeitabschnittsmittelpunktssteuerregister **392** gespeicherten topographieabhängigen Parameter auftritt, so dass die empfangenen Daten in der Nähe der Mitte des Datenauges abgetastet werden. Die Empfangs-DLL/PLL wird in Bezug auf Fig. 23 im Einzelnen beschrieben.

Schwellwertsteuerschaltung

[0108] Fig. 22 zeigt in Blockschaltdiagrammform eine Schwellwertsteuerschaltung **490** und ihre Beziehung zum Schwellwertsteuerregister **390** und dem Komparator **480**. Die Schwellwertsteuerschaltung **490** verändert den Pegel von V_{ref} gegenüber einem Grundlinienpegel in Abhängigkeit vom im Schwellwertsteuerregister **390** gespeicherten topographieabhängigen Parameter. Beim Ausgangssignal der Schwellwertsteuerschaltung **490** handelt es sich um eine eingestellte Referenzspannung V_{refAdj} auf einer Leitung **392**, die an einen Eingang des Komparators **480** angeschlossen ist. Die Schwellwertsteuerschaltung **490** enthält einen Digital-Analog-Wandler (DAC) **494** und einen Summierverstärker **496**. Der DAC **494** erzeugt eine analoge Spannung in Abhängigkeit vom im Schwellwertsteuerregister **390** gespeicherten, digital repräsentierten topographieabhängigen Parameter. Der DAC **494** überträgt diese analoge Spannung an den Summierverstärker **496** auf einer Leitung **495**. Der Summierverstärker **496** addiert die Spannung auf der Leitung **495** mit dem systemweiten Referenzspannungspegel V_{ref} zur Erzeugung von V_{refAdj} , die an den Komparator **480** auf der Leitung **392** übermittelt wird.

Die Empfangs-DLL/PLL

[0109] Fig. 23 zeigt in Blockschaltdiagrammform eine Ausführung der Empfangs-DLL/PLL **496**, die hinsichtlich der Verarbeitung der Signale die gleichen Vorteile hat wie typischerweise herkömmliche DLL/PLL-Schaltungen. Die Empfangs-DLL/PLL **496** kann unter Verwendung anderer Verzögerungsregelschleifen/

Phasenregelungsschleifen-Architekturen in Übereinstimmung mit der vorliegenden Erfindung ausgeführt sein. In der dargestellten Ausführung enthält die Empfangs-DLL/PLL **496** eine DLL/PLL-Referenzschleife **500**, eine abgestimmte Verzögerung **508**, einen Digital-Analog-Wandler (DAC) **514**, einen Phasenmischer **516** und einen Feinschleifenmischer **520**. Die DLL/PLL-Referenzschleife **500** empfängt als Eingangssignal ein Referenztaktsignal C_0 vom Feinschleifenmischer **520**. Das Referenztaktsignal C_0 bildet eine um 45° frühere Version des RCLK-Signals. Mit diesem Eingangssignal erzeugt die DLL/PLL-Referenzschleife **500** zwei zusätzliche Taktsignale C_1 und C_2 . Das C_1 -Taktsignal ist um 45° gegenüber dem C_0 -Signal verschoben und befindet sich somit in Phase mit RCLK, während das C_2 -Signal um 90° gegenüber dem C_0 -Signal verschoben ist. Alle drei Taktsignale C_0 , C_1 und C_2 werden zum Phasenmischer **516** übertragen, welcher ein Offset-Rückkopplungssignal FBCLK erzeugt, das gegenüber RCLK zwischen -45° und 45° variiert. Der Betrag der Verschiebung des FBCLK-Signals wird vom im Empfangszeitabschnittsmittelpunktssteuerregister **392** gespeicherten topographieabhängigen Parameter bestimmt. Der DAC **514** erzeugt eine analoge Spannung, die die gewünschte zeitliche Verschiebung repräsentiert, in Abhängigkeit vom Ausgangssignal des Empfangszeitabschnittsmittelpunktssteuerregisters **392**. Der DAC **514** übermittelt seine Ausgangsspannung an den Phasenmischer **516**. Das C_1 -Taktsignal wird von der abgestimmten Verzögerung **508** als das RCLK-Signal ausgegeben.

D. Der Master-Bus-Transceiver

[0110] Fig. 24 zeigt in Blockschaltbildform einen Master-Bus-Transceiver **304**, der zur Einstellung von unterschiedlichen Empfangs- und Sendesignalkenngrößen für jeden Slave **320** in Abhängigkeit von der Topographie des Slave **320** in der Lage ist. Der Master-Bus-Transceiver **304** enthält Steuerregister **306**, ein Busempfangsgerät **382**, ein Bussendegerät **380**, Multiplexer (MUXs) **530** bis **540** und eine Geräte-ID-Tabelle **510**. Die Tabelle **510** wählt einen von N Steuerregistern in jeder von unterschiedlichen Gruppen von Steuerregistern **512** bis **522** aufgrund einer Adresse oder einer anderen Identifizierung in jeder Zugriffsanforderung aus.

[0111] Die Steuerregister **306** enthalten verschiedene Gruppen von Steuerregistern **512** bis **522**, und zwar eine Gruppe von Steuerregistern für jede in Abhängigkeit von einem topographieabhängigen Parameter einzustellende Signalkenngröße. Jede Gruppe von Steuerregistern **512** bis **522** enthält N Steuerregister, wobei N die Anzahl von Slaves **320** im Bussystem **300**, die Anzahl von Modulen **340** oder eine andere Anzahl einer Gruppierung von Slaves **320** oder Modulen **340** repräsentiert, welche denselben Werten für topographieabhängige Parameter zuzuordnen

sind. Somit enthält die Gruppe **512** N Schwellwertsteuerregister, von denen jedes einen topographieabhängigen Parameter für eine Untergruppe von Slaves **320** oder Modulen **340** speichert. Jedes Schwellwertsteuerregister speichert denselben Typ eines topographieabhängigen Parameters, welcher zuvor in Bezug auf das Schwellwertsteuerregister **390** erörtert wurde. Die Gruppe **514** enthält N Empfangszeitabschnittsmittelpunktssteuerregister, von denen jedes denselben Typ eines topographieabhängigen Parameters speichert, welcher zuvor in Bezug auf das Empfangszeitabschnittsmittelpunktssteuerregister **392** erörtert wurde. Die Gruppe **516** enthält N Anstiegsgeschwindigkeitssteuerregister, von denen jedes für eine besondere Untergruppe von Slaves **320** oder Modulen **340** denselben Typ eines topographieabhängigen Parameters speichert, welcher zuvor anhand des Anstiegsgeschwindigkeitssteuerregisters **394** erörtert wurde. Die Gruppe **518** enthält N Stromsteuerregister, von denen jedes denselben Typ eines topographieabhängigen Parameters speichert, der zuvor in Bezug auf das Stromsteuerregister **396** erörtert wurde. Die Gruppe **520** weist N Symmetriesteuerregister auf, von denen jedes denselben Typ eines topographieabhängigen Parameters speichert, welcher zuvor in Bezug auf das Symmetriesteuerregister **398** erörtert wurde. In ähnlicher Weise weist die Gruppe **522** N Sendezeitabschnittsmittelpunktssteuerregister auf, von denen jedes denselben Typ eines topographieabhängigen Parameters speichert, der zuvor in Bezug auf das Sendezeitabschnittsmittelpunktssteuerregister **400** erörtert wurde. Die Gruppe **524** weist X Ausgleichssteuerregister auf, von denen jedes dieselben topographieabhängigen Ausgleichskoeffizienten speichert, welche zuvor in Bezug auf das Ausgleichssteuerregister **401** erörtert wurde.

[0112] In alternativen Ausführungen können die Steuerregister **326** eine von jeder Art einer Steuerregistergruppe pro Kanal des Busses **330** enthalten. Diese Ausführungen stehen in Kontrast zur dargestellten Ausführung, die eine Gruppe von jeder Art eines Steuerregisters enthält.

[0113] Zugeordnet zu jeder Gruppe der Steuerregister **512** bis **552** ist ein MUX **530**, **532**, **536**, **538** oder **540** zur Auswahl des topographieabhängigen Parameters, der einem einzigen Steuerregister der Gruppe zugeordnet ist. Der ausgewählte topographieabhängige Parameter von der Gruppe wird dann entweder an das Busempfangsgerät **382** oder das Bussendegerät **380** übermittelt. Beispielsweise übermittelt der MUX **530** den topographieabhängigen Parameter von einem einzigen Schwellwertsteuerregister der Gruppe **512** an das Busempfangsgerät **382**, während der MUX **538** den topographieabhängigen Parameter von einem einzigen Symmetriesteuerregister der Gruppe **520** an das Bussendegerät **380** übermittelt. Jeder MUX **530** bis **540** wählt aus, welches ein-

gegebene Signal in Abhängigkeit von einem auf der Leitung **511** von der Geräte-ID-Tabelle **510** erzeugten Geräte-ID-Signal auszugeben ist. Die Geräte-ID-Tabelle **510** analysiert empfangenen Speicheranforderungen und identifiziert den bestimmten Slave **320**, mit den Daten ausgetauscht werden sollen. Die Geräte-ID-Tabelle **510** nennt den identifizierten Slave **320** über ihr Geräte-ID-Signal. Die Geräte-ID-Tabelle **510** kann als eine Speichervorrichtung realisiert sein, die eine Tabelle speichert, welche Systemadressen auf Geräte-IDs abbildet.

[0114] Das Busempfangsgerät **382** ist anhand der **Fig. 21** bis **Fig. 23** und das Bussendegerät **380** anhand der **Fig. 16** und **Fig. 20** zuvor beschrieben worden.

Patentansprüche

1. Verfahren in einem Bussystem (**300**) zum Einstellen eines Übertragungsparameters eines Sendegeräts (**380**) in dem Bussystem (**300**), mit den Schritten:
Ermitteln einer Topographie des Bussystems (**300**),
Ermitteln eines Steuerwerts auf Basis der Topographie,
Übermitteln des Steuerwerts an das Sendegerät (**380**) und
Einstellen des Übertragungsparameters des Sendegeräts (**380**) unter Verwendung des Steuerwerts, wobei der Übertragungsparameter eine Anstiegsgeschwindigkeit, eine Ausgangstromgröße oder eine Ausgangsspannungsasymmetrie ist.
2. Verfahren nach Anspruch 1, wobei das Ermitteln der Topographie des Bussystems (**300**) ein Lesen einer Vorrichtungskonfigurationsinformation aus einem Modul umfasst, das das Sendegerät (**380**) umfasst.
3. Verfahren nach einem der vorstehenden Ansprüche, wobei die Topographie des Bussystems (**300**) eine aus einer vorgegebenen Gruppe von Bustopographien ist.
4. Verfahren nach einem der vorstehenden Ansprüche, wobei die Topographie des Bussystems (**300**) einen Abstand eines Moduls, das das Sendegerät (**380**) umfasst, von einem Empfangsgerät (**382**) angibt.
5. Verfahren nach Anspruch 1, wobei das Sendegerät (**380**) auf einem ersten Modul aus einer Mehrzahl von Modulen in dem Bussystem (**300**) angeordnet ist und die Topographie des Bussystems (**300**) eine Position des ersten Moduls innerhalb des Bussystems (**300**) angibt.
6. Verfahren nach einem der vorstehenden Ansprüche, ferner mit einem Ermitteln einer Anzahl von Vorrichtungen, die an einen Bus (**330**) gekoppelt sind.
7. Verfahren nach einem der vorstehenden Ansprüche, ferner mit einem Erfassen einer Kopplung einer Vorrichtung mit oder einer Entkopplung einer Vorrichtung von dem Bus (**330**) und dem Ausführen des Ermitteln nach dem Erfassen.
8. Verfahren nach einem der vorstehenden Ansprüche, wobei wenigstens eine der Vorrichtungen, die an den Bus (**330**) gekoppelt sind, ein Modul mit einer Mehrzahl von Speichervorrichtungen ist.
9. Verfahren nach Anspruch 6, wobei das Ermitteln der Position des ersten Moduls ein Lesen einer Modulbibliothek umfasst, die einem Modul zugeordnet ist, das das Sendegerät (**380**) umfasst.
10. Integrierte Schaltungsvorrichtung, mit:
einem Anschluss zum Empfangen einer Bustopographieinformation,
einem Register (**306**, **324**), das mit dem Anschluss gekoppelt ist, wobei das Register (**306**, **324**) zum Speichern der Bustopographieinformation dient,
einer Parametereinstellschaltung, die mit dem Register (**306**, **324**) gekoppelt ist, wobei die Parametereinstellschaltung zum Einstellen eines Parametersteuersignal entsprechend der Bustopographieinformation dient, und
einem Empfangsgerät (**382**) zum Empfangen eines Eingangssignals, wobei das Empfangsgerät (**382**) aus dem Eingangssignal ein erstes Signal erzeugt, wobei das Empfangsgerät (**382**) eine Einstellschaltung zum Einstellen eines Empfangsparameters des ersten Signals entsprechend dem Parametersteuersignal umfasst,
wobei der Empfangsparameter eine Eingangsdatenabtastzeit oder ein zeitlicher Ausgleichsparameter ist.
11. Integrierte Schaltungsvorrichtung nach Anspruch 10, wobei die Bustopographieinformation eine Information entsprechend einer Busposition einer Vorrichtung umfasst, die einen Ausgangstreiber (**422**) umfasst, der mit dem Empfangsgerät (**382**) über eine Signalleitung des Busses gekoppelt ist.
12. Integrierte Schaltungsvorrichtung nach Anspruch 11, wobei der Ausgangstreiber (**422**) in einer Vorrichtung vorgesehen ist, die von einem Modul umfasst ist, das ebenfalls andere Vorrichtungen mit Ausgangstreibern (**422**) umfasst, und wobei die Bustopographieinformation eine Information entsprechend einer Busposition des Moduls umfasst.
13. Integrierte Schaltungsvorrichtung nach einem der Ansprüche 10 bis 12, ferner mit:
einer Topographieinformationsbeschaffungsvorrichtung zum Beschaffen der Bustopographieinformation in Antwort auf ein Auslöseereignis, wobei das Auslöseereignis aus einer Gruppe von Auslöseereignissen ausgewählt ist, die ein Hinzufügen einer Vorrichtung zu dem Bussystem (**300**), ein Entfernen einer

Vorrichtung aus dem Bussystem (300) und ein Systemhochfahren umfasst.

14. Integrierte Schaltungsvorrichtung nach Anspruch 13, wobei die Topographieinformationsbeschaffungsvorrichtung von einer Host-Vorrichtung umfasst ist.

15. Integrierte Schaltungsvorrichtung, mit:
 einem Anschluss zum Empfangen einer positionsabhängigen Information,
 einem Register (306, 324) zum Speichern der positionsabhängigen Information,
 einer Parametereinstellschaltung, die mit dem Register (306, 324) gekoppelt ist, zum Einstellen eines Parametersteuersignal entsprechend der positionsabhängigen Information, und
 einer Ausgangsschaltung zum Leiten eines Ausgangssignals auf einen Bus, wobei der Ausgangstreiber (422) einen Parameter des Ausgangssignals entsprechend dem Parametersteuersignal einstellt, wobei der einzustellende Parameter eine Anstiegsgeschwindigkeit des Ausgangssignals oder ein Ausgangsstrom eines Ausgangssignals ist.

16. Integrierte Schaltungsvorrichtung nach Anspruch 15, wobei der einzustellende Parameter eine Anstiegsgeschwindigkeit des Ausgangssignals ist, und wobei die Ausgangsschaltung umfasst:
 einen Ausgangsmultiplexer, der auf das Anstiegsgeschwindigkeitssteuersignal anspricht, zum Erzeugen eines getakteten Datensignals mit einer Anstiegsgeschwindigkeit entsprechend dem Anstiegsgeschwindigkeitssteuersignal und
 einen Ausgangsstromtreiber, der das getaktete Datensignal empfängt und das Ausgangssignal erzeugt.

17. Integrierte Schaltungsvorrichtung nach Anspruch 15, wobei der einzustellende Parameter ein Ausgangsstrom eines Ausgangssignals und die Parametereinstellschaltung eine Stromsteuerschaltung ist, mit:
 einem Komparator mit einem ersten Eingang, einem zweiten Eingang und einem Komparatorausgang, wobei der erste Eingang mit einer Referenzspannung und der zweite Eingang mit einer ersten Spannung gekoppelt ist, deren Pegel in Antwort auf die positionsabhängige Information bestimmt ist, wobei der Komparator ein Komparatorausgangssignal entsprechend den ersten und zweiten Eingängen erzeugt, und
 einem Zähler, der mit dem Ausgang des Komparators gekoppelt ist und der das Stromsteuersignal in Antwort auf das Komparatorausgangssignal erzeugt.

18. Integrierte Schaltungsvorrichtung nach Anspruch 15, wobei der einzustellende Parameter ein Ausgangsstrom eines Ausgangssignals ist und ferner einen Multiplexer aufweist, der die erste Spannung auf einen Multiplexerausgang treibt, wobei der Mul-

tiplexer eine aus einer Mehrzahl von Eingangsspannungen als die erste Spannung in Antwort auf die positionsabhängige Information auswählt.

19. System mit einstellbaren Signalkenngrößen, mit:
 einem Bus (330),
 einem Controller, der an den Bus (330) gekoppelt ist, zum Ermitteln eines topographieabhängigen Parameters, der einem bestimmten Sendegerät (380) zugeordnet ist, und zum Übermitteln des topographieabhängigen Parameters an das bestimmte Sendegerät (380),
 einer Mehrzahl von Modulen, die an den Bus (330) gekoppelt sind, wobei jedes Modul aufweist:
 eine Topographieangabeschaltung, die mit dem Controller über den Bus (330) gekoppelt ist, wobei die Topographieangabeschaltung eine Topographie jedes Sendegerätes (380) an dem Bus angibt, und
 eine Mehrzahl von Vorrichtungen, wobei jede Vorrichtung ein Bussendegerät (380) nach Anspruch 15 zum Übermitteln von Daten an den Controller über den Bus (330) umfasst, wobei der Übertragungsparameter eine Anstiegsgeschwindigkeit, eine Ausgangsstromgröße oder eine Ausgangsspannungsasymmetrie ist.

20. System nach Anspruch 19, wobei jedes Modul der Mehrzahl von Modulen eine zugeordnete Topographie besitzt, bei der es sich um eine aus einer vorgegebenen Gruppe von Bustopographien handelt.

21. System nach Anspruch 19, wobei die Topographie eines jeden Moduls einem Abstand zwischen einem Empfangsgerät (382) und dem Modul entspricht.

22. System nach einem der Ansprüche 19 bis 21, wobei jede Vorrichtung ferner ein Busempfangsgerät (382) aufweist, das Daten über die Busdaten vom Controller empfängt, wobei jedes Busempfangsgerät (382) aufweist:
 einen zweiten Anschluss zum Empfangen eines zweiten topographieabhängigen Parameters,
 ein zweites Register (306, 324), das mit dem zweiten Anschluss gekoppelt ist, wobei das zweite Register (306, 324) den zweiten topographieabhängigen Parameter speichert,
 eine zweite Parametereinstellschaltung, die mit dem zweiten Register (306, 324) gekoppelt ist, wobei zweite Parametereinstellschaltung ein zweites Parametersteuersignal entsprechend dem zweiten topographieabhängigen Parameter einstellt, und
 einen Eingangspuffer, der ein zweites Datensignal vom Bus (330) empfängt, wobei der Eingangspuffer ein drittes Signal aus dem zweiten Datensignal erzeugt und wobei der Eingangspuffer einen Parameter des dritten Signals entsprechend dem zweiten Parametersteuersignal einstellt.

23. System nach einem der Ansprüche 19 bis 22, wobei wenigstens eine der Vorrichtungen eine integrierte Schaltung ist.

24. Verfahren in einem Bussystem (300) zum Einstellen eines Parameters eines Busempfangsgerätes (382) in dem Bussystem (300), mit den Schritten:
Ermitteln einer Topographie des Bussystems (300),
Ermitteln eines Steuerwerts auf Basis der Topographie,
Übermitteln des Steuerwerts an das Busempfangsgerät (382) und
Empfangen eines Eingangssignals von einem Bus, der das Busempfangsgerät (382) mit einem Sendegerät (380) koppelt, und Erzeugen eines ersten Signals aus dem Eingangssignal, einschließlich eines Einstellens eines Parameters des ersten Signals entsprechend dem Steuersignal, wobei der Empfangsparameter eine Eingangsdatenabtastzeit oder ein zeitlicher Ausgleichsparameter ist.

25. Verfahren nach Anspruch 24, wobei das Ermitteln der Topographie des Bussystems (300) ein Lesen einer Vorrichtungskonfigurationsinformation aus einem Modul umfasst, das das Busempfangsgerät (382) umfasst.

26. Verfahren nach Anspruch 24 oder 25, wobei die Topographie des Bussystems (300) eine aus einer vorgegebenen Gruppe von Bustopographien ist.

27. Verfahren nach einem der Ansprüche 24 bis 26, wobei die Topographie des Bussystems (300) einen Abstand eines Moduls, das das Busempfangsgerät (382) umfasst, von dem Sendegerät (380) angibt.

28. Verfahren nach Anspruch 24, wobei das Empfangsgerät (382) auf einem ersten Modul aus einer Mehrzahl von Modulen in dem Bussystem (300) angeordnet ist und die Topographie des Bussystems (300) eine Position des ersten Moduls innerhalb des Bussystems (300) ist.

29. Verfahren nach Anspruch 28, wobei das Ermitteln der Position des ersten Moduls ein Lesen einer Modulbibliothek umfasst, die einem Modul zugeordnet ist, das das Busempfangsgerät (382) umfasst.

30. Verfahren nach einem der Ansprüche 24 bis 29, wobei der Parameter der ersten Signals, der entsprechend dem Steuerwert eingestellt wird, ein Empfangstimingparameter und/oder ein Schwellenspannungsparameter ist.

Es folgen 22 Seiten Zeichnungen

Anhängende Zeichnungen

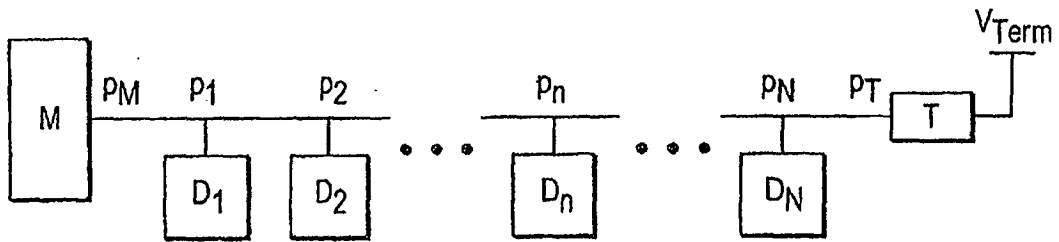


FIG. 1

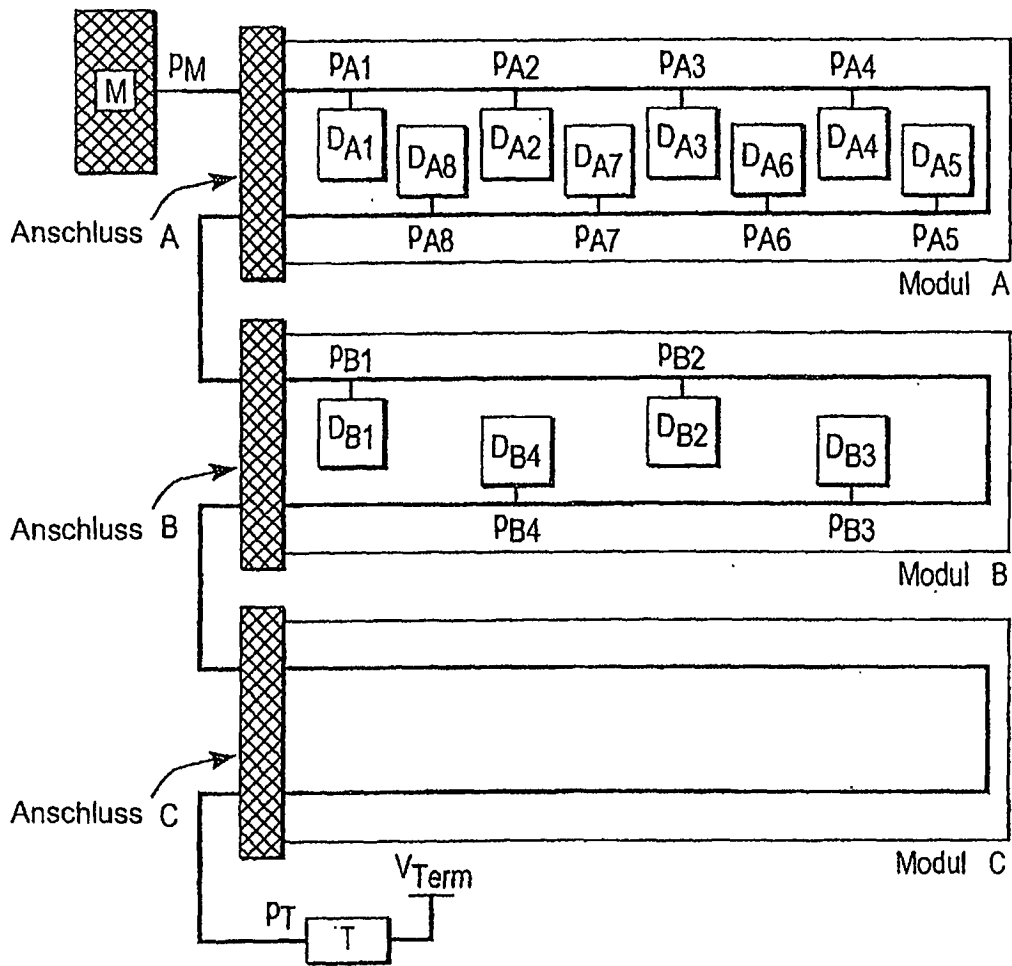


FIG. 2

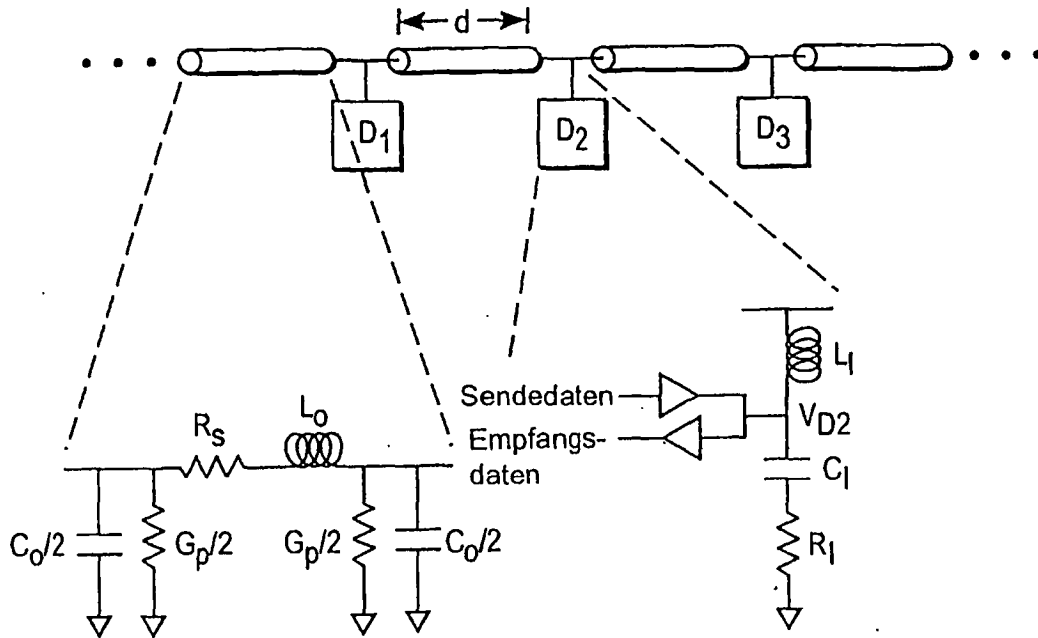


FIG. 3

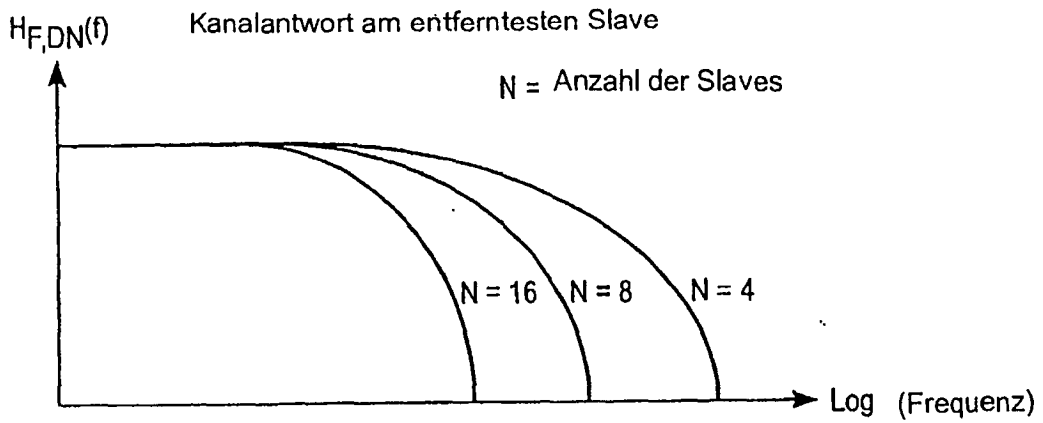


FIG. 4

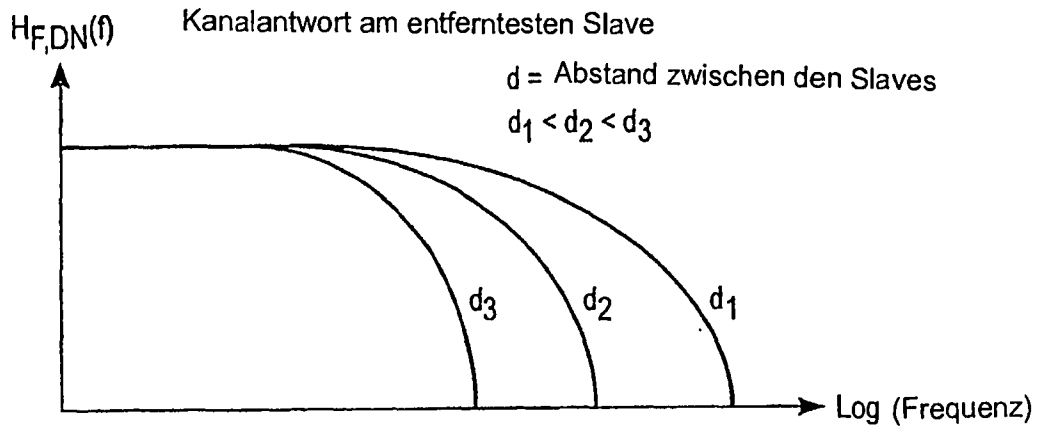


FIG. 5

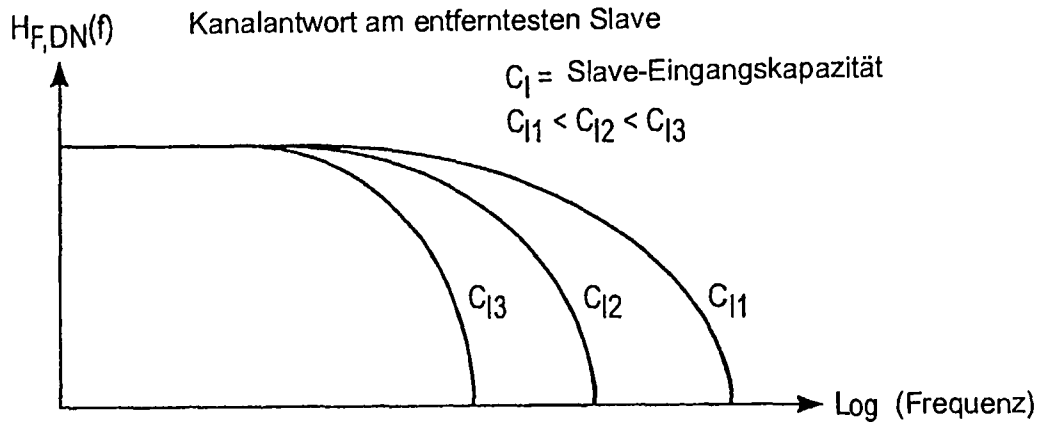


FIG. 6

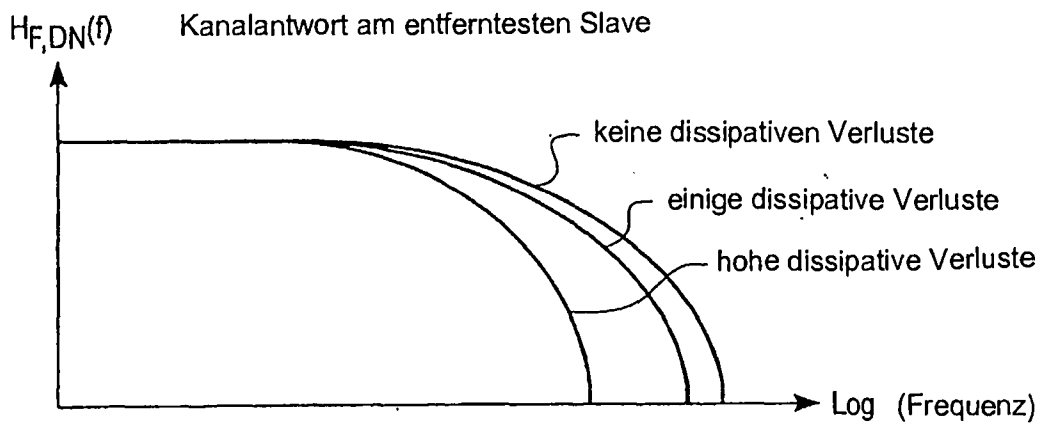


FIG. 7

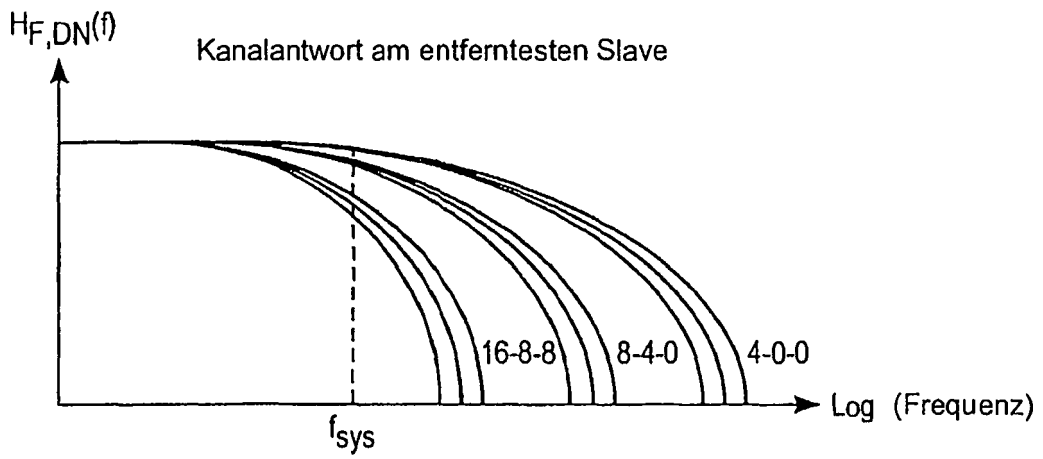


FIG. 8

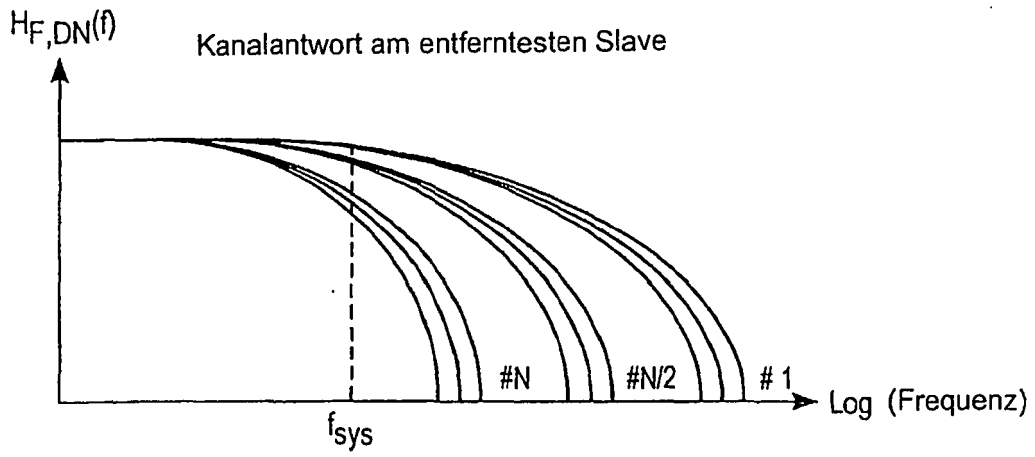


FIG. 9

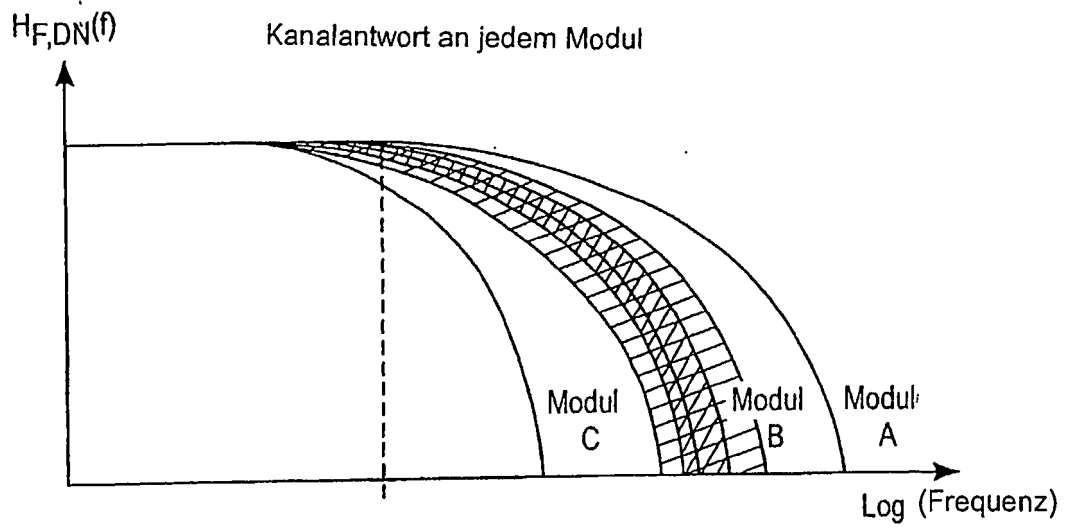


FIG. 10

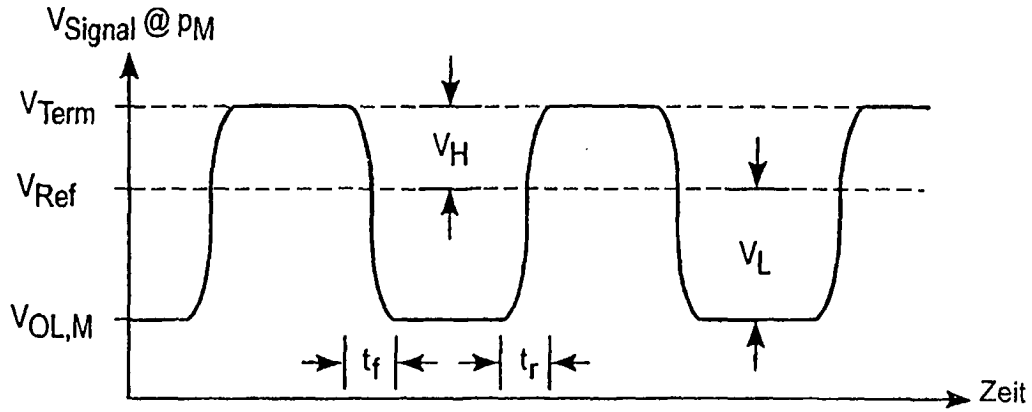


FIG. 11A

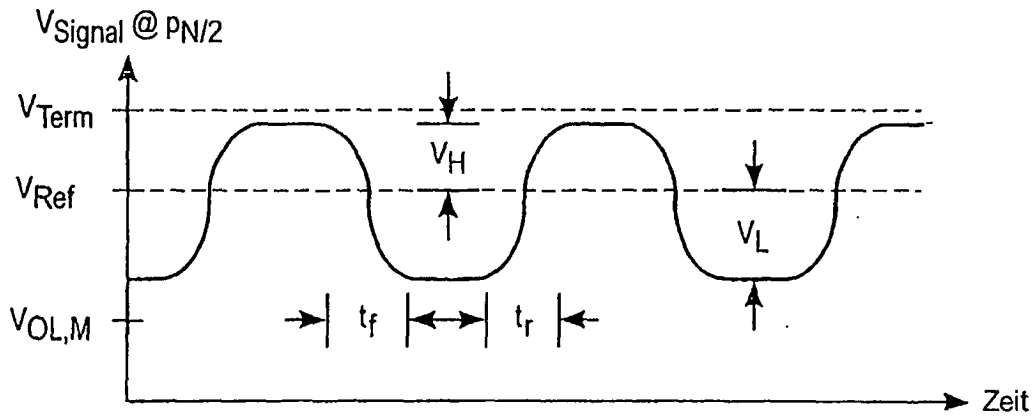


FIG. 11B

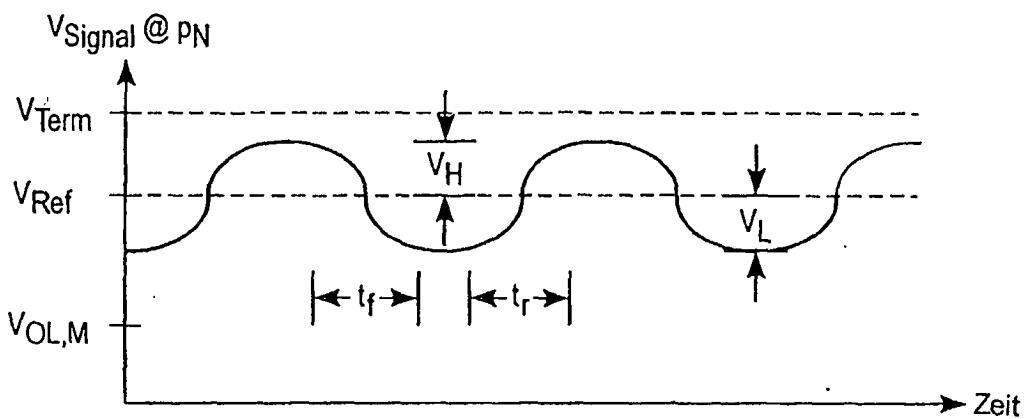


FIG. 11C

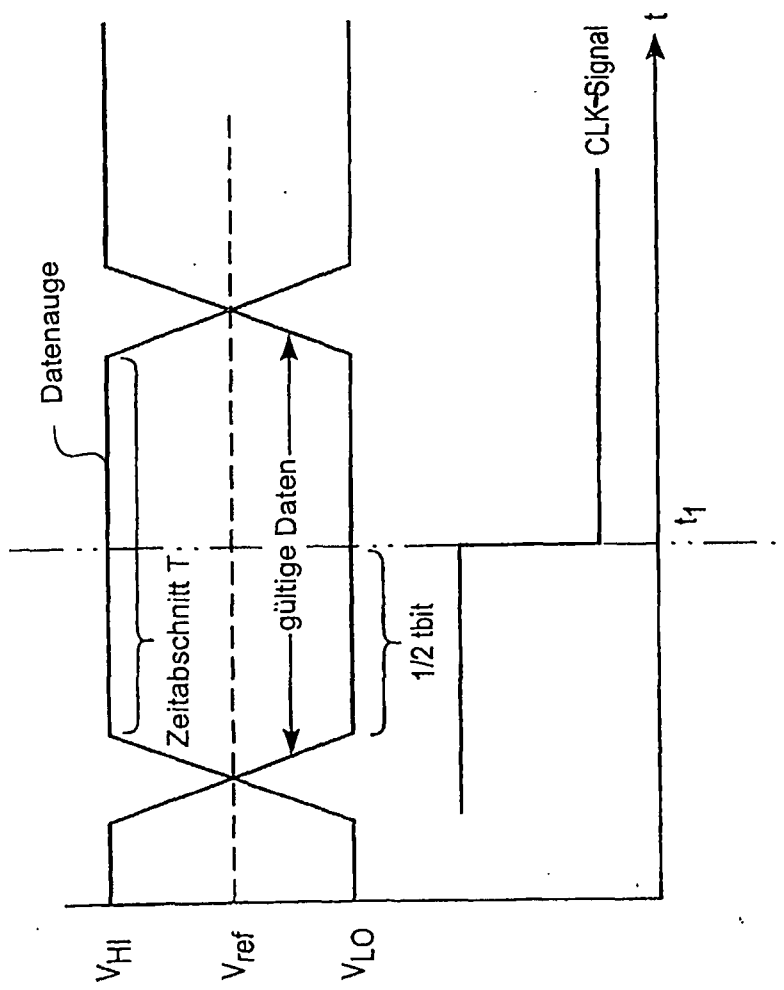


FIG. 12A

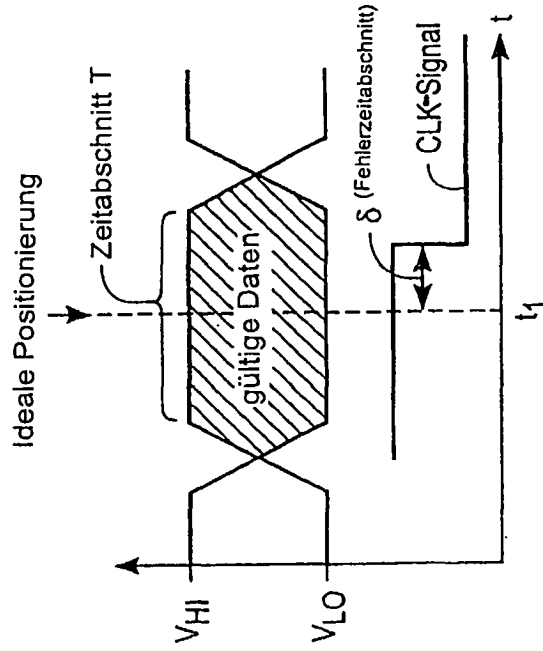


FIG. 12C

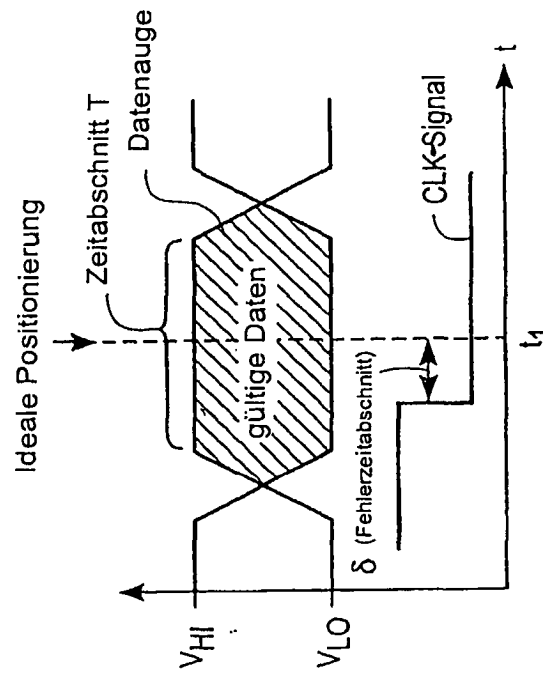


FIG. 12B

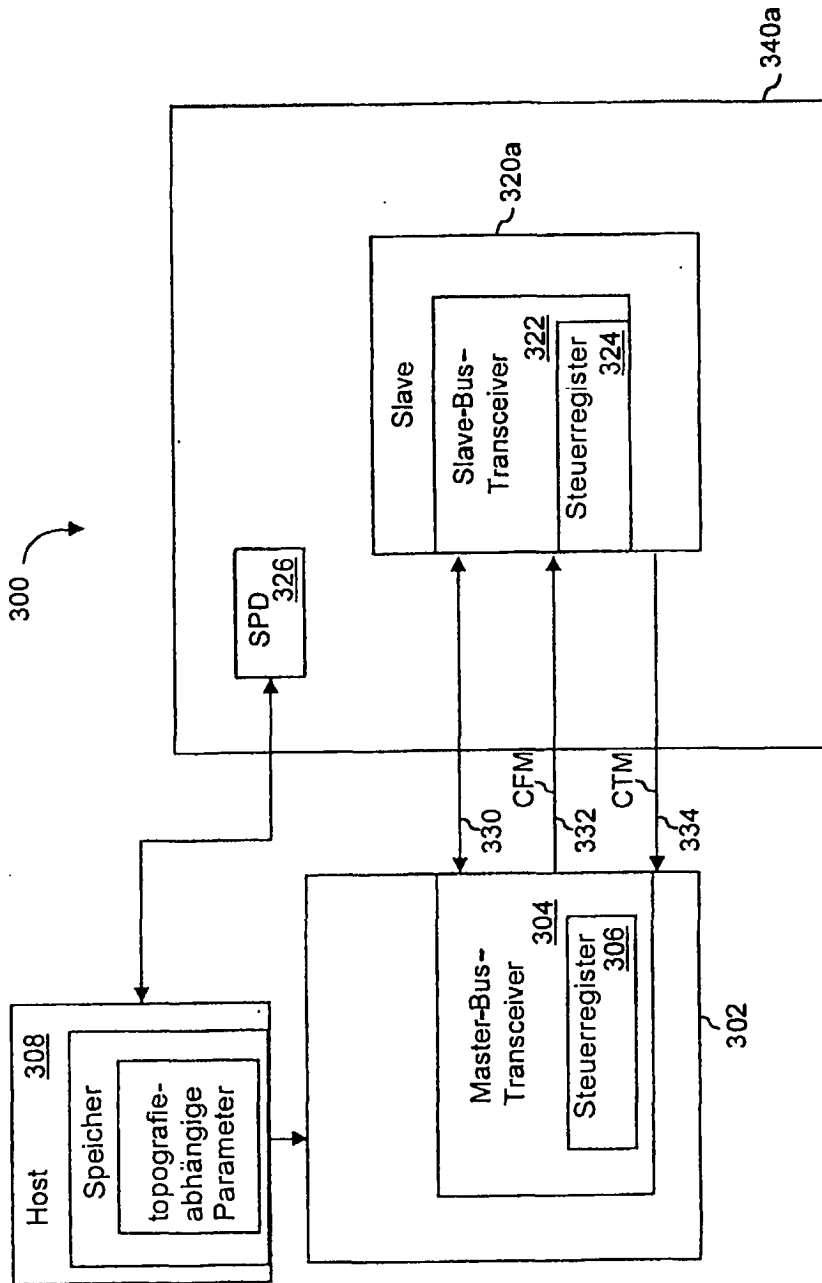


FIG. 13

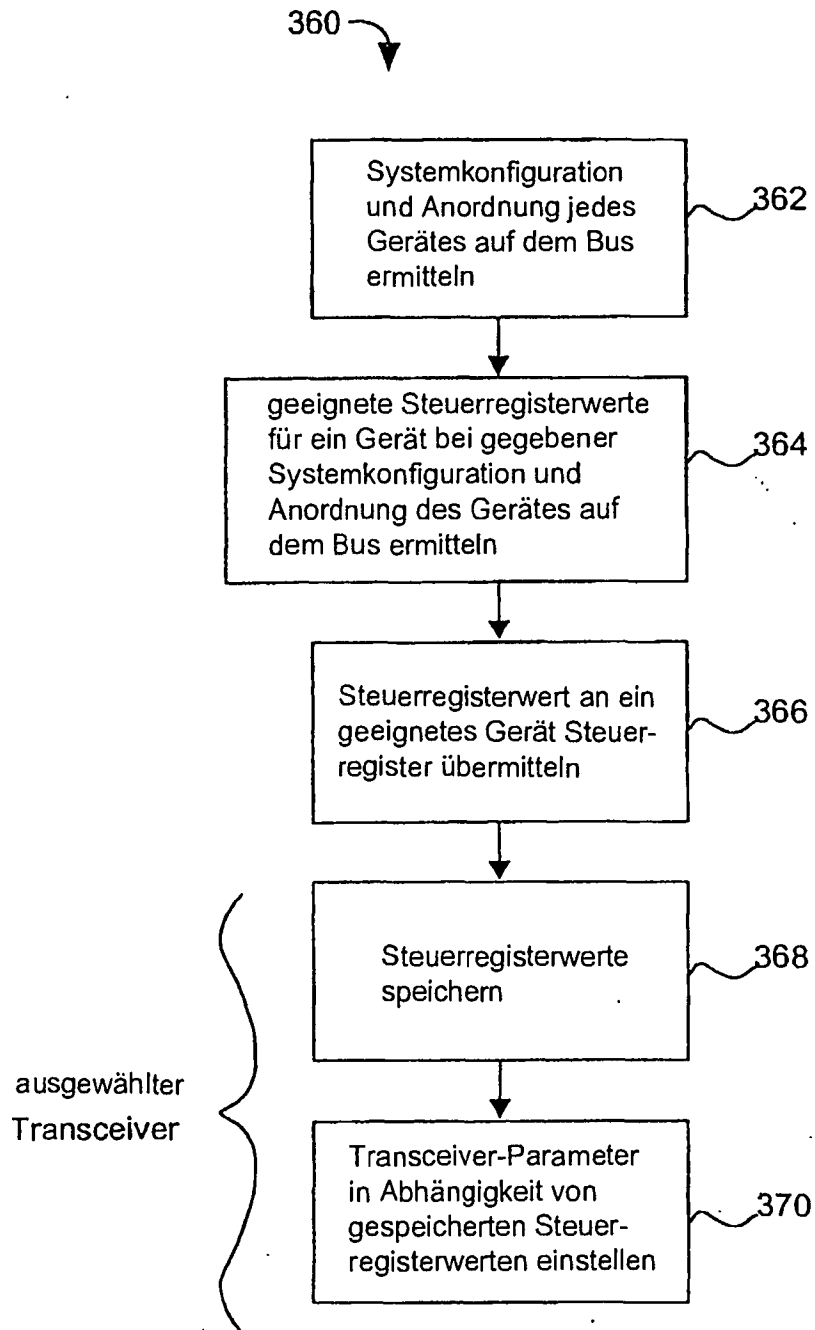


FIG. 14

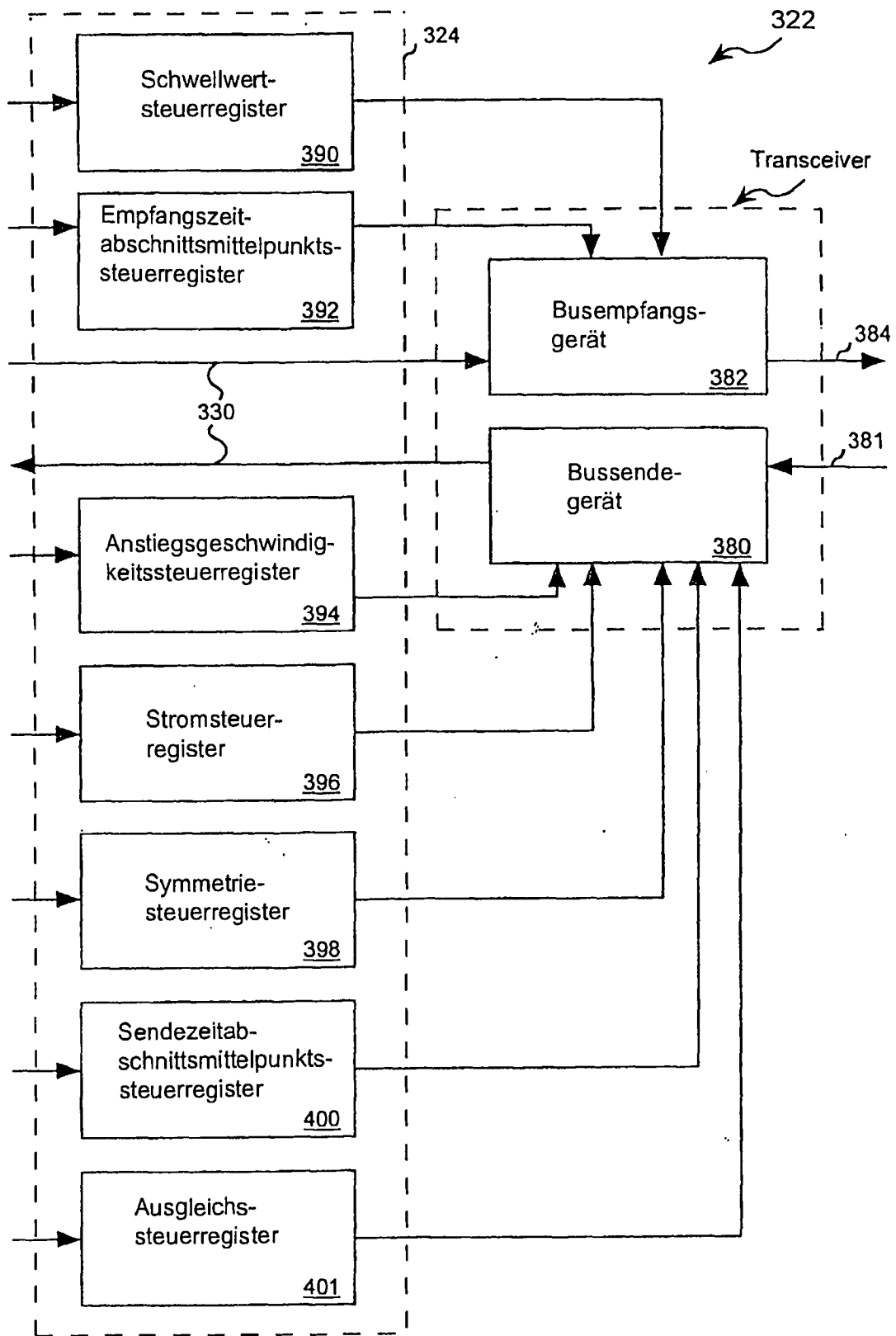


FIG. 15

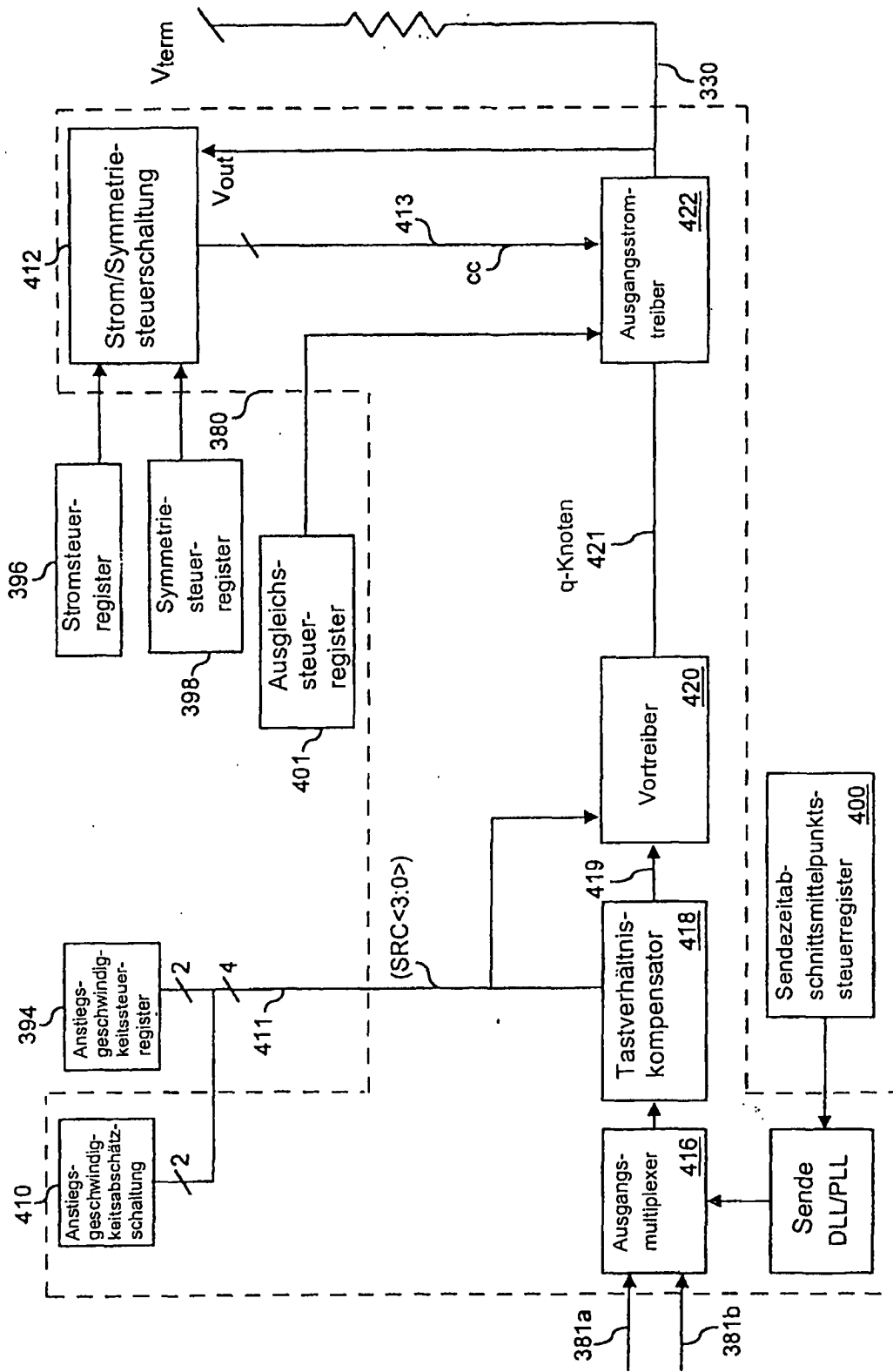


FIG. 16

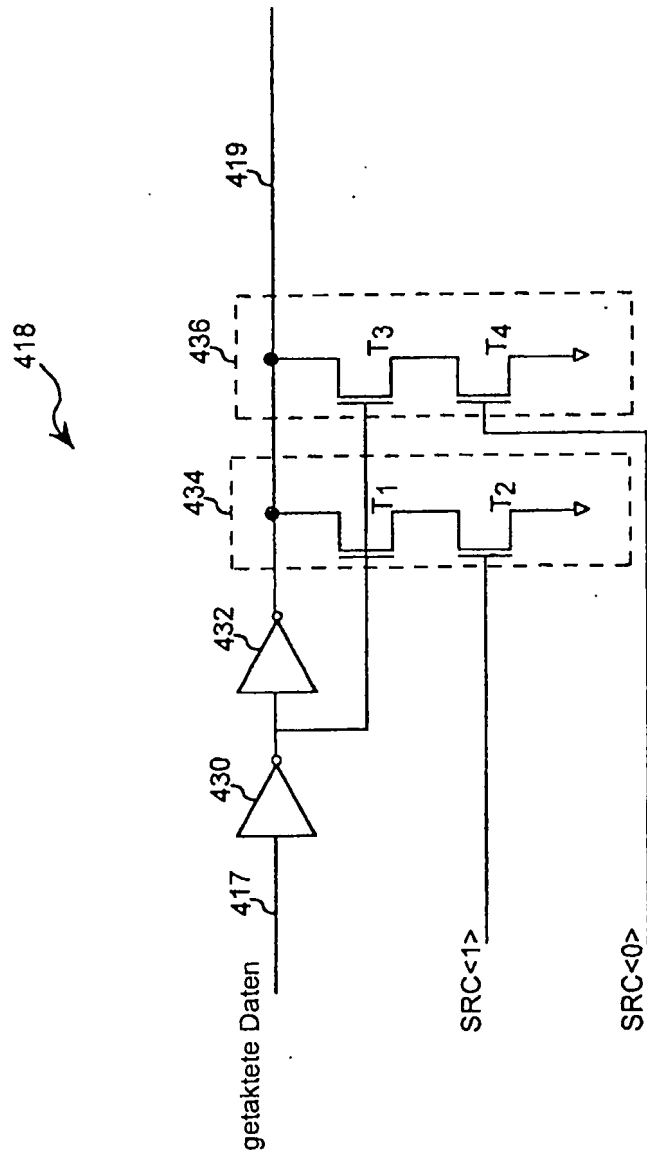


FIG. 17

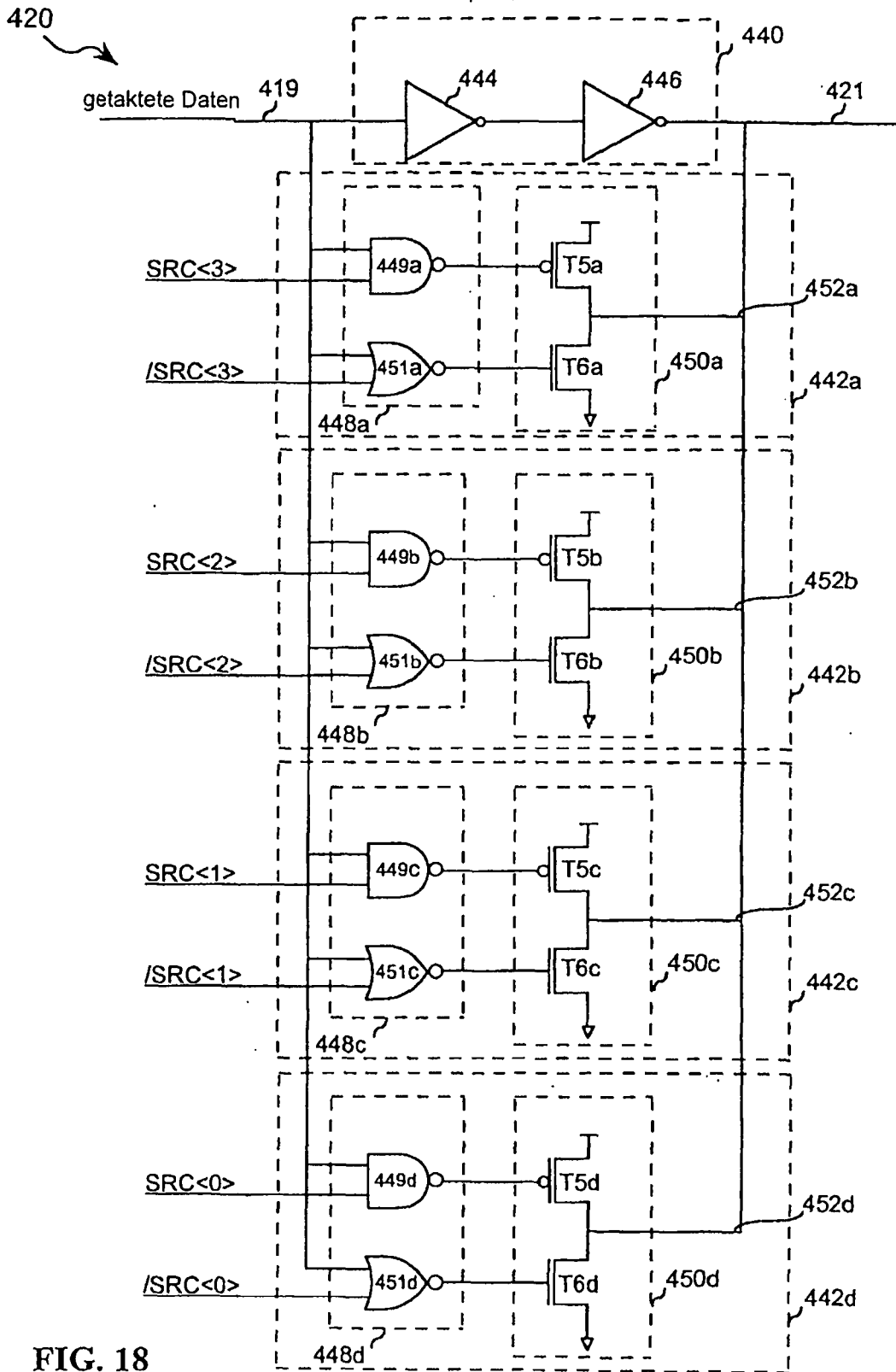
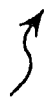


FIG. 18

422 

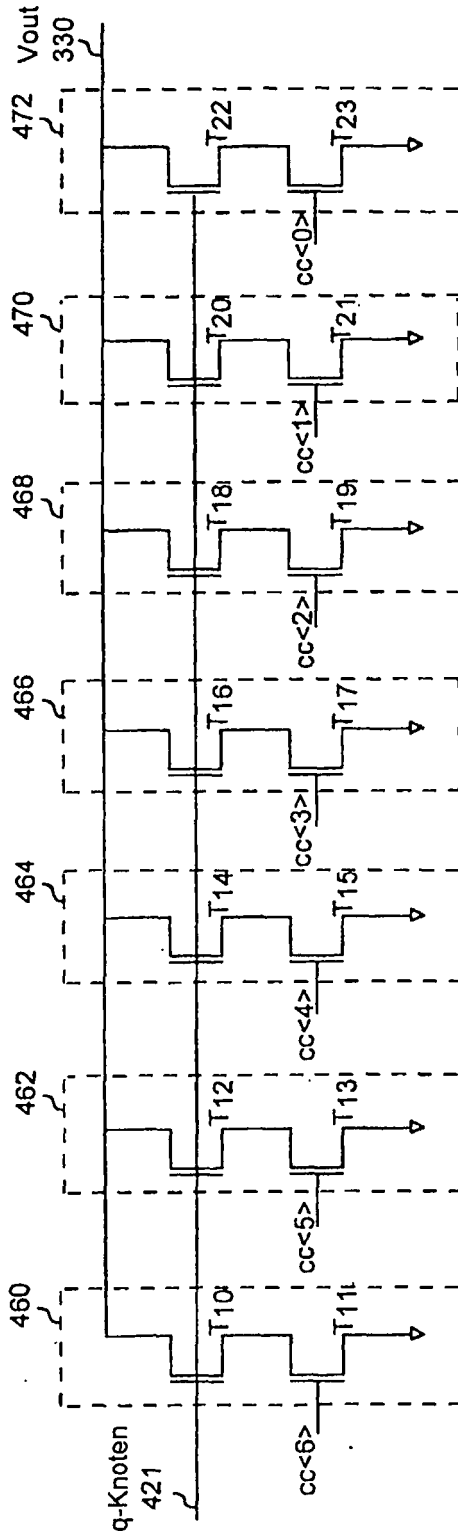


FIG. 19

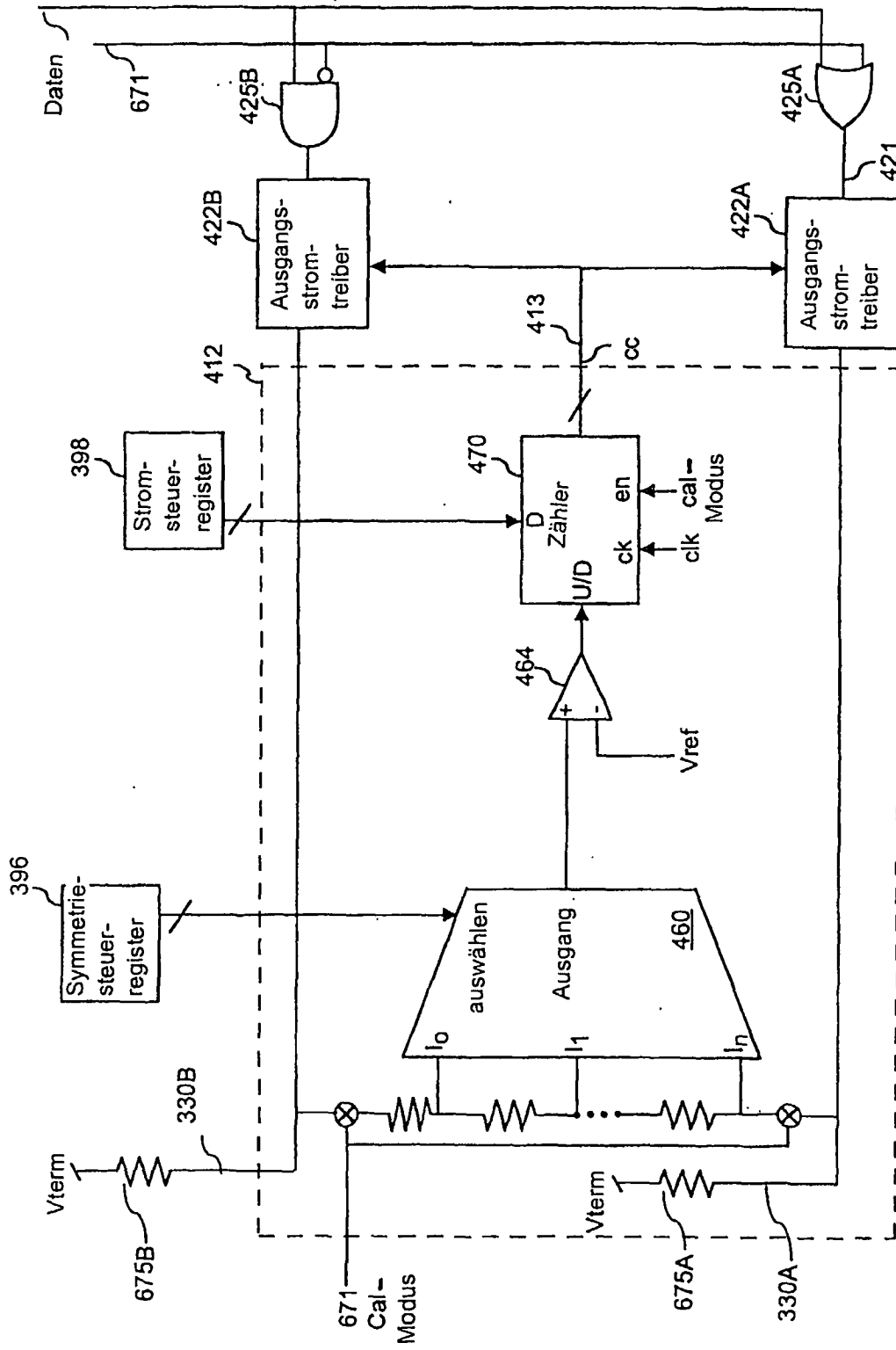


FIG. 20

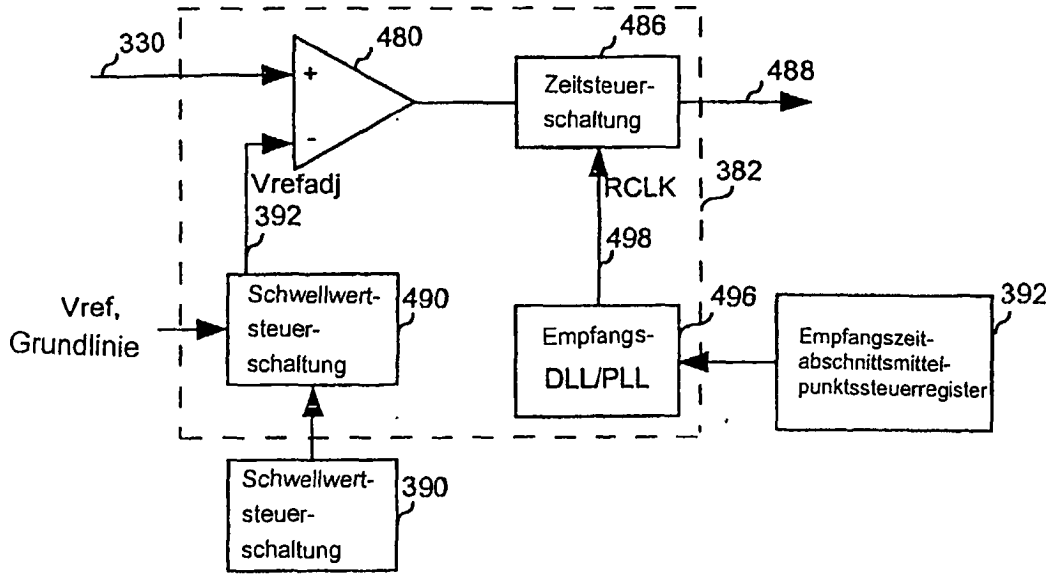
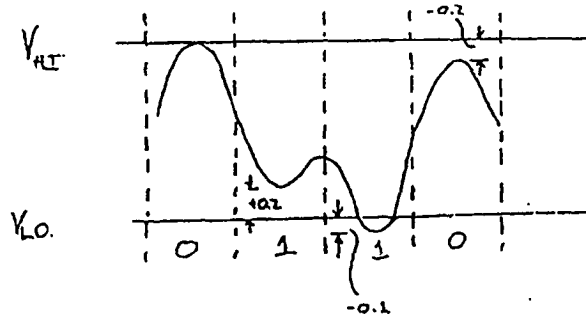


FIG. 21



Stand der Technik

FIG. 25

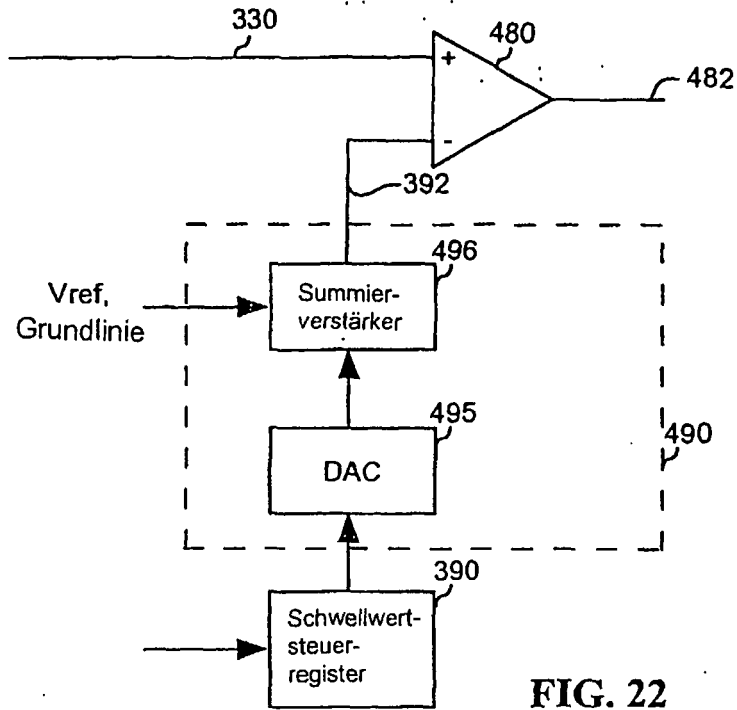


FIG. 22

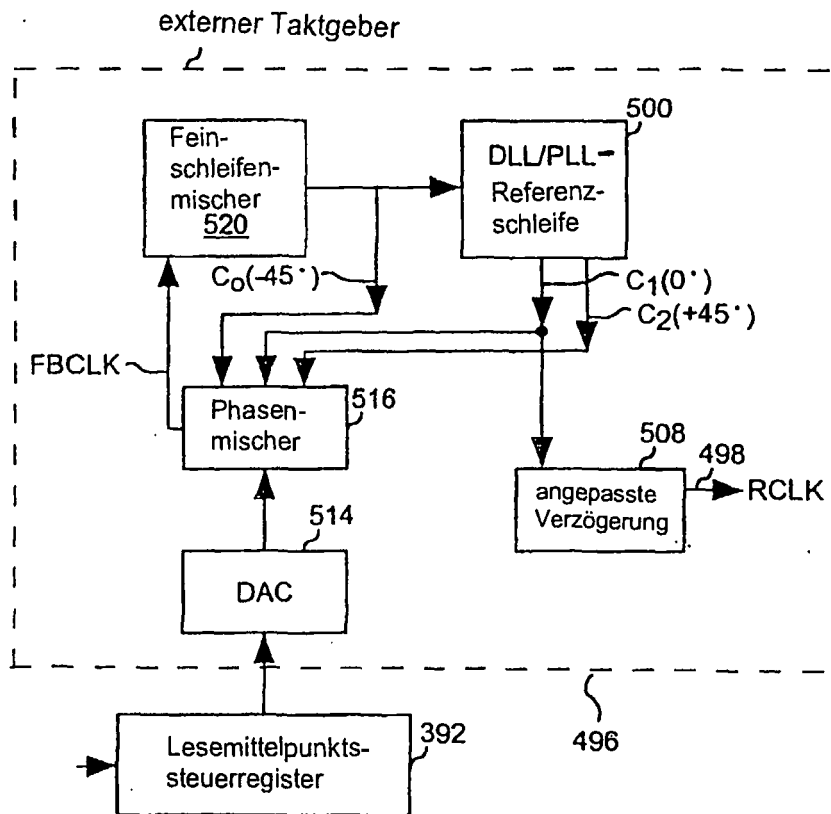
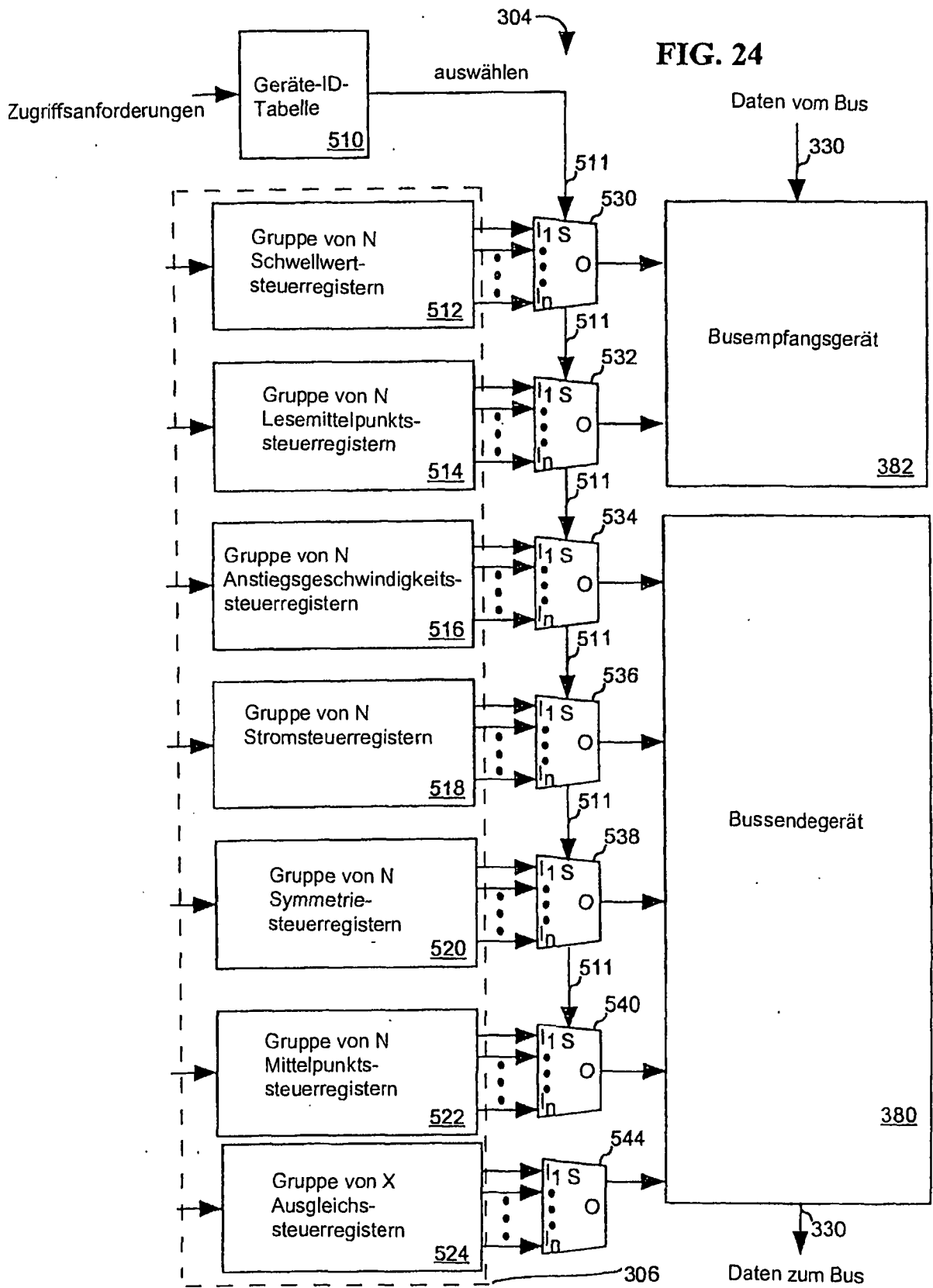


FIG. 23



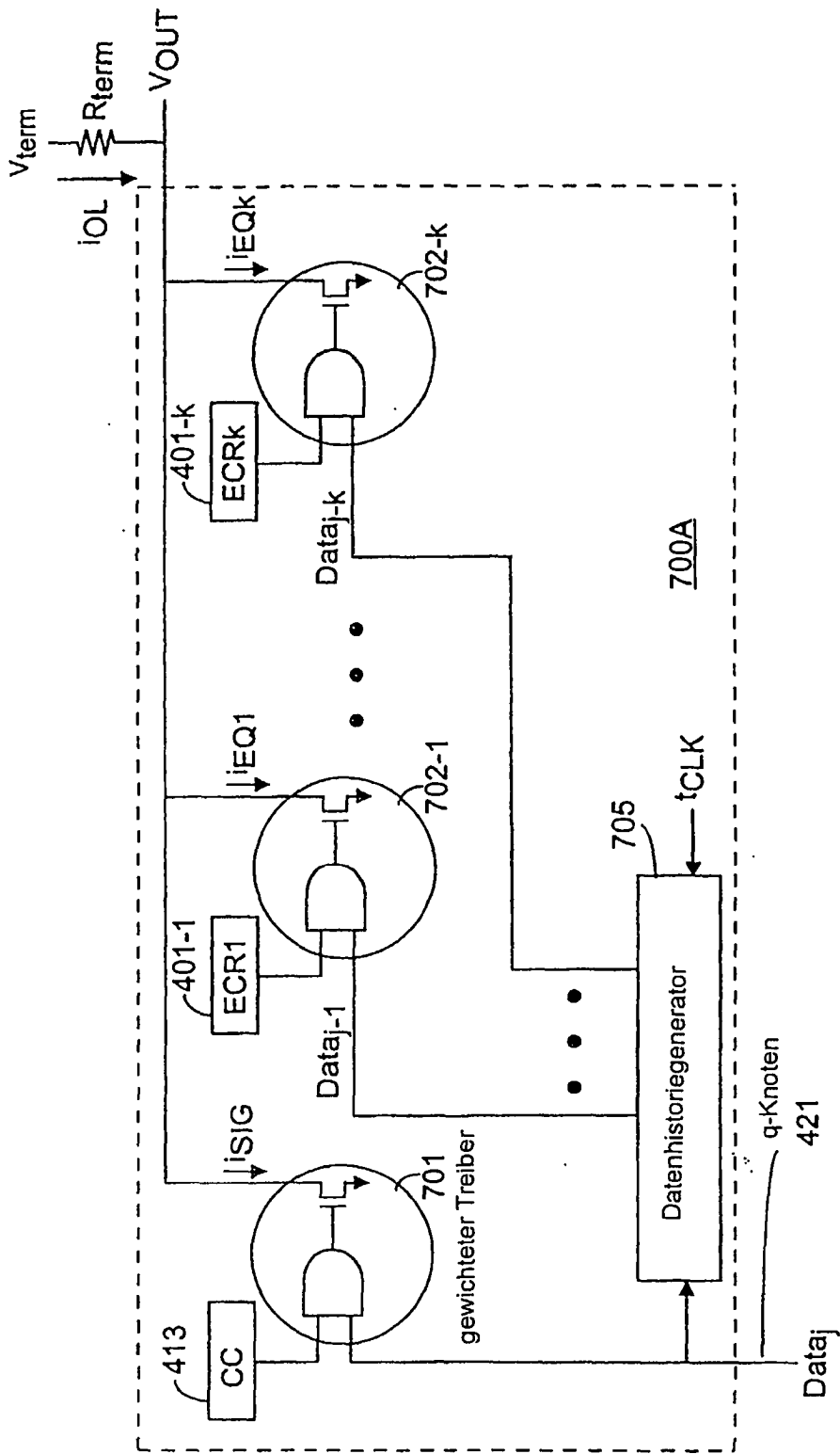


FIG. 26A

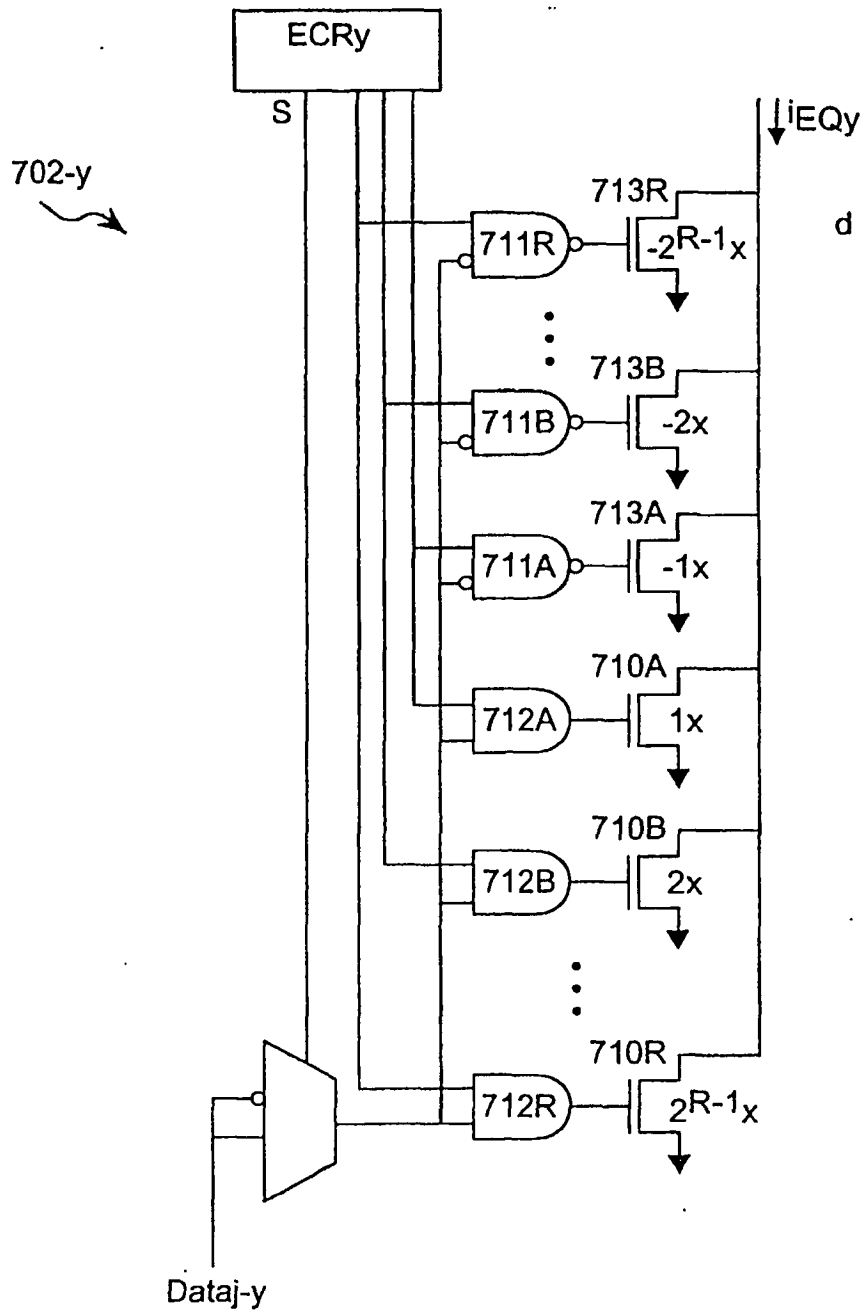


FIG. 26B

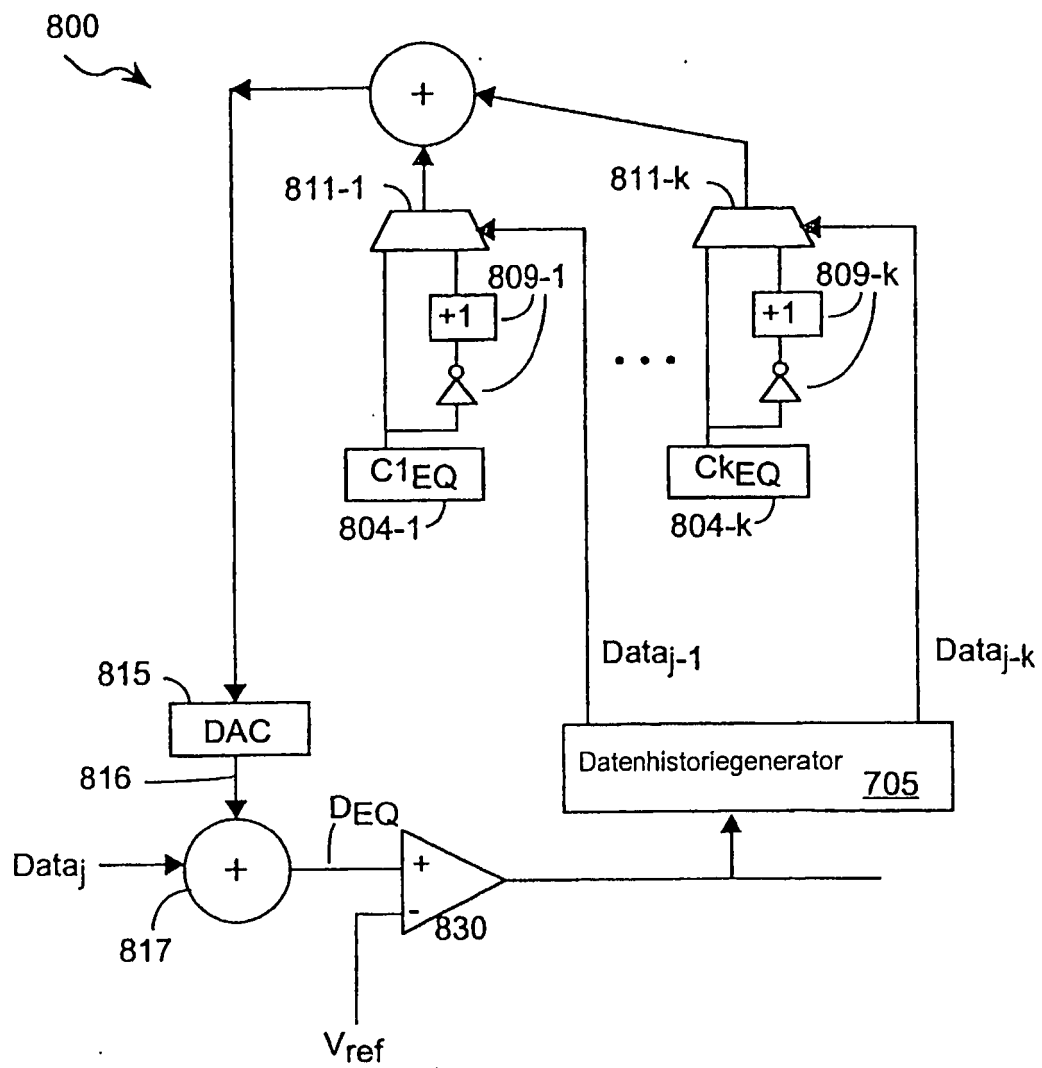


FIG. 27