



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU 197 182

K AUTORSKÉMU OSVĚDČENÍ

(61)

(23) Výstavní priorita
(22) Přihlášeno 23 09 78
(21) EV 6140-78

(11)(B 1)

(51) Int. Cl.³ G 06 G 7/30

(40) Zveřejněno 31 07 79

(45) Vydáno 15 08 83

(75)

Autor vynálezu HEIN MILAN ing., PRAHA

(54) Lineární interpolátor

1

Vynález řeší lineární interpolátor jako elektrický obvod, umožňující plynulou změnu napětí v časovém intervalu mezi diskrétně zadávanými hodnotami.

Dosud nejvíce používané metody spočívají buď v nastavení přesných časových konstant integrátorů a integraci odchylky v přesně vymezeném intervalu, nebo v číslicovém zpracování integrátoru, např. jako čítače a odchylky jako sledu pulsů o určité frekvenci zaplňujících čítač. Výstup čítače je pak pomocí převodníků transformován na analogový signál nebo použit v logické formě. V případě analogových integrátorů je problémem udržení přesných časových konstant a zajištění přesně odměřené doby integrace, což je otázka stálosti elektronických prvků, rychlosti spínačů apod., navíc v obvodu chybí zpětná vazba kontrolující výsledek integrace. U digitální interpolace se objevuje otázka nákladnosti složitějšího zařízení vzhledem k někdy jednoduchým požadavkům.

Tyto nedostatky odstraňuje lineární interpolátor podle vynálezu, jehož podstatou je, že na jeho analogový vstup je připojen invertující vstup komparátoru a invertující vstup řízeného diferenciálního zesilovače, výstup komparátoru je připojen na řídicí vstup polarity výstupního signálu řízeného diferenciálního zesilovače, výstup řízeného diferenciálního zesilovače je připojen na invertující vstup integrátoru, neinvertující vstup integrátoru je uzemněn, výstup integrátoru je připojen na neinvertující vstup

komparátoru, výstupní svorku interpolátoru a vstup vzorkovací paměti, výstup vzorkovací paměti je připojen na neinvertující vstup řízeného diferenciálního zesilovače a řídicí vstup vzorkovací paměti je připojen na logický vstup.

Zapojení se vyznačuje vysokou přesností, neboť výstupní napětí je hlídáno komparátorem se vstupy na vstupu a výstupu interpolátoru. Obvod je jednoduchý, je řízen logickou informací o změně vstupního napětí a změnou tohoto napětí. Nejsou zde žádné kritické časové konstanty a přesné intervaly. Funkce zapojení je blíže vysvětlena pomocí výkresů.

Na obr. 1 je blokové zapojení interpolátoru. Invertující vstup řízeného diferenciálního zesilovače $\underline{Z}$ je připojen na vstup interpolátoru $\underline{IN}$, neinvertující vstup na výstup paměti $\underline{P}$, vstup řízení polarity $\underline{X}$ zesilovače $\underline{Z}$ na výstup komparátoru $\underline{K}$. Výstup zesilovače $\underline{Z}$ je přiveden na invertující vstup integrátoru $\underline{I}$, jehož neinvertující vstup je uzemněn. Výstup integrátoru $\underline{I}$ je připojen na vstup paměti $\underline{P}$ a výstupní svorku interpolátoru $\underline{OUT}$. Na řídicí vstup vzorkovací paměti $\underline{Y}$ je připojen logický vstup převodníku $\underline{D}$. Invertující vstup komparátoru $\underline{K}$ je připojen na analogový vstup převodníku $\underline{IN}$, neinvertující vstup na výstup integrátoru $\underline{I}$. Na obr. 2 je interpolátor jako v případě obr. 1. Číslice $\underline{1}$ až $\underline{5}$ příslušejí napětí v uzlu, u něhož jsou napsány.

Na obr. 3 jsou průběhy napětí $\underline{1}$ až $\underline{5}$ z obr. 1 jako funkce času. Symbolem $\underline{T}$ je označena časová osa, $\underline{L}$ je počátek interpolace, $\underline{J}$ je okamžik, kdy výstupní hodnota interpolátoru dosáhne zadanou hodnotu na vstupu interpolátoru, $\underline{R}$ je okamžik, kdy je interpolace ukončena.

Nejdříve bude popsána činnost řízeného diferenciálního zesilovače $\underline{Z}$. Tento zesilovač generuje na výstupu rozdíl napětí na invertujícím a neinvertujícím vstupu. Polarita tohoto výstupního napětí závisí na polaritě signálu na řídicím vstupu $\underline{X}$. Kladnému signálu na vstupu $\underline{X}$ odpovídá kladná hodnota napětí na výstupu, zápornému záporná. Činnost zesilovače $\underline{Z}$ se lépe vysvětlí při popisu chování obvodu. V čase $\underline{T} < \underline{L}$ je v celém obvodu ustálený stav. Vzorkovací paměť $\underline{P}$ je otevřena, na vstupu $\underline{IN}$ je počáteční napětí. Toto napětí je i na výstupu převodníku $\underline{OUT}$, obvod tvoří uzavřenou smyčku. Případná odchylka napětí vstupu a výstupu by se objevila s obrácenou polaritou na vstupu integrátoru a sama by se nulovala. Na výstupu zesilovače $\underline{Z}$ je tedy nulové napětí. V čase $\underline{T} = \underline{L}$ přijde logický signál /na obr. 3 skok napětí $\underline{2}$ do logické jedničky/ na vstup $\underline{D}$ a změní se úroveň napětí $\underline{1}$ na vstupu $\underline{IN}$ na novou požadovanou hodnotu. Logický signál $\underline{2}$ pro paměť $\underline{P}$ může být odebírán od obvodů zadávajících diskrétní hodnoty napětí na vstupu $\underline{IN}$, může být odvozen i od komparátoru $\underline{K}$ apod. Signálem na vstupu $\underline{D}$ se uzavře vzorkovací paměť $\underline{P}$ a udržuje na svém výstupu hodnotu počáteční souřadnice. Na výstupu diferenciálního zesilovače $\underline{Z}$ se objeví rozdílové napětí staré a nové souřadnice v polaritě, která by odpovídala neřízenému zesilovači, neboť i výstup komparátoru $\underline{K}$ má tutéž polaritu. Interpolátor $\underline{I}$ integruje odchylkové napětí, jeho výstupní napětí roste a v okamžiku $\underline{J}$ překročí velikost napětí $\underline{1}$ na vstupu $\underline{IN}$. Změní se polarita výstupního napětí komparátoru $\underline{K}$ a tím i polarita výstupního napětí diferenciálního zesilovače $\underline{Z}$. Integrátor $\underline{I}$ počne snižovat

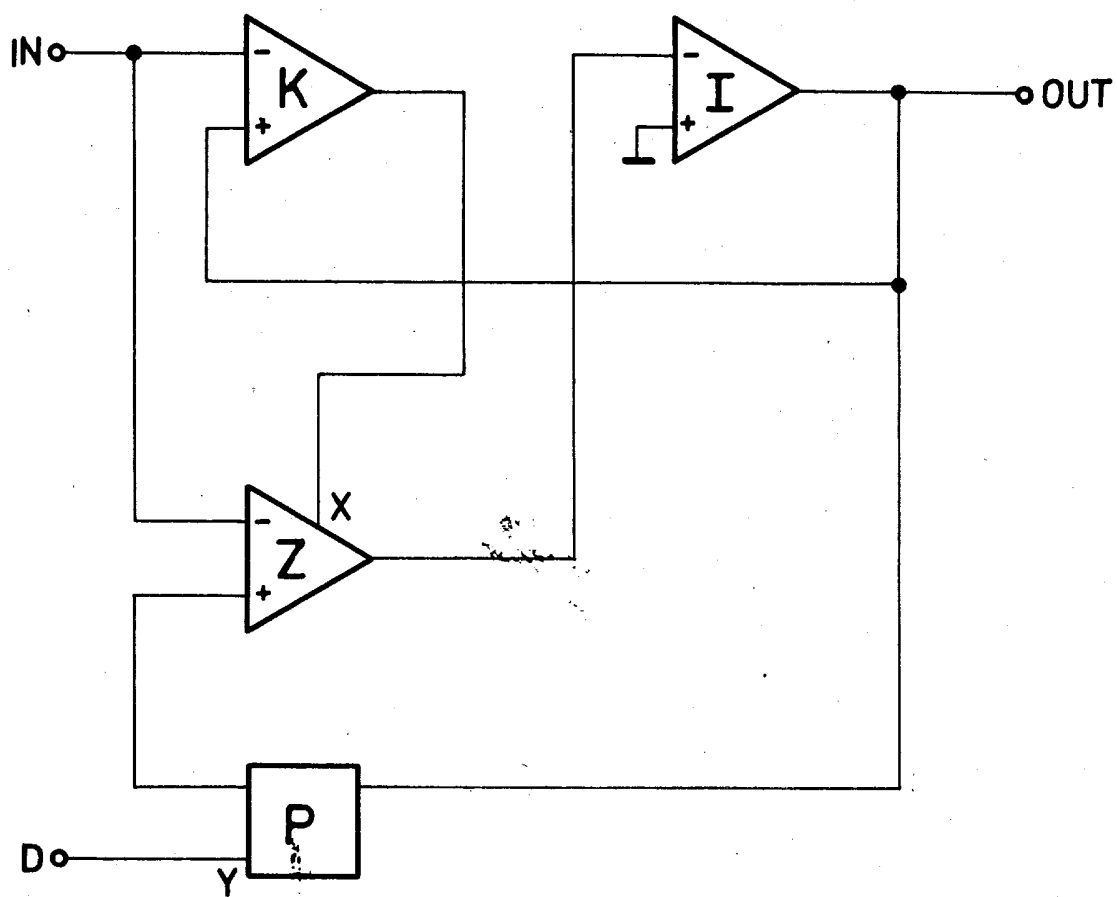
výstupní napětí $\underline{2}$ až do okamžiku, kdy poklesne pod úroveň vstupního napětí $\underline{1}$ a znovu překlopí komparátor $\underline{K}$. V intervalu $< \underline{J} \underline{R} >$ kmitá komparátor $\underline{K}$ a tím se střídavě mění i polarita napětí na vstupu integrátoru $\underline{I}$. Výstupní napětí interpolátoru má velikost vstupního napětí se zvlněním daným hysterezí komparátoru $\underline{K}$. V okamžiku $\underline{T} = \underline{R}$ se změní logický signál $\underline{2}$ a ukončí integraci /může být odvozen od kmitů komparátoru $\underline{K}$ nebo zádávacích obvodů pomocí časových členů apod./, otevírá se paměť $\underline{P}$ a obvod se nuluje na nové hodnotě zadané vstupem $\underline{IN}$.

Vynález je možno použít u všech kreslicích zařízení, zapisovačů, popisovačů, kde je třeba plynule v čase spojovat diskrétně zadávané body grafů a kreseb.

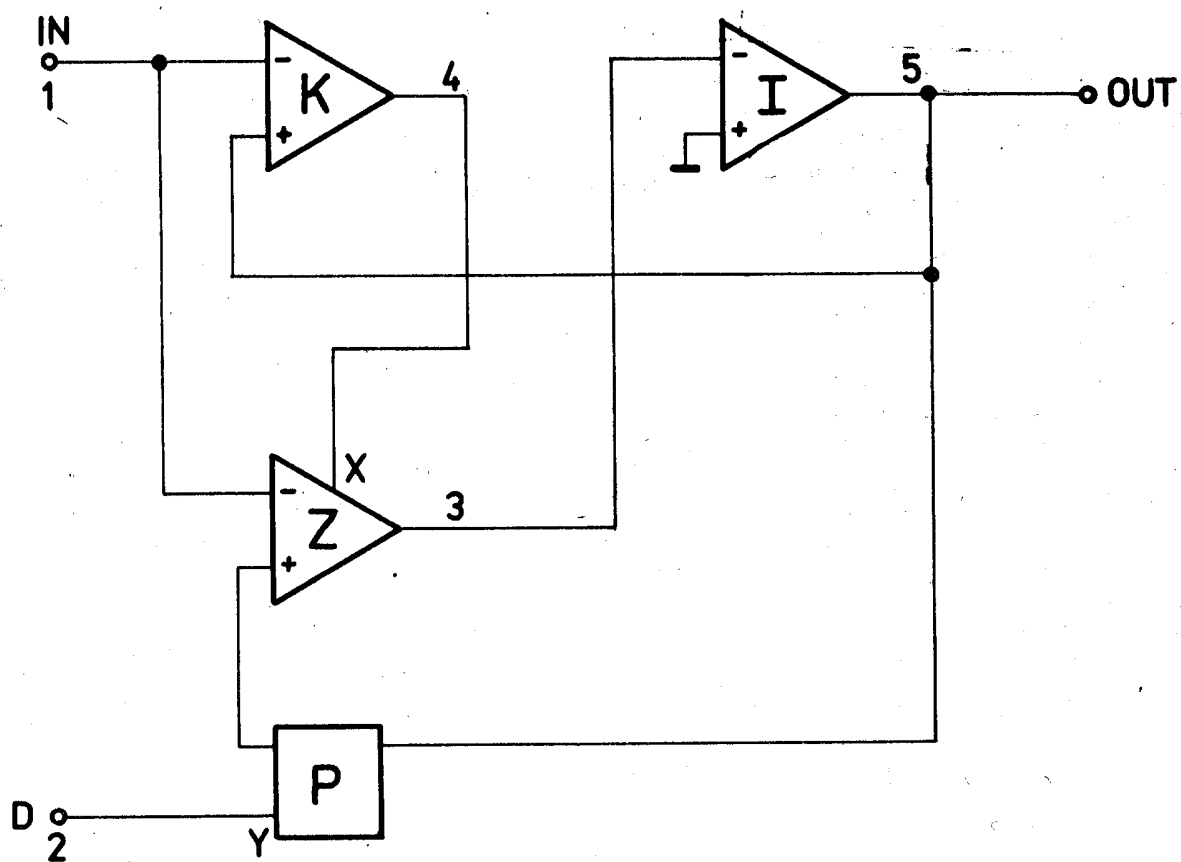
PŘEDMĚT VYNÁLEZU

Lineární interpolátor pro plynulou změnu napětí v čase mezi diskrétně zadávanými hodnotami, vyznačený tím, že na jeho analogový vstup /IN/ je připojen invertující vstup komparátoru /K/ a invertující vstup řízeného diferenciálního zesilovače /Z/, výstup komparátoru /K/ je připojen na řídicí vstup polarity výstupního signálu /X/ řízeného diferenciálního zesilovače /Z/, výstup řízeného diferenciálního zesilovače /Z/ je připojen na invertující vstup integrátoru /I/, neinvertující vstup integrátoru /I/ je uzemněn, výstup integrátoru /I/ je připojen na neinvertující vstup komparátoru /K/, výstupní svorku interpolátoru /OUT/ a vstup vzorkovací paměti /P/, výstup vzorkovací paměti /P/ je připojen na neinvertující vstup řízeného diferenciálního zesilovače /Z/ a řídicí vstup /Y/ vzorkovací paměti /P/ je připojen na logický vstup /D/ interpolátoru.

obr. 1



obr. 2



obr. 3

