

【公報種別】特許法第 17 条の 2 の規定による補正の掲載  
 【部門区分】第 7 部門第 2 区分  
 【発行日】平成 19 年 7 月 12 日 (2007.7.12)

【公開番号】特開 2001-345322(P2001-345322A)  
 【公開日】平成 13 年 12 月 14 日 (2001.12.14)  
 【出願番号】特願 2000-164044(P2000-164044)  
 【国際特許分類】

**H 0 1 L 21/316 (2006.01)**

**H 0 1 L 23/522 (2006.01)**

**H 0 1 L 21/768 (2006.01)**

【F I】

H 0 1 L 21/316 X

H 0 1 L 21/316 P

H 0 1 L 21/90 M

【手続補正書】

【提出日】平成 19 年 5 月 24 日 (2007.5.24)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】素子構成され段差を有する半導体基板上の全面に層間絶縁膜を形成する半導体装置の製造方法において、

第 1 のシリコン酸化膜を T E O S - O<sub>3</sub>系 C V D 技術により上記段差を覆って等方的に成膜する第一工程と、

次いで第 2 のシリコン酸化膜を T E O S - O<sub>3</sub>系 C V D 技術により、上記第 1 のシリコン酸化膜の段差を埋め込むように成膜する第二工程とを有し、

上記第 1 のシリコン酸化膜の CVD 法での成膜条件である O<sub>3</sub>濃度を、上記第 2 のシリコン酸化膜の CVD 法での成膜条件である O<sub>3</sub>濃度よりも低くすることにより上記第 1 および第 2 のシリコン酸化膜から成る上記層間絶縁膜を形成することを特徴とする半導体装置の製造方法。

【請求項 2】上記第 1 のシリコン酸化膜の成膜が、上記第 2 のシリコン酸化膜の成膜に比べて、低 O<sub>3</sub>濃度および低温条件下の成膜であることを特徴とする請求項 1 記載の半導体装置の製造方法。

【請求項 3】上記第 1 のシリコン酸化膜の成膜を 3 . 0 ~ 7 . 0 w t % 程度の O<sub>3</sub>濃度、350 ~ 400 程度の温度で行うことを特徴とする請求項 2 記載の半導体装置の製造方法。

【請求項 4】上記第 2 のシリコン酸化膜の成膜を 10 . 0 ~ 17 . 0 w t % 程度の O<sub>3</sub>濃度、450 ~ 500 程度の温度で行うことを特徴とする請求項 2 または 3 記載の半導体装置の製造方法。

【請求項 5】前記層間絶縁膜の形成が、ゲート電極形成後の該ゲート電極を覆う膜形成であって、前記第 1 のシリコン酸化膜を上記ゲート電極におけるゲート長寸法の 2 ~ 3 割程度の厚みで成膜することを特徴とする請求項 1 ~ 4 のいずれかに記載の半導体装置の製造方法。