

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-223392

(P2005-223392A)

(43) 公開日 平成17年8月18日(2005.8.18)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
HO 1 P 5/02	HO 1 P 5/02 6 O 3 L	5 J O O 6
HO 1 L 23/12	HO 1 P 5/02 6 O 5 C	
HO 1 P 1/203	HO 1 L 23/12 3 O 1 Z	
	HO 1 P 1/203 Z A A	

審査請求 未請求 請求項の数 2 O L (全 10 頁)

(21) 出願番号	特願2004-26539 (P2004-26539)	(71) 出願人	392026693 株式会社エヌ・ティ・ティ・ドコモ 東京都千代田区永田町二丁目11番1号
(22) 出願日	平成16年2月3日(2004.2.3)	(74) 代理人	100066153 弁理士 草野 卓
		(74) 代理人	100100642 弁理士 稲垣 稔
		(74) 代理人	100114133 弁理士 横田 芳信
		(72) 発明者	小泉 大輔 東京都千代田区永田町二丁目11番1号 株式会社エヌ・ティ・ティ・ドコモ内
		(72) 発明者	佐藤 圭 東京都千代田区永田町二丁目11番1号 株式会社エヌ・ティ・ティ・ドコモ内 最終頁に続く

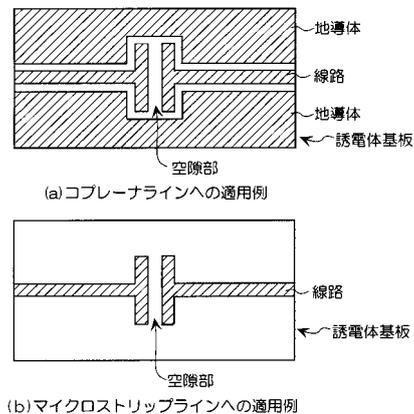
(54) 【発明の名称】 結合線路およびフィルタ

(57) 【要約】

【課題】設計パラメータとなる規格化Jインパクタ値の寸法誤差に対する頑健性を向上させた結合線路を提供する。

【解決手段】単一の基板に設けられた線路導体の途中に空隙が存在し、該空隙が該線路導体を分断している部位で、該空隙の幅を広くとり、かつその対向する両側の線路導体間の空隙に接する線路を長くとした構造を有する。上記構成を備えることにより設計仕様に対して製作時のオーバーエッチング、アンダーエッチングの寸法誤差が生じた場合でも規格化Jインパクタ値の変化を抑えることができる。

【選択図】 図2



空隙部位で線路幅を一定の長さだけ広くした結合線路（実施例1）
図2

【特許請求の範囲】

【請求項 1】

結合線路において、

単一の基板に設けられた線路導体の途中に空隙が存在し、該空隙が該線路導体を分断している部位で、該空隙の幅を広くとり、かつその対向する両側の線路導体間の空隙に接する縁線を長くとした構造を有することを特徴とする結合線路。

【請求項 2】

請求項 1 に記載の結合線路を複数個使用したことを特徴とするフィルタ。

【発明の詳細な説明】

【技術分野】

10

【0001】

本発明は、主にマイクロ波帯・ミリ波帯においての結合線路、およびその結合線路を用いて構成したフィルタに関する。

【背景技術】

【0002】

従来のコプレーナラインを適用して $1/2$ 共振器、あるいは $1/4$ 共振器を直列に配置した場合の入出力部の容量性結合部においては、図 1 に示すようなある特性インピーダンスをもつ線路の内部にメアングダ状のギャップを設けた空隙幅が非常に小さい構造が用いられていた。これを用いたフィルタとしては、例えば非特許文献 1 に記載されているような $1/4$ 共振器コプレーナラインフィルタ、非特許文献 2 に記載されているような $1/4$ 共振器小型インターディジタル帯域通過コプレーナラインフィルタが挙げられる。

20

【非特許文献 1】H.Suzuki, Z.Ma, Y.Kobayashi, K.Satoh, S.Narahashi and T.Nojima, "A low-loss 5GHz bandpass filter using HTS quarter-wavelength coplanar waveguide resonators," IEICE Trans. Elec., Vol.E85-C, No.3, pp.714-719, Mar.2002, 鈴木、馬、小林、佐藤、檜橋、野島, "コプレーナ形 $1/4$ 共振器を用いた 5 GHz 帯 $1/4$ 段帯域通過フィルタの設計," 信学技報 SCE2002-9, MW2002-9, pp.45-50, Apr.2002

【非特許文献 2】馬、野見山、河口、小林, "コプレーナ $1/4$ 共振器を用いた小形インターディジタル帯域通過フィルタの設計" 信学技報 SCE2003-12, MW2003-12, pp.67-72, Apr.2002

30

【発明の開示】

【発明が解決しようとする課題】

【0003】

上記した従来技術の結合線路においては、図 1 に示すようにメアングダ状の空隙部分における幅の寸法が線路幅等に対して $1/10$ 程度以下に小さくなる。したがって、空隙幅変化量に対する電気的特性の変化量が非常に大きくなる傾向にあり、実際の結合線路あるいはフィルタの製作時に発生する寸法誤差に対して電気的特性の劣化が大きくなる。例えば、従来技術の結合線路の寸法誤差が $4 \mu\text{m}$ であった場合、その電気的特性の変動は $8 \sim 9\%$ 程度、寸法誤差が $8 \mu\text{m}$ であった場合、その電気的特性の変動は 14% 程度となる。これらは非常に大きな変動量であり、このような結合線路あるいはそれを用いて構成したフィルタは、設計仕様を満たす特性を得るために、極めて高い製作精度が要求されるという問題があった。

40

本発明は、上記のような従来技術の問題点を鑑みて、結合線路およびフィルタの製作において、製作時の寸法誤差に対する高周波特性の頑健性を確保することを目的とするものである。

【課題を解決するための手段】

【0004】

上記目的を達成するために、本発明では、以下に示す手段を採用する。

請求項 1 に記載の発明では、結合線路において、単一の基板に線路導体が形成され、容量性の結合を得るために設けた線路導体間の空隙幅を、製作時の寸法精度に対して十分大きくとり、かつ、その空隙を挟んで向かい合う導体の縁線を、線路幅に対して十分長くと

50

ったことを特徴とする。

請求項 2 に記載の発明では、フィルタを構成する要素の中で、容量性の結合部において、請求項 1 に記載の結合線路を用いたことを特徴とする。

【発明の効果】

【0005】

本発明により、結合線路については、設計パラメータとなる規格化 J インバータ値の寸法誤差に対する頑健性を向上させ、その結合線路を用いたフィルタについては、寸法誤差に対するフィルタ特性の劣化量を軽減できるという効果を奏する。

【発明を実施するための最良の形態】

【0006】

請求項 1 に記載の発明に関して、コプレーナラインへ適用した結合線路の実施例 1 を図 2 (a) に示す。この結合線路は、単一の誘電体基板に線路を形成し、線路導体の空隙部分において、空隙を挟んで対向する導体の縁線を長くし、それに付随して線路幅もある一定の長さだけ広くした形状となっている。

この結合線路と、図 1 に示す従来 of 結合線路とで、寸法誤差が電気的特性に与える影響の大きさを評価し比較したものを図 3 に示す。この図は、これらの容量性の結合線路をアドミタンスインバータ (J インバータ) として捉え、両者の寸法誤差に対する規格化 J インバータ値 J/Y_0 の変化を電磁界解析シミュレーションによる計算結果で示したものである。

この図から、例えば、設計仕様に対して製作時のオーバーエッチングにより $8\ \mu\text{m}$ の寸法誤差が生じた場合、従来 of 結合線路においては規格化 J インバータ値が 14 % 強も変化しているのに対し、本発明による結合線路においては規格化 J インバータ値が 4 % 弱しか変化せず、その変動は従来 of 結合線路の 1 / 3 以下に抑えられている。

また、設計仕様に対して製作時のアンダーエッチングにより $8\ \mu\text{m}$ の寸法誤差が生じた場合、従来 of 結合線路においては規格化 J インバータ値が 21 % 弱も変化しているのに対して、本発明による結合線路においては規格化 J インバータ値が 5 % 弱しか変化せず、その変動は従来 of 結合線路の 1 / 4 以下に抑えられており、オーバーエッチングの場合よりもさらに優れた改善量を示している。

したがって、従来 of 結合線路に比べて、本発明による結合線路の寸法誤差に対する頑健性は極めて高い。

上記はコプレーナラインへの適用例であるが、その他のコプレーナライン、あるいはマイクロストリップラインへの適用例を以下に挙げる。

【0007】

図 2 (b) は図 2 (a) の形状をマイクロストリップラインで構成した形状である。

図 4 (a)、(b) は導体のギャップ部分の向きに主線路の幅が徐々に大きくなる、テーパ形状を有しており、線路構造をコプレーナとした場合、テーパ形状の部分においても線路の特性インピーダンスを維持することができるため、整合性が高い結合線路を実現することが可能な形状の結合線路であり、それぞれ (a) がコプレーナライン、(b) がマイクロストリップラインを適用した場合の平面図である。

図 5 (a)、(b) は互いの線路が並行してすれ違うように接近させている形状であり、結合部分の線路に対して幅方向の寸法を殆ど広げることなく、対向する両側の線分の長さを長くとり、強い結合量を確保することが可能な形状の結合線路であり、それぞれ (a) がコプレーナライン、(b) がマイクロストリップラインを適用した場合の平面図である。

図 6 (a)、(b)、図 7 (a)、(b)、図 8 (a)、(b) は一方の線路の端部の周囲をもう一方の線路が囲むような形状をしており、結合部分の線路に対して幅方向の寸法を図 2 の形状のように大きく広げることなく、対向する両側の縁線の長さを長くとり、強い結合量を確保することが可能な形状の結合線路であり、それぞれ (a) がコプレーナライン、(b) がマイクロストリップラインを適用した場合の平面図である。

容量性の結合線路において空隙の幅が広く、かつその空隙を挟んで対向する縁線が長い

10

20

30

40

50

構造は図 2、図 4～図 8 に限ったものではない。図 2、図 4～図 8 以外に様々な形状が考えられるが、それらはいずれも本発明に含まれる。

【0008】

請求項 2 に記載の発明の実施形態に係るフィルタの平面構成を図 10 に示す。ここで示す実施例、チェビシェフ形 4 段帯域通過コプレーナラインフィルタの主要諸元は表 1 に示すとおりである。

【表 1】

フィルタの主要諸元

中心周波数	5 GHz
帯域幅	160 MHz
帯域内リップル幅	0.01 dB

10

20

尚、本実施例では一例として表 1 の数値を挙げているが、この値に限らず任意の中心周波数、帯域幅、帯域内リップル幅に応じて設計することは言うまでもない。

このフィルタは、分布定数型のフィルタであって、誘電体基板 10-1 の上に 4 つの共振器 10-6, 10-7 が形成されており、その間にはある空隙幅をもつ容量性結合部 10-3, 10-5 と、ある長さ、幅の短絡スタブをもつ誘導性結合部 10-4 が交互に配置されたコプレーナラインとなっている。

【0009】

共振器 10-6, 10-7 のそれぞれは両端の結合部の影響も含めて、長さが $\lambda/4$ に設定されている。

30

特に入出力の容量性結合部 10-3 では、強い結合を要するため、請求項 1 に記載の結合線路を適用し、十分な結合量を得ている。

ここで、図 1 に示す従来 of 結合線路を用いた $\lambda/4$ 共振器 4 段コプレーナラインフィルタを図 9 に示す。このフィルタと図 10 に記載されている本発明の実施例であるコプレーナラインフィルタは、ともに等しいインバータ値をもつ結合線路として設計することにより、ほぼ完全に等しいフィルタ特性となる。

この両フィルタ間で、寸法誤差に対するフィルタ特性の劣化量の比較を行う。製作時のオーバーエッチングによる寸法誤差が、それぞれ $0\ \mu\text{m}$ 、 $4\ \mu\text{m}$ 、 $8\ \mu\text{m}$ である場合の結合線路のインバータ値を基に、フィルタの等価回路による計算機シミュレーションを行った結果を図 11 に示す、例えば、オーバーエッチングによる寸法誤差が $8\ \mu\text{m}$ 生じていた場合、図 11 (a) に示すように、従来 of フィルタでは挿入損失が最大 $0.5\ \text{dB}$ 強劣化し、帯域幅が $40\ \text{MHz}$ 以上広がり、図 11 (b) に示すように、帯域内の反射損失が $10\ \text{dB}$ 以下に劣化するのに対して、本発明によるフィルタでは、図 11 (c) に示すように、挿入損失が $0.1\ \text{dB}$ 以内で、帯域幅は殆ど変化せず、図 11 (d) に示すように、帯域内の反射損失が $20\ \text{dB}$ 弱とれている。よって、フィルタの入出力部に請求項 1 に記載の結合線路を適用して設計・製作することにより、その製作時における寸法誤差に対するフィルタ特性の頑健性が大きく向上する。

40

【0010】

この他に線路構造にマイクロストリップラインを用いたものや、共振器長を半波長の整

50

数倍にしたフィルタを実施例として以下に挙げる。

図 1 2 は、マイクロストリップラインを用いて、請求項 1 に記載の容量性結合線路 1 2 - 1 を複数個用いてその間に $n/2$ の整数倍の長さの共振器を複数個（ここでは共振器 1 2 - 2 の 2 個）配置したフィルタである。

図 1 3 は、マイクロストリップラインを用いて、請求項 1 に記載の容量性結合線路 1 3 - 1 とピアホールを用いて誘導性結合部 1 3 - 2 を交互に配置し、その間に $n/4$ の奇数倍の長さの共振器を複数個（ここでは共振器 1 3 - 4 , 1 3 - 5 の 4 個）配置したフィルタである。

図 1 4 は、コプレーナラインを用いて、請求項 1 に記載の容量性結合線路 1 4 - 1 を複数個用いてその間に $n/2$ の整数倍の長さの共振器 1 4 - 2（ここでは 2 個）を配置した

10

【 0 0 1 1 】

これまでの実施例では、平面回路に限定して述べてきたが、請求項 1 に記載されている形状を三次元に応用し、同軸線路においても例えば図 1 5 のような構造へ適用することも可能である。線路およびグラウンドの導体として、超伝導体を用いることも可能である。とりわけ液体窒素の沸点 7 7 . 4 K 以上の高温超伝導体を用いることにより、冷却装置の省電力化、回路規模の小型化が可能となる。この種の高温超伝導体としては、例えば Bi 系、Tl 系、Pb 系、Y 系等の銅酸化物超伝導体があり、これらはいずれも使用可能で、その低損失性が、フィルタの低挿入損失化、高選択度化が十分に発揮される。

【 図面の簡単な説明 】

20

【 0 0 1 2 】

【 図 1 】 従来の線路間にメアンダ状の空隙部を有する結合線路を示す図。

【 図 2 】 本発明の空隙部位で線路幅を一定の長さだけ広くした結合線路（実施例 1）を示す図。

【 図 3 】 従来の結合線路（図 1）と本発明の結合線路（実施例 1）（図 2）の製作時の寸法誤差に対するインバータ値の変化を示す図。

【 図 4 】 線路をテーパ形状として空隙部を有する結合線路（実施例 2）を示す図。

【 図 5 】 線路が平行にすれ違うように接近させた結合線路（実施例 3）を示す図。

【 図 6 】 一方の線路端部の周囲を他方の線路で囲む形状を有する結合線路（実施例 4）を示す図。

30

【 図 7 】 一方の線路端部の周囲を他方の線路で囲む形状を有する結合線路（実施例 5）を示す図。

【 図 8 】 一方の線路端部の周囲を他方の線路で囲む形状を有する結合線路（実施例 6）を示す図。

【 図 9 】 従来の結合線路を用いた $n/4$ 共振器 4 段コプレーナラインフィルタを示す図。

【 図 1 0 】 本発明の結合線路（実施例 1）を用いた $n/4$ 共振器 4 段コプレーナラインフィルタを示す図。

【 図 1 1 】 製作時の寸法誤差に対するフィルタ特性の変化を表したグラフ（従来のフィルタ（図 9）の（a）S 2 1（通過特性）、（b）S 1 1（反射特性）と本発明のフィルタ（実施例 1）（図 1 0）の（a）S 2 1（通過特性）、（b）S 1 1（反射特性））。

40

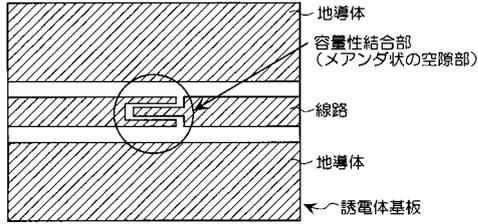
【 図 1 2 】 本発明の実施例であるマイクロストリップラインに適用した $n/2$ （ n は自然数）共振器を用いたフィルタを示す図。

【 図 1 3 】 本発明の実施例であるマイクロストリップラインに適用した $(2n-1)/4$ （ n は自然数）共振器を用いたフィルタを示す図。

【 図 1 4 】 本発明の実施例であるコプレーナラインに適用した $n/2$ （ n は自然数）共振器を用いたフィルタを示す図。

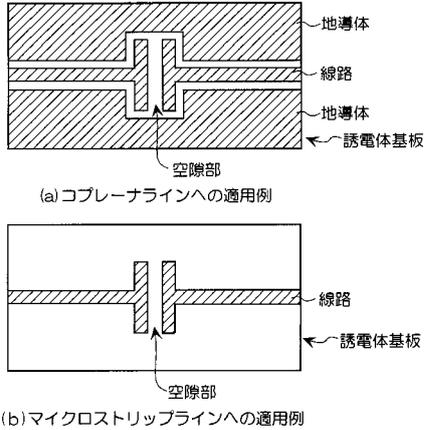
【 図 1 5 】 本発明の実施例である同軸線路への応用を示す結合線路を示す図。

【 図 1 】



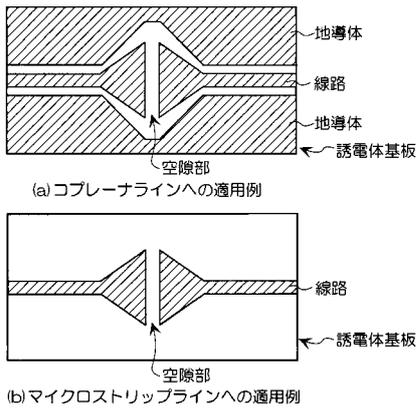
従来の線路間にメアンダ状の空隙部を有する結合線路 図1

【 図 2 】



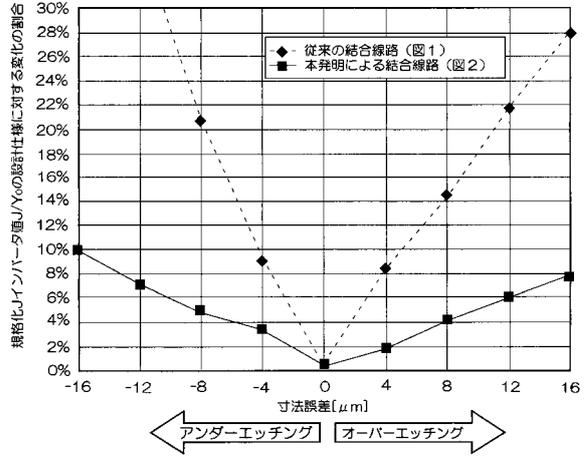
空隙部位で線路幅を一定の長さだけ広げた結合線路（実施例1）
図2

【 図 4 】



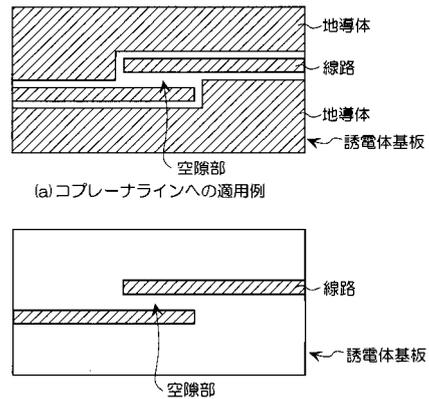
線路をテーパ形状とした空隙部を有する結合線路（実施例2） 図4

【 図 3 】



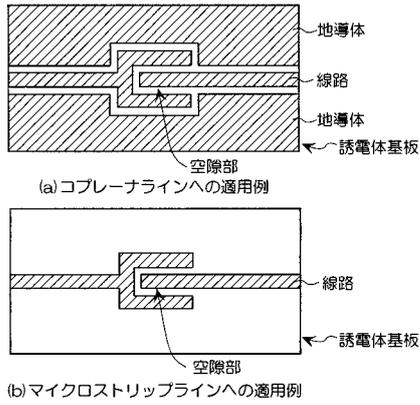
製作時の寸法誤差に対するインバータ値の変化 図3

【 図 5 】



線路が並行にすれ違うように接近させた結合線路（実施例3） 図5

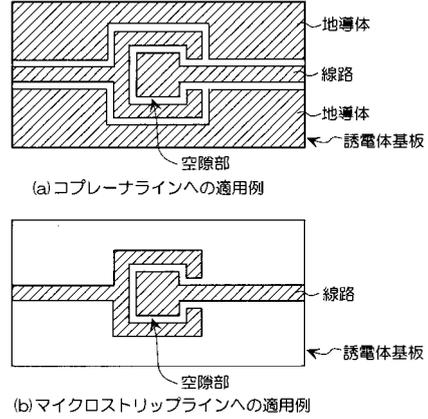
【 図 6 】



一方の線路端部の周囲を他方の線路で囲む形状を有する結合線路 (実施例4)

図6

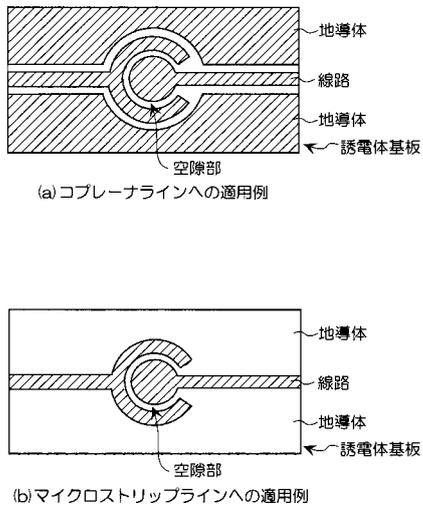
【 図 7 】



一方の線路端部の周囲を他方の線路で囲む形状を有する結合線路 (実施例5)

図7

【 図 8 】



一方に線路端部の周囲を他方の線路で囲む形状を有する結合線路 (実施例6)

図8

【 図 9 】

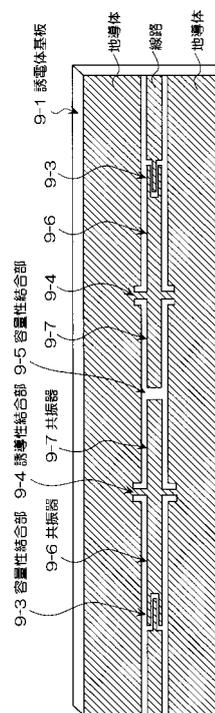


図9

従来の結合線路を用いた入/4共振器4段コプレーナラインフィルタ

【 図 1 0 】

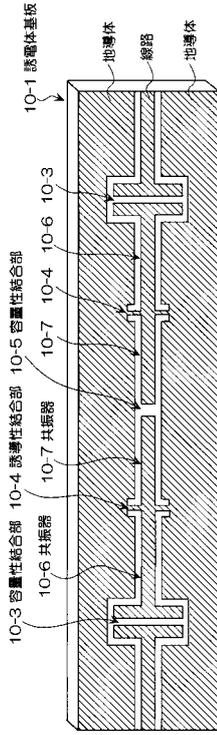


図 10

本発明の結合線路を用いたλ/4共振器4段コブレーラインフィルタ

【 図 1 2 】

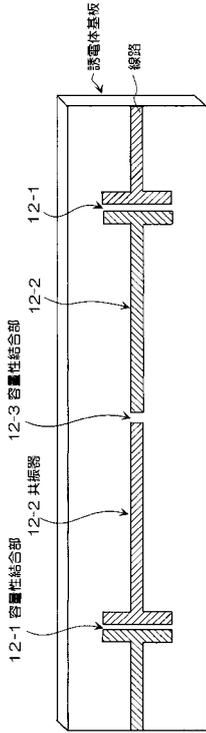


図 12

本発明の実施例であるマイクロストリップラインに適用したnλ/2 (nは自然数) 共振器を用いたフィルタ

【 図 1 1 】

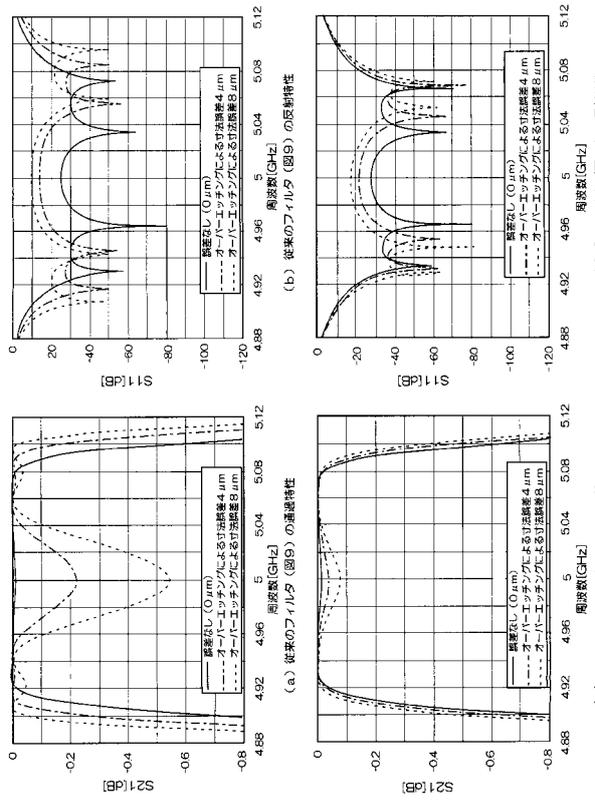


図 11

本発明のフィルタ (図10) の透過特性 (c) 本発明のフィルタ (図10) の反射特性 (d) 従来フィルタ (図9) の透過特性 (a) 従来フィルタ (図9) の反射特性 (b)

【 図 1 3 】

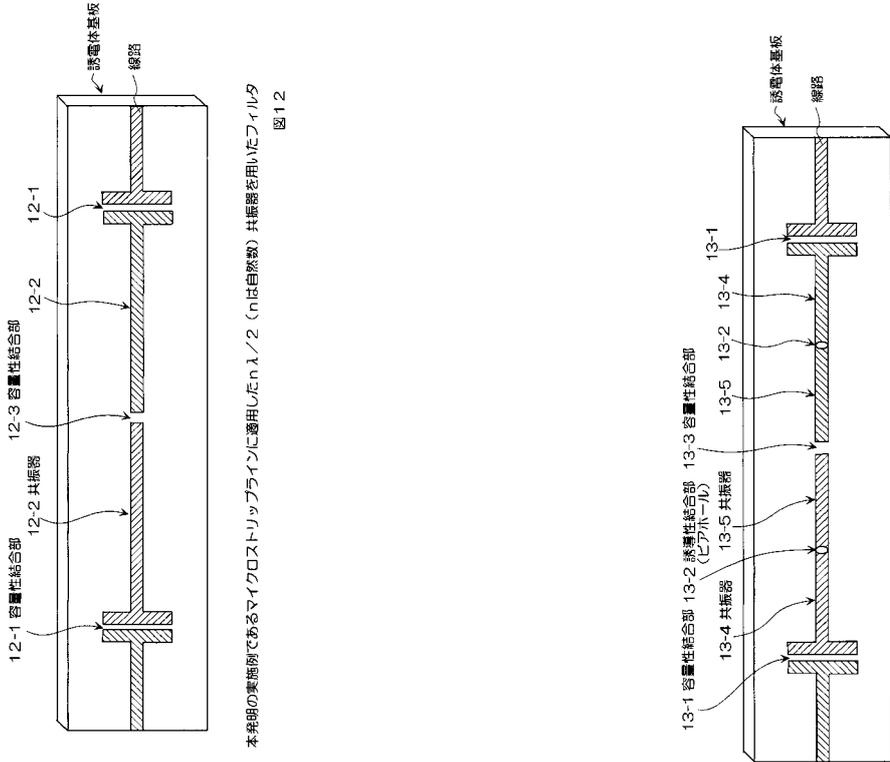
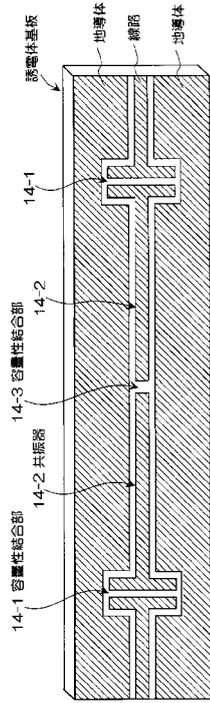


図 13

本発明の実施例であるマイクロストリップラインに適用した(2n-1)λ/4 (nは自然数) 共振器を用いたフィルタ

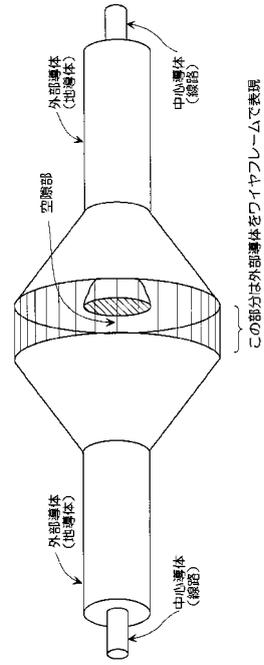
【 図 1 4 】



本発明の実施例であるコプレーナラインに適用した $n\lambda/2$ (nは自然数) 共振器を用いたフィルタ

図14

【 図 1 5 】



同軸線路への応用を示す結合線路

図15

フロントページの続き

(72)発明者 榎橋 祥一

東京都千代田区永田町二丁目11番1号 株式会社エヌ・ティ・ティ・ドコモ内

Fターム(参考) 5J006 HB03 HB12 JA01 LA13 LA26 LA28 NA04 NB07 NC02