【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第７部門第２区分
【発行日】令和5年12月13日(2023.12.13)

【国際公開番号】WO2022/196155
【出願番号】特願2023-506841(P2023-506841)
【国際特許分類】
H01L 27/146(2006.01)
H04N 25/70(2023.01)
【FI】
H01L 27/146 A
H04N 25/70

【手続補正書】
【提出日】令和5年8月17日(2023.8.17)
【手続補正１】
【補正対象書類名】特許請求の範囲
【補正対象項目名】全文
【補正方法】変更
【補正の内容】
【特許請求の範囲】
【請求項１】
半導体基板と、
前記半導体基板に設けられ、第１ゲート電極、ソース及びドレインを有する第１トランジスタと、を備え、
前記半導体基板は、
第２導電型の第１ウェル領域と、
前記第２導電型とは異なる第１導電型の第２ウェル領域と、
前記第１ウェル領域内に位置し、前記ソース及び前記ドレインの一方であり、光電変換により生成された電荷を保持し、前記第１ゲート電極に電気的に接続された、前記第１導電型の第１不純物領域と、
前記第２ウェル領域内に位置し、前記ソース及び前記ドレインの他方に電気的に接続された、前記第２導電型の第２不純物領域と、を含む、
撮像装置。
【請求項２】
前記第１ウェル領域には、第１バイアス電位が印加され、
前記第２ウェル領域には、前記第１バイアス電位と異なる第２バイアス電位が印加される、
請求項１に記載の撮像装置。
【請求項３】
前記第２不純物領域の電位は、前記電荷の生成に伴って変化し、
前記電荷の前記生成に伴う前記第２不純物領域の前記電位の変化は、前記第２バイアス電位に応じた電位で停止する、
請求項２に記載の撮像装置。
【請求項４】
第１コンタクトプラグ、第１コンタクトホール、第２コンタクトプラグ及び第２コンタクトホールをさらに備え、
前記第１コンタクトプラグは、前記第１コンタクトホールを通って前記第１不純物領域に接続されており、
前記第２コンタクトプラグは、前記第２コンタクトホールを通って前記第２不純物領域

に接続されており、
平面視において、前記第２ウェル領域と前記第１コンタクトホールとの間の距離は、前記第１ウェル領域と前記第２コンタクトホールとの間の距離よりも大きい、
請求項１から３のいずれか一項に記載の撮像装置。
【請求項５】
第１コンタクトプラグ、第１コンタクトホール、第２コンタクトプラグ及び第２コンタクトホールをさらに備え、
前記半導体基板は、シャロートレンチアイソレーション構造をさらに含み、
前記第１コンタクトプラグは、前記第１コンタクトホールを通って前記第１不純物領域に接続されており、
前記第２コンタクトプラグは、前記第２コンタクトホールを通って前記第２不純物領域に接続されており、
平面視において、前記シャロートレンチアイソレーション構造と前記第１コンタクトホールとの間の距離は、前記シャロートレンチアイソレーション構造と前記第２コンタクトホールとの間の距離よりも大きい、
請求項１から３のいずれか一項に記載の撮像装置。
【請求項６】
第１コンタクトプラグ、第１コンタクトホール、第３コンタクトプラグ、第３コンタクトホール及び前記半導体基板に設けられ、第２ゲート電極を有する増幅トランジスタをさらに備え、
前記増幅トランジスタは、前記第１不純物領域の電位に応じた電気信号を出力し、
前記第１コンタクトプラグは、前記第１コンタクトホールを通って前記第１不純物領域に接続されており、
前記第３コンタクトプラグは、前記第３コンタクトホールを通って前記第２ゲート電極に接続されており、
平面視において、前記第２ウェル領域と前記第１コンタクトホールとの間の距離は、前記第２ウェル領域と前記第３コンタクトホールとの間の距離よりも大きい、
請求項１から３のいずれか一項に記載の撮像装置。
【請求項７】
第１コンタクトプラグ、第１コンタクトホール、第３コンタクトプラグ、第３コンタクトホール及び前記半導体基板に設けられ、第２ゲート電極を有する増幅トランジスタをさらに備え、
前記半導体基板は、シャロートレンチアイソレーション構造をさらに含み、
前記増幅トランジスタは、前記第１不純物領域の電位に応じた電気信号を出力し、
前記第１コンタクトプラグは、前記第１コンタクトホールを通って前記第１不純物領域に接続されており、
前記第３コンタクトプラグは、前記第３コンタクトホールを通って前記第２ゲート電極に接続されており、
平面視において、前記シャロートレンチアイソレーション構造と前記第１コンタクトホールとの間の距離は、前記シャロートレンチアイソレーション構造と前記第３コンタクトホールとの間の距離よりも大きい、
請求項１から３のいずれか一項に記載の撮像装置。
【請求項８】
前記第２不純物領域に電気的に接続された容量素子をさらに備える、
請求項１から７のいずれか一項に記載の撮像装置。
【請求項９】
前記容量素子は、金属－絶縁体－金属容量である、
請求項８に記載の撮像装置。
【請求項１０】
第１コンタクトプラグ、第１コンタクトホール、第２コンタクトプラグ、第２コンタク

トホール及び前記第２不純物領域に電気的に接続された容量素子をさらに備え、
前記第１コンタクトプラグは、前記第１コンタクトホールを通って前記第１不純物領域に接続されており、
前記第２コンタクトプラグは、前記第２コンタクトホールを通って前記第２不純物領域に接続されており、
平面視において、前記容量素子は、前記第１コンタクトホール及び前記第２コンタクトホールからなる群より選択される少なくとも１つと重複している、
請求項１から３のいずれか一項に記載の撮像装置。
【請求項１１】
前記第１不純物領域の電位をリセット電位にリセットするリセットトランジスタをさらに備え、
前記第１トランジスタは、前記第１不純物領域の前記電位が閾値電位となったときにオンとなり、
前記第２ウェル領域には、第２バイアス電位が印加され、
前記第１不純物領域の前記電位が前記第２バイアス電位に応じた電位となったときに、前記第１不純物領域の前記電位の変化が停止し、
前記リセット電位と前記閾値電位との差は、前記閾値電位と前記第２バイアス電位との差よりも小さい、
請求項１から１０のいずれか一項に記載の撮像装置。
【請求項１２】
前記第１不純物領域の電位をリセット電位にリセットするリセットトランジスタをさらに備え、
前記第１トランジスタは、前記第１不純物領域の前記電位が閾値電位となったときにオンとなり、
前記第２ウェル領域には、第２バイアス電位が印加され、
前記第１不純物領域の前記電位が前記第２バイアス電位に応じた電位となったときに、前記第１不純物領域の前記電位の変化が停止し、
前記リセット電位と前記閾値電位との差は、前記閾値電位と前記第２バイアス電位との差の１０％よりも大きい、
請求項１から１０のいずれか一項に記載の撮像装置。
【請求項１３】
対向電極と、画素電極と、前記対向電極及び前記画素電極の間に配置され前記電荷を生成する光電変換層と、を含む光電変換部をさらに備え、
前記画素電極から前記第１不純物領域に前記電荷が導かれ、
前記撮像装置において、前記光電変換部、前記第１トランジスタ、前記第２不純物領域、前記第１ウェル領域及び前記第２ウェル領域を有する部分は第１画素と定義され、
前記第１画素は、単一の画素電極を有する、
請求項１から１２のいずれか一項に記載の撮像装置。
【請求項１４】
マイクロレンズ及び光電変換部をさらに備え、
前記マイクロレンズを介して前記光電変換部に光が入射し、
前記光電変換部は、前記電荷を生成し、
前記撮像装置において、前記マイクロレンズ、前記光電変換部、前記第１トランジスタ、前記第２不純物領域、前記第１ウェル領域及び前記第２ウェル領域を有する部分は第１画素と定義され、
前記第１画素における前記マイクロレンズは、単一の凸面を有する、
請求項１から１２のいずれか一項に記載の撮像装置。
【請求項１５】
半導体基板に設けられた第１画素、及び
前記半導体基板に設けられ、前記第１画素に隣接する第２画素を備え、

前記第１画素及び前記第２画素の各々は、
前記半導体基板に設けられ、第１ゲート電極、ソース及びドレインを有する第１トランジスタと、
前記半導体基板に設けられ、第２ゲート電極を有する増幅トランジスタと、
前記半導体基板内に位置する、第２導電型の第１ウェル領域と、
前記半導体基板内に位置する、前記第２導電型とは異なる第１導電型の第２ウェル領域と、
前記第１ウェル領域内に位置し、前記ソース及び前記ドレインの一方であり、光電変換により生成された電荷を保持し、前記第１ゲート電極に電気的に接続された、前記第１導電型の第１不純物領域と、
前記第２ウェル領域内に位置し、前記ソース及び前記ドレインの他方に電気的に接続された、前記第２導電型の第２不純物領域と、
第１コンタクトホールと、
前記第１コンタクトホールを通って前記第１不純物領域に接続されている第１コンタクトプラグと、
第３コンタクトホールと、
前記第３コンタクトホールを通って前記第２ゲート電極に接続されている第３コンタクトプラグと、を含み、
平面視において、前記第１画素から前記第２画素に向かう方向に沿って順に、前記第１画素の前記第２ウェル領域、前記第１画素の前記第１ウェル領域、前記第２画素の前記第１ウェル領域及び前記第２画素の前記第２ウェル領域がこの順に並んでいる、
撮像装置。
【請求項１６】
第１トランジスタ、第１ＰＮ接合、第２ＰＮ接合及び第３ＰＮ接合を含む撮像装置の駆動方法であって、
前記第１トランジスタがオフであるときに、光電変換により生じた電荷を蓄積することにより、前記第１ＰＮ接合に印加される逆方向バイアス電圧を増加させることと、
前記電荷を蓄積することにより、前記第１トランジスタをターンオンさせることと、
前記第１トランジスタがオンであるときに、前記電荷を蓄積することにより、前記第２ＰＮ接合に印加される逆方向バイアス電圧を減少させた後、前記第２ＰＮ接合に順方向バイアス電圧を印加させ、かつ前記電荷を排出することと、を含み、
前記電荷は前記第１トランジスタがオンであるときに前記第３ＰＮ接合に蓄積され、
前記第２ＰＮ接合は前記第３ＰＮ接合と配線を介して接続されている、
駆動方法。
【請求項１７】
前記第１ＰＮ接合は、半導体基板内に位置する第２導電型の第１ウェル領域と、前記第１ウェル領域内に位置し、前記第２導電型とは異なる第１導電型の第１不純物領域との接合であり、
前記第２ＰＮ接合は、前記半導体基板内に位置する前記第１導電型の第２ウェル領域と前記第２ウェル領域内に位置し、前記第２導電型の第２不純物領域との接合であり、
前記第３ＰＮ接合は、前記第１ウェル領域と、前記第１ウェル領域内に位置し、前記第１導電型の第３不純物領域との接合である、
請求項１６に記載の駆動方法。
【請求項１８】
前記第１不純物領域は前記第１トランジスタのソース及びドレインの一方であり、
前記第３不純物領域は前記第１トランジスタのソース及びドレインの他方である、
請求項１７に記載の駆動方法。