

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7548709号
(P7548709)

(45)発行日 令和6年9月10日(2024.9.10)

(24)登録日 令和6年9月2日(2024.9.2)

(51)国際特許分類 F I
G 0 1 D 1/02 (2006.01) G 0 1 D 1/02 C
G 0 1 R 19/00 (2006.01) G 0 1 R 19/00 B

請求項の数 8 (全15頁)

(21)出願番号	特願2020-34144(P2020-34144)	(73)特許権者	308033711 ラピスセミコンダクタ株式会社 神奈川県横浜市港北区新横浜二丁目4番地8
(22)出願日	令和2年2月28日(2020.2.28)	(74)代理人	110001519 弁理士法人太陽国際特許事務所
(65)公開番号	特開2021-135269(P2021-135269 A)	(72)発明者	赤堀 博次 神奈川県横浜市港北区新横浜二丁目4番8ラピスセミコンダクタ株式会社内
(43)公開日	令和3年9月13日(2021.9.13)	審査官	吉田 久
審査請求日	令和4年9月7日(2022.9.7)		

最終頁に続く

(54)【発明の名称】 半導体装置および計測処理システム

(57)【特許請求の範囲】

【請求項1】

複数の計測対象の各々から取得した計測値を切り替えて出力する切替部から出力される前記複数の計測対象の各々の複数の観測値についての平均値である平均計測値を算出する平均処理部と、

予め定められた間隔のタイミング信号であるタイマ信号を生成するタイマと、

前記タイマ信号および前記複数の計測対象についての計測順序および計測回数を設定する計測シーケンスに従って前記計測対象ごとの平均計測値が算出されるように前記切替部および前記平均処理部を制御する制御部と、を含み、

前記タイマは予め定められたタイミング信号である第1のタイマ信号、および前記第1のタイマ信号に同期しタイミング間隔が前記第1のタイマ信号のタイミング間隔よりも狭いタイミング信号である第2のタイマ信号を生成し、

前記第1のタイマ信号は、前記平均処理部が前記平均計測値を出力するタイミングを規定することを含み、

前記第2のタイマ信号は、前記切替部の切替タイミングと、前記複数の計測対象の各々から取得した計測値を取り込むタイミングとを設定することを含み、

前記制御部は、前記第1のタイマ信号によって前記平均計測値を出力する区間を設定し、前記第2のタイマ信号によって前記計測シーケンス内における前記切替部の切替タイミングおよび前記複数の計測対象の各々から取得した計測値を取り込むタイミングを設定し、前記平均処理部は、前記第1のタイマ信号で規定されるタイミングごとに前記平均計測値

10

20

を出力する、
半導体装置。

【請求項 2】

前記制御部は、前記計測シーケンスを繰り返し実行するように前記切替部および前記平均処理部を制御するとともに、前記計測シーケンスごとに複数の前記平均計測値が出力されるように前記平均処理部を制御する

請求項 1 に記載の半導体装置。

【請求項 3】

前記切替部が取得する計測値がアナログ計測値であり、
前記平均処理部は複数のデジタル計測値についての前記平均計測値を算出し、
前記切替部と前記平均処理部との間にアナログデジタル変換部をさらに含み、
前記制御部は前記タイマ信号に従って前記アナログデジタル変換部をさらに制御する
請求項 1 または請求項 2 に記載の半導体装置。

10

【請求項 4】

前記複数の計測対象の少なくとも 1 つの計測対象から出力される計測値を変更する変更設定部をさらに含む

請求項 1 から請求項 3 のいずれか 1 項に記載の半導体装置。

【請求項 5】

外部との通信機能を備えた CPU をさらに含み、
前記 CPU は、前記平均処理部が算出した複数の計測対象の平均計測値を各々の計測対象に対応した外部回路に前記通信機能を介して供給する

20

請求項 1 から請求項 4 のいずれか 1 項に記載の半導体装置。

【請求項 6】

前記切替部の切替タイミングと前記計測値を取り込むタイミングとの間には、前記第 2 のタイマ信号の 2 パルス分のタイムラグが設けられ、

前記タイムラグは、前記切替部が前記切替タイミングを受け取った後安定化するまでの時間と、前記複数の計測対象の各々の複数の観測値が安定化するまでの時間との何れかを勘案して設定される、請求項 1 に記載の半導体装置。

【請求項 7】

複数の計測対象の各々から取得した計測値を切り替えて出力する切替部と、

30

前記切替部から出力される前記複数の計測対象の各々の複数の観測値についての平均値である平均計測値を算出する平均処理部、予め定められた間隔のタイミング信号であるタイマ信号を生成するタイマ、前記タイマ信号および前記複数の計測対象についての計測順序および計測回数を設定する計測シーケンスに従って前記計測対象ごとの平均計測値が算出されるように前記切替部および前記平均処理部を制御する制御部、および前記平均処理部が算出した複数の計測対象の平均計測値を各々の計測対象に対応した外部回路に通信機能を介して供給する CPU を備えたマイクロコンピュータと、を含み、

前記タイマは予め定められたタイミング信号である第 1 のタイマ信号、および前記第 1 のタイマ信号に同期しタイミング間隔が前記第 1 のタイマ信号のタイミング間隔よりも狭いタイミング信号である第 2 のタイマ信号を生成し、

40

前記第 1 のタイマ信号は、前記平均処理部が前記平均計測値を出力するタイミングを規定することを含み、

前記第 2 のタイマ信号は、前記切替部の切替タイミングと、前記複数の計測対象の各々から取得した計測値を取り込むタイミングとを設定することを含み、

前記制御部は、前記第 1 のタイマ信号によって前記平均計測値を出力する区間を設定し、前記第 2 のタイマ信号によって前記計測シーケンス内における前記切替部の切替タイミングおよび前記複数の計測対象の各々から取得した計測値を取り込むタイミングを設定し、

前記平均処理部は、前記第 1 のタイマ信号で規定されるタイミングごとに前記平均計測値を出力する、

計測処理システム。

50

【請求項 8】

前記切替部の切替タイミングと前記計測値を取り込むタイミングとの間には、前記第 2 のタイマ信号の 2 パルス分のタイムラグが設けられ、

前記タイムラグは、前記切替部が前記切替タイミングを受け取った後安定化するまでの時間と、前記複数の計測対象の各々の複数の観測値が安定化するまでの時間との何れかを勘案して設定される、請求項 7 に記載の計測処理システム。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、半導体装置および計測処理システムに関する。

10

【背景技術】**【0002】**

半導体装置のひとつの分野として、センサ等から出力される計測値を収集する機能を有する半導体装置の分野がある。そのような分野の半導体装置は、センサ等から受け取った計測値を、当該計測値に基づいて所定の処理を実行する回路に供給する場合もある。その際、所定の処理を適切に実行するために、ノイズ等の外乱の影響が抑制された精度の高い計測値が求められる場合もある。一方、計測値の精度を向上させるひとつの方法として、多数の計測値に対して平均化処理を行う方法がある。これは、多数のサンプル値の平均値は真値に近づくという原則を用いたものである。また多数のサンプル値の平均をとることにより、ノイズの影響を低減させる効果も期待される。

20

【0003】

計測値に対する平均化処理について開示した文献として、例えば特許文献 1 が知られている。特許文献 1 に開示された測定システムは、複数の測定装置と管理装置とが通信可能なように接続されている。測定装置は、検出回路のセンサを介して電力量を測定する。複数の測定装置に接続されるすべてのセンサを識別するセンサ ID を管理装置から取得すると、取得したセンサ ID によって特定されるセンサを含む検出回路を介して測定された電力量が管理装置に送信される。また、管理装置は制御部を備え、該制御部が通信機能を介して測定装置との通信を行う。さらに特許文献 1 に係る測定システムでは、測定用記憶部に記憶された測定データの平均値等の統計値を統計データとして記憶する統計用記憶部について記載されている。

30

【0004】

図 6 は、平均化処理機能を有する比較例に係る半導体装置 100 を示している。図 6 に示すように半導体装置 100 は、CPU 20、メモリ 21、ADC (アナログデジタル変換回路) 14、切替設定部 15、切替部 16 - 2、およびバス 22 を備えている。また、半導体装置 100 の外部には、切替部 16 - 3、16 - 4、16 - 5、回路 A 1、A 2、・・・、A n、B 1、C 1、C 2 が接続されている。

【0005】

CPU 20 はソフトウェアによって複数の計測値の平均値 (以下、「平均計測値」という場合がある) を算出する機能を備えている。メモリ 21 は、CPU 20 によって算出された平均計測値を記憶する機能を有する。CPU 20、メモリ 21、ADC 14、切替設定部 15 の各々は、バス 22 によって相互に通信が可能となっている。

40

【0006】

回路 A 1、A 2、・・・、A n、B 1、C 1、C 2 は、各々独立した計測対象であり、各々独自の計測値を固有の周期で出力する。計測対象の各々の出力信号はアナログ信号である。切替部 16 - 2 から 16 - 5 によって切り替えられたアナログ信号の計測値は、ADC 14 によってデジタル信号に変換され、バス 22 を介して CPU 20 に取り込まれる。

【0007】

切替部 16 - 2、16 - 3、16 - 4、16 - 5 (以下、総称する場合は「切替部 16」) は、複数の計測対象の接続を切り替える例えばセレクタである。切替部 16 の各々は切替設定部 15 によって制御され、所定のタイミングで計測値が 1 つずつ ADC 14 に入

50

力される。切替設定部 15 は CPU の指示に基づいて切替部 16 - 2、16 - 3、16 - 4、16 - 5 を切り替え、ADC 14 に入力される計測対象を制御する。なお、切替部 16 - 2 は半導体装置 100 に内蔵され、切替部 16 - 3 から 16 - 5 は半導体装置 100 の外部に設けられているが、機能は同じである。

【0008】

半導体装置 100 では、ADC 14 への入力を切り替えながら複数の計測対象を計測する手順をソフトウェアを用いて記述し、所定の周期で平均計測値を出力して複数のセンサの計測を実行している。一般に、センサが出力する計測値の定常的な変動（外乱を含まない変動）がそれほど大きくない場合であって、かつ、計測対象のさらなる精度改善が望めない場合は、計測回数を増やし、より多くの母数について平均化処理することでノイズの影響を低減し、平均計測値の精度を高めることができる。

10

【先行技術文献】

【特許文献】

【0009】

【文献】特開 2016 - 095683 号公報

【発明の概要】

【発明が解決しようとする課題】

【0010】

しかしながら、比較例に係る半導体装置 100 において計測値の計測回数を増やして平均計測値の精度向上を図るに際しては、2 つの課題がある。

20

【0011】

1 つめの課題は、ソフトウェアによる計測処理のために、CPU、メモリ、バス等が占有され、計測処理中は CPU が他の処理を実行できないという課題である。この CPU およびメモリが搭載された半導体装置は通常マイクロコンピュータであり、通信機能等のシステムとしてみた場合に計測処理よりも優先度が高い機能を備えている場合も多い。従って、なんらかの優先順位が高い処理が発生した場合、計測処理の停止を余儀なくされる場合もある。また、計測処理を停止させないように予め処理時間を割り当てるという方法も考えられるが、このような方法では計測可能な時間が減少してしまう。その結果、期待通りの計測回数が達成できないという結果になってしまう。

【0012】

2 つめの課題は、ソフトウェアによる計測の場合、1 回の計測に要する時間がハードウェアの動作クロック複数分の時間を要するという課題である。計測に要する時間はソフトウェア処理によって律速され、例えば ADC のサンプリング周波数ごとに計測するというようなことができない。また、平均化処理もソフトウェアによって実行されるが、平均化処理中は計測（計測データの取り込み）ができない。

30

【0013】

以上のように、ソフトウェアによる計測処理の場合一般に計測回数が制限され、多数の母集団の平均効果を出すためには不十分な計測回数しか実現できないことが多い。一方、計測回数の少なさを補うため、計測回路の性能をより高めるといった手段も考えられるが、その場合はコスト高を招くという問題が発生する。

40

【0014】

本発明は、上記の事情を踏まえ、多数の計測値を平均処理して平均計測値を算出する構成を備えた半導体装置および計測処理システムにおいて、ソフトウェア処理する場合と比較して、より正確な平均計測値をより短時間で取得することが可能な半導体装置および計測処理システムを提供することを目的とする。

【課題を解決するための手段】

【0015】

上記課題を解決するため、本発明に係る半導体装置は、複数の計測対象の各々から取得した計測値を切り替えて出力する切替部から出力される前記複数の計測対象の各々の複数の観測値についての平均値である平均計測値を算出する平均処理部と、予め定められた間

50

隔のタイミング信号であるタイマ信号を生成するタイマと、前記タイマ信号および前記複数の計測対象についての計測順序および計測回数を設定する計測シーケンスに従って前記計測対象ごとの平均計測値が算出されるように前記切替部および前記平均処理部を制御する制御部と、を含むものである。

【0016】

上記課題を解決するため、本発明に係る計測処理システムは、複数の計測対象の各々から取得した計測値を切り替えて出力する切替部と、前記切替部から出力される前記複数の計測対象の各々の複数の観測値についての平均値である平均計測値を算出する平均処理部、予め定められた間隔のタイミング信号であるタイマ信号を生成するタイマ、前記タイマ信号および前記複数の計測対象についての計測順序および計測回数を設定する計測シーケンスに従って前記計測対象ごとの平均計測値が算出されるように前記切替部および前記平均処理部を制御する制御部、および前記平均処理部が算出した複数の計測対象の平均計測値を各々の計測対象に対応した外部回路に通信機能を介して供給するCPUを備えたマイクロコンピュータと、を含むものである。

10

【発明の効果】

【0017】

本発明によれば、多数の計測値を平均処理して平均計測値を算出する構成を備えた半導体装置および計測処理システムにおいて、ソフトウェア処理する場合と比較して、より正確な平均計測値をより短時間で取得することが可能な半導体装置および計測処理システムを提供することが可能となる、という効果を奏する。

20

【図面の簡単な説明】

【0018】

【図1】第1の実施の形態に係る、(a)は半導体装置の構成の一例を示すブロック図、(b)は平均処理部の構成の一例を示すブロック図である。

【図2】第1の実施の形態に係る半導体装置の、(a)平均処理iにおけるタイマ信号TIM1とTIM2の関係を示すタイミングチャート、(b)は計測シーケンス内における切替タイミング、計測タイミングの配置を示すタイミングチャート、(c)は計測シーケンスの一例を示す概念図である。

【図3】第2の実施の形態に係る半導体装置および計測処理システムの構成の一例を示すブロック図である。

30

【図4】第3の実施の形態に係る半導体装置および計測処理システムの構成の一例を示すブロック図である。

【図5】第4の実施の形態に係る半導体装置および計測処理システムの構成の一例を示すブロック図である。

【図6】比較例に係る半導体装置の構成を示すブロック図である。

【発明を実施するための形態】

【0019】

以下、図面を参照し、本発明の実施の形態について詳細に説明する。

【0020】

[第1の実施の形態]

40

図1および図2を参照して、本実施の形態に係る半導体装置10について説明する。半導体装置10では、回路A、回路Bの2つの計測対象の計測を実行する形態を例示している。なお、本実施の形態に係る計測対象の計測値は、回路の特性(例えば、電圧、電流等)に限られず、温度、圧力等センサ出力一般に適用することが可能である。

【0021】

図1を参照して、半導体装置10の構成について説明する。図1(a)に示すように、半導体装置10は、平均処理部11、制御部12、タイマ13、およびADC14を備えている。半導体装置10は、外部に切替部16-1を備えている。切替部16-1は例えばセレクトアあるいはスイッチによって構成され、計測対象を回路Aとするか回路Bとするかを切り替える。

50

【 0 0 2 2 】

A D C 1 4 は、切替部 1 6 - 1 から送られた回路 A または回路 B からのアナログ計測値 S a をデジタル計測値 S d に変換して平均処理部 1 1 に送る。

【 0 0 2 3 】

平均処理部 1 1 は、A D C 1 4 から順次入力される計測対象からの複数の計測値の平均値を算出し、平均計測値を出力部（図示省略）から出力する。なお、本発明に係る半導体装置では、A D C 1 4 を介することなく、デジタル計測値 S d を平均処理部 1 1 に直接入力して平均化処理を実行するように構成してもよい。この場合、例えば計測対象がデジタル計測値 S d を出力する。

【 0 0 2 4 】

制御部 1 2 は、平均処理部 1 1 における動作タイミングを制御し、またこの動作タイミングに連動させて切替部 1 6 - 1 の切替タイミングを制御する。上記比較例に係る半導体装置 1 0 0 では、ソフトウェアに従って C P U 2 0 が逐一切替を実行していく必要があったが、半導体装置 1 0 では、制御部 1 2 が A D C 1 4 の動作と連動させ、各切替に要する時間（例えば、計測対象であるアナログ回路の内部状態の収束時間等）を考慮したタイミング（図 2（b）< 2 > に示す切替タイミング t s e t）に従って切替部 1 6 - 1 を制御することにより切替を実行していく。

【 0 0 2 5 】

すなわち、切替部 1 6 - 1 における切替タイミングは、各計測対象の切替におけるセトリングタイム等を考慮して、あるいは切替部 1 6 - 1 の切替特性等を考慮して、制御部 1 2 に組み込まれたソフトウェアによって設定される。なお、本実施の形態では制御部 1 2 による制御を切替部 1 6 - 1 の切替制御を例にとって説明しているが、切替でない外部回路の制御を行うように構成してもよい。本実施の形態に係る制御部 1 2 は、タイマ 1 3 からの 2 つのタイマ信号 T I M 1、T I M 2 に従い、制御信号 C v によって平均処理部 1 1 を制御し、制御信号 C a によって A D C 1 4 を制御し、制御信号 C s によって切替部 1 6 - 1 を制御する。

【 0 0 2 6 】

タイマ 1 3 は、制御部 1 2 が各部位を制御するための制御信号の生成に用いるタイミング信号であるタイマ信号を生成する。上記のようにタイマ信号には、タイマ信号 T I M 1、T I M 2 の 2 種類があり、タイマ信号 T I M 1 と T I M 2 とは同期し、タイマ信号 T I M 2 のタイミング間隔はタイマ信号 T I M 1 のタイミング間隔よりも狭くされている。タイマ 1 3 は一旦起動されると、その後ソフトウェアによる制御等がなくともタイマ信号 T I M 1、T I M 2 を出力し続ける。なお、タイマ信号は必ずしも T I M 1、T I M 2 の 2 つに分ける必要はなく、1 つのタイマ信号を用いるように構成してもよい。この場合のタイマ信号としては、タイマ信号 T I M 2 を用いる。

【 0 0 2 7 】

図 1（b）を参照して、平均処理部 1 1 の構成について説明する。図 1（b）に示すように、平均処理部 1 1 は、平均化回路 3 2 と、複数の記憶回路 3 1 - 1、3 1 - 2、 \dots 、3 1 - n（以下、総称する場合は「記憶回路 3 1」）を備えている。記憶回路 3 1 は、A D C 1 4 から送られた計測値を一時的に記憶させる記憶回路（バッファメモリ）であり、複数の計測対象ごとにひとつの記憶回路 3 1 が割り当てられる。本実施の形態では計測対象が 2 つなので、複数（図 1（b）では n 個の場合を例示）の記憶回路 3 1 のうちの 2 つの記憶回路 3 1 を用いる（あるいは 2 つの記憶回路 3 1 を備えている）。記憶回路 3 1 の具体例は、例えばメモリであるが、メモリの代わりに積分回路を用いてもよい。

【 0 0 2 8 】

平均化回路 3 2 は、記憶回路 3 1 から送られた計測対象ごとの計測値について平均化処理を実行し、平均計測値を算出して出力する。

【 0 0 2 9 】

次に、図 2 を参照して、半導体装置 1 0 で実行される平均化処理の詳細について説明する。図 2（a）は当該平均化処理におけるタイマ信号 T I M 1、T I M 2 の関係を示して

10

20

30

40

50

おり、図 2 (b) はタイマ信号 T I M 2 によって制御される切替、計測のタイミング関係を示しており、図 2 (c) は計測シーケンスの一例を示している。

【 0 0 3 0 】

本実施の形態に係る平均化処理は、図 2 (a) < 1 > に示すように、タイマ信号 T I M 1 のタイミング間隔で規定された連続する平均処理 1、2、3、4、・・・(以下、「平均処理 i」という場合がある)から成り立っている。そして、平均処理部 1 1 はタイマ信号 T I M 1 で規定されるタイミングごとに、すなわち図 2 (a) < 2 > に示す時刻 t 0、t 1、t 2、t 3、t 4、・・・ごとに各計測対象の平均計測値を出力する。

【 0 0 3 1 】

図 2 (a) < 3 > は、各平均処理 i の内部処理を示している。図 2 (a) < 3 > に示すように、各平均処理 i は、計測期間 T m および予備期間 T w から構成されている。計測期間 T m は、複数の計測対象の計測 (A D C 1 4 からのデジタル計測データの取り込み) を実行する期間である。予備期間 T w は、計測期間 T m 間に設けられた何も実行しない期間である。なお、予備期間 T w は必須のものではなく、例えば平均化処理を速めたいような場合は省略してもよい。

【 0 0 3 2 】

ここで、本実施の形態に係る半導体装置 1 0 では、各平均処理 i における処理は計測シーケンスに従って実行される。計測シーケンスは各計測対象に対する計測順序、計測回数を設定するためのテーブルであり、本実施の形態では制御部 1 2 において作成される。図 2 (c) は、計測シーケンスの一例を示している。計測シーケンスの時間的な長さは、計測期間 T m とされる。図 2 (c) では、回路 A について 1 0 回、回路 B について 6 回計測する場合を例示している。また、計測順序については、なるべく回路 A と回路 B とが交互に計測されるように設定している。これは、計測タイミングにおける各計測対象の計測値の変動を極力抑えるためである。

【 0 0 3 3 】

図 2 (b) は、タイマ信号 T I M 2 によって制御される切替、計測タイミングを示している。図 2 (b) < 1 > は、図 2 (c) に示した計測シーケンスである。本実施の形態では、計測シーケンスに含まれる各計測対象 (回路 A、回路 B) に対して、切替タイミング t s e t、計測タイミング t m e s を設定する。切替タイミング t s e t は制御信号 C s によって送られる、切替部 1 6 - 1 の切替タイミングであり、計測タイミング t m e s は制御信号 C v、C a によって送られる、平均処理部 1 1 が A D C 1 4 からの計測値を取り込むタイミングである。図 2 (b) < 2 > に示すように、切替タイミング t s e t と計測タイミング t m e s との間にはタイムラグ (図 2 (b) < 2 > の例では、タイマ信号 T I M 2 の 2 パルス分のタイムラグ) が設けられている。このタイムラグは、切替部 1 6 - 1 が切替タイミング t s e t を受け取った後安定化するまでの時間、計測対象の計測値が安定化するまでの時間等を勘案して設定される。本実施の形態では、切替タイミング t s e t と計測タイミング t m e s との間のタイムラグは固定値とされているが、タイムラグの値は制御部 1 2 において使用されるソフトウェアで任意の値に設定が可能である。

【 0 0 3 4 】

以上詳述したように、本実施の形態に係る半導体装置 1 0 では、切替部 1 6、A D C 1 4、平均処理部 1 1 における各処理が予め設定した計測シーケンスに従い、予め設定したタイマ信号に基づいてハードウェアによる自立処理によって実行される。この際計測シーケンスは、制御部 1 2 においてソフトウェアにより設定可能となっており、計測対象の計測順序、計測回数等について柔軟に設定可能とされている。また、タイマ信号はタイマ 1 3 によって自律的に生成され、例えば制御部 1 2 から停止信号が送出されない限り一定の処理タイミングを供給し続ける。この処理タイミングは、切替部 1 6、A D C 1 4、平均処理部 1 1、制御部 1 2 の各々の処理時間を勘案して、最短時間での処理が実行されるように設定されている。タイマ 1 3 におけるタイマ信号のタイミング間隔等もソフトウェアで柔軟に設定が可能である。

【 0 0 3 5 】

10

20

30

40

50

さらに、本実施の形態に係る半導体装置 10 では、平均処理 i を実行する区間を設定し、平均計測値を出力するタイミングを規定するタイマ信号 $TIM1$ と、計測シーケンス内の切替タイミング t_{set} 、計測タイミング t_{mes} を規定する 2 つのタイマ信号を用いている。このことにより制御部 12 による切替部 16 - 1、ADC 14、平均処理部 11 の各部における処理が簡素化されるので、制御部 12 の負荷が軽減される。

【0036】

[第2の実施の形態]

図3を参照して、本実施の形態に係る半導体装置および計測処理システムについて説明する。図3に示すように、本実施の形態に係る計測処理システムは、半導体装置 10 A、および切替部 16 - 3、16 - 4、16 - 5を含んで構成されている。また、図3に示すように、半導体装置 10 Aは、平均処理部 11、制御部 12、タイマ 13、ADC 14、切替設定部 15、切替部 16 - 2、CPU 20、およびメモリ 21を含んで構成されている。また、半導体装置 10 Aは、外部に切替部 16 - 3、16 - 4、16 - 5を備えている。半導体装置 10 Aの計測対象は、回路 A1、A2、 \dots 、An、回路 B1、回路 C1、C2である。

【0037】

平均処理部 11、制御部 12、タイマ 13、およびADC 14の機能は上記第1の実施の形態と同様なので詳細な説明を省略する。本実施の形態に係る半導体装置 10 Aでは、上記半導体装置 10 に対して、切替設定部 15、切替部 16 - 2、CPU 20、メモリ 21、およびバス 22 が追加されている。

【0038】

切替部 16 - 2は、ADC 14入力の直近に設けられた切替部であり、半導体装置 10 Aに標準的に装備されている。このように、切替部は外部のみならず内部に設けてもよい。半導体装置 10 Aでは、計測対象が $(n+3)$ 個で、これらの計測対象を 4 個の切替部で制御することになるので、切替が煩雑になる。そこで本実施の形態では、各切替部の切替を制御する専用の切替設定部 15を設けている。切替設定部 15は、制御部 12の指示に基づき、ADC 14に入力される計測対象の計測値を 1 つずつ切り替える。

【0039】

本実施の形態に係る半導体装置 10 Aにおいても、制御部 12、平均処理部 11、ADC 14、切替設定部 15はタイマ 13が生成するタイマ信号 $TIM1$ 、 $TIM2$ に従って動作し、制御部 12において設定される計測シーケンスに従って平均処理 i が実行される。

【0040】

CPU 20は、例えば平均処理部 11からバス 22経由で受け取った各平均計測値を、当該平均計測値を用いて所定の処理を実行する外部の機能部に通信機能(図示省略)を介して供給する。メモリ 21は、例えば、平均処理部 11が算出した平均計測値を記憶する。

【0041】

半導体装置 10 Aでも、上記半導体装置 10 同様、ADC 14から送られてくる各計測対象の計測値に対して指定されたサンプル数の平均化処理を実行する。また、平均化処理は、計測シーケンスに基づいて各計測対象の計測回数、計測順序が個別に設定される。

【0042】

例えば、図3に示す回路 A1、回路 A2(以下、「回路 A1」等を「A1」等と表記する)の計測値を交互に計測して平均化処理する場合、計測シーケンスを例えば、 $\langle A1, A2, A1, A2, \dots, A1, A2 \rangle$ として、計測対象の順序、回数を規定する。この場合の計測シーケンスにおける繰り返し周期は $(A1, A2)$ である。A1、A2の各々の計測値はADC 14に順次交互に取り込まれ、記憶回路 31(図1(b)参照)に割り振られ、個別に平均計測値が算出される。上記計測シーケンスではA1、A2を交互に配置する形態を例示したが、この配置に制限はなく、A1、A2を各々連続して配置してもよい。また、計測対象の数も2つに限られず、任意の数としてよいし、計測対象の数に応じて切替部 16も必要な数だけ設けてよい。また、 $(A1, A2)$ の単位で繰り返す必要もなく、A1、A2の各々の計測回数に応じて異なる数配置してもよい。

10

20

30

40

50

【 0 0 4 3 】

さらに、本実施の形態では、ある回路の計測値を他の回路の出力によって制御する場合にも適用される。例えばある回路の計測値をパラメータとして値を変えたいような場合であり、このような場合は他の回路である回路の計測値を変更する。ここでいう計測値の変更には、例えば計測対象の回路のゲインを変えるような場合も含まれる。図 3 に示す回路では、例えば、A 1 は切替部 1 6 - 4 の出力である B 1 または C 1 によって計測値が変更され、A 2 は切替部 1 6 - 5 の出力である C 1 または C 2 によって計測値が変更される。このような場合にも、切替部 1 6 - 4、または切替部 1 6 - 5 の設定により計測することが可能である。

【 0 0 4 4 】

ここで、以下、例えば B 1 によって値が変更された A 1 を A 1 (B 1) のように表現する。この場合、計測シーケンスは、例えば、< A 1 (B 1)、A 2、A 1 (C 1)、A 2、A 1 (B 1)、A 2、A 1 (C 1)、A 2、A 1 (C 1)、A 2 > のように設定する。この場合の計測シーケンスにおける繰り返し周期は、(A 1 (B 1)、A 2、A 1 (C 1)、A 2) である。このことにより、A 1 (B 1)、A 2、A 1 (C 1) についてサンプル数を指定して、各々の平均計測値を取得することができる。なお、必ずしも (A 1 (B 1)、A 2、A 1 (C 1)、A 2) の周期で繰り返す必要がないことは上述のとおりである。

【 0 0 4 5 】

より具体的には、A 1 (B 1)、A 2、A 1 (C 1) の各々について連続して計測し、かつ各々異なるサンプル数で平均計測値を算出してもよい。例えば、A 1 (B 1)、A 1 (C 1)、A 2 の計測条件について以下のように設定する。

A 1 (B 1) : 連続計測数 = 2、サンプル数 = 4。

A 1 (C 1) : 連続計測数 = 3、サンプル数 = 1 0。

A 2 : 連続計測数 = 1、サンプル数 = 6。

この場合の計測シーケンスは、以下ようになる。

< A 1 (B 1)、A 1 (B 1)、A 1 (C 1)、A 1 (C 1)、A 1 (C 1)、A 2、A 1 (B 1)、A 1 (B 1)、A 1 (C 1)、A 1 (C 1)、A 1 (C 1)、A 2、A 1 (C 1)、A 1 (C 1)、A 1 (C 1)、A 2、A 1 (C 1)、A 2、A 2、A 2 >

上記計測シーケンスは、制御部 1 2 におけるソフトウェアによって設定される。

【 0 0 4 6 】

以上詳述したように、本実施の形態に係る半導体装置 1 0 A によれば、外部のみならず内部にも切替部 1 6 を設けた形態において、多数の計測値を平均処理して平均計測値を算出する構成を備えた半導体装置および計測処理システムにおいて、ソフトウェア処理する場合と比較して、より正確な平均計測値をより短時間で取得することが可能となる。また、本実施の形態に係る半導体装置 1 0 A によれば C P U 2 0 とは独立したハードウェアが平均化処理を実行するため、上記比較例に係る半導体装置 1 0 0 と比較して、C P U 2 0 におけるソフトウェア処理の負荷が軽減される。そのため、C P U 2 0 は他のソフトウェア処理を取り込むことも可能になる。あるいは、負荷が軽減された結果 C P U 2 0 の動作速度を低減することも可能となるとともに、プログラム、データのためのメモリ容量の低減も可能となる。

【 0 0 4 7 】

[第 3 の実施の形態]

図 4 を参照して、本実施の形態に係る半導体装置および計測処理システムについて説明する。図 4 に示すように、本実施の形態に係る計測システムは、半導体装置 1 0 B、切替部 1 6 - 3、1 6 - 4、1 6 - 5、1 6 - 7 を含んで構成されている。また、図 4 に示すように、半導体装置 1 0 B は、図 3 に示す半導体装置 1 0 A に、D A C (デジタルアナログ変換回路) 制御部 2 3、D A C 2 4、および切替部 1 6 - 6 を付加した形態である。従って、半導体装置 1 0 A と同様の構成には同じ符号を付して、詳細な説明を省略する。半導体装置 1 0 B では、さらに外部に切替部 1 6 - 7 が接続されている。なお、D A C 制御

10

20

30

40

50

部 2 3、D A C 2 4、および切替部 1 6 - 6、1 6 - 7 は、本発明に係る「変更設定部」の一例である。

【 0 0 4 8 】

D A C 制御部 2 3、D A C 2 4、および切替部 1 6 - 6、1 6 - 7 はアナログ信号によって外部の回路（計測対象）の計測値を変更する機能を有する。すなわち、半導体装置 1 0 B は、外部の回路を内部の回路によって制御する構成を備えている。例えば、図 4 において、B 1、C 1 は切替部 1 6 - 7 を切り替えることによって、半導体装置 1 0 B からの出力によって制御することができる。

【 0 0 4 9 】

ここで、計測対象となる回路においては、計測の結果に応じて回路に供給する信号の値を変更する必要が発生する場合がある。また、回路の計測項目の種類に合わせて回路に供給する信号の値を変えたい場合もある。本実施の形態に係る半導体装置 1 0 B は、D A C 制御部 2 3、D A C 2 4、および切替部 1 6 - 6 を備えることによって、このような機能を標準的に装備することが可能となっている。

10

【 0 0 5 0 】

D A C 制御部 2 3 は、制御部 1 2 の指示に基づいて D A C 2 4 を制御する機能を有する。D A C 制御部 2 3 は、制御部 1 2 の指示に基づいて、外部の回路（図 4 の例では、B 1、C 1）を制御するデジタル信号を生成する。外部の回路を制御するデジタル信号は、D A C 制御部 2 3 が半導体装置 1 0 B の外部から取り込むように構成してもよい。

【 0 0 5 1 】

D A C 2 4 は、D A C 制御部 2 3 から受け取ったデジタル信号をアナログ信号に変換する。切替部 1 6 - 6、1 6 - 7 は、D A C 2 4 からのアナログ信号を供給する回路（B 1、C 1）を切り替える。

20

【 0 0 5 2 】

図 4 に示すように、D A C 制御部 2 3、D A C 2 4 には制御部 1 2 から制御信号が入力され、D A C 制御部 2 3 によって制御される。D A C 制御部 2 3、D A C 2 4、切替部 1 6 - 6、1 6 - 7 における処理も、図 1 に示すタイマ信号 T I M 1、T I M 2 から供給されるタイミング信号に基づいて実行される。また、D A C 2 4 から供給されるアナログ信号の順序、回数も図 2（c）に示す計測シーケンスに組み込まれて設定される。

【 0 0 5 3 】

[第 4 の実施の形態]

図 5 を参照して、本実施の形態に係る半導体装置および計測処理システムについて説明する。図 5（a）に示すように、本実施の形態に係る計測システムは、半導体装置 1 0 C、切替部 1 6 - 1 を含んで構成されている。また、図 5（a）に示すように、半導体装置 1 0 C は、図 1 に示す半導体装置 1 0 に、タイマ 1 3 から制御部 1 2 に入力される A D C 用タイマ信号 T I M A、制御部 1 2 からタイマ 1 3 に入力されるタイマ制御信号 T c を追加した形態である。従って、半導体装置 1 0 と同様の構成には同じ符号を付して、詳細な説明を省略する。

30

【 0 0 5 4 】

本実施の形態に係る A D C 用タイマ信号 T I M A は、計測タイミング t m e s から切替タイミング t s e t までの期間を設定する信号である。一方、タイマ制御信号 T c は、タイマ信号 T I M 2 および A D C 用タイマ信号 T I M A を発生させるタイマの起動トリガを発生する信号である。

40

【 0 0 5 5 】

ここで、上記第 1 の実施の形態においては、切替タイミング t s e t から計測タイミング t m e s までの期間であるタイムラグは固定値とされていた。第 1 の実施の形態においては、このタイムラグが、切替部 1 6 - 1 が切替タイミング t s e t を受け取った後安定化するまでの時間を勘案するとともに、計測対象としての回路 A、回路 B の各々について計測対象の計測値が安定化するまでの時間等も勘案して設定されていた。しかしながら、計測処理システム等の特性に応じて、このタイムラグをより柔軟に設定することが求めら

50

れる場合もある。本実施の形態は、このようなシステムに対応可能な構成となっている。

【0056】

図5(b)を参照して、半導体装置10Cの作用についてより詳細に説明する。図5(b)<1>は、図2(c)に示す計測シーケンスと同じものであり、計測期間 T_m を周期としている。また切替タイミング t_{set} から計測タイミング t_{mes} までのタイムラグはタイマTIM2で設定され、計測タイミング t_{mes} から切替タイミング t_{set} までの期間はADC用タイマ信号TIMAで設定される。ここで、半導体装置10Cでは、タイマ信号TIM2およびADC用タイマ信号TIMAを発生させるタイマ(図示省略)は、当該タイマを起動させるトリガ信号が入力されると、予め定められた時間オンとなった(計時した後)後、自動的にオフになるタイマとなっている。本実施の形態では、タイマ信号TIM2の計時時間とADC用タイマ信号TIMAの計時時間とは異なる時間とされているが、同じ時間であってもよい。

10

【0057】

タイマ制御信号Tcは、タイマ信号TIM2およびADC用タイマ信号TIMAを発生させるタイマの起動トリガを発生する信号としての機能を有する。すなわち、図5(b)<1>に示す最初の回路Aの計測において、タイマ制御信号Tcは、時刻 t_1 、 t_2 、 t_3 の各々において1つずつパルスを発生している。そして、時刻 t_1 におけるパルスを起動トリガとしてタイマ信号TIM2のタイマが起動して切替タイミング t_{set} を規定し、タイマ信号TIM2のタイマは予め定められた計時時間の後にオフする。この際のタイマ信号TIM2が制御部12に送信される。このタイマ信号TIM2のタイマがオフしたタイミングが計測タイミング t_{mes} となり、回路Aの計測が実行される。

20

【0058】

一方制御部12はこのタイマ信号TIM2用のタイマのオフを検知し、検知したことをタイマ13に送信する。この検知信号に基づいてタイマ13は、ADC用タイマ信号のタイマを起動させる起動トリガを時刻 t_2 において発出する。時刻 t_2 におけるパルスを起動トリガとしてADC用タイマ信号TIMAのタイマは予め定められた時間計時した後オフする。この際のADC用タイマ信号TIMAが制御部12に送信される。このADC用タイマ信号TIMAのタイマの計時時間によって、計測タイミング t_{mes} から切替タイミング t_{set} までの期間が規定される。制御部12はこのADC用タイマ信号TIMAのタイマのオフを検知し、検知したことをタイマ13に送信する。この検知信号が時刻 t_3 におけるタイマ制御信号Tcのパルスとなり、当該パルスを起動トリガとしてタイマ信号TIM2が起動し、以下同様の動作によって、続く回路Bの計測が実行される。

30

【0059】

ここで、本実施の形態では、回路Bに対する切替タイミング t_{set} から計測タイミング t_{mes} までの期間は回路Aに対する切替タイミング t_{set} から計測タイミング t_{mes} までの期間と同じ期間とされているが、回路Aとは異なる期間であってもよい。この際、タイマ制御信号Tcに基づいてタイマ信号TIM2を発生させるタイマの設定を変更することでタイマ信号TIM2の計時時間を変更してもよいし、タイマ信号TIM2の計時時間の異なるタイマ信号を発生させるタイマ(図示省略)をさらに設け、該タイマを起動させてもよい。また、回路Bに対する計測タイミング t_{mes} から切替タイミング t_{set} までの期間に関しても同様である。

40

【0060】

さらに、本実施の形態は、第2の実施の形態のように複数の切替部を有する場合においても適用可能である。この際、切替タイミング t_{set} から計測タイミング t_{mes} までの期間を設定するタイマ及び計測タイミング t_{mes} から切替タイミング t_{set} までの期間を設定するタイマを、切替部や計測対象としての回路の数に応じてさらに設けた構成とすることも可能である。

【0061】

以上のように、本実施の形態に係る半導体装置および計測処理システムによれば、切替タイミング t_{set} から計測タイミング t_{mes} までの期間を測定対象等に応じて、柔軟

50

に設定できるという効果を奏する。

【符号の説明】

【0062】

10、10A、10B、10C、100	半導体装置	
11	平均処理部	
12	制御部	
13	タイマ	
14	A D C	
15	切替設定部	
16、16-1～から16-7	切替部	10
20	C P U	
21	メモリ	
22	バス	
23	D A C 制御部	
24	D A C	
31、31-1、31-2、・・・、31-n	記憶回路	
32	平均化回路	
Cv、Ca、Cs	制御信号	
Sa	アナログ計測値	
Sd	デジタル計測値	20
TIM1、TIM2	タイマ信号	
Tm	計測期間	
Tw	予備期間	
tset	切替タイミング	
times	計測タイミング	
TIMA	A D C 用タイマ信号	
Tc	タイマ制御信号	

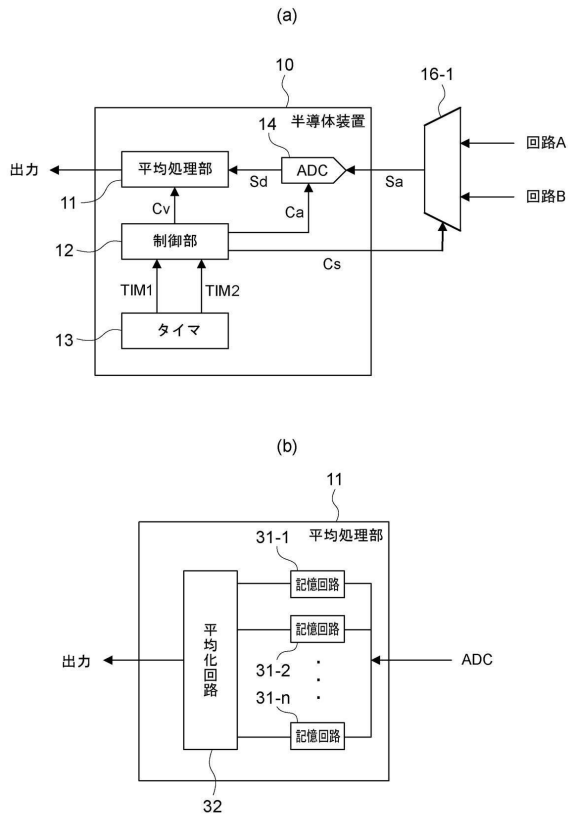
30

40

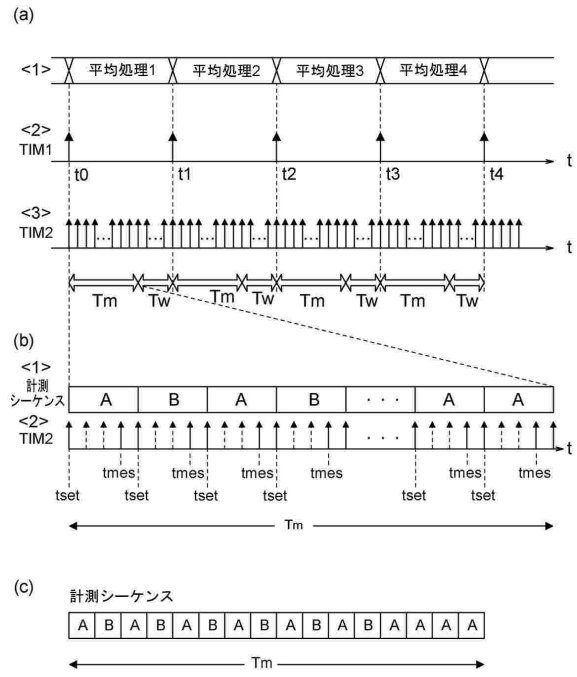
50

【図面】

【図1】



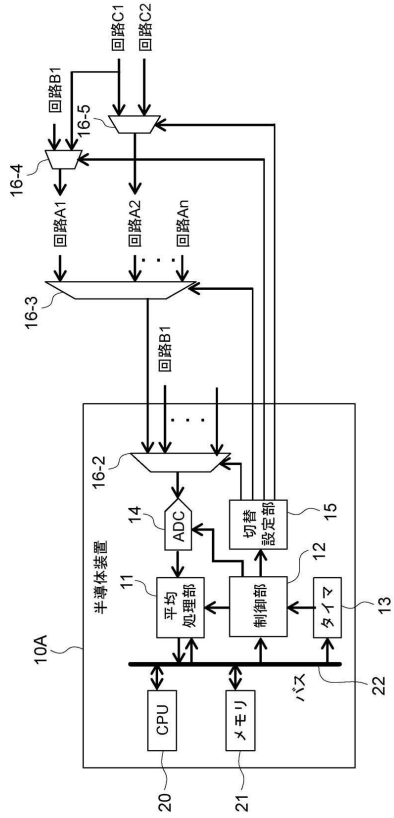
【図2】



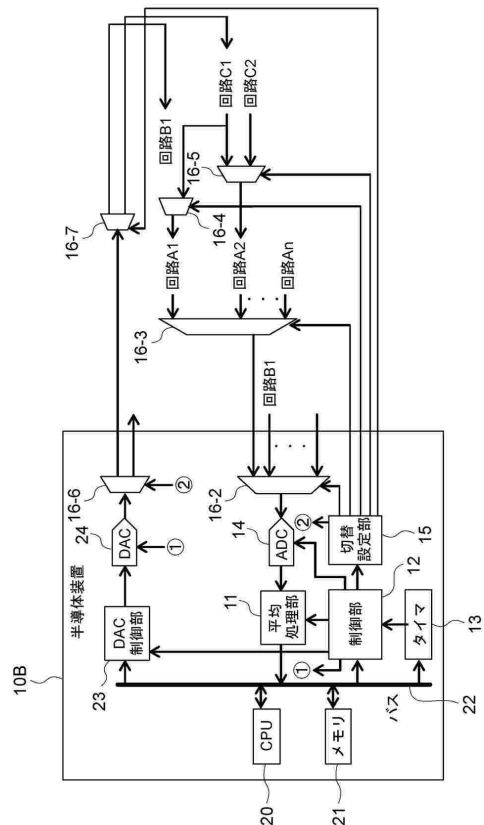
10

20

【図3】



【図4】

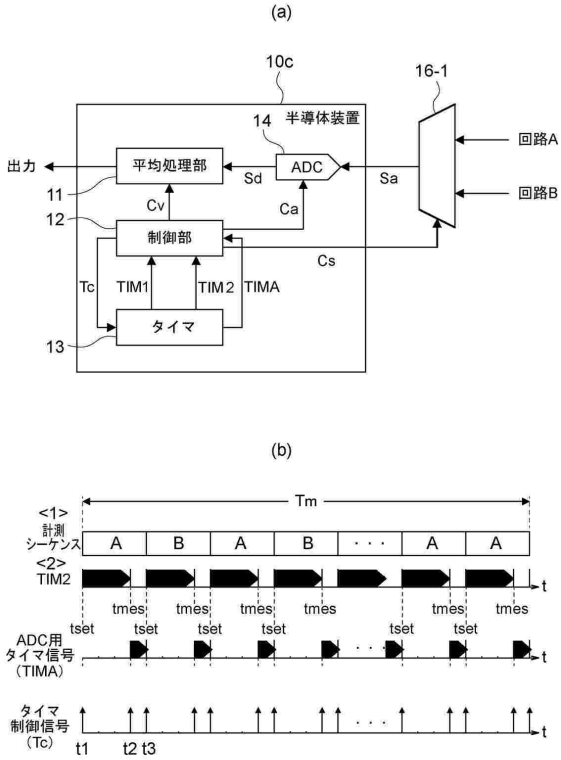


30

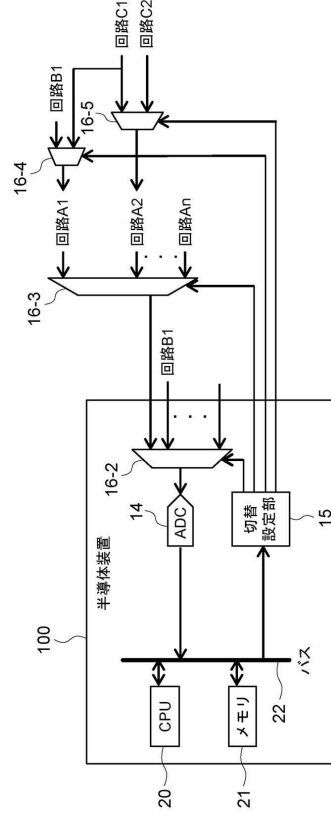
40

50

【図5】



【図6】



10

20

30

40

50

フロントページの続き

- (56)参考文献 特表2018-512628(JP,A)
特開平4-227118(JP,A)
特開2004-181540(JP,A)
特開2012-252014(JP,A)
特開2006-112346(JP,A)
特開2015-11474(JP,A)
特開2006-10541(JP,A)
特開平6-265376(JP,A)
特開2011-211451(JP,A)
特開平11-318899(JP,A)

(58)調査した分野 (Int.Cl., DB名)

G01D 1/00 - 1/18、21/00
G06F 1/00 - 1/14
G08C 13/00 - 25/04
G05B 19/00 - 23/02
G01R 19/00