



## (12)发明专利

(10)授权公告号 CN 104158552 B

(45)授权公告日 2016.11.23

(21)申请号 201410378265.5

H04L 25/06(2006.01)

(22)申请日 2014.08.01

H04L 25/03(2006.01)

(65)同一申请的已公布的文献号

申请公布号 CN 104158552 A

(43)申请公布日 2014.11.19

(73)专利权人 华为技术有限公司

地址 518129 广东省深圳市龙岗区坂田华为总部办公楼

(72)发明人 陈鹏

(74)专利代理机构 深圳市深佳知识产权代理事务所(普通合伙) 44285

代理人 王仲凯

(56)对比文件

CN 103430456 A, 2013.12.04, 说明书第4段, 图1a.

CN 102223330 A, 2011.10.19, 权利要求1-10, 图1.

CN 101610090 A, 2009.12.23, 全文.

CN 101616125 A, 2009.12.30, 全文.

CN 103401613 A, 2013.11.20, 全文.

CN 103067321 A, 2013.04.24, 全文.

CN 102739584 A, 2012.10.17, 全文.

审查员 马晓晓

(51)Int.Cl.

H04B 1/04(2006.01)

H04B 1/10(2006.01)

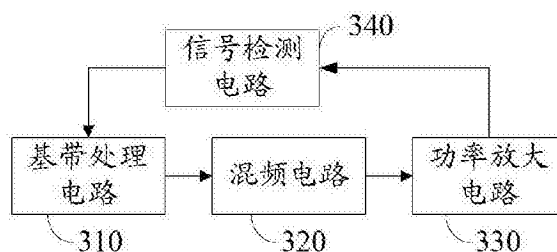
权利要求书4页 说明书18页 附图4页

(54)发明名称

零中频发射机、接收机及相关方法和系统

(57)摘要

本发明公开了一种零中频发射机、接收机及相关方法和系统,以解决现有的零中频系统的本振泄露问题。在本发明一些可行的实施方式中,零中频发射机可包括:基带处理电路,用于生成两路I/Q基带信号;混频电路,用于将所述两路I/Q基带信号分别与两路本振信号进行混频,并叠加,生成混频信号;功率放大电路,包括N个级联的功率调整单元,用于对所述混频信号进行功率调整;信号检测电路,用于对第m级功率调整单元的输出信号进行采样检测,得到反馈信号;基带处理电路,还用于根据所述反馈信号估算校正矩阵,对所述两路I/Q基带信号进行校正,以抑制所述混频电路泄露到所述混频电路的输出端至所述功率放大电路的第m级功率调整单元的本振泄露。



1. 一种零中频发射机,其特征在于,包括:

基带处理电路,用于生成两路同相正交I/Q基带信号;

混频电路,耦合至所述基带处理电路,用于将所述基带处理电路输出的所述两路I/Q基带信号分别与两路本振信号进行混频,并将混频后的信号叠加,生成一路混频信号;

功率放大电路,耦合至所述混频电路,所述功率放大电路包括N个级联的功率调整单元,所述功率放大电路用于对所述混频信号进行功率调整,其中,N为正整数;

信号检测电路,用于对所述功率放大电路中的第m级功率调整单元的输出信号进行采样检测,得到反馈信号,其中m为小于或等于N的正数,所述反馈信号中包含所述混频电路泄露到所述混频电路的输出端至所述功率放大电路的第m级功率调整单元的本振泄露;

所述基带处理电路,还用于根据所述反馈信号估算校正矩阵,并利用所述校正矩阵对所述两路I/Q基带信号进行校正,以抑制所述混频电路泄露到所述混频电路的输出端至所述功率放大电路的第m级功率调整单元的本振泄露。

2. 根据权利要求1所述的零中频发射机,其特征在于,

所述信号检测电路为包络检波器,所述包络检波器用于对所述第m级功率调整单元的输出信号进行包络检波,获取包络信号,以所述包络信号作为反馈信号,输出给所述基带处理电路。

3. 根据权利要求1所述的零中频发射机,其特征在于,所述基带处理电路包括:

调制解调器,用于生成两路数字I/Q基带信号;

数模转换器,用于对所述调制解调器输出的两路数字I/Q基带信号进行数模转换,生成两路模拟I/Q基带信号,输出给所述混频电路;

模数转换器,用于将所述反馈信号转换为数字信号,输出给所述调制解调器;

所述调制解调器,还用于根据所述反馈信号估算本振泄露校正参数,及相位与幅度校正参数,所述相位与幅度校正参数用于抑制所述两路数字I/Q基带信号的相位不平衡和幅度不平衡,所述本振泄露校正参数用于抑制所述混频电路泄露到所述混频电路的输出端至所述功率放大电路的第m级功率调整单元的本振泄露;根据所述本振泄露校正参数,及相位与幅度校正参数,构建校正矩阵,并利用所述校正矩阵对所述两路数字I/Q基带信号进行校正。

4. 根据权利要求1至3中任一项所述的零中频发射机,其特征在于,所述根据所述反馈信号估算校正矩阵,并利用所述校正矩阵对所述两路I/Q基带信号进行校正,包括:

将所述反馈信号除以 $g_{vva}$ 得到复信号 $Z_n$ , $g_{vva}$ 表示所述功率放大电路中前m级功率调整单元总增益;

构建校正公式 $\begin{bmatrix} I_1 \\ Q_1 \end{bmatrix} = \begin{bmatrix} g_{11} & g_{12} \\ 0 & \beta \end{bmatrix} \begin{bmatrix} I_0 \\ Q_0 \end{bmatrix} + \begin{bmatrix} d-i \\ d-q \end{bmatrix}$ ,及代价函数 $e_n = Z_n^2 - (I_1^2 + Q_1^2)$ ,其中,  
 $\begin{bmatrix} I_0 \\ Q_0 \end{bmatrix}$ 表示所述基带处理电路生成的I/Q基带信号, $\begin{bmatrix} I_1 \\ Q_1 \end{bmatrix}$ 表示校正后的I/Q基带信号;

将所述校正公式代入所述代价函数,通过求 $e_n$ 对时间的偏导数获取 $e_n$ 的极值,得到与所述极值对应的校正参数 $g_{11}$ 、 $g_{12}$ 、 $\beta$ 、 $d-i$ 、 $d-q$ ;

根据 $g_{11}$ 、 $g_{12}$ 、 $\beta$ 、 $d_i$ 、 $d_q$ ,按照校正公式 $\begin{bmatrix} I_1 \\ Q_1 \end{bmatrix} = \begin{bmatrix} g_{11} & g_{12} \\ 0 & \beta \end{bmatrix} \begin{bmatrix} I_0 \\ Q_0 \end{bmatrix} + \begin{bmatrix} d_i \\ d_q \end{bmatrix}$ 进行校正。

5.一种零中频接收机,其特征在于,包括:数字前端处理器、均衡器、校正器和硬判决器;

数字前端处理器,用于接收射频信号,对所述射频信号进行滤波处理;

均衡器,耦合至所述数字前端处理器,用于对所述数字前端处理器的输出信号进行均衡处理;

校正器,分别耦合至与所述均衡器和硬判决器,用于获取所述均衡器的输出信号以及所述硬判决器输出的硬判决信号,所述硬判决信号中包含所述射频信号中残留的本振泄露,根据所述硬判决信号估算校正矩阵,并利用所述校正矩阵对所述均衡器的输出信号进行校正,以抑制所述射频信号中残留的本振泄露,输出校正后的射频信号;

硬判决器,用于对所述校正器输出的校正后的射频信号进行硬判决,生成硬判决信号。

6.根据权利要求5所述的零中频接收机,其特征在于,所述校正器还用于:

根据所述硬判决信号估算本振泄露校正参数,以及相位与幅度校正参数,所述本振泄露用于抑制所述射频信号中残留的本振泄露,所述相位与幅度校正参数用于抑制所述射频信号的相位不平衡和幅度不平衡;

根据所述本振泄露校正参数,以及相位与幅度校正参数,构建校正矩阵。

7.根据权利要求5或6所述的零中频接收机,其特征在于,根据所述硬判决信号估算校正矩阵,并利用所述校正矩阵对所述均衡器的输出信号进行校正包括:

构建校正公式 $\begin{bmatrix} \hat{I} \\ \hat{Q} \end{bmatrix} = \begin{bmatrix} g_{11} & g_{12} \\ 0 & \beta \end{bmatrix} \begin{bmatrix} I_d \\ Q_d \end{bmatrix} + \begin{bmatrix} d_i \\ d_q \end{bmatrix}$ ,及代价函数 $e_n^2 = (I_{ref} - \hat{I})^2 + (Q_{ref} - \hat{Q})^2$ ,

其中, $I_{ref}$ 和 $Q_{ref}$ 表示硬判决信号, $\begin{bmatrix} \hat{I} \\ \hat{Q} \end{bmatrix}$ 表示校正后的射频信号;

将所述校正公式代入所述代价函数,通过求 $e_n^2$ 对时间的偏导数获取 $e_n^2$ 的极值,得到与所述极值对应的校正参数 $g_{11}$ 、 $g_{12}$ 、 $\beta$ 、 $d_i$ 、 $d_q$ ;

根据 $g_{11}$ 、 $g_{12}$ 、 $\beta$ 、 $d_i$ 、 $d_q$ ,按照所述校正公式 $\begin{bmatrix} \hat{I} \\ \hat{Q} \end{bmatrix} = \begin{bmatrix} g_{11} & g_{12} \\ 0 & \beta \end{bmatrix} \begin{bmatrix} I_d \\ Q_d \end{bmatrix} + \begin{bmatrix} d_i \\ d_q \end{bmatrix}$ 进行校正;

其中, $I_d$ 、 $Q_d$ 为所述均衡器的输出信号。

8.一种零中频发射机抑制本振泄露的方法,其特征在于,所述零中频发射机包括:基带处理电路,混频电路,功率放大电路,以及信号检测电路;所述功率放大电路包括N个级联的功率调整单元,N为正整数;

所述方法包括:

利用基带处理电路生成两路同相正交I/Q基带信号,利用混频电路将所述两路I/Q基带信号分别与两路本振信号进行混频,并将混频后的信号叠加,生成一路混频信号,利用功率放大电路对所述混频信号进行功率调整;

利用信号检测电路对所述功率放大电路中的第m级功率调整单元的输出信号进行采样检测,得到反馈信号,其中,m为小于或等于N的正整数,所述反馈信号中包含所述混频电路

泄露到所述混频电路的输出端至所述功率放大电路的第m级功率调整单元的本振泄露；

根据所述反馈信号估算校正矩阵，并利用所述校正矩阵对所述两路I/Q基带信号进行校正，以抑制所述混频电路泄露到所述混频电路的输出端至所述功率放大电路的第m级功率调整单元的本振泄露。

9. 根据权利要求8所述的方法，其特征在于，所述利用信号检测电路对所述功率放大电路中的第m级功率调整单元的输出信号进行采样检测，得到反馈信号包括：

所述信号检测电路为包络检波器，利用所述包络检波器对所述第m级功率调整单元的输出信号进行包络检波，获取包络信号，以所述包络信号作为反馈信号。

10. 根据权利要求8所述的方法，其特征在于，所述根据所述反馈信号估算校正矩阵包括：

根据所述反馈信号估算本振泄露校正参数，及相位与幅度校正参数，所述相位与幅度校正参数用于抑制所述两路数字I/Q基带信号的相位不平衡和幅度不平衡，所述本振泄露校正参数用于抑制所述混频电路泄露到所述混频电路的输出端至所述功率放大电路的第m级功率调整单元的本振泄露；根据所述本振泄露校正参数，及相位与幅度校正参数，构建校正矩阵。

11. 根据权利要求8至10中任一所述的方法，其特征在于，所述根据所述反馈信号估算校正矩阵，并利用所述校正矩阵对所述两路I/Q基带信号进行校正包括：

将所述反馈信号除以 $g_{vva}$ 得到复信号 $Z_n$ ， $g_{vva}$ 表示所述功率放大电路中前m级功率调整单元总增益；

构建校正公式 $\begin{bmatrix} I_1 \\ Q_1 \end{bmatrix} = \begin{bmatrix} g_{11} & g_{12} \\ 0 & \beta \end{bmatrix} \begin{bmatrix} I_0 \\ Q_0 \end{bmatrix} + \begin{bmatrix} d-i \\ d-q \end{bmatrix}$ ，及代价函数 $e_n = Z_n^2 - (I_1^2 + Q_1^2)$ ，其中，其中， $\begin{bmatrix} I_0 \\ Q_0 \end{bmatrix}$ 表示所述基带处理电路生成的I/Q基带信号， $\begin{bmatrix} I_1 \\ Q_1 \end{bmatrix}$ 表示校正后的I/Q基带信号；

将所述校正公式代入所述代价函数，通过求 $e_n$ 对时间的偏导数获取 $e_n$ 的极值，得到与所述极值对应的校正参数 $g_{11}$ 、 $g_{12}$ 、 $\beta$ 、 $d-i$ 、 $d-q$ ；

根据 $g_{11}$ 、 $g_{12}$ 、 $\beta$ 、 $d-i$ 、 $d-q$ ，按照校正公式 $\begin{bmatrix} I_1 \\ Q_1 \end{bmatrix} = \begin{bmatrix} g_{11} & g_{12} \\ 0 & \beta \end{bmatrix} \begin{bmatrix} I_0 \\ Q_0 \end{bmatrix} + \begin{bmatrix} d-i \\ d-q \end{bmatrix}$ 进行校正。

12. 一种零中频接收机抑制本振泄露的方法，其特征在于，所述零中频接收机包括：数字前端处理器，均衡器，校正器，以及硬判决器；

所述方法包括：

利用所述数字前端处理器接收射频信号，对所述射频信号进行滤波处理；

利用所述均衡器对所述数字前端处理器的输出信号进行均衡处理；

利用所述校正器获取所述均衡器的输出信号以及所述硬判决器输出的硬判决信号，所述硬判决信号中包括包含所述射频信号中残留的本振泄露，根据所述硬判决信号估算校正矩阵，并利用所述校正矩阵对所述均衡器的输出信号进行校正，以抑制所述射频信号中残留的本振泄露，输出校正后的射频信号；

利用所述硬判决器对所述校正器输出的校正后的射频信号进行硬判决，生成硬判决信号。

13. 根据权利要求12所述的方法, 其特征在于, 所述根据所述硬判决信号估算校正矩阵包括:

根据所述硬判决信号估算本振泄露校正参数, 以及相位与幅度校正参数, 所述本振泄露用于抑制所述射频信号中残留的本振泄露, 所述相位与幅度校正参数用于抑制所述射频信号的相位不平衡和幅度不平衡; 根据所述本振泄露校正参数, 以及相位与幅度校正参数, 构建校正矩阵。

14. 根据权利要求12或13所述的方法, 其特征在于, 所述根据所述硬判决信号估算校正矩阵, 并利用所述校正矩阵对所述均衡器的输出信号进行校正包括:

$$\text{构建校正公式} \begin{bmatrix} \hat{I} \\ \hat{Q} \end{bmatrix} = \begin{bmatrix} g_{11} & g_{12} \\ 0 & \beta \end{bmatrix} \begin{bmatrix} I_d \\ Q_d \end{bmatrix} + \begin{bmatrix} d\_i \\ d\_q \end{bmatrix}, \text{及代价函数 } e_n^2 = (I_{ref} - \hat{I})^2 + (Q_{ref} - \hat{Q})^2,$$

其中,  $I_{ref}$  和  $Q_{ref}$  表示硬判决信号,  $\begin{bmatrix} \hat{I} \\ \hat{Q} \end{bmatrix}$  表示校正后的射频信号;

将所述校正公式代入所述代价函数, 通过求  $e_n^2$  对时间的偏导数获取  $e_n^2$  的极值, 得到与所述极值对应的校正参数  $g_{11}$ 、 $g_{12}$ 、 $\beta$ 、 $d\_i$ 、 $d\_q$ ;

$$\text{根据 } g_{11}、g_{12}、\beta、d\_i、d\_q, \text{按照所述校正公式} \begin{bmatrix} \hat{I} \\ \hat{Q} \end{bmatrix} = \begin{bmatrix} g_{11} & g_{12} \\ 0 & \beta \end{bmatrix} \begin{bmatrix} I_d \\ Q_d \end{bmatrix} + \begin{bmatrix} d\_i \\ d\_q \end{bmatrix} \text{进行校正;}$$

其中,  $I_d$ 、 $Q_d$  为所述均衡器的输出信号。

15. 一种微波系统, 其特征在于, 包括:

如权利要求1-4任一所述的零中频发射机, 以及, 如权利要求5-7任一所述的零中频接收机。

## 零中频发射机、接收机及相关方法和系统

### 技术领域

[0001] 本发明涉及通信技术领域,具体涉及一种零中频发射机、接收机及相关方法和系统。

### 背景技术

[0002] 用于无线通信基站等领域的微波收发系统一般包括中频(intermediate frequency, IF)和零中频(zero intermediate frequency, ZIF)两种架构。

[0003] 中频架构微波系统的发射链路如图1所示(滤波器未示出),一般分为室内单元(indoor unit)和室外单元(outdoor unit),室内单元包括调制解调器(Modem),数模转换器(Digital to analog converter, DAC)和第一混频器(Mixer1);室外单元包括第二混频器(Mixer2)和第三混频器(Mixer3)以及功率放大器(power amplifier, PA, 简称功放)等。其工作流程为:在室内单元,基带信号经Modem处理后,由DAC进行数模转换,进行第一次混频到中频IF1;再通过电缆连接到室外单元;在室外单元,进行第二次混频到中频IF2,再同微波本振(Lo)进行第三次混频到微波频段,最后经PA进行功率放大后通过天线发射出去。

[0004] 中频架构的微波系统包括多级混频器,体积大,功耗多,成本高。而当前微波系统的发展趋势是减小体积,向全室外结构发展,在全室外结构下,微波系统发射链路的优化方向是向零中频演进。

[0005] 零中频架构微波系统的发射链路如图2所示(滤波器未示出),包括:Modem, DAC, 混频器,多级功率调整器件和PA。其工作流程为:基带信号经Modem处理后,由DAC进行数模转换,直接同本振信号进行混频到微波频段,然后经多级功率调整器件进行功率调整,最后经PA进行功率放大后通过天线发射出去。其中,多级功率调整器件是为了满足发射增益和动态要求而设置的,每一级功率调整器件一般包括一个驱动级放大器(driver)和一个电压可变衰减器(Voltage Variable Attenuator, VVA)。其中,driver的一个作用在于将信号功率放大到满足PA的输入要求。

[0006] 通常在零中频架构微波系统中,将混频器和多级功率调整器件集成在单片上,称为上变频器(Up Converter, UPC)。零中频架构的微波系统不用多级变频,不需要带通滤波器,容易在单片UPC上实现集成,具有成本低,功耗低,占用体积小,且易于支持大宽带的优点。

[0007] 但是,零中频带来了较为严重的本振泄露(即,直流偏置)等问题。本振泄露是指混频的本振信号泄露到输出端。本振泄露会影响发射频谱模板,使发射的信号不能满足要求,同时,会影响解调性能,使接收机不能准确解调信号。

### 发明内容

[0008] 本发明实施例提供一种零中频发射机、接收机及相关方法和系统,以解决现有的零中频系统的本振泄露问题。

[0009] 本发明第一方面提供一种零中频发射机,包括:

[0010] 基带处理电路,用于生成两路同相正交I/Q基带信号;

[0011] 混频电路,耦合至所述基带处理电路,用于将所述基带处理电路输出的所述两路I/Q基带信号分别与两路本振信号进行混频,并将混频后的信号叠加,生成一路混频信号;

[0012] 功率放大电路,耦合至所述混频电路,所述功率放大电路包括N个级联的功率调整单元,所述功率放大电路用于对所述混频信号进行功率调整,其中,N为正整数;

[0013] 信号检测电路,用于对所述功率放大电路中的第m级功率调整单元的输出信号进行采样检测,得到反馈信号,其中m为小于或等于N的正数,所述反馈信号中包含所述混频电路泄露到所述混频电路的输出端至所述功率放大电路的第m级功率调整单元的本振泄露;

[0014] 所述基带处理电路,还用于根据所述反馈信号估算校正矩阵,并利用所述校正矩阵对所述两路I/Q基带信号进行校正,以抑制所述混频电路泄露到所述混频电路的输出端至所述功率放大电路的第m级功率调整单元的本振泄露。

[0015] 结合第一方面,在第一种可能的实现方式中,所述信号检测电路为包络检波器,所述包络检波器用于对所述第m级功率调整单元的输出信号进行包络检波,获取包络信号,以所述包络信号作为反馈信号,输出给所述基带处理电路。

[0016] 结合第一方面,在第二种可能的实现方式中,所述基带处理电路包括:调制解调器,用于生成两路数字I/Q基带信号;数模转换器,用于对所述调制解调器输出的两路数字I/Q基带信号进行数模转换,生成两路模拟I/Q基带信号,输出给所述混频电路;模数转换器,用于将所述反馈信号转换为数字信号,输出给所述调制解调器;所述调制解调器,还用于根据所述反馈信号估算本振泄露校正参数,及相位与幅度校正参数,所述相位与幅度校正参数用于抑制所述两路数字I/Q基带信号的相位不平衡和幅度不平衡,所述本振泄露校正参数用于抑制所述混频电路泄露到所述混频电路的输出端至所述功率放大电路的第m级功率调整单元的本振泄露;根据所述本振泄露校正参数,及相位与幅度校正参数,构建校正矩阵,并利用所述校正矩阵对所述两路数字I/Q基带信号进行校正。

[0017] 结合第一方面或者第一方面的第一种或第二种可能的实现方式,在第三种可能的实现方式中,所述根据所述反馈信号估算校正矩阵,并利用所述校正矩阵对所述两路I/Q基带信号进行校正,包括:将所述反馈信号除以 $g_{vva}$ 得到复信号 $Z_n$ , $g_{vva}$ 表示所述功率放大电路中前m级功率调整单元总增益;构建校正公式

$$\begin{bmatrix} I_1 \\ Q_1 \end{bmatrix} = \begin{bmatrix} g_{11} & g_{12} \\ 0 & \beta \end{bmatrix} \begin{bmatrix} I_0 \\ Q_0 \end{bmatrix} + \begin{bmatrix} d-i \\ d-q \end{bmatrix}, \text{及代价函数}$$

$$e_n = Z_n^2 - (I_1^2 + Q_1^2), \text{其中,} \begin{bmatrix} I_0 \\ Q_0 \end{bmatrix} \text{表示所述基带处理电路生成的I/Q基带信号,} \begin{bmatrix} I_1 \\ Q_1 \end{bmatrix} \text{表示校正}$$

后的I/Q基带信号;将所述校正公式代入所述代价函数,通过求 $e_n$ 对时间的偏导数获取 $e_n$ 的极值,得到与所述极值对应的校正参数 $g_{11}$ 、 $g_{12}$ 、 $\beta$ 、 $d-i$ 、 $d-q$ ;根据 $g_{11}$ 、 $g_{12}$ 、 $\beta$ 、 $d-i$ 、 $d-q$ ,按照校正公式

$$\begin{bmatrix} I_1 \\ Q_1 \end{bmatrix} = \begin{bmatrix} g_{11} & g_{12} \\ 0 & \beta \end{bmatrix} \begin{bmatrix} I_0 \\ Q_0 \end{bmatrix} + \begin{bmatrix} d-i \\ d-q \end{bmatrix} \text{进行校正。}$$

[0018] 本发明第二方面提供一种零中频接收机,包括:

[0019] 数字前端处理器、均衡器、校正器和硬判决器;

[0020] 数字前端处理器,用于接收射频信号,对所述射频信号进行滤波处理;

[0021] 均衡器,耦合至所述数字前端处理器,用于对所述数字前端处理器的输出信号进

行均衡处理；

[0022] 校正器,分别耦合至与所述均衡器和硬判决器,用于获取所述均衡器的输出信号以及所述硬判决器输出的硬判决信号,所述硬判决信号中包含所述射频信号中残留的本振泄露,根据所述硬判决信号估算校正矩阵,并利用所述校正矩阵对所述均衡器的输出信号进行校正,以抑制所述射频信号中残留的本振泄露,输出校正后的射频信号；

[0023] 硬判决器,用于对所述校正器输出的校正后的射频信号进行硬判决,生成硬判决信号。

[0024] 结合第二方面,在第一种可能的实现方式中,所述校正器还用于:根据所述硬判决信号估算本振泄露校正参数,以及相位与幅度校正参数,所述本振泄露用于抑制所述射频信号中残留的本振泄露,所述相位与幅度校正参数用于抑制所述射频信号的相位不平衡和幅度不平衡;根据所述本振泄露校正参数,以及相位与幅度校正参数,构建校正矩阵。

[0025] 结合第二方面或者第二方面的第一种可能的实现方式,在第二种可能的实现方式中,根据所述硬判决信号估算校正矩阵,并利用所述校正矩阵对所述均衡器

的输出信号进行校正包括:构建校正公式  $\begin{bmatrix} \hat{I} \\ \hat{Q} \end{bmatrix} = \begin{bmatrix} g_{11} & g_{12} \\ 0 & \beta \end{bmatrix} \begin{bmatrix} I_d \\ Q_d \end{bmatrix} + \begin{bmatrix} d-i \\ d-q \end{bmatrix}$ ,及代价函数

$e_n^2 = (I_{ref} - \hat{I})^2 + (Q_{ref} - \hat{Q})^2$ ,其中, $I_{ref}$ 和 $Q_{ref}$ 表示硬判决信号, $\begin{bmatrix} \hat{I} \\ \hat{Q} \end{bmatrix}$ 表示校正后的射频信号;

将所述校正公式代入所述代价函数,通过求 $e_n^2$ 对时间的偏导数获取 $e_n^2$ 的极值,得到与所述极值对应的校正参数 $g_{11}$ 、 $g_{12}$ 、 $\beta$ 、 $d_i$ 、 $d_q$ ;根据 $g_{11}$ 、 $g_{12}$ 、 $\beta$ 、 $d_i$ 、 $d_q$ ,按照所述校正公式

$\begin{bmatrix} \hat{I} \\ \hat{Q} \end{bmatrix} = \begin{bmatrix} g_{11} & g_{12} \\ 0 & \beta \end{bmatrix} \begin{bmatrix} I_d \\ Q_d \end{bmatrix} + \begin{bmatrix} d-i \\ d-q \end{bmatrix}$ 进行校正。

[0026] 本发明第三方面提供一种零中频发射机抑制本振泄露的方法,所述零中频发射机包括:基带处理电路,混频电路,功率放大电路,以及信号检测电路;所述功率放大电路包括N个级联的功率调整单元,N为正整数;所述方法包括:

[0027] 利用基带处理电路生成两路同相正交I/Q基带信号,利用混频电路将所述两路I/Q基带信号分别与两路本振信号进行混频,并将混频后的信号叠加,生成一路混频信号,利用功率放大电路对所述混频信号进行功率调整;

[0028] 利用信号检测电路对所述功率放大电路中的第m级功率调整单元的输出信号进行采样检测,得到反馈信号,其中,m为小于或等于N的正整数,所述反馈信号中包含所述混频电路泄露到所述混频电路的输出端至所述功率放大电路的第m级功率调整单元的本振泄露;

[0029] 根据所述反馈信号估算校正矩阵,并利用所述校正矩阵对所述两路I/Q基带信号进行校正,以抑制所述混频电路泄露到所述混频电路的输出端至所述功率放大电路的第m级功率调整单元的本振泄露。

[0030] 结合第三方面,在第一种可能的实现方式中,所述利用信号检测电路对所述功率放大电路中的第m级功率调整单元的输出信号进行采样检测,得到反馈信号包括:所述信号



检测电路为包络检波器,利用所述包络检波器对所述第m级功率调整单元的输出信号进行包络检波,获取包络信号,以所述包络信号作为反馈信号。

[0031] 结合第三方面,在第二种可能的实现方式中,所述根据所述反馈信号估算校正矩阵包括:根据所述反馈信号估算本振泄露校正参数,及相位与幅度校正参数,所述相位与幅度校正参数用于抑制所述两路数字I/Q基带信号的相位不平衡和幅度不平衡,所述本振泄露校正参数用于抑制所述混频电路泄露到所述混频电路的输出端至所述功率放大电路的第m级功率调整单元的本振泄露;根据所述本振泄露校正参数,及相位与幅度校正参数,构建校正矩阵。

[0032] 结合第三方面或者第三方面的第一种或第二种可能的实现方式,在第三种可能的实现方式中,所述根据所述反馈信号估算校正矩阵,并利用所述校正矩阵对所述两路I/Q基带信号进行校正包括:将所述反馈信号除以 $g_{vva}$ 得到复信号 $Z_n$ , $g_{vva}$ 表示所述功率放大电路中前m级功率调整单元总增益;构建校正公式

$$\begin{bmatrix} I_1 \\ Q_1 \end{bmatrix} = \begin{bmatrix} g_{11} & g_{12} \\ 0 & \beta \end{bmatrix} \begin{bmatrix} I_0 \\ Q_0 \end{bmatrix} + \begin{bmatrix} d-i \\ d-q \end{bmatrix}, \text{及代价函数}$$

$$e_n = Z_n^2 - (I_1^2 + Q_1^2), \text{其中,其中,} \begin{bmatrix} I_0 \\ Q_0 \end{bmatrix} \text{表示所述基带处理电路生成的I/Q基带信号,} \begin{bmatrix} I_1 \\ Q_1 \end{bmatrix} \text{表示}$$

校正后的I/Q基带信号;将所述校正公式代入所述代价函数,通过求 $e_n$ 对时间的偏导数获取 $e_n$ 的极值,得到与所述极值对应的校正参数 $g_{11}$ 、 $g_{12}$ 、 $\beta$ 、 $d_i$ 、 $d_q$ ;根据 $g_{11}$ 、 $g_{12}$ 、 $\beta$ 、 $d_i$ 、 $d_q$ ,按

$$\text{照校正公式} \begin{bmatrix} I_1 \\ Q_1 \end{bmatrix} = \begin{bmatrix} g_{11} & g_{12} \\ 0 & \beta \end{bmatrix} \begin{bmatrix} I_0 \\ Q_0 \end{bmatrix} + \begin{bmatrix} d-i \\ d-q \end{bmatrix} \text{进行校正。}$$

[0033] 本发明第四方面提供一种零中频接收机抑制本振泄露的方法,所述零中频接收机包括:数字前端处理器,均衡器,校正器,以及硬判决器;

[0034] 所述方法包括:利用所述数字前端处理器接收射频信号,对所述射频信号进行滤波处理;利用所述均衡器对所述数字前端处理器的输出信号进行均衡处理;利用所述校正器获取所述均衡器的输出信号以及所述硬判决器输出的硬判决信号,所述硬判决信号中包括所述包含所述射频信号中残留的本振泄露,根据所述硬判决信号估算校正矩阵,并利用所述校正矩阵对所述均衡器的输出信号进行校正,以抑制所述射频信号中残留的本振泄露,输出校正后的射频信号;利用所述硬判决器对所述校正器输出的校正后的射频信号进行硬判决,生成硬判决信号。

[0035] 结合第四方面,在第一种可能的实现方式中,所述根据所述硬判决信号估算校正矩阵包括:根据所述硬判决信号估算本振泄露校正参数,以及相位与幅度校正参数,所述本振泄露用于抑制所述射频信号中残留的本振泄露,所述相位与幅度校正参数用于抑制所述射频信号的相位不平衡和幅度不平衡;根据所述本振泄露校正参数,以及相位与幅度校正参数,构建校正矩阵。

[0036] 结合第四方面或者第四方面的第一种可能的实现方式,在第二种可能的实现方式中,所述根据所述硬判决信号估算校正矩阵,并利用所述校正矩阵对所述均衡器的

$$\text{输出信号进行校正包括:构建校正公式} \begin{bmatrix} \hat{I} \\ \hat{Q} \end{bmatrix} = \begin{bmatrix} g_{11} & g_{12} \\ 0 & \beta \end{bmatrix} \begin{bmatrix} I_d \\ Q_d \end{bmatrix} + \begin{bmatrix} d-i \\ d-q \end{bmatrix}, \text{及代价函数}$$

$e_n^2 = (I_{ref} - \hat{I})^2 + (Q_{ref} - \hat{Q})^2$ , 其中,  $I_{ref}$  和  $Q_{ref}$  表示硬判决信号,  $\begin{bmatrix} \hat{I} \\ \hat{Q} \end{bmatrix}$  表示校正后的射频信号;

将所述校正公式代入所述代价函数, 通过求  $e_n^2$  对时间的偏导数获取  $e_n^2$  的极值, 得到与所述极值对应的校正参数  $g_{11}$ 、 $g_{12}$ 、 $\beta$ 、 $d_i$ 、 $d_q$ ; 根据  $g_{11}$ 、 $g_{12}$ 、 $\beta$ 、 $d_i$ 、 $d_q$ , 按照所述校正公式

$$\begin{bmatrix} \hat{I} \\ \hat{Q} \end{bmatrix} = \begin{bmatrix} g_{11} & g_{12} \\ 0 & \beta \end{bmatrix} \begin{bmatrix} I_d \\ Q_d \end{bmatrix} + \begin{bmatrix} d_i \\ d_q \end{bmatrix} \text{ 进行校正。}$$

[0037] 本发明第五方面提供一种微波系统, 包括: 如本发明第一方面提供的零中频发射机, 以及, 如本发明第二方面提供的零中频接收机。

[0038] 由上可见, 本发明一些实施例中, 零中频发射机采用对功率放大电路中的第  $m$  级功率调整单元的输出信号进行采样检测, 得到反馈信号, 根据反馈信号估算校正矩阵, 根据校正矩阵对 I/Q 基带信号进行校正的技术方案, 取得了以下技术效果: 一方面, 由于反馈信号中包含混频器引入的本振泄露, 因而, 利用根据反馈信号估算的校正矩阵进行校正, 可以抑制混频电路泄露到所述混频电路的输出端至所述功率放大电路的第  $m$  级功率调整单元的本振泄露; 另一方面, 由于不从混频电路的输出端, 而是从功率放大电路中的第  $m$  级功率调整单元的输出端获取反馈信号, 即, 获取反馈信号的位置尽量后移, 因此, 反馈信号中可包含更多的本振泄露, 从而根据反馈信号估算的校正矩阵能够更好的抑制发射机的本振泄露, 满足发射频谱模板的要求。

[0039] 本发明另一些实施例中, 零中频接收机采用从硬判决器获取硬判决信号, 根据硬判决信号估算校正矩阵, 根据校正矩阵对均衡器的输出信号进行校正的技术方案, 取得了以下技术效果: 一方面, 由于硬判决信号中包含接收到的射频信号中残留的本振泄露, 因而, 利用根据硬判决信号估算的校正矩阵进行校正, 可以抑制残留的本振泄露; 另一方面, 直接利用硬判决器输出的硬判决信号估算校正参数, 无需引入信号检测电路, 不会增加零中频接收机的复杂度。

[0040] 本发明又一些实施例中, 在发射端, 零中频发射机对 I/Q 基带信号进行校正以抑制本振泄露, 同时在接收端, 零中频接收机对收到的该零中频发射机发射的射频信号进行校正, 以抑制收到的射频信号中残留的本振泄露, 即, 在发射端和接收端进行联合校正, 可以更好的抑制本振泄露, 使得发射端和接收端都能够满足高调信号的调节要求, 提升系统的性能和容量。

## 附图说明

[0041] 为了更清楚地说明本发明实施例技术方案, 下面将对实施例和现有技术描述中所需要使用的附图作简单地介绍, 显而易见地, 下面描述中的附图仅仅是本发明的一些实施例, 对于本领域普通技术人员来讲, 在不付出创造性劳动的前提下, 还可以根据这些附图获得其它的附图。

[0042] 图1是中频架构微波系统的发射链路的示意图;

[0043] 图2是零中频架构微波系统的发射链路的示意图;

[0044] 图3是本发明实施例零中频发射机的示意图;

- [0045] 图4是本发明实施例零中频发射机的电路结构原理图；
- [0046] 图5是本发明实施例零中频接收机的示意图；
- [0047] 图6是本发明实施例零中频收发系统的示意图；
- [0048] 图7是本发明实施例零中频发射机抑制本振泄露的方法的示意图；
- [0049] 图8是本发明实施例零中频接收机抑制本振泄露的方法的示意图。

## 具体实施方式

[0050] 本发明实施例提供一种零中频发射机、接收机及相关方法和系统，以解决现有的零中频微波系统的本振泄露问题。

[0051] 为了使本技术领域的人员更好地理解本发明方案，下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本发明一部分的实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都应当属于本发明保护的范围。

[0052] 下面通过具体实施例，分别进行详细的说明。

[0053] 请参考图3，本发明实施例提供一种零中频发射机300，可包括：

[0054] 基带处理电路310，用于生成两路同相正交I/Q基带信号；

[0055] 混频电路320，耦合至基带处理电路310，用于将基带处理电路310输出的两路I/Q基带信号分别与两路本振信号进行混频，并将混频后的信号叠加，生成一路混频信号；

[0056] 功率放大电路330，耦合至混频电路320，功率放大电路330包括N个级联的功率调整单元，功率放大电路330用于对所述混频信号进行功率调整，其中，N为正整数；

[0057] 信号检测电路340，用于对功率放大电路330中的第m级功率调整单元的输出信号进行采样检测，得到反馈信号，其中m为小于或等于N的正数，反馈信号中包含混频电路320泄露到混频电路320的输出端至功率放大电路330的第m级功率调整单元的本振泄露；

[0058] 基带处理电路310，还用于根据信号检测电路340采样得到的反馈信号估算校正矩阵，并利用校正矩阵对两路I/Q基带信号进行校正，以抑制混频电路320泄露到混频电路320的输出端至功率放大电路330的第m级功率调整单元的本振泄露。

[0059] 本发明一些实施例中，信号检测电路340为包络检波器，包络检波器用于对功率放大电路330中的第m级功率调整单元的输出信号进行包络检波，获取包络信号，以包络信号作为反馈信号，输出给基带处理电路310。

[0060] 本发明一些实施例中，基带处理电路310包括：

[0061] 调制解调器，用于生成两路数字I/Q基带信号；

[0062] 数模转换器，用于对调制解调器输出的两路数字I/Q基带信号进行数模转换，生成两路模拟I/Q基带信号，输出给混频电路；

[0063] 模数转换器，用于将反馈信号转换为数字信号，输出给调制解调器；

[0064] 调制解调器，还用于根据所述反馈信号估算本振泄露校正参数，及相位与幅度校正参数，所述相位与幅度校正参数用于抑制所述两路数字I/Q基带信号的相位不平衡和幅度不平衡，所述本振泄露校正参数用于抑制所述混频电路泄露到所述混频电路的输出端至所述功率放大电路的第m级功率调整单元的本振泄露；根据所述本振泄露校正参数，及相位

与幅度校正参数,构建校正矩阵,并利用所述校正矩阵对所述两路数字I/Q基带信号进行校正。

[0065] 下面对本发明实施的零中频发射机做进一步详细说明:

[0066] 本发明一些实施例中,零中频发射(TX)机的电路结构原理图如图4所示。零中频发射机可包括调制解调器(Modem)401,数模转换器(DAC)402,混频器404,功率调整器;其中,功率调整器可包括N个级联的功率调整单元,每个功率调整单元可包括一个驱动级放大器406和一个可调衰减器407,N为正整数;零中频发射机还可包括包络检波器405和模数转换器(ADC)403。零中频发射机还可包括与功率调整器连接的功率放大器(PA)408,以及和功率放大器连接的天线。

[0067] 其中,Modem401、DAC402和ADC403一起对应于上文所述的基带处理电路,混频器404对应于上文所述的混频电路,功率调整器对应于上文所述的功率放大电路,包络检波器405对应于上文所述的信号检测电路。

[0068] 其中,Modem用于对基带信号进行处理,生成两路数字的I/Q基带信号(即同相正交信号,I路为同相信号,Q路为正交信号),Modem具有两个输出端,分别输出I路信号和Q路信号。

[0069] DAC可以有两个,包括I路DAC和Q路DAC,其中,I路DAC用于对Modem输出的I路信号进行数模转换,Q路DAC用于对Modem输出的Q路信号进行数模转换。

[0070] 混频器可以包括:本地频率发生器、I路混频单元和Q路混频单元以及功率合成单元。本地频率发生器用于产生两路本振(Local,Lo)信号,分别提供给I路和Q路混频单元,其中,产生的两路本振信号的相位相差90度。在I路混频单元中,I路信号同第一路本振信号进行混频,在Q路混频器中,Q路信号同第二路本振信号进行混频。然后,在功率合成单元中,将两路混频后的信号进行叠加,得到所需要的更高频率的一路混频信号(或者说射频信号)。举例来说,用I表示I路混频之前的信号,用Q表示Q路混频之前的信号,则I路混频后的信号可以表示为 $I \times \cos(\omega t + \varphi)$ ,Q路混频后的信号可以表示为 $Q \times \sin(\omega t + \varphi)$ ,进而,叠加后得到的混频信号可以表示 $I \times \cos(\omega t + \varphi) - Q \times \sin(\omega t + \varphi)$ ,其中, $\omega$ 表示频率,t表示时间, $\varphi$ 表示相位。

[0071] 叠加后得到的混频信号被输出到功率调整器进行功率调整,最后输出到功率放大器(PA)进行功率放大后,通过天线发射出去。

[0072] 其中,所说的功率调整器的每个功率调整单元包括:驱动级放大器,例如driver放大器;以及,可调衰减器,例如电压可变衰减器(VVA)。VVA可以对混频信号的功率进行动态调整,以满足功率控制要求;driver放大器可以对混频信号进行功率放大,以满足PA的输入要求。一般的,PA对输入信号有一个最小功率的要求,即,输入阈值,PA难以对低于该输入阈值的输入信号进行有效的功率放大。因此,需要采用driver将混频信号的功率放大到一定程度之后再输出给PA。

[0073] 由于包络检波器的成本较低,本发明实施例中优选采用包络检波器(如图中的EVA\_Det所示)作为信号检测电路。由于混频器采用的本振信号一般是高频信号,产生的本振泄露(Lo leakage)会泄露到功率调整器的各级功率调整单元,因此,包络检波器的检波位置越靠后,即,越靠近末级功率调整单元,则可检测到的本振泄露越多,后续,根据反馈信

号计算的校正参数对本振泄露的抑制能力就越强。因此,本实施例中,将包络检波器的检波位置设在功率调整器的第m级功率调整器件的输出端,m可以是1或N或1与N之间的任意整数。例如,包络检波器的检波位置可设在最后的第N级功率调整单元,即,包络检波器的输入端与第N级功率调整单元的输出端连接。包络检波器的输出端可通过ADC与调制解调器连接,将检测到的反馈信号(即包络信号)输出给调制解调器,由调制解调器根据反馈信号计算校正矩阵,对I/Q基带信号进行校正,从而抵消或抑制本振泄露。

[0074] 本发明其它一些实施例中,也可以直接将第m级功率调整器件的输出信号作为反馈信号,但是,该反馈信号反馈至调制解调器之前,需要采用另一混频器进行下变频,变回到与调制解调器生成的I/Q基带信号频率相同,才能用于计算校正参数。而混频器的成本要高于包络检波器。

[0075] 下面,对本发明实施例中零中频发射机的校正原理进行详细说明:

[0076] 如图4所示,定义I路混频器的输入信号为I,Q路混频器的输入信号为Q,则根据上文所述,理论上,混频并叠加后的混频信号可表示为:

$$[0077] \quad I \times \cos(\omega t + \varphi) - Q \times \sin(\omega t + \varphi)$$

[0078] 考虑到混频器会引入本振泄露(图4中用带箭头的虚线表示本振泄露路径),若将图4中泄露到A点处的I路和Q路本振泄露的信号幅度分别记为dc\_i和dc\_q,则A点出的信号可表示为:

$$[0079] \quad S_A = (I + dc\_i) \times \cos(\omega t + \varphi) - (Q + dc\_q) \times \sin(\omega t + \varphi)$$

[0080] 其中,记 $I_A = I + dc\_i$ , $Q_A = Q + dc\_q$ ,则 $S_A$ 又可以表示为:

$$[0081] \quad S_A = I_A \times \cos(\omega t + \varphi) - Q_A \times \sin(\omega t + \varphi)。$$

[0082] 记驱动级放大器driver1增益为g\_drv1,可调衰减器VVA1的增益为g\_vva1,driver2的增益为g\_drv2,VVA2的增益为g\_drv2,driver n的增益为g\_drvn,VVA n的增益为g\_drvn,n为正整数。在上变频器(UPC)内部发生了多点空间泄露后,记泄露到B点(driver1之后)的I路和Q路本振泄露信号分别为dci\_drv1和dcq\_drv1,泄露到C点(VVA1之后)的I路和Q路本振泄露信号分别为dci\_vva1和dcq\_vva1,泄露到D点(driver2之后)的I路和Q路本振泄露信号分别为dci\_drv2和dcq\_drv2,泄露到E点(VVA2之后)的I路和Q路本振泄露信号分别为dci\_vva2和dcq\_vva2;以及,记泄露到driver n之后的I路和Q路本振泄露信号分别为dci\_drvn和dcq\_drvn,泄露到VVA n之后的I路和Q路本振泄露信号分别为dci\_vvan和dcq\_vvan。则:

[0083] B点(driver1之后)的信号可表示为:

$$[0084] \quad \begin{aligned} S_B &= I_B \times \cos(\omega t + \varphi) - Q_B \times \sin(\omega t + \varphi) \\ &= (g\_drv1 \times I_A + dci\_drv1) \times \cos(\omega t + \varphi) - (g\_drv1 \times Q_A + dcq\_drv1) \times \sin(\omega t + \varphi) \\ &= (g\_drv1 \times (I + dc\_i) + dci\_drv1) \times \cos(\omega t + \varphi) - \\ &\quad (g\_drv1 \times (Q + dc\_q) + dcq\_drv1) \times \sin(\omega t + \varphi) \end{aligned}$$

[0085] 其中, $I_B = g\_drv1 \times I_A + dci\_drv1$ , $Q_B = g\_drv1 \times Q_A + dcq\_drv1$

[0086] 由于B点在driver1之后,也可将 $S_B$ 写为 $S_{driver1}$ 。

[0087] C点(VVA1之后)的信号可表示为:

$$\begin{aligned}
S_C &= I_C \times \cos(\omega t + \varphi) - Q_C \times \sin(\omega t + \varphi) \\
&= (g\_vval \times I_B + dci\_vval) \times \cos(\omega t + \varphi) - (g\_vval \times Q_B + dcq\_vval) \times \sin(\omega t + \varphi) \\
[0088] \quad &= (g\_vval \times (g\_drv1 \times I_A + dci\_drv1) + dci\_vval) \times \cos(\omega t + \varphi) - \\
&\quad (g\_vval \times (g\_drv1 \times Q_A + dcq\_drv1) + dcq\_vval) \times \sin(\omega t + \varphi) \\
&= (g\_vval \times (g\_drv1 \times (I + dc\_i) + dci\_drv1) + dci\_vval) \times \cos(\omega t + \varphi) - \\
&\quad (g\_vval \times (g\_drv1 \times (Q + dc\_q) + dcq\_drv1) + dcq\_vval) \times \sin(\omega t + \varphi)
\end{aligned}$$

[0089] 其中,  $I_C = g\_vval \times I_B + dci\_vval$ ,  $Q_C = g\_vval \times Q_B + dcq\_vval$

[0090] 由于C点在VVA1之后,也可将 $S_C$ 写为 $S_{VVA1}$ 。

[0091] 进而,

[0092] 由于driver n的前一级是VVA n-1,则driver n之后的信号可表示为:

[0093]

$$\begin{aligned}
S_{driven} &= I_{driven} \times \cos(\omega t + \varphi) - Q_{driven} \times \sin(\omega t + \varphi) \\
&= (g\_drvn \times I_{vvan-1} + dci\_drvn) \times \cos(\omega t + \varphi) - (g\_drvn \times Q_{vvan-1} + dcq\_drvn) \times \sin(\omega t + \varphi)
\end{aligned}$$

[0094] 其中,  $I_{driven} = g\_drvn \times I_{vva\ n-1} + dci\_drvn$ ,  $Q_{driven} = g\_drvn \times Q_{vva\ n-1} + dcq\_drvn$

[0095] 由于VVA n的前一级是driver n,VVA n之后的信号可表示为:

[0096]

$$\begin{aligned}
S_{vvan} &= I_{vvan} \times \cos(\omega t + \varphi) - Q_{vvan} \times \sin(\omega t + \varphi) \\
&= (g\_vvan \times I_{driven} + dci\_vvan) \times \cos(\omega t + \varphi) - (g\_vvan \times Q_{driven} + dcq\_vvan) \times \sin(\omega t + \varphi)
\end{aligned}$$

[0097] 其中,  $I_{vvan} = g\_vvan \times I_{driven} + dci\_vvan$ ,  $Q_{vvan} = g\_vvan \times Q_{driven} + dcq\_vvan$

[0098] 如果信号检测电路(如包络检波器)的检测位置(即输入端)放置在混频器输出端,即A点处,则,只能校正泄露到A点的本振泄露信号,对于泄露到后级B、C、D、E等各个点的本振泄露信号不能校正,此时,本振泄露的校正很难满足要求。本振泄露的主要影响有2个方面:一是在发射端,影响发射频谱模板;二是在接收端,影响接收的解调性能。

[0099] 本发明实施例中,将信号检测电路(如包络检波器)的检测位置(即输入端)往混频器的后级放置到功率调整单元,如driver和VVA之后,从而检测到更多的本振泄漏。一般发射端的VVA和driver有多级,具体可以结合包络检波器的性能选择放到一级VVA或者多级VVA后面。如图4,如果包络检波器的检测位置放置到E点处,则对包络检波器动态范围要求过高,难以设计,结合包络检波器的性能,优选的,可选择将包络检波器的检测位置放到C点位置。

[0100] 根据上述公式,C点(VVA1之后)的信号 $S_C$ (即 $S_{VVA1}$ )可表示为:

$$\begin{aligned}
S_C &= I_C \times \cos(\omega t + \varphi) - Q_C \times \sin(\omega t + \varphi) \\
&= (g\_vval \times I_B + dci\_vval) \times \cos(\omega t + \varphi) - (g\_vval \times Q_B + dcq\_vval) \times \sin(\omega t + \varphi) \\
[0101] \quad &= (g\_vval \times (g\_drv1 \times I_A + dci\_drv1) + dci\_vval) \times \cos(\omega t + \varphi) - \\
&\quad (g\_vval \times (g\_drv1 \times Q_A + dcq\_drv1) + dcq\_vval) \times \sin(\omega t + \varphi) \\
&= (g\_vval \times (g\_drv1 \times (I + dc\_i) + dci\_drv1) + dci\_vval) \times \cos(\omega t + \varphi) - \\
&\quad (g\_vval \times (g\_drv1 \times (Q + dc\_q) + dcq\_drv1) + dcq\_vval) \times \sin(\omega t + \varphi)
\end{aligned}$$

[0102] 将上面公式展开,得到:

[0103]

$$S_c = (g\_vval \times g\_drv1 \times I + g\_vval \times g\_drv1 \times dc\_i + g\_vval \times dc\_i\_drv1 + dc\_i\_vval) \times \cos(\omega t + \varphi) - (g\_vval \times g\_drv1 \times Q + g\_vval \times g\_drv1 \times dc\_q + g\_vval \times dc\_q\_drv1 + dc\_q\_vval) \times \sin(\omega t + \varphi)$$

[0104] 其中,将C点处总的本振泄露记为dci(C)和dcq(C),则可定义:

[0105]  $dci(C) = g\_vval \times g\_drv1 \times dc\_i + g\_vval \times dc\_i\_drv1 + dc\_i\_vval$ [0106]  $dcq(C) = g\_vval \times g\_drv1 \times dc\_q + g\_vval \times dc\_q\_drv1 + dc\_q\_vval$ 

[0107] 以及,将C点处不包括本振泄露的信号记为I(C)和Q(C),可以定义:

[0108]  $I(C) = g\_vval \times g\_drv1 \times I$ [0109]  $Q(C) = g\_vval \times g\_drv1 \times Q$ [0110] 根据上面公式,有:  $I_c = I(C) + dci(C)$ ,  $Q_c = Q(C) + dcq(C)$ 

[0111] 由于C点在VVA1之后,也可将dci(C)写为dci(vval),将dcq(C)写为dcq(vval)。

[0112] 类似的,可将VVA<sub>n</sub>之后总的本振泄露记,dci(vvan)和dcq(vvan)。

[0113] 以及,将drivern之后总的本振泄露记,dci(drivern)和dcq(drivern)。

[0114] 类似的,将上文中VVA<sub>n</sub>和drivern处的信号表达式S<sub>drivern</sub>和S<sub>vvan</sub>展开,即可得到dci(vvan)和dcq(vvan),以及dci(drivern)和dcq(drivern)的表达式,这里不再详细描述。

[0115] 以C点处为例,由dci(C)、dcq(C)的表达式可知,dci(C)、dcq(C)是VVA和driver的增益的函数;由于发射的功率需要满足功率动态控制的要求,VVA和driver的增益就需要根据应用动态变化,这就使本振泄露大小也会动态变化;从而需要Modem动态跟踪校正本振泄露,以满足发射模板的要求。

[0116] 以C点为例,将C点信号S<sub>c</sub>表示为矩阵形式,则为:

$$[0117] \quad \begin{bmatrix} I_c \\ Q_c \end{bmatrix} = \begin{bmatrix} I(C) \\ Q(C) \end{bmatrix} + \begin{bmatrix} dci(C) \\ dcq(C) \end{bmatrix} = \begin{bmatrix} g\_vval \times g\_drv1 \times I \\ g\_vval \times g\_drv1 \times Q \end{bmatrix} + \begin{bmatrix} dci(C) \\ dcq(C) \end{bmatrix}$$

[0118] 其中,I和Q分别是输入给混频器的、尚未混频的I路信号和Q路信号。

[0119] 如果记零中频发射机发射链路的相位不平衡度为 $\theta$ ,幅度不平衡度为 $\alpha$ ;在不进行校正的情况下,针对C点处的信号S<sub>c</sub>,发射链路镜像干扰(包括幅度不平衡和相位不平衡)以及本振泄露(即直流偏置)的模型可以表示为:

$$[0120] \quad \begin{bmatrix} I_c \\ Q_c \end{bmatrix} = \begin{bmatrix} \cos\theta & \sin\theta \\ \sin\theta & \cos\theta \end{bmatrix} \begin{bmatrix} 1 & 0 \\ 0 & \alpha \end{bmatrix} \left( \begin{bmatrix} g\_vval \times g\_drv1 \times I \\ g\_vval \times g\_drv1 \times Q \end{bmatrix} + \begin{bmatrix} dci(C) \\ dcq(C) \end{bmatrix} \right)$$

[0121] 由于在C点,I、Q经过的增益都是 $g\_vval \times g\_drv1$ ,则进行功率归一化处理后,可将 $g\_vval \times g\_drv1$ 消去;同理,在D点,或E点,或其它任何检测点,I、Q经过的增益总是相同,进行功率归一化处理后,都可以消去。因此,如果不局限于C点,将信号检测电路检测点处的信号记为I<sub>h</sub>和Q<sub>h</sub>,将信号检测电路检测点处的总的本振泄露记为dci和dcq;则,发射链路镜像干扰(幅度不平衡、相位不平衡)和本振泄露(直流偏置)的模型可简化为:

$$[0122] \quad \begin{bmatrix} I_h \\ Q_h \end{bmatrix} = \begin{bmatrix} \cos\theta & \sin\theta \\ \sin\theta & \cos\theta \end{bmatrix} \begin{bmatrix} 1 & 0 \\ 0 & \alpha \end{bmatrix} \left( \begin{bmatrix} I \\ Q \end{bmatrix} + \begin{bmatrix} dci \\ dcq \end{bmatrix} \right)$$

[0123] 上面模型公式中,没有考虑对本振泄露进行校正的情况,I和Q是基带处理电路生

成的I/Q基带信号,同时也是基带处理电路输出给混频器的信号。如果在基带处理电路中进行信号校正,进一步定义基带处理电路生成的I/Q基带信号为 $I_0$ 、 $Q_0$ ,定义进行校正后输出给混频器的信号为 $I_1$ 、 $Q_1$ ,则,上面的模型公式应表达为:

$$[0124] \quad \begin{bmatrix} I_1 \\ Q_1 \end{bmatrix} = \begin{bmatrix} \cos\theta & \sin\theta \\ \sin\theta & \cos\theta \end{bmatrix} \begin{bmatrix} 1 & 0 \\ 0 & \alpha \end{bmatrix} \left( \begin{bmatrix} I_0 \\ Q_0 \end{bmatrix} + \begin{bmatrix} dci \\ dcq \end{bmatrix} \right)$$

[0125] 在上面的模型公式中,镜像干扰 $\begin{bmatrix} \cos\theta & \sin\theta \\ \sin\theta & \cos\theta \end{bmatrix} \begin{bmatrix} 1 & 0 \\ 0 & \alpha \end{bmatrix}$ 和本振泄露 $\begin{bmatrix} dci \\ dcq \end{bmatrix}$ 都是负面因素,实际应用中希望将这两个因素消除,消除的方法就是在基带处理电路中对输出的I/Q基带信号进行校正。

[0126] 理论上进行校正的方法是,对矩阵 $\begin{bmatrix} \cos\theta & \sin\theta \\ \sin\theta & \cos\theta \end{bmatrix} \begin{bmatrix} 1 & 0 \\ 0 & \alpha \end{bmatrix}$ 进行求逆,求出一个逆矩阵,

根据求出的逆矩阵以及负的 $\begin{bmatrix} dci \\ dcq \end{bmatrix}$ 对I/Q基带信号 $I_0$ 、 $Q_0$ 进行校正,使输出给混频器的I/

Q基带信号是 $\begin{bmatrix} I_0 \\ Q_0 \end{bmatrix}$ 加上负的 $\begin{bmatrix} dci \\ dcq \end{bmatrix}$ 后,再乘以求出的逆矩阵,则,由混频器进行混频后,校正

补偿造成的影响与混频器造成的影响相互抵消,即,负的 $\begin{bmatrix} dci \\ dcq \end{bmatrix}$ 与 $\begin{bmatrix} dci \\ dcq \end{bmatrix}$ 抵消,逆矩阵与

$\begin{bmatrix} \cos\theta & \sin\theta \\ \sin\theta & \cos\theta \end{bmatrix} \begin{bmatrix} 1 & 0 \\ 0 & \alpha \end{bmatrix}$ 抵消,从而实现校正。

[0127] 但是,相位不平衡度为 $\theta$ ,幅度不平衡度为 $\alpha$ ,本振泄露 $dci$ 和 $dcq$ 都是未知量,就无法按照上述理论求出的逆矩阵以及负的 $\begin{bmatrix} dci \\ dcq \end{bmatrix}$ 进行校正。

[0128] 为此,本发明实施例中,利用信号检测电路采集反馈信号,由于反馈信号中包含了相位不平衡度为 $\theta$ ,幅度不平衡度为 $\alpha$ ,本振泄露 $dci$ 和 $dcq$ 的影响,因此,可利用反馈信号来推算所需要的逆矩阵和负的 $\begin{bmatrix} dci \\ dcq \end{bmatrix}$ ,构建一个校正公式,进行校正。

[0129] 本发明实施例中,假定对 $\begin{bmatrix} \cos\theta & \sin\theta \\ \sin\theta & \cos\theta \end{bmatrix} \begin{bmatrix} 1 & 0 \\ 0 & \alpha \end{bmatrix}$ 求逆的得到的逆矩阵是 $\begin{bmatrix} g11 & g12 \\ 0 & \beta \end{bmatrix}$ ,

并将负的 $\begin{bmatrix} dci \\ dcq \end{bmatrix}$ 表示为 $\begin{bmatrix} d-i \\ d-q \end{bmatrix}$ ,则可构建出下述校正公式:

$$[0130] \quad \begin{bmatrix} I_1 \\ Q_1 \end{bmatrix} = \begin{bmatrix} g11 & g12 \\ 0 & \beta \end{bmatrix} \begin{bmatrix} I_0 \\ Q_0 \end{bmatrix} + \begin{bmatrix} d-i \\ d-q \end{bmatrix}$$

[0131] 其中, $\begin{bmatrix} I_0 \\ Q_0 \end{bmatrix}$ 表示基带处理电路对基带信号进行调制后生成的初始I/Q基带信号,



$\begin{bmatrix} I_i \\ Q_i \end{bmatrix}$ 表示校正后得到的I/Q基带信号(即基带处理电路输出给混频器的信号), $g_{11}$ 、 $g_{12}$ 、 $\beta$ 、 $d_i$ 、 $d_q$ 是校正参数,这些校正参数都是未知的。

[0132] 进而,混频器混频后的信号可以表示为:

$$\begin{bmatrix} I_i \\ Q_i \end{bmatrix} = \begin{bmatrix} \cos\theta & \sin\theta \\ \sin\theta & \cos\theta \end{bmatrix} \begin{bmatrix} 1 & 0 \\ 0 & \alpha \end{bmatrix} \left( \begin{bmatrix} I_i \\ Q_i \end{bmatrix} + \begin{bmatrix} dci \\ dcq \end{bmatrix} \right)$$

[0133]

$$= \begin{bmatrix} \cos\theta & \sin\theta \\ \sin\theta & \cos\theta \end{bmatrix} \begin{bmatrix} 1 & 0 \\ 0 & \alpha \end{bmatrix} \left( \begin{bmatrix} g_{11} & g_{12} \\ 0 & \beta \end{bmatrix} \begin{bmatrix} I_o \\ Q_o \end{bmatrix} + \begin{bmatrix} d_i \\ d_q \end{bmatrix} + \begin{bmatrix} dci \\ dcq \end{bmatrix} \right);$$

[0134] 校正的关键是求出校正参数 $g_{11}$ 、 $g_{12}$ 、 $\beta$ 、 $d_i$ 、 $d_q$ ,如果校正参数 $g_{11}$ 、 $g_{12}$ 、 $\beta$ 、 $d_i$ 、 $d_q$

计算恰当,使得 $\begin{bmatrix} d_i \\ d_q \end{bmatrix}$ 与 $\begin{bmatrix} dci \\ dcq \end{bmatrix}$ 抵消, $\begin{bmatrix} g_{11} & g_{12} \\ 0 & \beta \end{bmatrix}$ 与 $\begin{bmatrix} \cos\theta & \sin\theta \\ \sin\theta & \cos\theta \end{bmatrix} \begin{bmatrix} 1 & 0 \\ 0 & \alpha \end{bmatrix}$ 抵消,即可实现对本

振泄露(即 $\begin{bmatrix} dci \\ dcq \end{bmatrix}$ )的抑制,同时,也实现对相位和幅度不平衡(即 $\begin{bmatrix} \cos\theta & \sin\theta \\ \sin\theta & \cos\theta \end{bmatrix} \begin{bmatrix} 1 & 0 \\ 0 & \alpha \end{bmatrix}$ )的抑制。

[0135] 本发明实施例中,利用反馈信号来计算上述校正参数。其中,由于反馈信号是从第m级功率调整单元获取的,而前m级功率调整单元不停的进行动态调整,因此,需要将反馈信号中前m级功率调整单元的动态增益去除,才能更好的用于校正,于是,可将反馈信号除以前m级功率调整单元总的动态增益,得到复信号 $Z_n$ 用于进行校正。其中,功率调整单元包括VVA和driver,由于driver的功率调整系数是固定不变的,则实际应用中,也可以将反馈信号除以前m级功率调整单元中的VVA的总的动态增益,本实施例中,用 $g_{vva}$ 表示前m级功率调整单元总增益(或者,前m级功率调整单元中的VVA的总增益)。最终,得到一个与混频器输出信号有线性比例关系的复信号 $Z_n$ 用于进行校正。

[0136] 由上可见,本发明实施例中采用包络检波器作为信号检测电路,包络检波器检出的包络信号(即反馈信号)记为 $g_{vva}Z_n$ ,其中, $g_{vva}$ 为前m级功率调整单元的动态增益(或者,也可以是前m级功率调整单元中的VVA的动态增益), $Z_n$ 为复信号,根据 $Z_n$ 来计算上述校正参数。

[0137] 本发明实施例中,可构建代价函数: $e_n = Z_n^2 - (I_i^2 + Q_i^2)$ ,该代价函数中 $e_n$ 是时间的函数,且将校正公式代入代价函数,则代价函数中包含上述的校正参数 $g_{11}$ 、 $g_{12}$ 、 $\beta$ 、 $d_i$ 、 $d_q$ 。可以使 $e_n$ 最小,例如,通过求 $e_n$ 对时间的偏导数获取 $e_n$ 的极值,得到与所述极值对应的校正参数 $g_{11}$ 、 $g_{12}$ 、 $\beta$ 、 $d_i$ 、 $d_q$ 。

[0138] 其中,通过求 $e_n$ 对时间的偏导数获取 $e_n$ 的极值,可得到如下递推公式:

$$[0139] \quad g_{11}(t+1) = g_{11}(t) - \mu g_{12}(t) e_n I(t) Q(t);$$

$$[0140] \quad g_{12}(t+1) = g_{12}(t) - \mu e_n I(t) Q(t);$$

$$[0141] \quad \beta(t+1) = \beta(t) - \mu e_n \{ |I(t)| - |Q(t)| \};$$

$$[0142] \quad d_i(t+1) = d_i(t) - \mu e_n I(t);$$

$$[0143] \quad d_q(t+1) = d_q(t) - \mu e_n Q(t);$$

[0144] 上述递推公式中,t表示时刻;根据上述递推公式,即可获得校正参数 $g_{11}$ 、 $g_{12}$ 、 $\beta$ 、 $d_i$ 、 $d_q$ 在每个时刻的值。

[0145] 于是得到上述的校正公式  $\begin{bmatrix} I_1 \\ Q_1 \end{bmatrix} = \begin{bmatrix} g_{11} & g_{12} \\ 0 & \beta \end{bmatrix} \begin{bmatrix} I \\ Q \end{bmatrix} + \begin{bmatrix} d_{-i} \\ d_{-q} \end{bmatrix}$ 。该校正公式中，

$\begin{bmatrix} g_{11} & g_{12} \\ 0 & \beta \end{bmatrix}$  可视为相位与幅度校正参数，以及， $\begin{bmatrix} d_{-i} \\ d_{-q} \end{bmatrix}$  可视为本振泄露校正参数；

[0146] 于是，根据校正公式  $\begin{bmatrix} I_1 \\ Q_1 \end{bmatrix} = \begin{bmatrix} g_{11} & g_{12} \\ 0 & \beta \end{bmatrix} \begin{bmatrix} I_0 \\ Q_0 \end{bmatrix} + \begin{bmatrix} d_{-i} \\ d_{-q} \end{bmatrix}$ ，对进行校正即可，输出校正

后的信号  $\begin{bmatrix} I_1 \\ Q_1 \end{bmatrix}$  给混频器。从而对混频器引入的本振泄露及零中频发射机的相位和幅度不平衡进行抑制。

[0147] 需要说明的是，使代价函数  $e_n = Z_n^2 - (I_1^2 + Q_1^2)$  最小，例如，通过求  $e_n$  对时间的偏导数获取  $e_n$  的极值，求出校正参数  $g_{11}$ 、 $g_{12}$ 、 $\beta$ 、 $d_{-i}$ 、 $d_{-q}$  的方法，属于常规的技术手段，可根据现有的技术文献获知；因此，本发明实施例中，对于上述使  $e_n = Z_n^2 - (I_1^2 + Q_1^2)$  最小，以求出校正参数  $g_{11}$ 、 $g_{12}$ 、 $\beta$ 、 $d_{-i}$ 、 $d_{-q}$  的计算推导过程，不再详细赘述。

[0148] 本发明实施例零中频发射机可用于微波系统。

[0149] 由上可见，本发明一些实施例中，零中频发射机采用对功率放大电路中的第  $m$  级功率调整单元的输出信号进行采样检测，得到反馈信号，根据反馈信号估算校正矩阵，根据校正矩阵对 I/Q 基带信号进行校正的技术方案，取得了以下技术效果：一方面，由于反馈信号中包含混频器引入的本振泄露，因而，利用根据反馈信号估算的校正矩阵进行校正，可以抑制混频电路泄露到所述混频电路的输出端至所述功率放大电路的第  $m$  级功率调整单元的本振泄露；另一方面，由于不从混频电路的输出端，而是从功率放大电路中的第  $m$  级功率调整单元的输出端获取反馈信号，即，获取反馈信号的位置尽量后移，因此，反馈信号中可包含更多的本振泄露，从而根据反馈信号估算的校正矩阵能够更好的抑制发射机的本振泄露，满足发射频谱模板的要求。

[0150] 请参考图5，本发明实施例还提供一种零中频接收机500，包括：

[0151] 数字前端处理器510、均衡器520、校正器530和硬判决器510；

[0152] 数字前端处理器510，用于接收射频信号，对接收到的射频信号进行滤波处理；

[0153] 均衡器520，耦合至数字前端处理器510，用于对数字前端处理器510的输出信号进行均衡处理；

[0154] 校正器530，分别耦合至均衡器520和硬判决器540，用于获取均衡器520的输出信号以及硬判决器540输出的硬判决信号，硬判决信号中包含所述射频信号中残留的本振泄露，根据硬判决信号估算校正矩阵，并利用校正矩阵对均衡器的输出信号进行校正，以抑制所述射频信号中残留的本振泄露，输出校正后的射频信号；

[0155] 硬判决器540，用于对校正器530输出的校正后的射频信号进行硬判决，生成硬判决信号。

[0156] 本发明一些实施例中，校正器530还用于：根据所述硬判决信号估算本振泄露校正参数，以及相位与幅度校正参数，所述本振泄露用于抑制所述射频信号中残留的本振泄露，所述相位与幅度校正参数用于抑制所述射频信号的相位不平衡和幅度不平衡；根据所述本振泄露校正参数，以及相位与幅度校正参数，构建校正矩阵。

[0157] 下面对本发明实施的零中频接收机做进一步详细说明：

[0158] 零中频接收机可包括依次相连的数字前端处理器(digital front end,DEF),均衡器(equalizer,EQ),校正器(QMC),以及硬判决器(Slicer)。传统的零中频接收机中不包括校正器,工作流程为:接收到的来自发射机的射频信号经数字前端处理器进行滤波等处理后,由均衡器进行均衡处理以抵消信道干扰,然后输出到硬判决器进行判决,得到所需要的信号。本实施例中,为了对射频信号中残留的本振泄露进行抑制,在均衡器和硬判决器之间增加了校正器,将硬判决器输出的信号作为参考信号输出给校正器,由校正器根据参考信号估算校正参数,根据校正参数对均衡器的输出信号进行校正,将校正后的射频信号输出给硬判决器。校正参数至少包括用于抑制射频信号中残留的本振泄露的本振泄露校正参数,还可以包括相位与幅度校正参数。其中,所说的校正器可以由硬件的校正电路实现,也可以通过由处理器执行计算机指令来实现,本文中对此不作限定。

[0159] 下面,对本发明实施例中零中频接收机的校正原理进行详细说明：

[0160] 接收端残留的零中频发射机的发射链路的镜像干扰(包括幅度不平衡和相位不平衡)及本振泄露(即直流偏置)的模型可以表示为：

$$[0161] \quad \begin{bmatrix} I_d \\ Q_d \end{bmatrix} = \begin{bmatrix} \cos \theta & \sin \theta \\ \sin \theta & \cos \theta \end{bmatrix} \begin{bmatrix} 1 & 0 \\ 0 & \alpha \end{bmatrix} \begin{bmatrix} I \\ Q \end{bmatrix} + \begin{bmatrix} dci \\ dcq \end{bmatrix}$$

[0162] 其中I、Q定义为接收到的射频信号,I<sub>d</sub>、Q<sub>d</sub>定位为均衡器的输出信号,θ为发射链路残留的相位不平衡度,α为发射链路残留的幅度不平衡度,dci和dcq为发射链路残留的直流偏置(即本振泄露)。

[0163] 与零中频发射机类似,可构建校正公式,由零中频接收机的校正器根据校正公式对均衡器的输出信号进行校正补偿。

[0164] 本实施例中接收端的校正公式可表示为:  $\begin{bmatrix} \hat{I} \\ \hat{Q} \end{bmatrix} = \begin{bmatrix} g_{11} & g_{12} \\ 0 & \beta \end{bmatrix} \begin{bmatrix} I_d \\ Q_d \end{bmatrix} + \begin{bmatrix} d\_i \\ d\_q \end{bmatrix}$ , 其中,

$\begin{bmatrix} \hat{I} \\ \hat{Q} \end{bmatrix}$ 表示校正器进行校正后输出的信号,g<sub>11</sub>、g<sub>12</sub>、β、d<sub>i</sub>、d<sub>q</sub>是校正参数,这些校正参数是未知的。其中,如果校正参数g<sub>11</sub>、g<sub>12</sub>、β、d<sub>i</sub>、d<sub>q</sub>计算恰当,就可以实现对残留的本振泄露(即 $\begin{bmatrix} dci \\ dcq \end{bmatrix}$ )的抑制,同时,也可以实现对残留的相位和幅度不平衡(即 $\begin{bmatrix} \cos \theta & \sin \theta \\ \sin \theta & \cos \theta \end{bmatrix} \begin{bmatrix} 1 & 0 \\ 0 & \alpha \end{bmatrix}$ )的抑制。

[0165] 校正的关键是求出g<sub>11</sub>、g<sub>12</sub>、β、d<sub>i</sub>、d<sub>q</sub>。

[0166] 本发明实施例中,利用硬判决信号来计算上述校正参数。定义硬判决信号为I<sub>ref</sub>、Q<sub>ref</sub>,可构建代价函数 $e_n^2 = (I_{ref} - \hat{I})^2 + (Q_{ref} - \hat{Q})^2$ ;将校正公式代入所述代价函数,使得e<sub>n</sub><sup>2</sup>最小,例如,通过求e<sub>n</sub><sup>2</sup>对时间的偏导数偏导数获取e<sub>n</sub><sup>2</sup>的极值,即可得到与所述极值对应的校正参数g<sub>11</sub>、g<sub>12</sub>、β、d<sub>i</sub>、d<sub>q</sub>,从而得到上述校正公式

$\begin{bmatrix} \hat{I} \\ \hat{Q} \end{bmatrix} = \begin{bmatrix} g_{11} & g_{12} \\ 0 & \beta \end{bmatrix} \begin{bmatrix} I_d \\ Q_d \end{bmatrix} + \begin{bmatrix} d_{-i} \\ d_{-q} \end{bmatrix}$ 。该校正公式中,  $\begin{bmatrix} g_{11} & g_{12} \\ 0 & \beta \end{bmatrix}$  可视为相位与幅度校正参数,

$\begin{bmatrix} d_{-i} \\ d_{-q} \end{bmatrix}$  可视为本振泄露校正参数。

[0167] 于是,根据校正公式  $\begin{bmatrix} \hat{I} \\ \hat{Q} \end{bmatrix} = \begin{bmatrix} g_{11} & g_{12} \\ 0 & \beta \end{bmatrix} \begin{bmatrix} I_d \\ Q_d \end{bmatrix} + \begin{bmatrix} d_{-i} \\ d_{-q} \end{bmatrix}$ , 进行校正即可, 输出信

号  $\begin{bmatrix} \hat{I} \\ \hat{Q} \end{bmatrix}$  给硬判决器。从而对收到的信号残留的本振泄露及零中频发射机的相位和幅度不平衡进行抑制。

[0168] 需要说明的是,使代价函数  $e_n^2 = (I_{ref} - \hat{I})^2 + (Q_{ref} - \hat{Q})^2$  最小,例如,通过求  $e_n^2$  对时间的偏导数获取  $e_n^2$  的极值,求出校正参数  $g_{11}$ 、 $g_{12}$ 、 $\beta$ 、 $d_{-i}$ 、 $d_{-q}$  的方法,属于常规的技术手段,可根据现有的技术文献获知;因此,本发明实施例中,对于上述使  $e_n^2$  最小,以求出校正参数  $g_{11}$ 、 $g_{12}$ 、 $\beta$ 、 $d_{-i}$ 、 $d_{-q}$  的计算推导过程,不再详细赘述。

[0169] 本发明实施例零中频接收机可用于微波系统。

[0170] 由上可见,本发明另一些实施例中,零中频接收机采用从硬判决器获取硬判决信号,根据硬判决信号估算校正矩阵,根据校正矩阵对均衡器的输出信号进行校正的技术方案,取得了以下技术效果:一方面,由于硬判决信号中包含接收到的射频信号中残留的本振泄露,因而,利用根据硬判决信号估算的校正矩阵进行校正,可以抵消或抑制射频信号中残留的本振泄露;另一方面,直接利用硬判决器输出的硬判决信号估算校正参数,无需引入信号检测电路,不会增加零中频接收机的复杂度。

[0171] 请参考图6,本发明实施例中,还提供一种微波系统60,包括:

[0172] 如图3或图4所示实施例提供的零中频发射机300,以及,如图5所示实施例提供的零中频接收机500。

[0173] 其中,所说的零中频发射机可以是适用于微波频段的零中频微波发射机,零中频接收机可以是适用于微波频段的零中频微波接收机,相应的,零中频收发系统可以是微波系统。

[0174] 本发明实施例中,不仅在发射端由零中频发射机对I/Q基带信号进行校正以抑制本振泄露,同时在接收端由零中频接收机对收到的该零中频发射机发射的射频信号进行校正,以抑制收到的射频信号中残留的本振泄露,即,在发射端和接收端进行联合校正,可以更好的抑制本振泄露,使得发射端和接收端都能够满足高调信号的调节要求,提升系统的性能和容量。

[0175] 为了更好的实施本发明实施例的上述方案,下面还提供相应的方法。

[0176] 请参考图7,本发明实施例提供一种零中频发射机抑制本振泄露的方法。该方法可用于图3或图4所示的零中频发射机,零中频发射机可包括:基带处理电路,混频电路,功率放大电路,以及信号检测电路;其中,功率放大电路包括N个级联的功率调整单元,N为正整

数。方法可包括：

[0177] 710、利用基带处理电路生成两路同相正交I/Q基带信号；

[0178] 720、利用混频电路将所述两路I/Q基带信号分别与两路本振信号进行混频，并将混频后的信号叠加，生成一路混频信号；

[0179] 730、利用功率放大电路对所述混频信号进行功率调整；

[0180] 740、利用信号检测电路对所述功率放大电路中的第m级功率调整单元的输出信号进行采样检测，得到反馈信号，其中，m为小于或等于N的正整数，所述反馈信号中包含所述混频电路泄露到所述混频电路的输出端至所述功率放大电路的第m级功率调整单元的本振泄露；

[0181] 750、根据所述反馈信号估算校正矩阵，并利用所述校正矩阵对所述两路I/Q基带信号进行校正，以抑制所述混频电路泄露到所述混频电路的输出端至所述功率放大电路的第m级功率调整单元的本振泄露。

[0182] 本发明一些实施例中，所述利用信号检测电路对所述功率放大电路中的第m级功率调整单元的输出信号进行采样检测，得到反馈信号可包括：所述信号检测电路为包络检波器，利用所述包络检波器对所述第m级功率调整单元的输出信号进行包络检波，获取包络信号，以所述包络信号作为反馈信号。

[0183] 本发明一些实施例中，所述根据所述反馈信号估算校正矩阵可包括：根据所述反馈信号估算本振泄露校正参数，及相位与幅度校正参数，所述相位与幅度校正参数用于抑制所述两路数字I/Q基带信号的相位不平衡和幅度不平衡，所述本振泄露校正参数用于抑制所述混频电路泄露到所述混频电路的输出端至所述功率放大电路的第m级功率调整单元的本振泄露；根据所述本振泄露校正参数，及相位与幅度校正参数，构建校正矩阵。

[0184] 本发明一些实施例中，所述根据所述反馈信号估算校正矩阵，并利用所述校正矩阵对所述两路I/Q基带信号进行校正可包括：

[0185] 获取反馈信号，将反馈信号除以 $g_{vva}$ 得到复信号 $Z_n$ ， $g_{vva}$ 表示前m级功率调整单元总的动态增益；

[0186] 将所述反馈信号除以 $g_{vva}$ 得到复信号 $Z_n$ ， $g_{vva}$ 表示所述功率放大电路中前m级功率调整单元总增益；

[0187] 构建校正公式 $\begin{bmatrix} I_1 \\ Q_1 \end{bmatrix} = \begin{bmatrix} g_{11} & g_{12} \\ 0 & \beta \end{bmatrix} \begin{bmatrix} I_0 \\ Q_0 \end{bmatrix} + \begin{bmatrix} d-i \\ d-q \end{bmatrix}$ ，及代价函数 $e_n = Z_n^2 - (I_1^2 + Q_1^2)$ ，其

中，其中， $\begin{bmatrix} I_0 \\ Q_0 \end{bmatrix}$ 表示所述基带处理电路生成的I/Q基带信号， $\begin{bmatrix} I_1 \\ Q_1 \end{bmatrix}$ 表示校正后的I/Q基带信号；

[0188] 将所述校正公式代入所述代价函数，通过求 $e_n$ 对时间的偏导数获取 $e_n$ 的极值，得到与所述极值对应的校正参数 $g_{11}$ 、 $g_{12}$ 、 $\beta$ 、 $d_i$ 、 $d_q$ ；

[0189] 根据 $g_{11}$ 、 $g_{12}$ 、 $\beta$ 、 $d_i$ 、 $d_q$ ，按照校正公式 $\begin{bmatrix} I_1 \\ Q_1 \end{bmatrix} = \begin{bmatrix} g_{11} & g_{12} \\ 0 & \beta \end{bmatrix} \begin{bmatrix} I_0 \\ Q_0 \end{bmatrix} + \begin{bmatrix} d-i \\ d-q \end{bmatrix}$ 进行校正。

[0190] 以上，本发明实施例公开了一种零中频发射机抑制本振泄露的方法，采用对功率放大电路中的第m级功率调整单元的输出信号进行采样检测，得到反馈信号，根据反馈信号

估算校正矩阵,根据校正矩阵对I/Q基带信号进行校正的技术方案,取得了以下技术效果:一方面,由于反馈信号中包含混频器引入的本振泄露,因而,利用根据反馈信号估算的校正矩阵进行校正,可以抑制混频电路泄露到所述混频电路的输出端至所述功率放大电路的第m级功率调整单元的本振泄露;另一方面,由于不从混频电路的输出端,而是从功率放大电路中的第m级功率调整单元的输出端获取反馈信号,即,获取反馈信号的位置尽量后移,因此,反馈信号中可包含更多的本振泄露,从而根据反馈信号估算的校正矩阵能够更好的抑制发射机的本振泄露,满足发射频谱模板的要求。

[0191] 请参考图8,本发明实施例提供一种零中频接收机抑制本振泄露的方法。该方法可用于图5或图6所示的零中频接收机,零中频接收机包括:数字前端处理器,均衡器,校正器,以及硬判决器;方法可包括:

[0192] 810、利用数字前端处理器接收射频信号,对射频信号进行滤波处理;

[0193] 820、利用均衡器对数字前端处理器的输出信号进行均衡处理;

[0194] 830、利用校正器获取均衡器的输出信号以及硬判决器输出的硬判决信号,硬判决信号中包含射频信号中残留的本振泄露,根据硬判决信号估算校正矩阵,利用校正矩阵对均衡器的输出信号进行校正,以抑制所述射频信号中残留的本振泄露,输出校正后的射频信号;

[0195] 840、利用硬判决器对校正器输出的校正后的射频信号进行硬判决,生成硬判决信号。

[0196] 本发明一些实施例中,所述根据所述硬判决信号估算校正矩阵可包括:根据所述硬判决信号估算本振泄露校正参数,以及相位与幅度校正参数,所述本振泄露用于抑制所述射频信号中残留的本振泄露,所述相位与幅度校正参数用于抑制所述射频信号的相位不平衡和幅度不平衡;根据所述本振泄露校正参数,以及相位与幅度校正参数,构建校正矩阵。

[0197] 本发明一些实施例中,所述根据所述硬判决信号估算校正矩阵,并利用所述校正矩阵对所述均衡器的输出信号进行校正包括:

[0198] 构建校正公式  $\begin{bmatrix} \hat{I} \\ \hat{Q} \end{bmatrix} = \begin{bmatrix} g_{11} & g_{12} \\ 0 & \beta \end{bmatrix} \begin{bmatrix} I_d \\ Q_d \end{bmatrix} + \begin{bmatrix} d-i \\ d-q \end{bmatrix}$ , 及代价函数  $e_n^2 = (I_{ref} - \hat{I})^2 + (Q_{ref} - \hat{Q})^2$ ,

其中,  $I_{ref}$  和  $Q_{ref}$  表示硬判决信号,  $\begin{bmatrix} \hat{I} \\ \hat{Q} \end{bmatrix}$  表示校正后的射频信号;

[0199] 将所述校正公式代入所述代价函数,通过求  $e_n^2$  对时间的偏导数获取  $e_n^2$  的极值,得到与所述极值对应的校正参数  $g_{11}$ 、 $g_{12}$ 、 $\beta$ 、 $d-i$ 、 $d-q$ ;

[0200] 根据  $g_{11}$ 、 $g_{12}$ 、 $\beta$ 、 $d-i$ 、 $d-q$ ,按照所述校正公式  $\begin{bmatrix} \hat{I} \\ \hat{Q} \end{bmatrix} = \begin{bmatrix} g_{11} & g_{12} \\ 0 & \beta \end{bmatrix} \begin{bmatrix} I_d \\ Q_d \end{bmatrix} + \begin{bmatrix} d-i \\ d-q \end{bmatrix}$  进行校正。

[0201] 以上,本发明实施例公开了一种零中频接收机抑制本振泄露的方法,采用从硬判决器获取硬判决信号,根据硬判决信号估算校正矩阵,根据校正矩阵对均衡器的输出信号进行校正的技术方案,取得了以下技术效果:一方面,由于硬判决信号中包含接收到的射频

信号中残留的本振泄露,因而,利用根据硬判决信号估算的校正矩阵进行校正,可以抑制射频信号中残留的本振泄露;另一方面,直接利用硬判决器输出的硬判决信号估算校正参数,无需引入信号检测电路,不会增加零中频接收机的复杂度。

[0202] 本发明一些实施例中,可以同时发射端采用如图7所示的零中频发射机抑制本振泄露的方法,在接收端采用如图8所示的零中频接收机抑制本振泄露的方法,即,在发射和接收两端进行联合校正。从而更好的适用于高阶调制信号(简称高调信号)例如1024QAM (Quadrature Amplitude Modulation,正交振幅调制)及以上的信号。因为,例如1024QAM及以上的高调信号,对接收解调性能的要求更高,单独通过发射校正可能难以满足接收解调性能要求,因此可在接收机中再对信号残留的本振泄露进行数字校正。

[0203] 在上述实施例中,对各个实施例的描述都各有侧重,某个实施例中未详细描述的部分,可以参见其它实施例的相关描述。

[0204] 需要说明的是,对于前述的各方法实施例,为了简单描述,故将其都表述为一系列的动作组合,但是本领域技术人员应该知悉,本发明并不受所描述动作顺序的限制,因为依据本发明,某些步骤可以采用其它顺序或者同时进行。其次,本领域技术人员也应该知悉,说明书中所描述的实施例均属于优选实施例,所涉及的动作和模块并不一定是本发明所必须的。

[0205] 本领域普通技术人员可以理解上述实施例的各种方法中的全部或部分步骤是可以通程序来指令相关的硬件来完成,该程序可以存储于一计算机可读存储介质中,存储介质可以包括:ROM、RAM、磁盘或光盘等。

[0206] 以上对本发明实施例所提供的零中频发射机、接收机及相关方法和系统进行了详细介绍,本文中应用了具体个例对本发明的原理及实施方式进行了阐述,以上实施例的说明只是用于帮助理解本发明的方法及其核心思想;同时,对于本领域的一般技术人员,依据本发明的思想,在具体实施方式及应用范围上均会有改变之处,综上所述,本说明书内容不应理解为对本发明的限制。

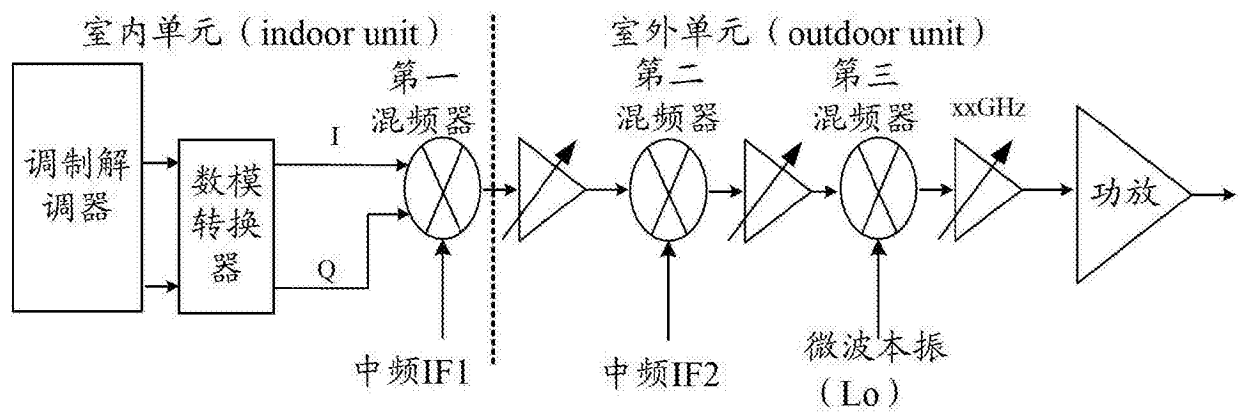


图1

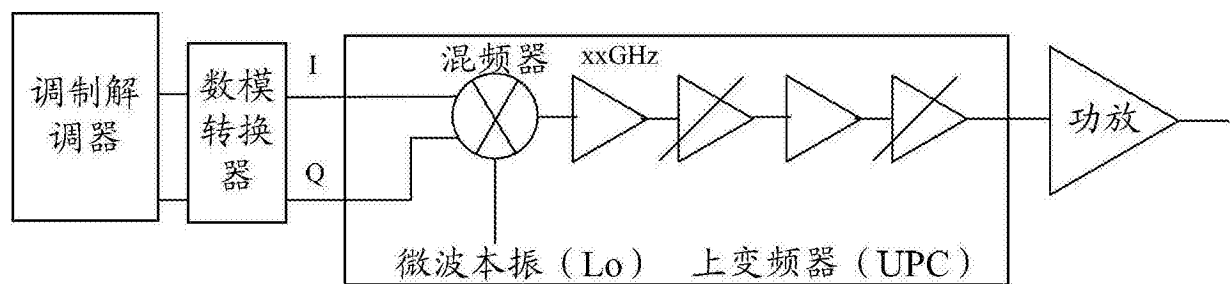


图2

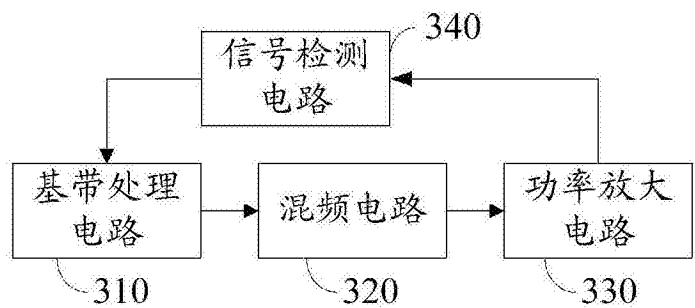


图3



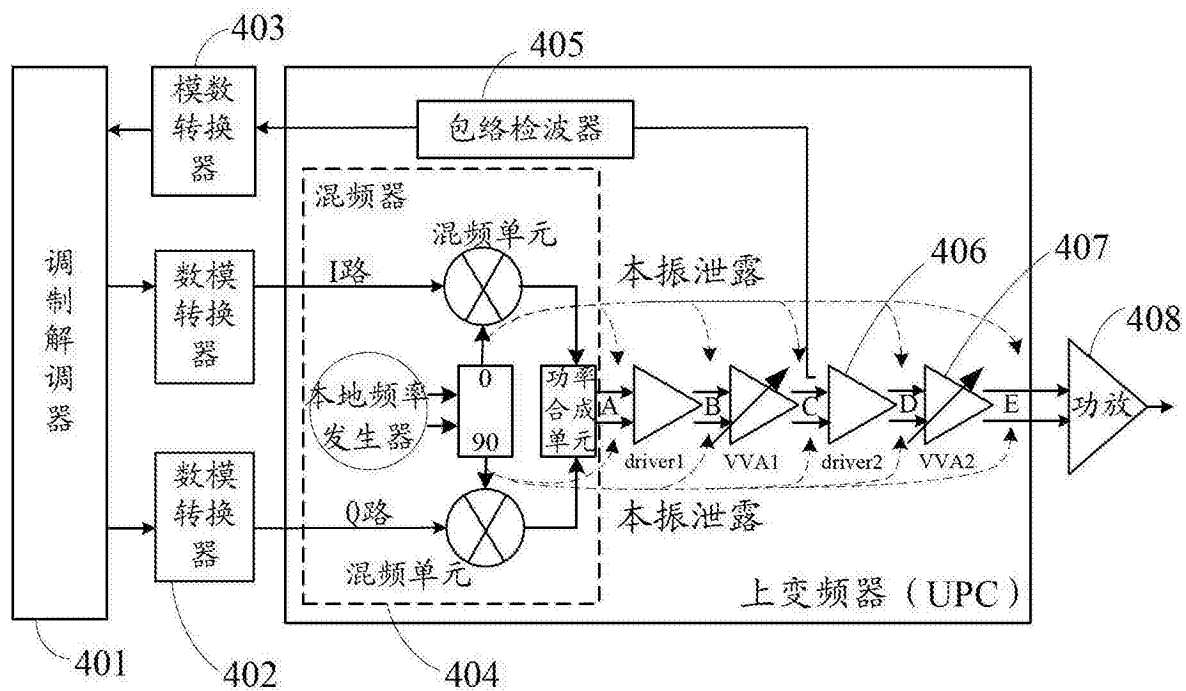


图4

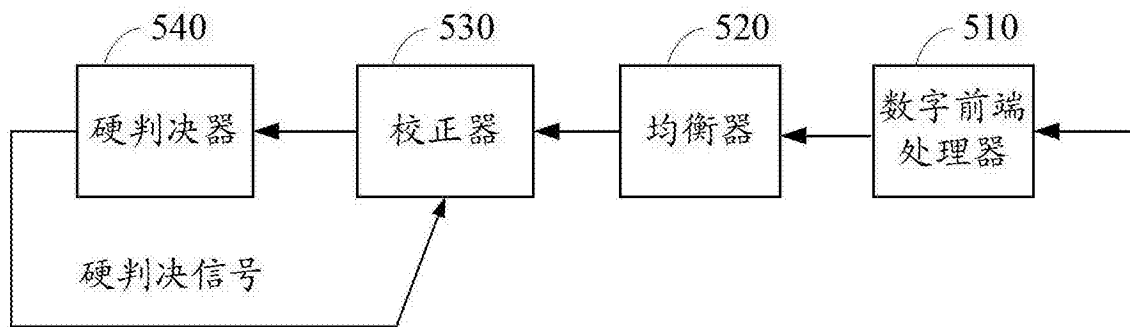


图5

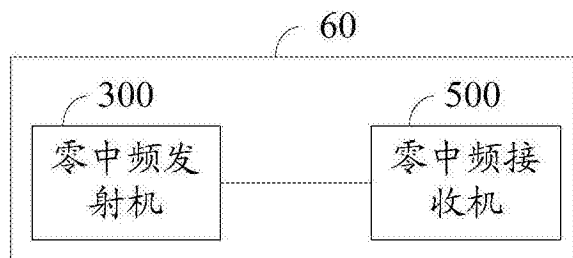


图6

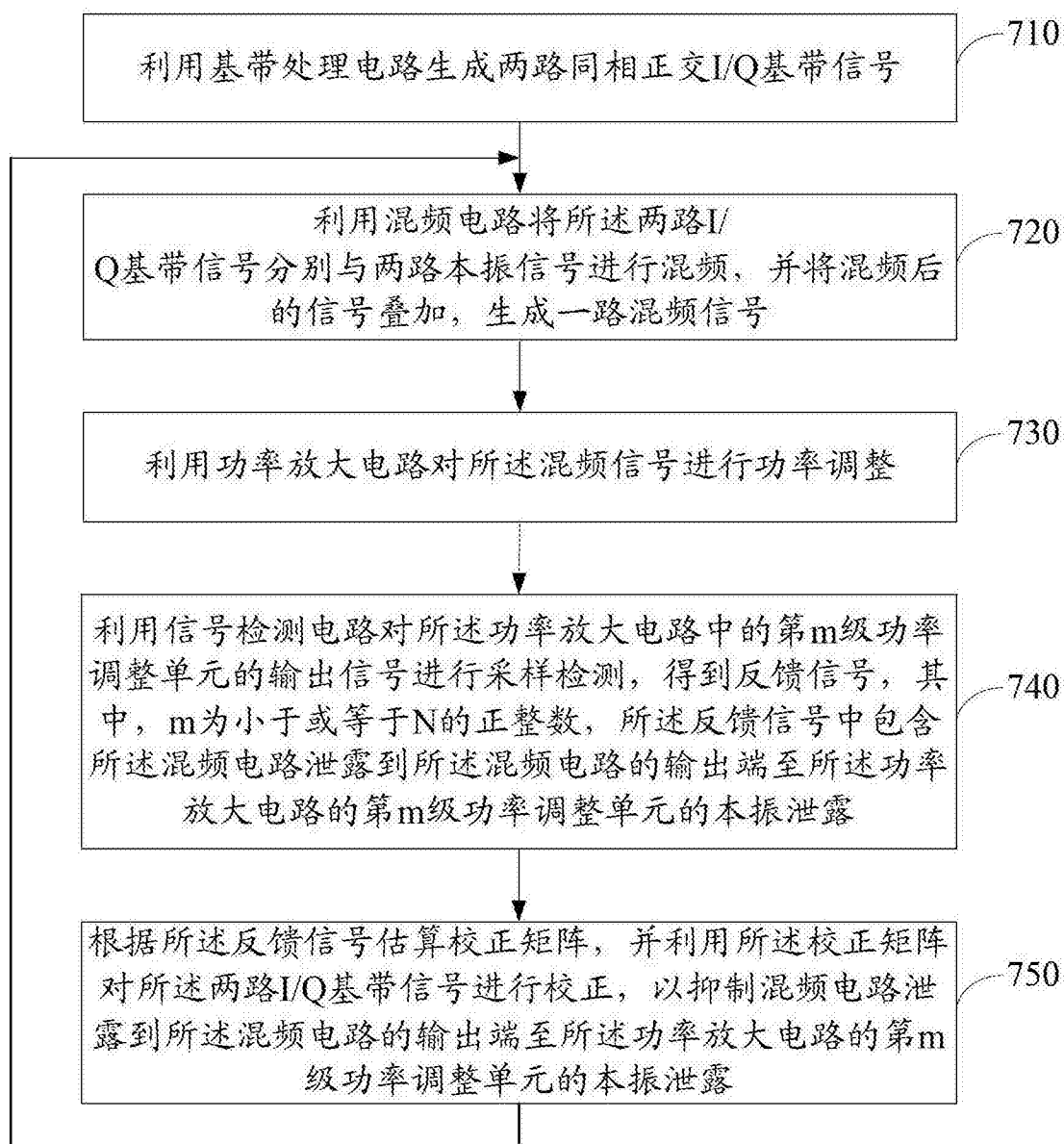


图7

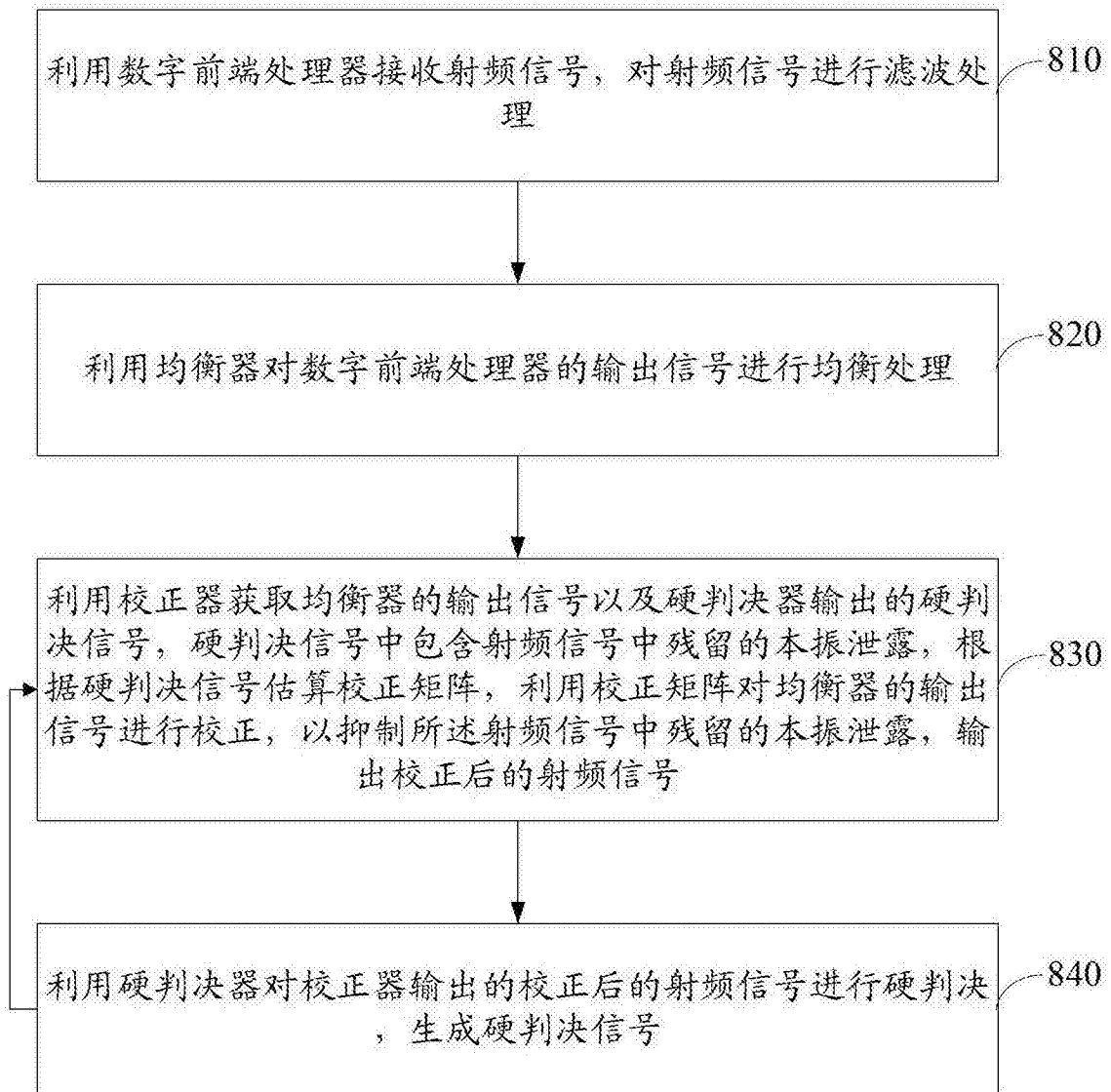


图8