

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6024657号  
(P6024657)

(45) 発行日 平成28年11月16日(2016.11.16)

(24) 登録日 平成28年10月21日(2016.10.21)

(51) Int.Cl. F I  
 HO 1 S 5/22 (2006.01) HO 1 S 5/22  
 HO 1 S 5/022 (2006.01) HO 1 S 5/022

請求項の数 11 (全 15 頁)

(21) 出願番号	特願2013-523029 (P2013-523029)	(73) 特許権者	000226057
(86) (22) 出願日	平成24年7月4日(2012.7.4)		日亜化学工業株式会社
(86) 国際出願番号	PCT/JP2012/067051		徳島県阿南市上中町岡491番地100
(87) 国際公開番号	W02013/005759	(74) 代理人	100100158
(87) 国際公開日	平成25年1月10日(2013.1.10)		弁理士 鮫島 睦
審査請求日	平成27年5月27日(2015.5.27)	(74) 代理人	100138863
(31) 優先権主張番号	特願2011-148763 (P2011-148763)		弁理士 言上 恵一
(32) 優先日	平成23年7月5日(2011.7.5)	(74) 代理人	100145403
(33) 優先権主張国	日本国(JP)		弁理士 山尾 憲人
		(72) 発明者	枘井 真吾
			徳島県阿南市上中町岡491番地100
			日亜化学工業株式会社内
		(72) 発明者	川田 康博
			徳島県阿南市上中町岡491番地100
			日亜化学工業株式会社内

最終頁に続く

(54) 【発明の名称】 半導体レーザー素子

(57) 【特許請求の範囲】

【請求項1】

基板と、前記基板上に設けられ前記基板と反対側の面にリッジを有する半導体部と、前記リッジ上に設けられた電極と、前記リッジの両側の半導体部上に設けられた絶縁膜と、前記電極上に設けられたパッド電極と、を備え、前記パッド電極側を実装面側とする半導体レーザー素子であって、

前記パッド電極は、前記絶縁膜上に延在して設けられており、

前記半導体部と前記パッド電極の間の一部に絶縁材料からなるスペーサ部が設けられており、

前記スペーサ部は、前記半導体部の出射端面近傍に配置された第1スペーサ部と前記半導体部の反射端面近傍に配置された第2スペーサ部を含み、

前記リッジの上に位置するパッド電極の上面と、前記スペーサ部の上方に位置するパッド電極の上面とが実質的に同じ高さであり、

前記第1スペーサ部と前記第2スペーサ部の間の前記絶縁膜が前記パッド電極と接していることを特徴とする半導体レーザー素子。

【請求項2】

前記リッジに平行に前記基板の側面に沿って前記パッド電極から離間して配置され、前記スペーサ部と実質的に同じ高さになるように前記絶縁膜上に形成されたブロック部を含む請求項1に記載の半導体レーザー素子。

【請求項3】

10

20

前記ブロック部は、Siの酸化物、Zrの酸化物、Alの酸化物、Znの酸化物、Siの窒化物、Zrの窒化物、Alの窒化物、Znの窒化物、Siの酸窒化物、Zrの酸窒化物、Alの酸窒化物及びZnの酸窒化物からなる群から選択された1つを含んでなる請求項2に記載の半導体レーザ素子。

【請求項4】

前記第1スペーサ部と前記第2スペーサ部と前記ブロック部とが一体化されている請求項2又は3に記載の半導体レーザ素子。

【請求項5】

前記スペーサ部は、Siの酸化物、Zrの酸化物、Alの酸化物、Znの酸化物、Siの窒化物、Zrの窒化物、Alの窒化物、Znの窒化物、Siの酸窒化物、Zrの酸窒化物、Alの酸窒化物及びZnの酸窒化物からなる群から選択された1つを含んでなる請求項1～4のうちのいずれか1つに記載の半導体レーザ素子。

10

【請求項6】

前記半導体部の縁部にはリッジの延伸方向に延伸する段差部を備え、

前記段差部に前記絶縁膜が形成されている請求項1～5のうちのいずれか1つに記載の半導体レーザ素子。

【請求項7】

前記半導体レーザ素子はマルチモードレーザである請求項1～6のうちのいずれか1つに記載の半導体レーザ素子。

【請求項8】

20

前記絶縁膜は、Siの酸化物、Zrの酸化物、Alの酸化物、Znの酸化物、Siの窒化物、Zrの窒化物、Alの窒化物、Znの窒化物、Siの酸窒化物、Zrの酸窒化物、Alの酸窒化物及びZnの酸窒化物からなる群から選択された1つを含んでなる請求項1～7のうちのいずれか1つに記載の半導体レーザ素子。

【請求項9】

前記リッジと前記スペーサ部とは離間している請求項1～8のうちのいずれか1つに記載の半導体レーザ素子。

【請求項10】

前記リッジと前記スペーサ部との距離は、10µm未満である請求項9に記載の半導体レーザ素子。

30

【請求項11】

前記半導体部は窒化物半導体である請求項1～10のうちのいずれか1つに記載の半導体レーザ素子。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は半導体レーザ素子に関する。

【背景技術】

【0002】

半導体レーザ素子の放熱性を向上させるための手法として、ジャンクションダウン接合が知られている。ジャンクションダウン接合とは、リッジが形成された側をサブマウント等を実装する手法である（例えば特許文献1）。

40

【先行技術文献】

【特許文献】

【0003】

【特許文献1】特開2004-140141号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

しかし、ジャンクションダウン接合を行う場合には種々の問題が生じる。例えば、特許

50

文献 1 の段落 13 には、リッジが凸形状であるが故にサブマウントに対して半導体レーザー素子が傾きやすいこと等が記載されている。

【0005】

本発明は上記問題に鑑みてなされたものであり、ジャンクションダウン接合時の傾きを抑制することができ、しかも放熱性の高いリッジタイプの半導体レーザー素子を提供することを目的とする。

【課題を解決するための手段】

【0006】

本発明に係る半導体レーザー素子は、

基板と、前記基板上に設けられ前記基板の反対側の面にリッジを有する半導体部と、前記リッジ上に設けられた電極と、前記リッジの両側の半導体部上に設けられた絶縁膜と、前記電極上に設けられたパッド電極と、を備え、前記パッド電極側を実装面側とする半導体レーザー素子であって、

前記パッド電極は、前記絶縁膜上に延在して設けられており、

前記半導体部と前記パッド電極の間の前記リッジから離れた一部にスペーサ部が設けられたことを特徴とする。

【発明の効果】

【0007】

以上のように構成された本発明に係る半導体レーザー素子は、基板上にジャンクションダウン実装する際、リッジ上のパッド電極表面と、前記リッジから離れた位置に設けられたスペーサ部上のパッド電極表面とにより支持部材上に支持されるので、ジャンクションダウン接合時の傾きを抑制することができる。

すなわち、スペーサ部が設けられていない場合には、リッジの両側が低くなっていることからリッジを中心にして揺動することから傾きが生じる。

しかしながら、本発明のように、リッジから離れた位置にスペーサ部を設けることにより、実装時に少なくともリッジとスペーサ部によって、支持されることになるので、ジャンクションダウン接合時の傾きを抑制することができる。

さらに、本発明に係る半導体レーザー素子では、前記半導体部と前記パッド電極の間の前記リッジから離れた一部にスペーサ部が設けられているので、スペーサ部をリッジ両側のほぼ全面に形成したときのように放熱性を悪化させることがない。

【図面の簡単な説明】

【0008】

【図 1】実施形態 1 に係る半導体レーザー素子の平面図である。

【図 2】図 1 の一点鎖線 A - A' 部における断面図である。

【図 3】図 1 の一点鎖線 B - B' 部における断面図である。

【図 4】図 1 の一点鎖線 C - C' 部における断面図である。

【図 5】図 1 の一点鎖線 D - D' 部における断面図である。

【図 6】実施形態 1 に係る半導体レーザー素子がジャンクションダウン実装された状態を示す図である。

【図 7】実施形態 2 に係る半導体レーザー素子の平面図である。

【図 8】実施例及び比較例の過渡熱抵抗測定結果を示すグラフである。

【図 9】実施例及び比較例の I - L 特性を示すグラフである。

【図 10】実施例及び比較例のライフ特性を示すグラフである。

【図 11】比較例に係る半導体レーザー素子の平面図である。

【図 12】反射ミラーを形成する工程において、本発明に係る半導体レーザー素子の反射端面を見た端面図である。

【図 13】反射ミラーを形成する工程において、従来の半導体レーザー素子の反射端面を見た端面図である。

【発明を実施するための形態】

【0009】

以下、図面を参照しながら、本発明に係る半導体レーザ素子を実施するための形態について説明する。ただし、以下に示す形態は、本発明の技術思想を具体化するための例示であって、本発明を以下に限定するものではない。また、各図面が示す部材の位置や大きさ等は、説明を明確にするため誇張していることがある。同一の名称、符号については、原則として同一もしくは同質の部材を示しており、重複した説明は適宜省略する。

#### 【0010】

本発明の一実施形態に係る端面発光型の半導体レーザ素子100を上から見た平面図を図1に、図1の一点鎖線A-A'部における断面図を図2に、図1の一点鎖線B-B'部における断面図を図3に、図1の一点鎖線C-C'部における断面図を図4に、図1の一点鎖線D-D'部における断面図を図5に示す。ここで、本明細書では説明の便宜のため、図2から4に示す断面図の下側を「下」と表現し上側を「上」と表現している。しかし、これらの位置関係は相対的なものであればよく、例えば各図の上下を逆にしても本発明の範囲内であることは言うまでもない。

10

#### 【0011】

半導体レーザ素子100は、図2等に示すように、基板1と、基板上に設けられ上側にリッジ2aを有する半導体部2と、リッジ2a上に設けられた電極3と、リッジ2aの両側に設けられた絶縁膜4及び4'と、電極3上に設けられたパッド電極6と、を備える。また、半導体レーザ素子100は、パッド電極6側を実装面側とする所謂ジャンクションダウン実装用の素子である。半導体レーザ素子100では、絶縁膜4上には第1スペーサ部5aと第2スペーサ部5bとを含むスペーサが部分的に設けられており、同様に絶縁膜4'上には第1スペーサ部5a'と第2スペーサ部5b'とを含むスペーサが部分的に設けられている。本実施形態において、第1スペーサ部5aと第1スペーサ部5a'は、出射端面近傍においてリッジ2aの両側に互いに分離するように設けられており、第2スペーサ部5bと第2スペーサ部5b'は、反射端面近傍においてリッジ2aの両側に互いに分離するように設けられている。また、パッド電極6は、第1スペーサ部5aの一部と、第1スペーサ部5a'の一部と、第2スペーサ部5bの一部と、第2スペーサ部5b'の一部と、を覆うように、電極3上と絶縁膜4、4'上に設けられている。以上のように構成された実施形態の半導体レーザ素子では、第1スペーサ部5aと、第1スペーサ部5a'と、第2スペーサ部5bと及び第2スペーサ部5b'の上に形成されたパッド電極の上面の高さを、スペーサが設けられていない場所に形成された絶縁膜上のパッド電極の高さより高くしているため、ジャンクションダウン接合時に、半導体レーザ素子100の傾きを抑制することができる。第1スペーサ部5a、第1スペーサ部5a'、第2スペーサ部5b及び第2スペーサ部5b'は、上部電極3の高さと略同一の厚さに形成されることが好ましく、これにより、第1スペーサ部5a、第1スペーサ部5a'、第2スペーサ部5b及び第2スペーサ部5b'の上に形成されたパッド電極の上面の高さと、リッジ上(電極3上)に形成されたパッド電極6の上面の高さとを、略同一の高さにでき、より効果的に半導体レーザ素子100の傾きを抑えることができる。

20

30

#### 【0012】

以上のように、本実施形態の半導体レーザ素子によれば、ジャンクションダウン接合時に、半導体レーザ素子100の傾きを抑制することができ、さらに放熱性を向上させることができる。以下、具体的に説明する。

40

#### 【0013】

図6に、半導体レーザ素子100を支持部材8にジャンクションダウン実装した状態を示す。図6はジャンクションダウン実装時における第1スペーサ部5aを含む断面図である。半導体レーザ素子100は、導電部材9を介して、パッド電極6が支持部材8の配線(図示せず)と接続される。ここで、半導体レーザ素子100は、絶縁膜4上に第1スペーサ部5aが部分的に設けられ、第1スペーサ部5aの上にパッド電極6が設けられている。これにより、ジャンクションダウン実装時におけるリッジと垂直な方向における半導体レーザ素子100の傾きを抑制することができる。つまり、第1スペーサ部5aを介さずに絶縁膜4上にパッド電極6が直接設けられた場合はリッジ2a上面と絶縁膜4上面の

50

高さの差が大きくなるので傾きやすくなるが、第1スペーサ部5aを介して絶縁膜4上にパッド電極6を設けることでリッジ2a上面と第1スペーサ部5a上面の高さの差を小さくすることができるので、リッジと垂直な方向における素子の傾き、すなわち、リッジを中心とする揺動を抑制することができる。

さらに、第1スペーサ部5aを含むスペーサ部が部分的に設けられているので、比較的薄い絶縁膜4上にパッド電極6がスペーサ部を介することなく設けられている。これにより、スペーサ部をほぼ全面に設けた場合に比較して、放熱性を向上させることができる。すなわち、スペーサ部をリッジ2aの両側のほぼ全面に設けた場合には、熱伝導率の大きい金属からなるパッド電極6と半導体層の間に比較的厚い熱伝導の悪いスペーサ部がほぼ全面に存在することになり、スペーサ部に熱がこもり温度が上昇する。これに対して、ス

10

ペーサ部を部分的に設けるようにすると、比較的薄い絶縁膜上のパッド電極に熱が効果的に伝達されて熱伝導が良好なパッド電極により放熱される。

このように、リッジ2aの長手方向に平行な方向（例えば図1に示すC-C'線に沿った方向）に、スペーサ部を介して絶縁膜が形成されている部分とスペーサ部を介することなく絶縁膜が形成されている部分が存在する（並置されている）と、半導体レーザ素子100の傾きを抑制することができ、さらに放熱性を向上させることができる。

#### 【0014】

換言すると、半導体レーザ素子100では、共振器長方向において、傾きを抑制するための領域（つまりスペーサ部が設けられた領域）と、放熱するための領域（つまりスペーサ部が設けられていない領域）と、に分かれている。これにより、簡単な構造にかかわ

20

#### 【0015】

以下、半導体レーザ素子100の主な構成要素について説明する。

#### 【0016】

##### （基板1）

基板1には種々の材料を用いることができる。半導体部2が窒化物半導体からなる場合は、基板1も窒化物半導体とすることが好ましい。ここでは、基板1は導電性を有し、基板1に直接下部電極7が形成されている。なお、「窒化物半導体」とは窒素を含む半導体であり、典型的には $In_xAl_yGa_{1-x-y}N$ （ $0 < x$ 、 $0 < y$ 、 $x + y < 1$ ）で示すことができる。

30

#### 【0017】

##### （半導体部2）

半導体部2には種々の材料及び構造を用いることができる。半導体部2は、例えば、基板1側から、下部クラッド層、下部ガイド層、活性層、上部ガイド層、上部クラッド層及び上部コンタクト層を順に備えることができる（図示せず）。さらに、半導体部2はその上側にリッジ2aを有する。リッジ2aは、半導体部2の上側に設けられたストライプ状の凸部であり、典型的には、半導体部2の上側からリッジとなる部分以外を任意の深さで除去することにより得られる。半導体部2は、リッジ2aの側面からリッジ外側に連続してその上面が露出している。なお、本明細書では、「リッジ上面」と、リッジ2aの上面から両側に連続して延伸する「リッジ側面」と、リッジ2aの側面から外側に連続して延伸する「半導体部上面」と、を区別して使用する。

40

#### 【0018】

半導体部2は、レーザ光を出射する側となる出射端面とレーザ光を反射する側となる反射端面とを有する。図1では、上側が出射端面であり、下側が反射端面である。各端面は劈開又はエッチングで形成することができる。リッジ2aは各端面と交わる方向（好ましくは各端面と略垂直となる方向）に延伸している。

#### 【0019】

図2及び図3に示すように、半導体部2の縁部にはリッジ2aの延伸方向（紙面の奥行き方向）に延伸する段差部を備えることができる。段差部は絶縁膜（絶縁膜4, 4'）により覆われている。

50

この段差部には、以下のような意義がある。

すなわち、図6に示すようにジャンクションダウン実装時には、支持部材8とパッド電極6が導電部材9により接合されるが、その際に導電部材9が半導体部2側面を這い上がる可能性がある。

そこで、図2、図3に示すように、段差部を設け且つ段差部に絶縁膜を形成することによって導電部材9の這い上がりを防止でき、導電部材9の這い上がりに起因したリークの発生を抑制することができる。なお、図面の理解を容易にするために図1においては段差部を示していない。

#### 【0020】

リッジ2は、チップの中心よりも横にずらして配置することが好ましい。また、チップ状態でのLD発振特性の検査時に、簡易的に針をパッド電極に接触させて通電を行う場合、リッジが中央にあるとリッジ上のパッド電極に傷を受けやすい。そうすると、ジャンクションダウン実装時に空洞等が発生してしまい、その部分での放熱性が悪化する恐れがある。特にリッジ上の発熱は大きくその影響が大きい。そこで、リッジをチップの中心よりも横にずらして配置することにより、リッジ上に針を接触させずにLD発振特性検査を行うことができる。針をあてるためのパッド電極の領域の幅は50μm以上、好ましくは70μm以上あることが好ましい。

#### 【0021】

(上部電極3)

上部電極3は、リッジ2a上に設けられる電極である。上部電極3とリッジ2aの上面とが接触する領域は任意に設定することができる。しかしながら、図1等に示すように、リッジ2a上面の略全域とすることが好ましい。なお、上部電極3を形成する領域はリッジ2a上面のみに限られず、絶縁膜4及び4'を介して半導体部2上面まで延在させることもできる。上部電極3の材料としては、例えば、Pd、Pt、Ni、Au、Ti、W、Cu、Ag、Zn、Sn、In、Al、Ir、Rh又はITOのいずれかを含めることができる。

#### 【0022】

(絶縁膜4及び4')

図1において、リッジ2aの右側に設けられた絶縁膜を符号4で示し、リッジ2aの左側に設けられた絶縁膜を符号4'で示す。絶縁膜4及び4'は埋込膜とも称されるものであり、光をリッジ内に閉じ込めやすくするために半導体部2よりも屈折率の低い部材からなる。ジャンクションダウン時には絶縁膜4を介して放熱が行われる。しかしながら、絶縁膜は一般的には熱伝導率が低い。そのため光の閉じ込めに影響を与えない範囲で、できる限り膜厚を薄く成膜することが望ましい。したがって、絶縁膜4及び4'の上面は通常、リッジ2aの上面よりも低く、半導体部2の上面からリッジ2a側面にわたって形成されている。リッジ2a側面からリッジ2a上面に絶縁膜4及び4'の一部を延在させ、上部電極3が形成される領域を除いてリッジの上面にも絶縁膜を形成するようにしてもよい。その材料としては、例えば、Si、Zr、Al又はZnの酸化物、窒化物又は酸窒化物が挙げられる。

#### 【0023】

(スペーサ部)

本発明におけるスペーサ部の基本的な機能は、ジャンクションダウン実装時における半導体レーザ素子の傾きを抑制するものである。その基本的な機能を果たすために、スペーサ部は、絶縁膜4又は4'のうち少なくとも一方の上面の少なくとも一部に設けられていればよい。例えば、スペーサ部を一箇所形成する場合、スペーサ部は、パッド電極6の下でかつリッジ2aの両端から最も離れた位置に形成することが好ましい。このようにすると、リッジ2aとスペーサ部で半導体レーザ素子を支持することができ、半導体レーザ素子の傾きを効果的に抑制することができる。

また、スペーサ部は、リッジ2a両側の絶縁膜4、4'上のほぼ全面に形成することなく、部分的に形成されており、これにより、スペーサ部が形成された部分で実装時の傾き

10

20

30

40

50

を抑制する一方、スペーサ部が形成されていない部分では絶縁膜 4 , 4 ' 上に直接パッド電極を形成することで良好な熱伝導を確保している。

このスペーサ部は、上述のように少なくとも 1 つあればよいが、上記傾き防止機能の他に種々の機能を併せ持った複数のスペーサ部からなってもよい。

#### 【 0 0 2 4 】

(第 1 スペーサ部 5 a 及び 5 a ' )

図 1 等に示す第 1 スペーサ部 5 a 及び 5 a ' は、ジャンクションダウン実装時における半導体レーザ素子の傾きを抑制するという基本機能に加え、さらに後述の機能を有している。

図 1 においては、リッジ 2 a の両側に第 1 スペーサ部が設けられており、リッジ 2 a の右側に設けられた第 1 スペーサ部を符号 5 a で示し、リッジ 2 a の左側に設けられた第 1 スペーサ部を符号 5 a ' で示す。以下では主として第 1 スペーサ部を符号 5 a について説明するが、第 1 スペーサ部 5 a ' についても同様であることは言うまでもない。

#### 【 0 0 2 5 】

第 1 スペーサ部 5 a は、絶縁膜 4 の一部に設けられており、絶縁膜 4 とパッド電極 6 とを離間するための部材である。つまり、絶縁膜 4 とパッド電極 6 との間に第 1 スペーサ部 5 a を介在させることで、リッジ 2 a の横側領域におけるパッド電極 6 の上面を高くすることができる。これにより、ジャンクションダウン実装時における半導体レーザ素子 1 0 0 の傾きを抑制することができる。半導体レーザ素子 1 0 0 では、リッジ 2 a の左右に第 1 スペーサ部 5 a 及び 5 a ' を備えるので、リッジ 2 a の片側に第 1 スペーサ部がある場合に比較して、素子自体の傾きをさらに抑制することができる。

#### 【 0 0 2 6 】

図 1 に示すように、第 1 スペーサ部 5 a は出射端面又は反射端面のうちいずれか一方の近傍に設けることができる(本実施形態では、第 1 スペーサ部 5 a 及び 5 a ' を出射端面近傍に設けている。)。これにより、半導体部 2 からパッド電極 6 側への放熱性をより向上させることができる。すなわち、半導体レーザ素子に反射ミラーを成膜(例えば、スパッタリング)する際に、図 1 2 及び 1 3 に示すように、バー(半導体レーザ素子)を板状の治具 6 0 により挟み込んで半導体レーザ素子の端面に反射ミラーを成膜する。このときに、端面近傍に第 1 スペーサ部 5 a がないと、図 1 3 に示すように、上部電極 3 上面と絶縁膜 4 上面との高低差により、治具 6 0 とパッド電極 6 との間に隙間 6 0 s が生じてしまう。そのため、スパッタ時にミラー成分がパッド電極上面(半導体部 2 の上面)へ隙間をとって堆積してしまう。このようにパッド電極上面にミラー成分が堆積してしまうと、パッド電極上面とサブマウント上の(サブマウントとしての機能を併せ持った)導電部材との共晶が阻害されて空洞が生じ、放熱性が悪化する可能性があった。さらに、通常、ミラーを構成する部材は熱伝導率の低い誘電体からなる。そのため、半導体部 2 からの熱はミラー成分を介してパッド電極 6 側に放散されるので、さらに放熱性が悪化する恐れがあった。そこで、端面近傍に第 1 スペーサ部 5 a を形成し、ミラー成膜時に使用する板状の治具との隙間を埋めることで、ミラー成分の半導体部 2 の上面への堆積を軽減することができ、半導体部 2 から支持部材 8 側への放熱を効果的に行うことができる。またサブマウント材料としては、A l N、S i C 等があげられる。なお、ミラーの形成は複数の素子が繋がった状態で行われるのが一般的であるが、図 1 2 及び図 1 3 では、一素子について描いて説明している。

#### 【 0 0 2 7 】

第 1 スペーサ部 5 a はリッジ 2 a の近傍に配置することができる。これにより、例えば、スパッタ時におけるミラー成分がパッド電極上面への堆積を効果的に抑制することができる。これに対して、リッジ 2 a と第 1 スペーサ部 5 a が離れていると、その部分に幅広い段差が発生してしまう。そのため、ミラー成膜時に板状の治具に固定するとき、板と半導体部に幅広い隙間ができてしまうことになり、その隙間部分やあるいは隙間を通過して半導体部上にミラー成分が堆積してしまう可能性がある。特に、半導体部 2 では電流が集中するリッジ直下

で主に発熱するので、半導体部 2 上面のリッジ 2 a 近傍領域における放熱が重要となる。そこで、第 1 スペース部 5 a をリッジ 2 a の近傍に配置することにより、熱伝導率の悪いミラー成分がリッジ近傍に堆積することを抑制することができるので、放熱性をより向上させることができる。リッジ 2 a とスペース部との距離は、好ましくは 10  $\mu\text{m}$  未満、より好ましくは 5  $\mu\text{m}$  未満、さらに好ましくは 2  $\mu\text{m}$  未満とすることができる。

**【0028】**

第 1 スペース部 5 a は絶縁材料とすることができる。これにより、第 1 スペース部 5 a に起因したリークを防止することができる。特に、第 1 スペース部 5 a を出射端面又は反射端面のいずれかの近傍に配置した場合、第 1 スペース部 5 a が伸縮しやすい金属などの導電性材料だと、ウエハからバー形状に分割する際又はバー形状から各半導体レーザ素子に分割する際に、第 1 スペース部 5 a の一部が延伸して半導体部 2 に接触しリークを生じる恐れがある。そこで、第 1 スペース部 5 a を伸縮性の少ない絶縁材料とし第 1 スペース部 5 a と半導体部 2 との接触を防ぐことで、リークの発生をより低下させることができる。第 1 スペース部 5 a に用いられる絶縁材料は、好ましくは Si、Zr、Al 又は Zn の酸化物、窒化物又は酸窒化物、より好ましくは Si、Zr、Al の酸化物、さらに好ましくは Si の酸化物とすることができる。形成が容易であり光の吸収が少ないからである。

**【0029】**

第 1 スペース部 5 a の上面は上部電極 3 の上面と略同じ高さとすることができる（図 2 参照）。これにより、ジャンクションダウン実装時における半導体レーザ素子 100 の傾きをより抑制することができる。上部電極 3 と第 1 スペース部 5 a をほぼ同じ高さとするので、後の工程で成膜するパッド電極 6 の上面の高さを揃えることができるからである。例えば、第 1 スペース部 5 a の上面が、上部電極 3 の上面よりも高いと、後の工程で成膜するパッド電極 6 の上面の高さが、第 1 スペース部 5 a 上において、上部電極 3 上よりも高くなる。そのため上部電極 3 上において、ミラー成膜時に板状の治具で固定するとき隙間ができて、ミラーが堆積してしまうおそれがある。一方で、第 1 スペース部 5 a の上面が、上部電極 3 の上面よりも低いと、後の工程で成膜するパッド電極 6 の上面の高さが、スペース部 5 a 上において、上部電極 3 上よりも低くなる。そのため第 1 スペース部 5 a 上において、ミラー成膜時に板状の治具で固定するとき隙間ができて、ミラーが堆積してしまうおそれがある。したがって、ミラーが隙間をとって堆積しない程度に、上部電極 3 と第 1 スペース部 5 a 高さをそろえることが好ましい。両者の高低差は、好ましくは 50 nm 未満、より好ましくは 30 nm 未満とすることができる。

**【0030】**

(第 2 スペース部 5 b 及び 5 b ' )

第 1 スペース部が設けられた絶縁膜上面には、さらに第 2 スペース部を設けることができる。図 1 において、リッジ 2 a の右側に設けられた第 2 スペース部を符号 5 b で示し、リッジ 2 a の左側に設けられた第 2 スペース部を符号 5 b ' で示す。以下では主として第 2 スペース部 5 b について説明するが、第 2 スペース部 5 b ' についても同様であることは言うまでもない。

**【0031】**

第 2 スペース部 5 b は、絶縁膜 4 とパッド電極 6 とを離間するための部材である。絶縁膜 4 とパッド電極 6 との間に第 2 スペース部 5 b を介在させることで、リッジ 2 a の横側領域におけるパッド電極 6 の上面を高くすることができる。これにより、リッジの長手方向の中心軸を中心とする揺動が抑制できることに加え、ジャンクションダウン実装時における半導体レーザ素子 100 の共振器長方向の傾きをより抑制することができる（リッジの長手方向の中心軸に直交する中心軸を中心とした揺動を抑制できる。）。つまり、絶縁膜 4 上に第 1 スペース部 5 a のみが形成される場合、リッジ 2 a を除いた領域では、パッド電極 6 を介して第 1 スペース部 5 a の一カ所で支えることになるが、さらに第 2 スペース部 5 b を設けることで共振器長方向において二カ所で支えることができるので、より安定してジャンクションダウン実装することができる。

**【0032】**



図1に示すように、第1スペーサ部5aを出射端面又は反射端面のうちいずれか一方の近傍に設ける場合、第2スペーサ部5bは出射端面又は反射端面のうち他方の近傍に設けることができる(本実施形態では、第1スペーサ部5a及び5a'を出射端面近傍に、第2スペーサ部5b及び5b'を反射端面近傍に設けている)。これにより、放熱性をより向上させることができる。その理由については第1スペーサ部5aの場合と同様なのでここでは繰り返さない。

【0033】

第2スペーサ部5bはリッジ2aの近傍に配置することができる。これにより、放熱性をより向上させることができる。その理由については第1スペーサ部5aの場合と同様なのでここでは繰り返さない。

10

【0034】

第2スペーサ部5bは絶縁材料とすることができる。これにより、第1スペーサ部5aに起因したリークを防止することができる。その理由については第1スペーサ部5aの場合と同様なのでここでは繰り返さない。

【0035】

第2スペーサ部5bの上面は上部電極3の上面と略同じ高さとするすることができる(図2参照)。これにより、ジャンクションダウン実装時における半導体レーザ素子100の傾きをより抑制することができる。その理由については第1スペーサ部5aの場合と同様なのでここでは繰り返さない。

【0036】

(ブロック部5c及び5c')

図1において、リッジ2aの右側に設けられたブロック部を符号5cで示し、リッジ2aの左側に設けられたブロック部を符号5c'で示す。以下では主としてリッジ2aの右側に設けられたブロック部5cについて説明する。ただし、その説明はリッジ2aの左側に設けられたブロック部5c'についても当てはまることは言うまでもない。

20

【0037】

ブロック部5cは、リッジ2aと垂直な方向において、絶縁膜4上にパッド電極6と離間して形成されており、パッド電極6とブロック部5cとの間には凹部が形成されている(図3参照)。凹部により、ジャンクションダウン実装時における、導電部材の無駄な広がりを抑制することができるので、導電部材に起因するリークの発生を抑制することができる。

30

【0038】

図1では、第1スペーサ部5a、第2スペーサ部5b及びブロック部5cが一体形成されているが、各部材を個別に設けてもよい。

尚、第1スペーサ部5a、第2スペーサ部5b及びブロック部5cが一体で形成されている場合、第1スペーサ部5aと第2スペーサ部5bとを連結する部分をブロック部5cとする。

【0039】

(パッド電極6)

パッド電極6は、共振器長方向における一直線上において少なくとも第1スペーサ部5aと絶縁膜4を被覆している。パッド電極6は第1スペーサ部5a上面の全面を被覆する必要はなく、少なくともその一部を被覆していればよい。図4に示すように第1スペーサ部5aを介して半導体部2上面に設けられたパッド電極6上面は、第1スペーサ部5aを介さずに半導体部2上面に設けられたパッド電極6上面よりも高くなっている。パッド電極6の材料としては、熱伝導率に優れた金属材料とすることができ、例えば、Ni、Ti、Au、Pt、Pd、Wの少なくとも一つを含めることができる。

40

【0040】

図1等に示すように、パッド電極6は、共振器長方向において、第1スペーサ部5aの上面、絶縁膜4の上面及び第2スペーサ部5a'の上面を一体に被覆することができる。パッド電極6自体の形成が容易であり、放熱領域(パッド電極6が絶縁膜4と直接接して

50

いる領域)を大きく確保することができるからである。

【0041】

(他の形態)

半導体レーザ素子100と異なる形態として、図7に示す半導体レーザ素子200のような構成をとることもできる。半導体レーザ素子200は、絶縁膜4上に、スペーサ部50を有し、第2スペーサ部及びブロック部を備えない。さらに、スペーサ部50は端面近傍ではなくリッジ2aの延伸方向における中央部に設けてある。この構成では、ミラー成分の回り込み抑制による放熱性の向上及びブロック部によりリーク抑制の効果は期待できないものの、ジャンクションダウン実装時における半導体レーザ200の傾き防止及び放熱性については一定のレベルで期待できる。

10

【実施例】

【0042】

<実施例>

まず、n型Ga<sub>0.98</sub>Nからなるウエハ状の基板1上に、SiドープAl<sub>0.02</sub>Ga<sub>0.98</sub>N(膜厚1.6μm)よりなる下地層と、SiドープIn<sub>0.05</sub>Ga<sub>0.95</sub>N(膜厚0.15μm)よりなるクラック防止層と、SiドープAl<sub>0.07</sub>Ga<sub>0.93</sub>N(膜厚0.9μm)よりなる下部クラッド層と、SiドープGa<sub>0.98</sub>N(膜厚0.15μm)及びアンドープGa<sub>0.98</sub>N(膜厚0.15μm)よりなる下部ガイド層と、MQWの活性層と、MgドープAl<sub>0.12</sub>Ga<sub>0.88</sub>N(膜厚1.5nm)及びMgドープAl<sub>0.16</sub>Ga<sub>0.84</sub>N(膜厚8.5nm)よりなるキャリア閉じ込め層と、ノドープGa<sub>0.97</sub>N(膜厚0.15μm)とMgドープGa<sub>0.97</sub>N(膜厚0.35μm)よりなる上部ガイド層と、MgドープGa<sub>0.97</sub>N(膜厚15nm)よりなる上部コンタクト層と、を順に積層して半導体部2とした。なお、MQW活性層は、基板1側から順に、SiドープIn<sub>0.03</sub>Ga<sub>0.97</sub>N(膜厚170nm)よりなる障壁層と、アンドープIn<sub>0.14</sub>Ga<sub>0.86</sub>N(膜厚3nm)よりなる井戸層と、アンドープGa<sub>0.97</sub>N(膜厚14nm)よりなる障壁層と、アンドープIn<sub>0.14</sub>Ga<sub>0.86</sub>N(膜厚3nm)よりなる井戸層と、アンドープIn<sub>0.03</sub>Ga<sub>0.97</sub>N(膜厚70nm)よりなる障壁層と、を備える。

20

【0043】

次に、RIEにより、30μmの幅を有するストライプ状のリッジ2aを上部ガイド層が露出する深さ500nmで形成した。

30

【0044】

次に、リッジ2a上にITOよりなる上部電極3を200nmの膜厚で形成した。上部電極3は、図1から3及び5に示すように、リッジ2a上面の周縁領域を除く部分と接合している。

【0045】

次に、SiO<sub>2</sub>よりなる絶縁膜4及び4'を200nmの膜厚で形成した。絶縁膜4及び4aは、図1から4に示すように、半導体部2上面、リッジ2a側面及びリッジ2a上面の周縁領域を被覆している。

【0046】

次に、SiO<sub>2</sub>よりなる第1スペーサ部5a及び5a'、第2スペーサ部5b及び5b'、ブロック部5c及び5c'を500nmの膜厚で形成した。第1スペーサ部5a、第2スペーサ部5b及びブロック部5cは一体に形成されており、同様に、第1スペーサ部5a'、第2スペーサ部5b'及びブロック部5c'も一体に形成されている。各スペーサ部とリッジ2aとの距離は5μmとした。この段階では、第1スペーサ部5aと第2スペーサ部5bとの間には絶縁膜4が露出しており、第1スペーサ部5a'と第2スペーサ部5b'との間には絶縁膜4'が露出している。

40

【0047】

次に、Ni(膜厚8nm)/Pd(膜厚200nm)/Au(膜厚800nm)/Pt(膜厚200nm)/Au(膜厚300nm)よりなるパッド電極6を形成した。パッド電極6は、平面視(図1)において矩形状であり、上部電極3だけでなく、第1スペーサ

50

部 5 a 及び 5 a'、第 2 スペース部 5 b 及び 5 b'、第 1 スペース部 5 a と第 2 スペース部 5 b との間に露出した絶縁膜 4、第 1 スペース部 5 a' と第 2 スペース部 5 b' との間に露出した絶縁膜 4' を被覆している。最終層の膜厚 300 nm の Au は、ジャンクションダウン実装時に Au Sn との共晶により合金化する。

【 0 0 4 8 】

次に、Ti (膜厚 6 nm) / Au (膜厚 200 nm) / Pt (膜厚 200 nm) / Au (膜厚 300 nm) よりなる下部電極 7 を基板 1 の下面に形成した。

【 0 0 4 9 】

以上の構成を有するウエハを基板側から研磨して 80 μm とした後、M 面を劈開面としてウエハをバー状に劈開し、複数のバー状ウエハとした。詳細には、2 つのバー状ウエハ間で隣接する 2 つの素子に跨って形成された SiO<sub>2</sub> を中央で分割することで、一素子における第 1 スペース部 5 a と他素子における第 2 スペース部 5 b とを同時に形成した (第 1 スペース部 5 a' と第 2 スペース部 5 b' についても同様である。)。このとき、各素子におけるスペース部 5 a、5 a'、5 b 及び 5 b' の共振器長方向の幅はそれぞれ 25 μm とした。なお、第 1 スペース部 5 a 及び 5 a' はその一側面が半導体部 2 の出射端面と面一となっている。同様に、第 2 スペース部 5 b 及び 5 b' はその一側面が半導体部の反射端面と面一になっている。

【 0 0 5 0 】

次に、バー状ウエハの出射端面に Al<sub>2</sub>O<sub>3</sub> を膜厚 132 nm で形成し出射端面保護膜 (出射側ミラー) とした。また、バー状ウエハの反射端面には ZrO<sub>2</sub> を膜厚 50 nm で形成した後 SiO<sub>2</sub> (膜厚 74 nm) / ZrO<sub>2</sub> (膜厚 50 nm) を計 6 ペア形成し反射端面保護膜 (反射側ミラー) とした。

【 0 0 5 1 】

次に、リッジに平行な方向でバー状ウエハを切断して、共振器長 (リッジに平行な方向の長さ) 1200 μm で幅 (リッジと垂直な方向の長さ) 150 μm の半導体レーザ素子 100 を得た。

【 0 0 5 2 】

さらに、半導体レーザ素子 100 を支持部材 8 として配線が形成された AlN よりなるサブマウントにジャンクションダウン実装した。導電部材 6 には Au Sn 共晶を用いた。以上のようにして作製した実施例の半導体レーザ素子 100 は、ジャンクションダウン実装時、効果的に傾きが抑制され、安定した実装が可能であった。実装した半導体レーザ装置を駆動させたところ、主波長を 445 nm とするマルチモードのレーザ発振が確認された。

【 0 0 5 3 】

< 比較例 >

ジャンクションダウン実装時、効果的に傾きを抑制するためには、リッジ 2 a の両側のほぼ全面に 500 nm 厚さの SiO<sub>2</sub> を形成し、パッド電極 6 の表面全体を実質的に平坦にした構成も考えられる。しかしながら、そのように構成すると、上述したように放熱特性が悪化する。そのことを確認するために、比較例として、図 11 に示すように、リッジ 2 a の両側において、絶縁膜 4、4' のほぼ全面に均一に SiO<sub>2</sub> を形成した半導体レーザ素子 600 を作製して放熱特性を実施例の半導体レーザ素子と比較した。すなわち、比較例の半導体レーザ素子 600 は、実施例の半導体レーザ素子において、外周を取り囲むように形成した第 1 スペース部 5 a、5 a'、第 2 スペース部 5 b、5 b' 及びブロック部 5 c、5 c' に代えて、リッジ 2 a の両側に絶縁膜 4、4' のほぼ全面を覆う SiO<sub>2</sub> を形成した以外は半導体レーザ素子 100 と同様な構成を有する。

【 0 0 5 4 】

( 評価 )

図 8 に過渡熱抵抗測定結果を示す。縦軸は熱抵抗値の相対値を示し、横軸は通電パルス時間を示している。チップとサブマウント間の熱抵抗値を示すと考えられる PT = 0.01 Sec あたりの熱抵抗値に差があり、比較例よりも小さくなっていることが確認できた

10

20

30

40

50

。この結果から、半導体レーザ素子100とサブマウント間の放熱性が比較例に比べて優れていることが理解できる。この熱抵抗の差は小さくみえるかもしれないが、Wクラスの高出力半導体レーザ素子を作成する場合、高電流領域において発熱量が大きくなるために、熱抵抗のわずかな差により発熱量に大きな差が生じてしまう。実際、このようなわずかな差であっても、後述するようにI-L特性やライフ特性に大きな差が生じることが理解できる。

#### 【0055】

図9に、実施例と比較例とのI-L特性(電流-光出力特性)を示す。実線が実施例であり、破線が比較例である。図9において、横軸は電流値であり、縦軸は相対光出力である。図9から明らかなように、実施例では電流値を大きくすれば光出力もそれに略比例して向上しているが、比較例では電流値を大きくしても光出力はリニアに向上していない。

10

実施例の放熱性が比較例よりも優れているためにこのような結果となったと考えられる。

#### 【0056】

図10に、実施例と比較例とのライフ特性を示す。実線が実施例であり、破線が比較例である。図10において、横軸は駆動時間であり、縦軸は相対光出力である。図9から明らかなように、実施例では長時間駆動しても光出力の低下は少ないが、比較例では長時間駆動すれば光出力が大きく低下してしまう。実施例の放熱性が比較例よりも優れているためにこのような結果となったと考えられる。

以上のように、本発明に係る実施例の半導体レーザ素子100は、ジャンクションダウン接合時の傾きを抑制することができ、しかも放熱性の高いことが確認できた。

20

#### 【符号の説明】

#### 【0057】

100、200...半導体レーザ素子

1...基板

2...半導体部

3...上部電極

4、4'...絶縁膜

5a、5a'...第1スペーサ部

5b、5b'...第2スペーサ部

5c、5c'...連結部

6...パッド電極

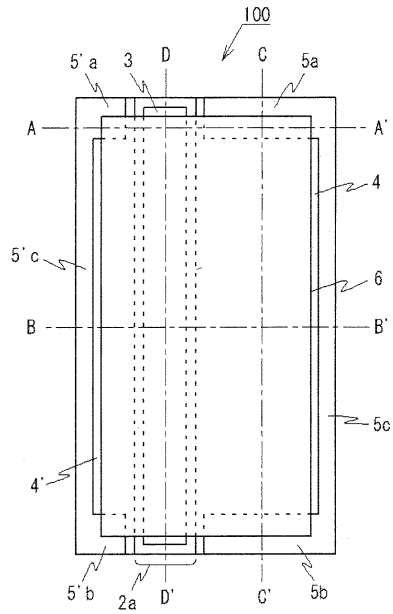
7...下部電極

8...支持部材

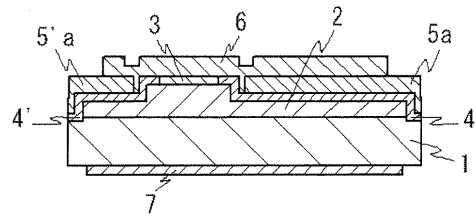
9...導電部材

30

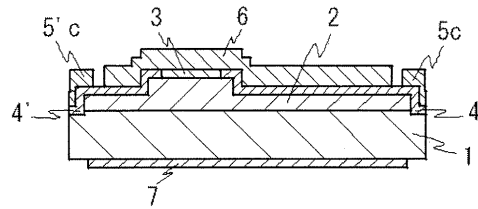
【図1】



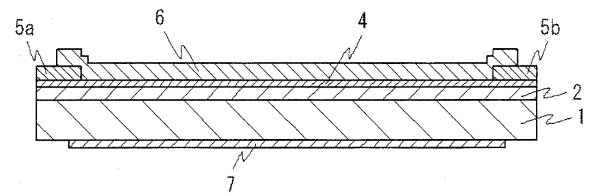
【図2】



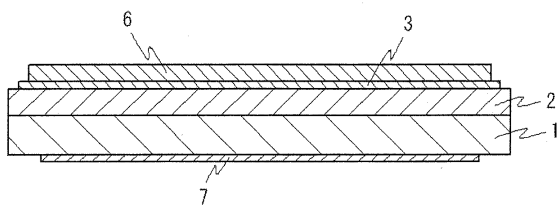
【図3】



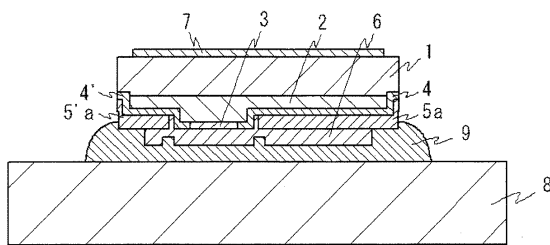
【図4】



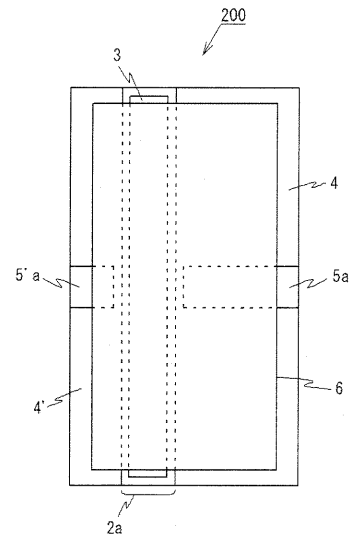
【図5】



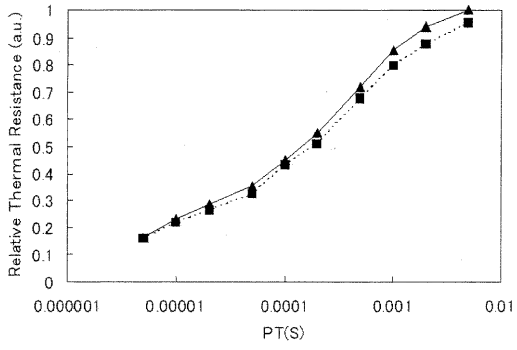
【図6】



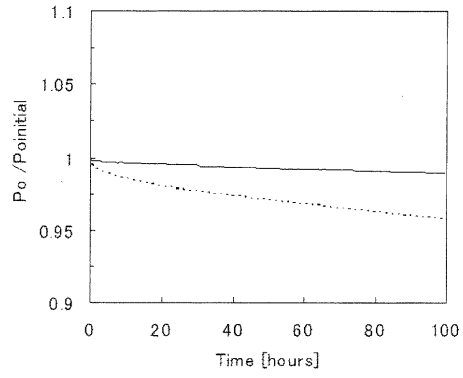
【図7】



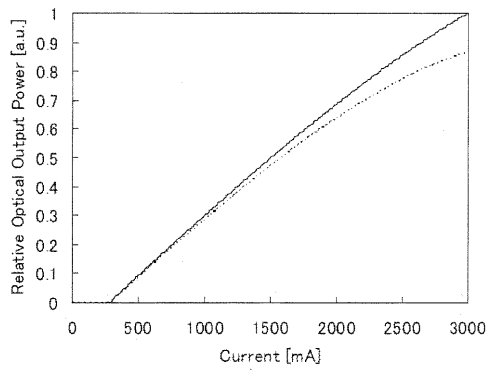
【 8 】



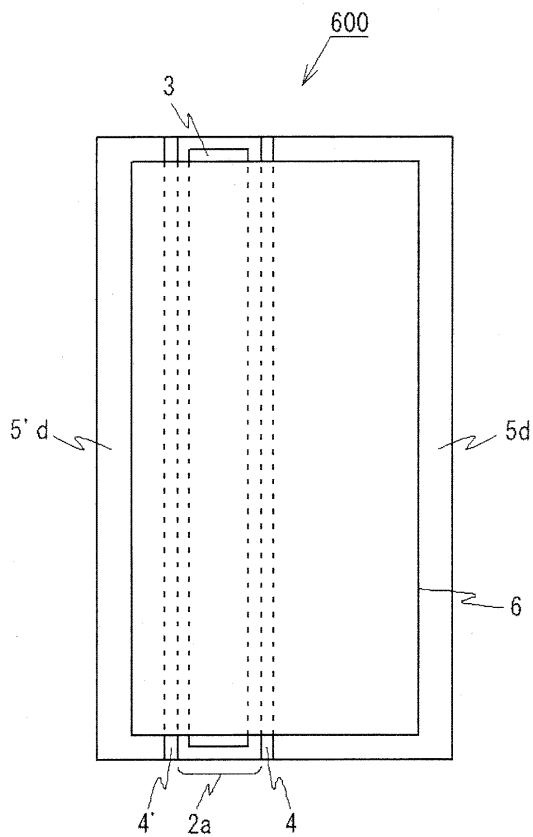
【 10 】



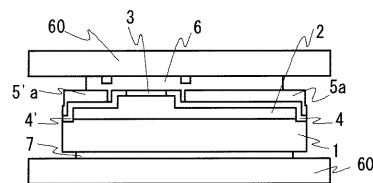
【 9 】



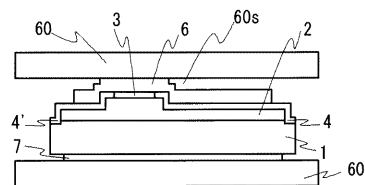
【 11 】



【 12 】



【 13 】



---

フロントページの続き

- (72)発明者 藤本 英之  
徳島県阿南市上中町岡491番地100 日亜化学工業株式会社内
- (72)発明者 道上 敦生  
徳島県阿南市上中町岡491番地100 日亜化学工業株式会社内

審査官 小濱 健太

- (56)参考文献 特開2010-272554(JP,A)  
特開2009-117543(JP,A)  
特開2006-080275(JP,A)  
国際公開第2009/034928(WO,A1)  
特開2010-098001(JP,A)

- (58)調査した分野(Int.Cl., DB名)  
H01S 5/00-5/50