(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2017년11월01일
(11) 등록번호 10-1792773
(24) 등록일자 2017년10월26일

(51) 국제특허분류(Int. Cl.)
H02M 3/155 (2006.01)
(52) CPC특허분류
H02M 3/155 (2013.01)
(21) 출원번호 10-2016-0084643
(22) 출원일자 2016년07월05일
심사청구일자 2016년07월05일
(56) 선행기술조사문헌
Kuo-Ing Hwu et al., Improvement on voltage gain for KY converter, IET Power Electronics Vo.8, Iss.3,pp.361-370.(2015.03)
K. I. Hwu et al., Voltage gain enhancement of KY converter, 2013 IEEE International Conference of IEEE Region 10 (TENCON 2013), pp.1-4.(2013.10.25)
K. I. Hwu et al., Voltage Gain Enhancement for a Step-Up Converter Constructed by KY and Buck-Boost Converters, IEEE Transactions on Industrial Electronics, vo.61, iss.4, pp.1758-1768.(2014.5.17)
K. I. Hwu et al., KY Converter and Its Derivatives, IEEE Transactions on Power Electronics, vo.24, iss.1, pp.128-137.(2009.1.9)*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
인하대학교 산학협력단
인천광역시 남구 인하로 100, 인하대학교 (용현동)
(72) 발명자
이석현
인천광역시 남구 학익소로63번길 59 (학익동, 신동아아파트) 38동403호
이승일
인천광역시 남구 한나루로463번길 129 (용현동, 에버리치) 502호
정해영
인천광역시 부평구 마장로 220번길 13 한신휴 아파트 101동 1201호
(74) 대리인
이원희

전체 청구항 수 : 총 5 항 심사관 : 곽인구

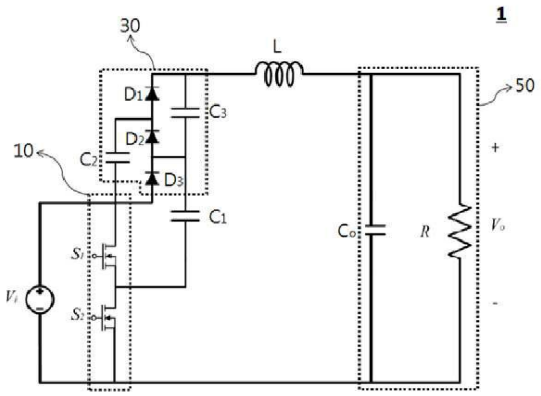
(54) 발명의 명칭 **전압 이득이 향상된 KY 컨버터**

(57) 요 약

본 발명은 KY 컨버터에 있어서, 제1 반도체 스위치와 제2 반도체 스위치를 포함하여 전압이 인가되는 입력단에 병렬로 연결된 스위치부; 상기 제1 반도체 스위치와 상기 제2 반도체 스위치 사이의 노드에 분기된 라인을 형성하도록 일단이 연결되어 충방전 되는 제1 커패시터; 상기 입력단과 상기 제1 반도체 스위치가 형성하는 노드와

(뒷면에 계속)

대 표 도 - 도4



상기 제1 커패시터의 타단에 연결되어 컨버터의 전압 이득을 향상시키는 확장 회로부; 상기 확장 회로부의 출력 라인에 직렬로 연결된 인덕터; 및 상기 인덕터와 직렬로 연결되어 출력 전압을 형성하는 부하부를 포함한다.

본 발명에 따르면, 기존의 KY 컨버터 장점을 유지하면서 1-plus2D 컨버터, 2-plusD 컨버터의 제안시 필연적으로 수반되는 스위치가 요구되지 않고, 단지 2개의 추가된 커패시터와 다이오드만으로도 전압이득을 2+D로 증가시키는 장점을 갖는다.

이 발명을 지원한 국가연구개발사업

과제고유번호	53169-1
부처명	한국해양과학기술진흥원
연구관리전문기관	한국해양과학기술진흥원
연구사업명	해양에너지특성화대학원 지원사업
연구과제명	[해수부RCMS]해양에너지 융복합 인력양성(정부출연금,기업부담금)(3차년도)
기 여 율	1/1
주관기관	준정부기관
연구기간	2016.03.01 ~ 2017.02.28

명 세 서

청구범위

청구항 1

KY 컨버터에 있어서,

제1 반도체 스위치와 제2 반도체 스위치를 포함하여 전압이 인가되는 입력단에 병렬로 연결된 스위치부;

상기 제1 반도체 스위치와 상기 제2 반도체 스위치 사이의 노드에 분기된 라인을 형성하도록 일단이 연결되어 충방전 되는 제1 커패시터;

상기 입력단과 상기 제1 반도체 스위치가 형성하는 노드와, 상기 제1 커패시터의 타단에 연결되어 컨버터의 전압 이득을 향상시키는 확장 회로부;

상기 확장 회로부의 출력 라인에 직렬로 연결된 인덕터; 및

상기 인덕터와 직렬로 연결되어 출력 전압을 형성하는 부하부를 포함하고,

상기 확장 회로부는,

상기 부하부의 방향으로 정방향의 바이어스가 되는 제1 다이오드, 제2 다이오드 및 제3 다이오드;

상기 제1 다이오드와 상기 제2 다이오드 사이에 노드를 형성하는 제2 커패시터; 및

상기 제2 다이오드와 상기 제3 다이오드 사이에 노드를 형성하는 제3 커패시터;를 포함하며,

출력 전압의 이득이 향상된 것을 특징으로 하는 KY 컨버터.

청구항 2

제 1 항에 있어서,

상기 스위치부는,

상기 제1 반도체 스위치가 전압원의 일단과 상기 제1 커패시터의 일단에 연결되고, 상기 제2 반도체 스위치가 상기 제1 커패시터의 일단과 상기 전압원의 타단에 연결된 것을 특징으로 하는 KY 컨버터.

청구항 3

삭제

청구항 4

제 1 항에 있어서,

상기 제2 커패시터는,

상기 입력단과 상기 제1 반도체 스위치가 형성하는 노드에 일단이 연결되고, 상기 제1 다이오드와 상기 제2 다이오드 사이의 노드에 타단이 연결된 것을 특징으로 하는 KY 컨버터.

청구항 5

제 1 항에 있어서,

상기 제3 커패시터는,

상기 제1 커패시터의 타단과 상기 제2 다이오드 및 상기 제3 다이오드가 형성하는 노드에 일단이 연결되고, 상기 제1 다이오드의 출력라인과 상기 인덕터가 형성하는 노드에 타단이 연결된 것을 특징으로 하는 KY 컨버터.

청구항 6

제 1 항에 있어서,

상기 부하부는,

부하 저항과 출력 커패시터가 병렬로 연결된 것을 포함한 것을 특징으로 하는 KY 컨버터.

발명의 설명

기 술 분 야

[0001] 본 발명은 KY 컨버터에 관한 것으로서, 연속 전도 모드(CCM: Continuous Conduction Mode) 동작을 수행하며 극점 안정도(RHPZ: Right Half Plane Zero)가 문제되지 않는 KY 컨버터에 관한 것이다.

배 경 기 술

[0003] 낮은 직류 전압 전원 기기에서 큰 출력을 내기 위해서는 큰 직류 전압이 필요할 때가 있다. 이러한 필요로 부스트(boost) 컨버터, 벅-부스트(buck-boost) 컨버터가 개발되었다. 하지만 부스트 컨버터와 벅-부스트 컨버터는 비교적 출력 전압의 리플이 커서 인가된 주변기기에 큰 부담을 줄 수 있는 단점이 있다. 상기의 기술적 문제를 해결하기 위해 과거 적은 ESR과 큰 커패시턴스를 갖는 커패시터, 또는 LC 필터를 사용하여 전압 상승 컨버터의 출력 리플을 저감시키는 회로들이 개발되었다. 하지만, 이러한 부스트 컨버터 또는 벅-부스트 컨버터는 연속 전도 모드(CCM: Continuous Conduction Mode)에서 전달함수의 극점으로 인한 안정도 문제(RHPZ: Right Half Plane Zero)가 발생되는 단점이 있다.

[0004] 제어 기술을 개량하는 방향으로 상기의 문제점을 극복하고자 연구된 바가 있지만, 이러한 기술적 배경으로 Mr. K. I Hwu와 Y. T Yau에 의해 KY 컨버터가 고안되었다.

[0005] 도 1은 종래의 KY 컨버터 회로를 나타낸다. 도 1을 참조하면, 종래의 KY 컨버터는 스위치 2개, 다이오드 1개, 커패시터 2개, 인덕터 1개로 구성된다. KY 컨버터는 출력 전류 리플이 저감되어 출력 전압 리플이 줄어들고, 이득(gain)에 극점이 존재하지 않아 RHPZ의 안정도 문제 또한 해결된 컨버터이다. 그러나, 종래의 KY 컨버터 회로 구조에서는 전압 이득이 작은 단점이 존재한다. 이를 해결하기 위해 1-plus-2D, 2-plusD 컨버터 회로가 제안되었다.

[0006] 도 2는 종래의 1-plus-2D, 2-plusD 컨버터의 회로를 나타낸다. 도 2를 참조하면, 1-plus-2D, 2-plusD 컨버터는 KY 컨버터에 스위치 2개, 다이오드 1개, 커패시터 1개를 더 추가하여 구성됨을 알 수 있다. 1-plus-2D, 2-plusD 컨버터는 전압 이득 문제를 개선하였지만, 2개의 추가적인 반도체 스위치가 연결되어야 한다. 컨버터에서 스위치가 증가하게 되면 소자의 전압 스트레스가 커지고 추가적인 손실이 발생하기 때문에 컨버터의 효율이 감소되는 단점이 있다.

[0007] 한편, 또 다른 종래 기술로 'Advance Research Journal in Science, Engineering and Technology' Vol.2, Issue 10 에 게재된 Jilu Rose Aby, "Voltage Gain KY Converter with Microinverter for Microsource Application." 에서는 2개의 인덕터를 추가적으로 연결하여 스위치 손실과 컨버터 효율을 증가시킨 KY 컨버터 회로를 개시하고 있다. 도 3은 Jilu Rose Aby가 제안한 KY 컨버터 회로를 나타낸다. 도 3을 참조하면, Jilu Rose Aby가 제안한 KY 컨버터는 추가적인 스위치의 연결 없이 컨버터의 특성을 개선하였으나, ' '에 기재된 바와 같이 추가적으로 연결된 인덕터에 의한 코어 손실의 단점이 있음을 시사하고 있다.

선행기술문헌

비특허문헌

[0009] (비특허문헌 0001) Jilu Rose Aby 외 1명, "Voltage Gain KY Converter with Microinverter for

Microsource Application." Vol.2, Issue 10. 2015.

발명의 내용

해결하려는 과제

[0010] 따라서 본 발명은 KY 컨버터에 있어서, 추가적인 전력 손실이나 컨버터의 효율을 저하시키지 않고도 전압 이득을 향상시킨 KY 컨버터를 제공하고자 한다. 보다 상세하게, 본 발명은 스위치의 소자나 코어 손실이 야기되는 인덕터의 소자를 추가하지 않고, 2개의 커패시터와 2개의 다이오드만을 추가하여 전압 이득을 향상시킬 수 있는 KY 컨버터를 제공하고자 한다.

과제의 해결 수단

[0012] 상기 목적을 달성하기 위하여 본 발명은 KY 컨버터에 있어서, 제1 반도체 스위치와 제2 반도체 스위치를 포함하여 전압이 인가되는 입력단에 병렬로 연결된 스위치부; 상기 제1 반도체 스위치와 상기 제2 반도체 스위치 사이의 노드에 분기된 라인을 형성하도록 일단이 연결되어 충방전 되는 제1 커패시터; 상기 입력단과 상기 제1 반도체 스위치가 형성하는 노드와 상기 제1 커패시터의 타단에 연결되어 컨버터의 전압 이득을 향상시키는 확장 회로부; 상기 확장 회로부의 출력 라인에 직렬로 연결된 인덕터; 및 상기 인덕터와 직렬로 연결되어 출력 전압을 형성하는 부하부를 포함하는 것을 특징으로 한다.

[0013] 바람직하게, 상기 스위치부는 상기 제1 반도체 스위치가 전압원의 일단과 상기 제1 커패시터의 일단에 연결되고, 상기 제2 반도체 스위치가 상기 제1 커패시터의 일단과 상기 전압원의 타단에 연결된다.

[0014] 바람직하게, 상기 확장 회로부는 상기 부하부의 방향으로 정방향의 바이어스가 되는 제1 다이오드, 제2 다이오드 및 제3 다이오드; 상기 제1 다이오드와 상기 제2 다이오드 사이에 노드를 형성하는 제2 커패시터; 및 상기 제2 다이오드와 상기 제3 다이오드 사이에 노드를 형성하는 제3 커패시터를 포함한다.

[0015] 바람직하게, 상기 제2 커패시터는 상기 입력단과 상기 제1 반도체 스위치가 형성하는 노드에 일단이 연결되고, 상기 제1 다이오드와 상기 제2 다이오드 사이의 노드에 타단이 연결된다.

[0016] 바람직하게, 상기 제3 커패시터는 상기 제1 커패시터의 타단과 상기 제2 다이오드 및 상기 제3 다이오드가 형성하는 노드에 일단이 연결되고, 상기 제1 다이오드의 출력라인과 상기 인덕터가 형성하는 노드에 타단이 연결된다.

[0017] 바람직하게, 상기 부하부는 부하 저항과 출력 커패시터가 병렬로 연결된 것을 포함한다.

발명의 효과

[0019] 본 발명에 따른 전압 이득이 향상된 KY 컨버터는 기존의 KY 컨버터가 갖는 CCM 동작이 가능하고 전류 리플이 작으며 RHPZ의 문제가 없는 장점이 유지된다. 또한, 1-plus2D 컨버터, 2-plusD 컨버터의 제안시 필연적으로 수반되는 스위치가 요구되지 않고, 단지 2개의 추가된 커패시터와 다이오드만으로도 전압이득을 2+D로 증가시키는 장점을 갖는다. 즉, 본 발명은 스위치의 수를 늘리지 않아 가격이나 전력 소자의 손실 측면에서 유리하고, 컨버터의 효율을 저감시키지 않는 장점을 갖고 있다. 또한, 본 발명은 추가적인 전압 이득이 요구될 경우, 다이오드와 커패시터를 같은 방식으로 확장하여 2N개를 추가하면 (1+N)+D의 전압 이득을 얻을 수 있게 되어 회로의 확장 및 설계가 용이한 장점을 갖는다.

도면의 간단한 설명

[0021] 도 1은 종래의 KY 컨버터 회로를 나타낸다.

도 2는 종래의 1-plus-2D, 2-plusD 컨버터의 회로를 나타낸다.

도 3은 종래기술로서, Jilu Rose Aby가 제안한 KY 컨버터 회로를 나타낸다.

도 4는 본 발명의 실시예에 따른 KY 컨버터 회로를 나타낸다.

발명을 실시하기 위한 구체적인 내용

[0022] 이하, 첨부된 도면들에 기재된 내용들을 참조하여 본 발명을 상세히 설명한다. 다만, 본 발명이 예시적 실시 예들에 의해 제한되거나 한정되는 것은 아니다. 각 도면에 제시된 동일 참조부호는 실질적으로 동일한 기능을 수행하는 부재를 나타낸다.

[0023] 본 발명의 목적 및 효과는 하기의 설명에 의해서 자연스럽게 이해되거나 보다 분명해 질 수 있으며, 하기의 기재만으로 본 발명의 목적 및 효과가 제한되는 것은 아니다. 또한, 본 발명을 설명함에 있어서 본 발명과 관련된 공지 기술에 대한 구체적인 설명이, 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명을 생략하기로 한다.

[0024] 도 4는 본 발명의 실시예에 따른 KY 컨버터 회로(1)를 나타낸다. 도 4를 참조하면, 본 발명의 실시예에 따른 KY 컨버터 회로(1)는 2개의 전력 반도체 스위치(S_1, S_2)와 4개의 커패시터(C_1, C_2, C_3, C_o)와 3개의 다이오드(D_1, D_2, D_3)와 1개의 인덕터(L) 소자로 구성될 수 있다.

[0025] 설명의 편의와 본 발명의 특징적인 구성의 설명을 위하여 도 4와 같이 구성된 KY 컨버터 회로(1)의 각 소자를 분류하면, KY 컨버터 회로(1)는 스위치부(10), 제1 커패시터(C_1), 확장 회로부(30), 인덕터(L), 및 부하부(50)를 포함할 수 있다.

[0026] 스위치부(10)는 1 반도체 스위치(S_1)와 제2 반도체 스위치(S_2)를 포함하여 전압(V_i)이 인가되는 입력단에 병렬로 연결된다. 스위치부(10)는 제1 반도체 스위치(S_1)가 전압원(V_i)의 일단과 제1 커패시터(C_1)의 일단에 연결되고, 제2 반도체 스위치(S_2)가 제1 커패시터(C_1)의 일단과 전압원(V_i)의 타단에 연결된다. 스위치부(10)를 구성하는 제1, 2 반도체 스위치(S_1, S_2)는 도 1에 도시된 종래의 KY 컨버터의 전력 반도체 스위치 구성이 그대로 사용될 수 있다.

[0027] 제1 커패시터(C_1)는 제1 반도체 스위치(S_1)와 제2 반도체 스위치(S_2) 사이의 노드에 분기된 라인을 형성하도록 일단이 연결되어 충방전된다. 제1 커패시터(C_1)는 도 1에 도시된 종래의 KY 컨버터 회로도에서 커패시터 C_b에 대응된다.

[0028] 확장 회로부(30)는 입력단과 제1 반도체 스위치(S_1)가 형성하는 노드와, 제1 커패시터(C_1)의 타단에 연결되어 컨버터의 전압 이득을 향상시킬 수 있다. 확장 회로부(30)는 도 1의 종래 KY 컨버터에서 커패시터와 다이오드의 소자가 추가된 영역으로 이해될 수 있다.

[0029] 확장 회로부(30)는 부하부(50)의 방향으로 정방향의 바이어스가 되는 제1 다이오드(D_1), 제2 다이오드(D_2), 및 제3 다이오드(D_3)를 포함한다. 또한, 확장 회로부(30)는 제1 다이오드(D_1)와 제2 다이오드(D_2) 사이에 노드를 형성하는 제2 커패시터(C_2), 및 제2 다이오드(D_2)와 제3 다이오드(D_3) 사이에 노드를 형성하는 제3 커패시터(C_3)를 포함한다.

[0030] 제2 커패시터(C_2)는 입력단과 제1 반도체 스위치(S_1)가 형성하는 노드에 일단이 연결되고, 제1 다이오드(D_1)와 제2 다이오드(D_2) 사이의 노드에 타단이 연결된다.

[0031] 제3 커패시터(C_3)는 제1 커패시터(C_1)의 타단과 제2 다이오드(D_2) 및 제3 다이오드(D_3)가 형성하는 노드에 일단이 연결되고, 제1 다이오드(D_1)의 출력라인과 인덕터(L)가 형성하는 노드에 타단이 연결된다.

[0032] 상기의 확장 회로부(30) 구성에서 스위치부(10)의 제어에 따라 KY 컨버터(1)가 동작되는 원리는 다음과 같다.

[0033] 1. S1=ON, S2=OFF

[0034] 제1 반도체 스위치(S_1)가 온(ON) 상태이고, 제2 반도체 스위치(S_2)가 오프(OFF) 상태인 경우, 전력 흐름은 전원부(V_i)에서 제1 반도체 스위치(S_1)와 제1 커패시터(C_1)를 지나서, 한 쪽은 제3 커패시터(C_3)로 흐르고 다른 한 쪽은 제2 다이오드(D_2)를 지나 제2 커패시터(C_2)로 흐른다. 제1 다이오드(D_1)와 제3 다이오드(D_3)는 오프된 상태이다. 이 때, 제2 커패시터(C_2)는 충전되며 제1 커패시터(C_1)와 동일한 전압이 인가된다. 한편, 제1 커패시터(C_1)와 제3 커패시터(C_3)는 방전됨으로써 입력 전원의 전압과 제1 커패시터(C_1), 제3 커패시터(C_3)의 전압이 더

해지게 된다. 따라서, 인덕터(L)에 걸리는 전압은 입력 전압에 제1 커패시터(C_1), 제3 커패시터(C_3)의 전압을 더하고 출력 전압을 뺀 값으로 표현될 수 있다. 이를 수학식으로 표현하면, 하기의 [수학식 1]과 같다.

[0035] [수학식 1]

$$L\frac{\partial i}{\partial t_1}=3v_i-v_o$$

[0036]

[0038] 2. S1=OFF, S2=ON

[0039] 제1 반도체 스위치(S_1)가 오프(OFF) 상태이고, 제2 반도체 스위치(S_2)가 온(ON) 상태인 경우의 전력 흐름을 살펴보면 다음과 같다. 전력은 전원부(V_i)에서 한쪽은 제1 커패시터(C1)를 지나서 제2 반도체 스위치(S_2)로 흐르고, 다른 한 쪽은 제2 커패시터(C_2)와 제1 다이오드(D_1)를 지나서 제3 커패시터(C3)와 인덕터(L)로 각각 흐르게 된다. 이 때, 제1 커패시터(C_1)와 제3 커패시터(C_3)는 충전된다. 따라서, 제1 커패시터(C_1)에는 입력 전압이 인가되고, 제3 커패시터(C_3)에는 제2 커패시터(C_2)의 전압이 인가된다. 결론적으로, 제1 커패시터(C_1), 제2 커패시터(C_2), 제3 커패시터(C_3)에는 모두 입력 전압과 동일한 전압이 인가된다. 인덕터(L)에 걸리게 되는 전압은 제2 커패시터(C_2)는 방전됨으로써 입력 전원의 전압과 제2 커패시터(C_2)의 전압이 더해진 값에 출력 전압을 뺀 값으로 표현될 수 있다. 이를 수학식으로 표현하면, 하기의 [수학식 2]와 같다.

$$L\frac{\partial i}{\partial t_2}=2v_i-v_o$$

[0040]

[0042] 상기의 [수학식 1]과 [수학식 2]를 듀티비의 관계식으로 나타내면 하기의 [수학식 3]과 같다.

[0043] [수학식 3]

$$\begin{cases} L\dfrac{\partial i}{\partial t_1}=3v_i-v_o=L\dfrac{\triangle I}{DT} \\ L\dfrac{\partial i}{\partial t_2}=2v_i-v_o=L\dfrac{-\triangle I}{(1-D)T} \end{cases}$$

[0044]

[0045] 여기서, D는 제1 반도체 스위치(S_1)의 듀티비를 의미하고, 1-D는 제2 반도체 스위치(S2)의 듀티비를 의미한다.

[0046] 상기의 [수학식 3]을 △I로 표현하여 본 실시예에 따른 KY 컨버터(1)의 게인 값을 계산하면 하기의 [수학식 4]와 같다.

[0047] [수학식 4]

$$L\triangle I=(3v_i-v_o)DT=-(2v_i-v_o)(1-D)T$$

$$\frac{v_o}{v_i}=2+D$$

[0048]

[0049]

[0050] 확장 회로부(30)의 소자 확장으로 인하여 전압 이득이 2+D로 향상됨을 이해할 수 있다.

[0051] 한편, 확장 회로부(30)는 부하부(50) 방향으로 정방향으로 바이어스 되도록 다이오드가 추가적으로 확장될 수 있다. 이 경우, 각 다이오드 사이에 노드를 형성하도록 결선되는 제2 커패시터(C_2), 제3 커패시터(C_3)와 같은 방식으로 추가적인 커패시터가 연결될 수 있다. 본 실시예에서, KY 컨버터(1)는 확장 회로부(30)에 반드시 3개의 다이오드(D_1, D_2, D_3)와 2개의 커패시터(C_2, C_3)로 이루어지는 것은 아니며, 더 높은 전압 이득을 필요로 할 경우

상기의 방식과 같이 다이오드와 커패시터가 확장될 수 있다. 커패시터와 다이오드가 각각 2n개 추가되면 KY 컨버터(1)sms 1+n+D의 전압 이득을 갖게 된다.

[0052] 인덕터(L)는 확장 회로부(30)의 출력 라인에 직렬로 연결된다. 부하부(50)는 부하 저항(R)과 출력 커패시터(C_o)가 병렬로 연결되어 구성되며, 출력 인덕터(L)와는 직렬로 연결되어 출력 전압을 형성한다. 인덕터(L) 및 부하부(50)의 구성은 종래의 KY 컨버터 출력단에 연결되는 소자 구성이 그대로 사용될 수 있다.

[0053] 이상에서 대표적인 실시예를 통하여 본 발명을 상세하게 설명하였으나, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자는 상술한 실시예에 대하여 본 발명의 범주에서 벗어나지 않는 한도 내에서 다양한 변형이 가능함을 이해할 것이다. 그러므로 본 발명의 권리 범위는 설명한 실시예에 국한되어 정해져서는 안 되며, 후술하는 특허청구범위뿐만 아니라 특허청구범위와 균등 개념으로부터 도출되는 모든 변경 또는 변형된 형태에 의하여 정해져야 한다.

부호의 설명

[0055] 1: KY 컨버터

10: 스위치부

30: 확장 회로부

50: 부하부

C_1: 제1 커패시터

C_2: 제2 커패시터

C_3: 제3 커패시터

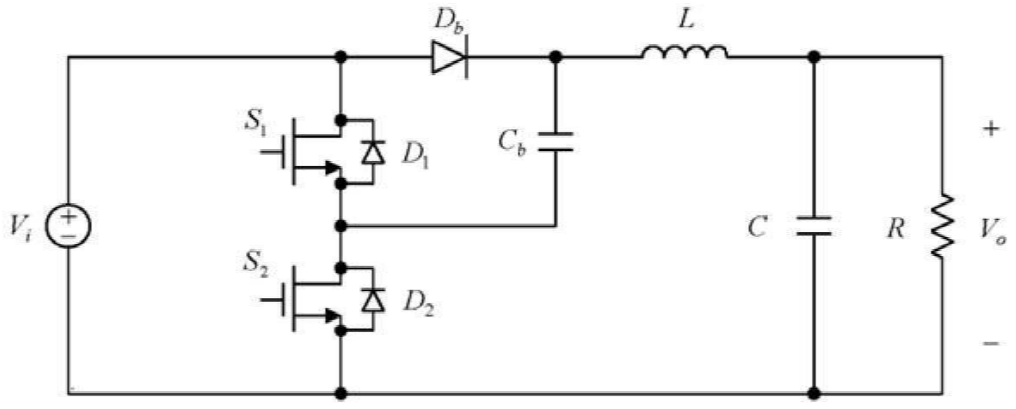
D_1: 제1 다이오드

D_2: 제2 다이오드

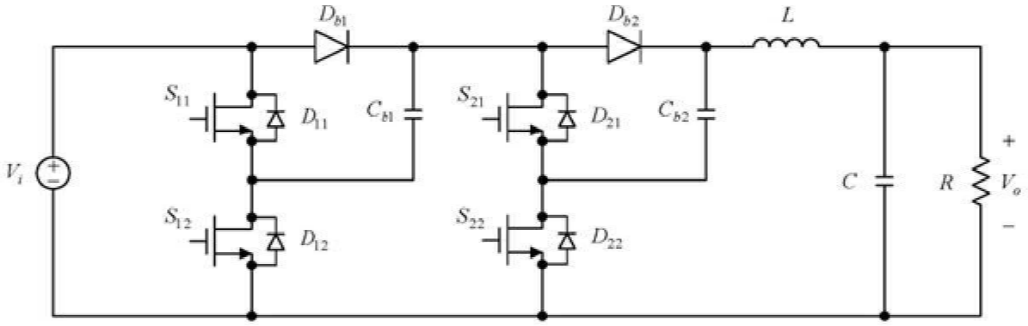
D_3: 제3 다이오드

도면

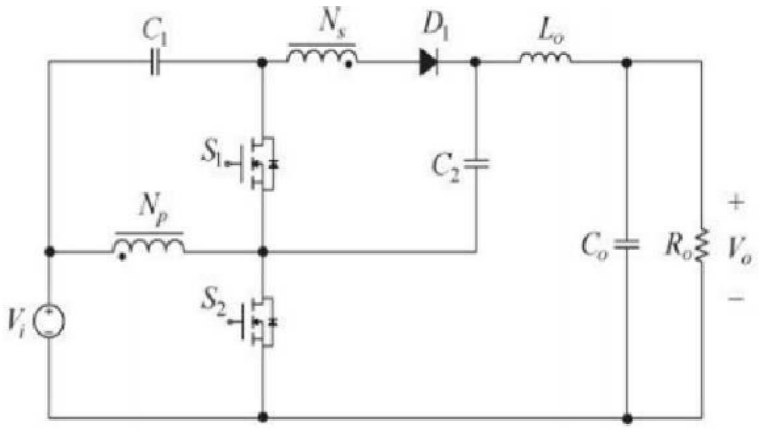
도면1



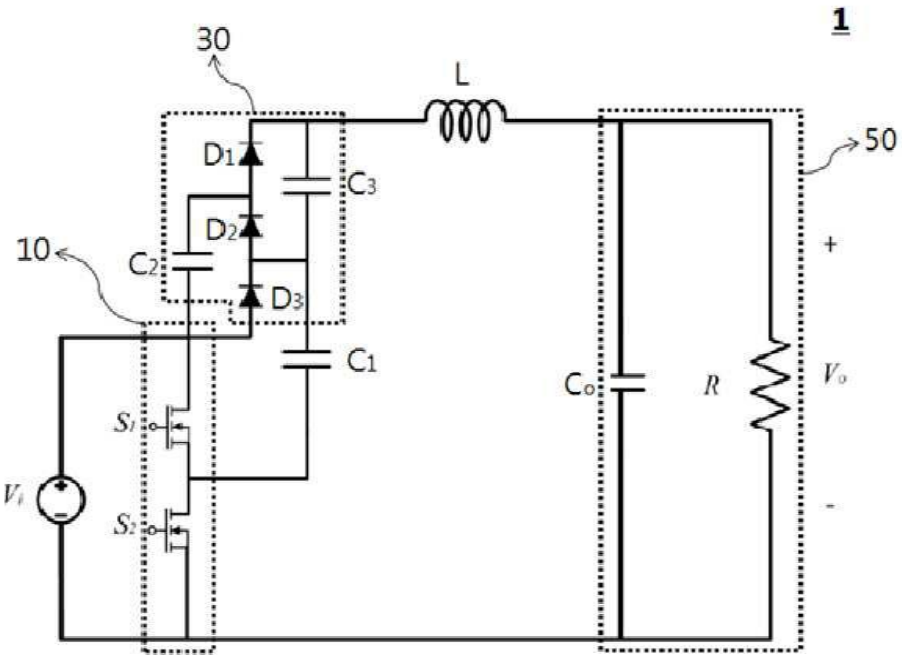
도면2


D_{b1}
D_{b2}
L
S_{11}
D_{11}
C_{b1}
S_{21}
D_{21}
C_{b2}
V_i
C
R
V_o
S_{12}
D_{12}
S_{22}
D_{22}

도면3


C_1
N_s
D_1
L_o
S_1
C_2
N_p
C_o
R_o
V_o
V_i
S_2

도면4


1
30
L
50
D1
C3
D2
10
C2
D3
C1
Co
R
Vo
+
-
Vi
S1
S2