

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 3 区分

【発行日】平成22年4月30日(2010.4.30)

【公開番号】特開2008-271421(P2008-271421A)

【公開日】平成20年11月6日(2008.11.6)

【年通号数】公開・登録公報2008-044

【出願番号】特願2007-114657(P2007-114657)

【国際特許分類】

H 0 3 H 9/25 (2006.01)

H 0 3 H 7/46 (2006.01)

H 0 1 P 1/15 (2006.01)

H 0 4 B 1/40 (2006.01)

【F I】

H 0 3 H 9/25 A

H 0 3 H 7/46 A

H 0 1 P 1/15

H 0 4 B 1/40

【手続補正書】

【提出日】平成22年3月15日(2010.3.15)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

多層基板に弾性波素子を実装した高周波部品において、
前記多層基板の底面にグランド端子と高周波端子を備え、
前記高周波端子は少なくとも平衡信号端子と不平衡信号端子を含み、前記平衡信号端子
は前記弾性波素子の平衡ポートと接続し、
前記多層基板の底面側の内層に形成された第 1 グランド電極は、前記平衡信号端子と積
層方向に重なり合わないことを特徴とする高周波部品。

【請求項 2】

底面の一側面側に前記平衡信号端子が位置し、対向する側面側に前記不平衡信号端子が
位置し、前記第 1 グランド電極と接続されたグランド端子が、前記平衡信号端子と前記不
平衡信号端子との間に挟まれた領域に配置されたことを特徴とする請求項 1 に記載の高周
波部品。

【請求項 3】

弾性波素子の一对の平衡ポートから一对の平衡信号端子までの経路の電気長が略等しい
ことを特徴とする請求項 1 又は 2 に記載の高周波部品。

【請求項 4】

請求項 1 に記載の高周波部品において、
前記多層基板にスイッチング素子を実装し、
前記スイッチング素子を前記弾性波素子の不平衡ポートと接続したことを特徴とする高
周波部品。

【請求項 5】

請求項 4 に記載の高周波部品において、
前記多層基板は、前記第 1 グランド電極の上側に第 2 グランド電極を備え、

前記第 2 グランド電極は、前記第 1 グランド電極と接続するとともに、前記平衡信号端子と積層方向に重なり合わないことを特徴とする高周波部品。

【請求項 6】

請求項 5 に記載の高周波部品において、

前記第 2 グランド電極は、その面内に縦列形成された積層方向に連続するビアホール群で前記第 1 グランド電極と接続され、前記ビアホール群は平衡信号端子側に位置することを特徴とする高周波部品。

【請求項 7】

請求項 1 乃至 6 のいずれかに記載の高周波部品において、

前記平衡信号端子と前記平衡ポートとは、積層方向に連続するビアホール群を介して接続されたことを特徴とする高周波部品。

【請求項 8】

請求項 7 に記載の高周波部品において、

前記平衡信号端子と前記平衡ポートとの間の経路が、第 1 グランド電極又は第 2 グランド電極と重なり合わないことを特徴とする高周波部品。

【請求項 9】

高周波部品において、

請求項 4 ～ 6 のいずれかに記載の高周波部品において、

前記スイッチング素子と前記弾性波素子との間の経路に整合回路を備え、

前記積層基板には前記整合回路を構成するリアクタンス素子を含み、前記リアクタンス素子を構成する電極パターンと、前記平衡信号端子と前記平衡ポートとの間の経路が重なり合わないことを特徴とする高周波部品。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0007

【補正方法】変更

【補正の内容】

【0007】

本発明は、多層基板に弾性波素子を実装した高周波部品において、前記多層基板の底面にグランド端子と高周波端子を備え、前記高周波端子は少なくとも平衡信号端子と不平衡信号端子を含み、前記平衡信号端子は前記弾性波素子の平衡ポートと接続し、前記多層基板の底面側の内層に形成された第 1 グランド電極は、前記平衡信号端子と積層方向に重なり合わないことを特徴とする高周波部品である。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0008

【補正方法】変更

【補正の内容】

【0008】

本発明においては、底面の一側面側に前記平衡信号端子が位置し、対向する側面側に前記不平衡信号端子が位置し、前記第 1 グランド電極と接続されたグランド端子が、前記平衡信号端子と前記不平衡信号端子との間に挟まれた領域に配置されるのが好ましい。

このような構成により、不平衡信号端子と平衡信号端子との間の干渉を防ぐことができる。また、平衡信号端子間には位相特性の劣化を防ぐため、グランド端子を設けないのが好ましい。

本発明においては、弾性波素子は少なくとも一對の平衡ポートを有するものであり、前記各平衡ポートから各平衡信号端子までの経路の電気長を実質的に等しくすることにより、位相特性の劣化を防ぐことができる。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】 0 0 0 9

【補正方法】 変更

【補正の内容】

【 0 0 0 9 】

本発明においては、前記多層基板にスイッチング素子を実装し、前記スイッチング素子を前記弾性波素子の不平衡ポートと接続するのが好ましい。

本発明においては、更に増幅器などを複合してもよく、適宜多層基板にインダクタンス素子やキャパシタンス素子による整合回路を形成することもできる。

【手続補正 5】

【補正対象書類名】 明細書

【補正対象項目名】 0 0 1 0

【補正方法】 変更

【補正の内容】

【 0 0 1 0 】

本発明においては、前記第 1 グランド電極の上側に第 2 グランド電極を設けて、前記第 2 グランド電極を前記第 1 グランド電極と接続するとともに、前記平衡信号端子と積層方向に重なり合わないよう構成するのが好ましい。

前記第 2 グランド電極は、その面内に縦列形成された積層方向に連続するビアホール群で前記第 1 グランド電極と接続され、前記ビアホール群は平衡信号端子側に位置するのが好ましい。

また、前記平衡信号端子と前記平衡ポートとは、積層方向に連続するビアホール群を介して接続するのが好ましく、前記平衡信号端子と前記平衡ポートとの間の経路が、第 1 グランド電極又は第 2 グランド電極と重なり合わないことで、平面的に配置された他の電極パターンとの干渉を抑えることが出来る。

【手続補正 6】

【補正対象書類名】 明細書

【補正対象項目名】 0 0 1 1

【補正方法】 変更

【補正の内容】

【 0 0 1 1 】

本発明においては、前記スイッチング素子と前記弾性波素子との間の経路に整合回路を備え、前記積層基板には前記整合回路を構成するリアクタンス素子を含み、前記リアクタンス素子を構成する電極パターンと、前記平衡信号端子と前記平衡ポートとの間の経路が重なり合わないようするのが好ましい。

【手続補正 7】

【補正対象書類名】 明細書

【補正対象項目名】 0 0 1 2

【補正方法】 変更

【補正の内容】

【 0 0 1 2 】

本発明においては、更にスイッチ素子と接続するフィルタ回路を備えるようにし、前記フィルタ回路を前記多層基板に電極パターンで形成されるインダクタ及びコンデンサで構成しても良い。

【手続補正 8】

【補正対象書類名】 明細書

【補正対象項目名】 0 0 1 3

【補正方法】 変更

【補正の内容】

【 0 0 1 3 】

前記フィルタ回路の、インダクタやコンデンサ用の電極パターンは、前記平衡信号端子

と積層方向に重なり合わない配置とするのが好ましい。

複数のグラウンド電極と、それらを電氣的に接続するビアホール群で囲まれた領域に、整合回路やフィルタ回路を設け、その外領域に平衡信号端子と平衡ポートとを接続する経路を設けるのが好ましい。

【手続補正 9】

【補正対象書類名】明細書

【補正対象項目名】0 0 1 4

【補正方法】変更

【補正の内容】

【0 0 1 4】

複数のグラウンド電極を電氣的に接続するビアホール群や、平衡信号端子と平衡ポートとを接続するビアホール群は、電極パターンと同様な導電材料で形成される場合が多く、密に充填される場合や、一部に空隙を有する場合もあり、スルーホールと呼ばれることもある。