



(19)中華民國智慧財產局

(12)發明說明書公告本 (11)證書號數：TW I452684 B

(45)公告日：中華民國 103 (2014) 年 09 月 11 日

(21)申請案號：098123129

(22)申請日：中華民國 98 (2009) 年 07 月 08 日

(51)Int. Cl. : H01L27/146 (2006.01)

H01L21/76 (2006.01)

(30)優先權：2008/07/09 美國

12/169,810

(71)申請人：豪威科技股份有限公司 (美國) OMNIVISION TECHNOLOGIES, INC. (US)
美國

(72)發明人：布萊迪 菲德烈克 T BRADY, FREDERICK T. (US)

(74)代理人：陳長文

(56)參考文獻：

US 2006/0068586A1

US 2007/0194397A1

WO 20007/030226A2

審查人員：王順德

申請專利範圍項數：20 項 圖式數：15 共 0 頁

(54)名稱

具有背面溝槽之背面照明影像感測器

BACKSIDE ILLUMINATED IMAGE SENSOR WITH BACKSIDE TRENCHES

(57)摘要

本發明揭示一種背面照明影像感測器，其包括：一感測器層，其實施一像素陣列之複數個光敏元件；一氧化物層，其相鄰於該感測器層之一背表面；及至少一介電層，其相鄰於該感測器層之一正表面。該感測器層進一步包括複數個背面溝槽，該複數個背面溝槽形成於該感測器層之背表面中，並經配置以提供介於該等光敏元件之各自對之間的隔離。該等背面溝槽具有形成於該感測器層內之對應的背面場隔離植入區域，且所得結構提供載子重組及相鄰光敏元件之間串擾的減少。該影像感測器可實施於一數位相機或其他類型的數位成像裝置中。

A backside illuminated image sensor comprises a sensor layer implementing a plurality of photosensitive elements of a pixel array, an oxide layer adjacent a backside surface of the sensor layer, and at least one dielectric layer adjacent a frontside surface of the sensor layer. The sensor layer further comprises a plurality of backside trenches formed in the backside surface of the sensor layer and arranged to provide isolation between respective pairs of the photosensitive elements. The backside trenches have corresponding backside field isolation implant regions formed in the sensor layer, and the resulting structure provides reductions in carrier recombination and crosstalk between adjacent photosensitive elements. The image sensor may be implemented in a digital camera or other type of digital imaging device.

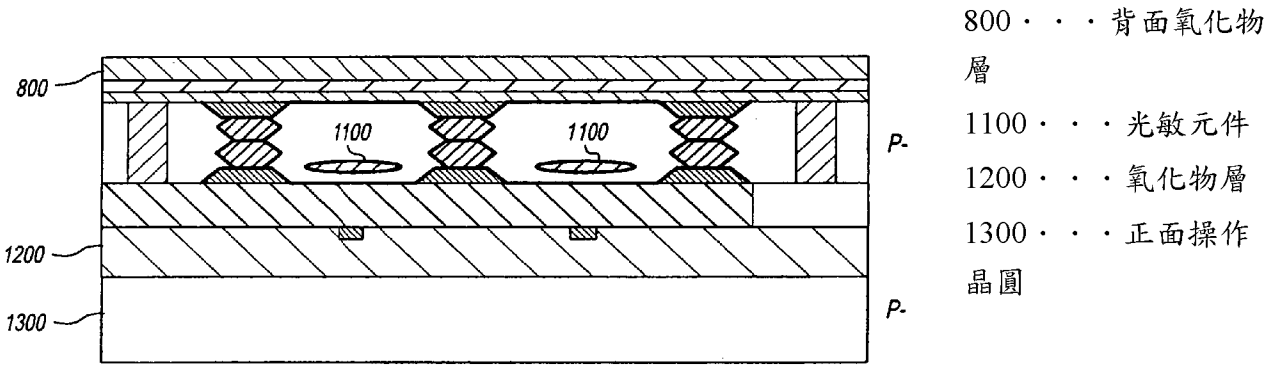


圖 14

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：

98123129

※申請日：

98.7.8

※IPC 分類：

H01L 27/146 (2006.01)

H01L 21/16 (2006.01)

一、發明名稱：(中文/英文)

具有背面溝槽之背面照明影像感測器

BACKSIDE ILLUMINATED IMAGE SENSOR WITH BACKSIDE
TRENCHES

二、中文發明摘要：

本發明揭示一種背面照明影像感測器，其包括：一感測器層，其實施一像素陣列之複數個光敏元件；一氧化物層，其相鄰於該感測器層之一背表面；及至少一介電層，其相鄰於該感測器層之一正表面。該感測器層進一步包括複數個背面溝槽，該複數個背面溝槽形成於該感測器層之背表面中，並經配置以提供介於該等光敏元件之各自對之間的隔離。該等背面溝槽具有形成於該感測器層內之對應的背面場隔離植入區域，且所得結構提供載子重組及相鄰光敏元件之間串擾的減少。該影像感測器可實施於一數位相機或其他類型的數位成像裝置中。

三、英文發明摘要：

A backside illuminated image sensor comprises a sensor layer implementing a plurality of photosensitive elements of a pixel array, an oxide layer adjacent a backside surface of the sensor layer, and at least one dielectric layer adjacent a frontside surface of the sensor layer. The sensor layer further comprises a plurality of backside trenches formed in the backside surface of the sensor layer and arranged to provide isolation between respective pairs of the photosensitive elements. The backside trenches have corresponding backside field isolation implant regions formed in the sensor layer, and the resulting structure provides reductions in carrier recombination and crosstalk between adjacent photosensitive elements. The image sensor may be implemented in a digital camera or other type of digital imaging device.

四、指定代表圖：

(一)本案指定代表圖為：第(14)圖。

(二)本代表圖之元件符號簡單說明：

800 背面氧化物層

1100 光敏元件

1200 氧化物層

1300 正面操作晶圓

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)

六、發明說明：

【發明所屬之技術領域】

本發明大致上係關於於數位相機及其他類型成像裝置中使用的電子影像感測器，且更特定而言係關於於形成背面照明影像感測器中使用的處理技術。

【先前技術】

一種典型的電子影像感測器包括配置成二維陣列的許多光敏圖像元件(「像素」)。此種影像感測器可經組態用以藉由形成一適當彩色濾光器陣列(CFA)於該等像素上方以產生一彩色影像。該種類型之影像感測器的實例揭示於名為「具有改良光敏感度的影像感測器」的美國專利申請公開(案)第2007/0024931號，其係以引用的方式併入本文中。

已熟知，可使用互補式金屬氧化物半導體電路(CMOS)實施一影像感測器。在此種配置中，各像素通常包括形成於一矽基板上之一矽感測器層中的一光二極體及其他電路元件。一層或多層介電層通常形成於該矽感測器層上且可合併額外電路元件及用於形成互連的多層級金屬化。在其上形成該等介電層及相關級金屬化的該影像感測器之面通常係被稱為正面，而具有該等矽基板的面係被稱為背面。

在一正面照明影像感測器中，來自一主題場景之光係入射於該影像感測器之正面上，且該矽基板係相對厚。但是，金屬化層級互連及相關聯於影像感測器正面上之該等介電層相關之多種其他特徵的存在可不利地影響該影像感

測器的填充因數及量子效率。

一背面照明影像感測器藉由薄化或移除該厚矽基板，及配置該影像感測器以使來自一主題場景之光入射於該影像感測器的背面上，解決與該等正面介電層相關之該等填充因數及量子效率問題。由此，該入射光不再被金屬化層級互連及該等介電層的其他特徵影響，由此改良填充因數及量子效率。

但是，在許多背面照明影像感測器中，與該等感測器光二極體相關聯的電荷儲存區域係位於離背表面達一實質上的距離。難處在於，該等光二極體自入射光產生的許多載子(舉例而言)由於與其他載子重組或相鄰光二極體之間的串擾而在可收集此等載子之前損失。

相應地，需要一種改良的背面照明影像感測器，其不經受上述的過多載子損失問題。

【發明內容】

本發明之說明性實施例提供具有減少載子重組及串擾，並由此改良效能之背面照明影像感測器。

根據本發明之一態樣，提供一種形成一背面照明影像感測器的處理。該處理係一種用於形成複數個影像感測器的晶圓級處理，該複數個影像感測器各具有一經組態以用於背面照明的像素陣列，而且利用一影像感測器晶圓形成該等影像感測器。該影像感測器晶圓包括一基板及形成於該基板上方之一感測器層。該處理包含下列步驟：在該感測器層之一背表面內形成背面溝槽；穿過該等背面溝槽植入

一摻雜物於該感測器層內，以便形成對應於該等背面溝槽的背面場隔離植入區域；填充該等背面溝槽；在該等經填充的背面溝槽形成至少一抗反射層；及進一步處理該影像感測器晶圓以形成該複數個影像感測器。

該影像感測器晶圓可係(例如)：一絕緣體上覆矽(SOI)晶圓，其具有配置於該基板與該感測器層之間之一埋入氧化物層；或一磊晶晶圓，其具有形成於一P+基板上方之一P-感測器層。

在形成該等背面溝槽之前，可在該感測器層上方形成一襯墊氧化物層，並在該襯墊氧化物層上方形成一襯墊氮化物層。接著可形成對準標記，該等對準標記延伸穿過該氧化物層及該氮化物層並進入該感測器。該等背面溝槽可經蝕刻穿過該氮化物層及該氧化物層，且可在該等背面溝槽內形成一內襯氧化物層。接著可用一材料(諸如氧化物或多晶矽)填充該等背面溝槽。

該抗反射層可包括：形成於該感測器層之背表面上之一抗反射氧化物層；及形成於該抗反射氧化物層上方之一抗反射氮化物層。在形成該抗反射氧化物層之前或之後，可實行一背表面鈍化植入作業。

該處理可進一步包含一背表面井隔離植入作業。此可涉及(例如)：沈積一光阻於該抗反射層上方；圖案化該光阻以在該等背面溝槽上方形成開口；及穿過該等開口植入一摻雜物以形成對應於該等背面溝槽的背表面井隔離植入區域。

在該等說明性實施例之一者中，進一步處理該影像感測器晶圓以形成該複數個影像感測器的步驟進一步包括：在該抗反射層上方形成一層氧化物層；將一暫時載體晶圓附著至該氧化物層之一背表面；移除該基板；在該感測器層內形成該等像素陣列的光敏元件；在感測器層之一正表面內形成正面溝槽；形成對應於該等正面溝槽的正面場隔離植入區域；填充該等正面溝槽；形成對應於該等正面溝槽的正表面井隔離植入區域；在該感測器層的正表面上形成至少一介電層；將一操作晶圓(handle wafer)附著至該至少一介電層之一正表面；移除該暫時載體晶圓；及分離該影像感測器晶圓為該複數個影像感測器。

根據本發明之另一態樣，一種背面照明影像感測器包括：一感測器層，該感測器層實施一像素陣列之複數個光敏元件；一層氧化物層，該氧化物層相鄰於該感測器層之一背表面；及至少一介電層，該至少一介電層相鄰於該感測器層之一正表面。該感測器層進一步包括形成於該感測器層之背表面內的複數個背面溝槽並經配置以提供介於該等光敏元件之各自對之間的隔離。該等背面溝槽具有形成於該感測器層內的對應背面場隔離植入區域。

根據本發明之一種背面照明影像感測器可有利地實施於一數位相機或其他類型的成像裝置中，且於此種裝置中提供改良的效能而不需明顯增加影像感測器的封裝尺寸或成本。

【實施方式】

當結合以下描述及圖式時，本發明之上述及其他目的、特徵及優點將變得顯而易見，其中在可能之處已使用相同的參考數字以指定各圖共同的相同特徵。

將說明於本文中之本發明結合數位相機、背面照明影像感測器，及用於形成此種影像感測器的處理技術的特殊實施例。但應瞭解，此等說明性配置僅以實例之方式呈現，且不應被視為以任何方式限制本發明之範疇。熟悉此項技術者將認知到，該等所揭示之配置可適用於以一直接方式搭配其他多種類型之成像裝置及影像感測器一起使用。

圖1顯示本發明之一說明性實施例中的一數位相機10。在該數位相機中，來自一主題場景之光係入射至一成像階段12。該成像階段可包括習知的元件，諸如一透鏡、一中性密度濾光器、一光圈及一快門。該光係經該成像階段12聚焦以在一影像感測器14上形成一影像，該影像感測器14轉換該入射光為電信號。該數位相機10進一步包含一處理器16、一記憶體18、一顯示器20及一個或多個額外輸入/輸出(I/O)元件22。

雖然以獨立元件繪示於圖1之實施例中，但是該成像階段12可連同該影像感測器14及該數位相機10之可能一個或多個額外元件整合在一起，以形成一小型相機模組。

在本實施例中假定該影像感測器14係一CMOS影像感測器，然而在實施本發明中可使用其他類型影像感測器。更明確言之，該影像感測器14包括下文以結合圖2至圖14描述之方式形成的一種背面照明影像感測器。該影像感測器

一般包括具有配置成列與行之複數個像素之一像素陣列，且可包含與該像素陣列之取樣與讀出相關聯的額外電路，諸如信號產生電路、信號處理電路、列與行選取電路等等。此取樣與讀出電路可包括(例如)用於處理從該像素陣列讀出之類比信號之一類比信號處理器及用於轉換此種信號至一數位形式之一類比轉數位轉換器。適合在該數位相機10中使用的此等及其他類型的電路已為熟悉此項技術者所熟知，且因此將不在本文中詳述。該取樣與讀出電路之部分可配置於該影像感測器外，或(舉例而言)於具有該像素陣列之光二極體及其他元件之一共同積體電路上連同該像素陣列成一體地形成。

該影像感測器14通常將實施為具有一相關聯CFA圖案之一彩色影像感測器。可搭配該影像感測器14一起使用之CFA圖案的實例包含描述於上述美國專利申請公開(案)第2007/0024931號中的圖案，然而於本發明之其他實施例中可使用其他CFA圖案。如另一實例，可用揭示於美國專利第3,971,065號中之名為「彩色成像陣列」之一習知貝爾圖案，其係以引用的方式併入本文中。

該處理器16可包括(例如)一微處理器、一中央處理單元(CPU)、一特定應用積體電路(ASIC)、一數位信號處理器(DSP)，或其他處理裝置，或多個此等裝置的組合。該成像階段12之多種元件及該影像感測器14可受控於自處理器16供應之時序信號或其他信號。

該記憶體18可包括任何類型記憶體(舉例而言，諸如隨

機存取記憶體(RAM)、唯讀記憶體(ROM)、快閃記憶體、磁碟式記憶體、可卸除式記憶體，或其他類型之儲存元件)的任何組合。

與該像素陣列相關聯的取樣與讀出的功能性及對應影像資料的處理可經至少部分地以軟體形式存於記憶體18內並經處理器16執行而實施。

該處理器16可將由該影像感測器14擷取之一給定影像儲存於記憶體18中並呈現於顯示器20上。雖然可用其他類型的顯示器，但該顯示器20通常係主動矩陣彩色液晶顯示器(LCD)。該等額外I/O元件22可包括(例如)多種螢幕上控制項、按鈕或其他使用者介面、網路介面、記憶體卡介面，等等。

關於圖1所示之類型的一數位相機之作業的額外細節可在(例如)上述美國專利申請公開(案)第2007/0024931號中發現。

應注意的是，如圖1所示之該數位相機可包括為熟悉此項技術者所知類型的額外或替代之元件。可從此項技術所知之元件中選擇本文中未明確繪示或描述之元件。如前所述，本發明可實施於其他多種類型的數位相機或成像裝置中。亦如上所述，可至少部分地以由一成像裝置的一個或多個處理元件執行軟體之形式而實施本文中所述之實施例的某些態樣。熟悉此項技術者應明白，可依本文提供之講授給定的一直接方式實施此種軟體。

於一矽基板或其他類型基板上製造該影像感測器14。在

一典型的CMOS影像感測器中，該像素陣列之各像素包含一光二極體及用於測量該像素處之光度的相關電路。此種電路可包括以熟知的習知方式組態的(例如)傳遞閘、重設電晶體、選擇電晶體、輸出電晶體及其他元件。

如前所指示，一過多載子損失問題可發生在習知的背面照明影像感測器中，此係歸因於載子在收集之前重組以及相鄰光二極體之間的串擾。一種解決此問題的可行做法係對於該感測器層(光二極體形成於該感測器層中)利用一低摻雜磊晶層，以便延伸與各自光二極體相關聯的空乏區並由此減少載子重組。但，經發現此種做法可導致「暗」電流增加及量子效率降級。現在將參考圖2至圖14描述不增加暗電流或量子效率降級之解決載子損失問題而的技術。應注意，此等圖所示之橫截面圖係經簡化以清晰繪示本發明之多種態樣，且係不需按比例繪出。一給定實施例可能包含未明確繪示圖中但是將為此項技術者所熟知為通常相關聯於所述一般類型影像感測器的多種其他特徵或元件。

繪示於圖2至圖14中之技術一般涉及處理一影像感測器晶圓以形成複數個影像感測器，該複數個影像感測器各具有經組態以用於背面照明之一像素陣列。圖2至圖8之各者將繪示應用於二個獨立影像感測器晶圓的多種處理步驟，一影像感測器晶圓係一絕緣體上覆矽(SOI)晶圓200，及另一影像感測器晶圓係一磊晶晶圓210。在完成繪示於圖8中之處理步驟後，此刻，所得影像感測器晶圓具有實質上相同之結構。由此，圖9至圖14將繪示應用於僅單個影像感

測器晶圓的剩餘處理步驟。雖然將使用該SOI晶圓200及該磊晶晶圓210來闡釋本發明，但是應明白可使用其他類型晶圓。

圖2所示之影像感測器晶圓200及210之部分一般對應於該等影像感測器的一特定者，且可視為包含被周邊區環繞的一像素陣列區。該等周邊區可包含或相關聯於接合襯墊區，或影像感測器的其他部。

影像感測器晶圓200或210亦具有一正面及一背面。參考圖2，此等影像感測器晶圓的背面一般對應於該等晶圓的頂部。由此，在圖14所示之經完成影像感測器晶圓中，來自主題場景之光將穿過在圖中識別為背面的面(其亦係該晶圓之一頂部)入射於該像素陣列的光二極體或其他光敏元件上。本文中術語「正面」及「背面」將用於一影像感測器晶圓或自此種晶圓形成之一影像感測器之特定面，以及指示指示影像感測器晶圓或對應影像感測器的特定層之面。

應注意諸如「在…之上」或「在…之上方」之術語用於結合一影像感測器晶圓或對應的影像感測器之層係欲作廣泛地解析，且因此不應解釋為排除一個或多個介入層或其他介入的影像感測器特徵或元件之存在。由此，本文描述為形成在另一層之上或形成在另一層之上方的一給定層可經一個或多個額外層從該後來層分離。

現在參考圖2，該SOI影像感測器晶圓200包括一矽基板202、形成於該基板上之一埋入氧化物(BOX)層204及形成

於該埋入氧化物層上之一層矽感測器層206。該磊晶影像感測器晶圓210包括一P+基板212，及形成於該P+基板上之一P-感測器層214。如前所指示，本文中可描述一影像感測器晶圓的多種層為具有正表面及背表面。舉例而言，該感測器206具有一正表面206F及一背表面206B。

關於圖2至圖8的剩餘描述，如此等圖中所繪示，在瞭解將類似步驟應用於磊晶晶圓210的情況下，該處理將經描述主要關於該SOI影像感測器晶圓200。相似參考數字將用於指示SOI晶圓及磊晶晶圓中的對應元件，藉由一單引號(')以區別SOI晶圓之元件及磊晶晶圓之元件。由此，舉例而言，SOI晶圓中之元件220對應於磊晶晶圓中之元件220'。

在圖2所繪示之步驟中，一襯墊氧化物層220形成於該SOI晶圓200之感測器層206的上方，且一襯墊氮化物層222形成於該襯墊氧化物層220之上方。將會看到，一影像感測器之一像素陣列中的此等層之部分最終被移除，但利用其他部分以形成(例如)該影像感測器周邊區的接合襯墊結構。

如圖3所示，圖案化並形成對準標記300，此將產生涉及微影作業，諸如光阻沈積、曝光及蝕刻。該等對準標記係根據一所要對準標記圖案而圖案化，其將一般取決於用於處理影像感測器晶圓的特定類型微影設備。在此實例中，該等對準標記300延伸穿過該襯墊氧化物層220、襯墊氮化物層222及感測器層206至該埋入氧化物層204的一下伏表

面。由此，該等對準標記延伸穿過整個感測器層206。此等對準標記可用於提供介於正表面特徵與背表面特徵之間的對準，並且用於使CFA元件及其等相關聯的微透鏡對準該像素陣列之對應光二極體或其他光敏元件。

該等對準標記300可包括多晶矽。用於在一背面照明影像感測器中形成此種多晶矽對準標記之有利技術係揭示於上述美國專利申請案Kodak檔案號碼94870中，然而可使用多種其他技術來形成對準標記300。

如圖4所繪示，接著在該感測器層206之背表面206B中形成背面溝槽400。如向下指向箭頭所指示，一摻雜物植入穿過該等背面溝槽400至該感測器層內，以便形成背面場隔離植入區域402。此實施例中之該等背面溝槽藉由蝕刻該等溝槽穿過該氮化物層及該氧化物層222、220而形成。在說明性實施例中之該等溝槽係淺溝槽，且可具有一約0.1微米至0.5微米之深度。該等溝槽寬度一般係約0.1微米至0.2微米，但一般將取決於該等光敏二極體之尺寸，其可隨實施方案的不同而變化。一更窄寬度在提供一改良的光響應方面一般係較佳的。

該等背面溝槽400及與其等相關聯場隔離植入區域402係用於介電地隔離該像素陣列之各像素的背面，其導致圖14所示之已完成結構中的更少之載子重組及減少的串擾。

該等背面溝槽400可經配置以便呈現為一給定影像感測器的該像素陣列區的一俯視圖內之柵格。在此種配置中，各光二極體可位於該等柵格位置之一者內以便大體上被背

面溝槽所環繞。

一內襯氧化物層可形成於該等背面溝槽400內。通常該內襯氧化物將具有一約50至150埃之厚度。可在該內襯氧化物層形成之前或之後完成場隔離植入。

若該像素陣列係基於p型金屬氧化物半導體(PMOS)電路，用於該場隔離植入之摻雜物係一n型摻雜物，諸如砷或磷，而若該像素陣列係基於n型金屬氧化物半導體(NMOS)電路，將可用一p型摻雜物，諸如硼或銦。典型的場隔離植入濃度範圍係約從 5×10^{12} 至 5×10^{13} 原子數/cm³。

現在參考圖5，用一材料500填充並平坦化該等背面溝槽400，且移除該襯墊氧化物層220及襯墊氮化物層222。該填充材料500可包括(例如)氧化物或多晶矽。摻雜的多晶矽可用於吸收像素之間的藍光並進一步減少串擾。但，當使用摻雜的多晶矽作為一填充材料時，藍光的量子效率亦將更低。

如圖6所繪示，接著在該感測器層206的該等經填充背面溝槽上方形成抗反射層。更特定言之，一抗反射氧化物層600形成於該感測器層之背表面上，且一抗放射氮化物層602形成於該抗反射氧化物層600上方。但該抗放射氧化物層具有一約50埃之厚度，且該抗反射氮化物層具有一約500埃之厚度，然而可用其他值。抗反射氧化物層及抗放射氮化物層有助於改良量子效率。

圖6的向下指向箭頭繪示結合該抗反射氧化物層600之形成的一背表面鈍化植入作業之實行。可在該氧化物層600

形成之前或之後形成此鈍化植入作業，並此鈍化植入作業建立一鈍化植入區域604，該鈍化植入區域604係用於可以淬火該感測器層206背表面之表面狀態。

類似於圖4之場隔離植入，圖6之背表面鈍化植入將使用用於一PMOS像素陣列的一n型摻雜物或使用用於一NMOS像素陣列的一p型摻雜物。又，適當的鈍化植入濃度係相同於上述識別用於場隔離植入的濃度，即，約從 5×10^{12} 至 5×10^{13} 原子數/cm³。

圖7繪示一背面井隔離植入作業的實行。此種作業被視為選用作業，但可提供介於待形成於該影像感測器層206中之相鄰光二極體之間的額外橫向隔離。在此實例中，沈積一光阻700於該抗反射氮化物層602上方，並圖案化該光阻700以在該等背面溝槽400之各自者上方形成開口702。接著，如向下指向箭頭所指示，執行一井隔離植入作業以植入一摻雜物穿過該等開口702。該作業形成與該等各自背面溝槽相關聯的背面井隔離植入區域。從該背面(而不是正面)形成該等區域704允許形成更窄區域，其可增強效能。

類似用於先前所述的其他植入之摻雜物，用於井隔離植入之摻雜物將係用於PMOS像素陣列的一n型摻雜物或用於NMOS像素陣列的一p型摻雜物。用於井隔離植入的適當濃度係約從 5×10^{11} 至 5×10^{13} 原子數/cm³。

接著剝除該光阻700的任何剩餘部，並沈積一層氧化物層800於該抗反射氮化物層602之上方，如圖8所繪示。該

氧化物層 800 可經沈積為一約 0.1 微米至 0.5 微米之厚度。該氧化物層 800 之背表面可接著經受一化學機械拋光 (CMP) 作業以備製該表面用於接合一暫時載體晶圓。

圖 9 繪示將一暫時載體晶圓 900 接合至該氧化物層 800 且該基板 202 及埋入氧化物層 204 被移除後的該影像感測器晶圓結構。可用任何組合之(例如)研磨、拋光或蝕刻技術而移除該基板。對於該 SOI 晶圓 200，向下移除該基板 202 至該埋入氧化物層 204，接著移除該埋入氧化物層。對於該磊晶晶圓 210，基板移除處理經組態用以終止於到達該等對準標記 300' 時。如前所指示，由於從該 SOI 晶圓及該磊晶晶圓 210 形成之結構在此刻係大體上相同，所以將引用一單影像感測器晶圓結構而描述處理的剩餘部分。在如圖 9 所示之此結構中，舉說明性實例而言，該感測器層 206 或 214 更具體識別為一 P-感測器層。

背面暫時載體晶圓 900 可包括(例如)通常被稱為一操作晶圓的一晶圓類型。該暫存載體晶圓可用環氧或其他適當黏著劑附著於該影像感測器晶圓上。

雖然在該實施例中，該暫時載體晶圓顯示為一 P-晶圓，此係僅舉實例而言，且可用其他類型的摻雜物。又，該感測器層可使用除繪示於圖中外之摻雜物。舉例而言，如圖 9 所繪示之該感測器層具有一 P-摻雜物，但可用一替代摻雜物(諸如 N-摻雜物)的一直接方式修改該處理作業。熟悉此項技術者應明白，在其他實施例中，同樣可改變在圖 2 至圖 14 中的相鄰橫截面圖繪示的其他摻雜物指示。

圖10顯示經翻轉之影像感測器晶圓以進行進一步處理。

如圖11所繪示，此進一步處理一般涉及：於該影像感測器206或214內形成像素陣列的光敏元件1100；在該感測器層之一正表面內形成正面溝槽1102；形成對應於該等正面溝槽的正面場隔離植入區域；填充該等正面溝槽；形成對應於該等正面溝槽的正面井隔離植入區域1104；並在該影像感測器的正表面上形成一介電層1106。如本文先前所指示，在說明性實施例中，像素陣列的光敏元件包括光二極體。

可用類似於上述形成該等背面溝槽400及與其等相關聯的植入區域的技術來形成該等正面溝槽1102及與其等相關聯的植入區域。

在此實施例中，該介電層1106包括多層介電材料並且可包含(例如)一層間介電(ILD)及分離多層級金屬化的一金屬間介電(IMD)。可用習知技術於該介電層1106內形成多種影像感測器特徵(諸如互連、閘或其他電路元件)。雖然圖11之圖式中僅繪示一單介電層1106，但其他實施例可包括多層介電層，有可能藉由一個或多個介入層而使介電層相互分離。形成於該介電層1106的一正表面上的金屬導體1108代表該影像感測器晶圓內最終的金屬層。

一層氧化物層1200沈積於介電層1106及金屬導體1108之上方，接著用一CMP作業予以平坦化。圖12給示所得結構。

在圖13中，一正面操作晶圓1300附著至在該最終金屬層

上方的該氧化物層 1200，且移除該背面暫時載體晶圓 900。可用(例如)低溫氧化物至氧化物接合法附著該操作晶圓 1300。

圖 14 顯示又經翻轉之影像感測器晶圓以進行進一步背面處理。該正面操作晶圓 1300 用作一基板，提供對結構之支撐以進行進一步背面處理。該進一步處理可包含(例如)在該氧化物層 800 背表面上形成該等像素陣列之各自者的 CFA。一般而言，影像感測器晶圓的該等像素陣列之各者具有一相應的 CFA，其包含配置在該感測器層的各自光敏元件 1100 上方的彩色濾光器元件。亦可在該 CFA 之各自彩色濾光器元件上方形成微透鏡。圖中未繪示該等 CFA 及其等相關聯的微透鏡未，但可以一熟知的習知方式予以配置。

彩色濾光器元件及相關聯的微透鏡係與對準標記 300 對準，以便提供介於感測器層之光二極體與 CFA 之對應彩色濾光器元件之間的精確對準。

接著所得經處理影像感測器晶圓切割為經組態用於背面照明的複數個影像感測器，其中之一者係數位相機 10 內的影像感測器 14。下文將結合圖 15 下更詳細描述該晶圓切割作業。在此實施例中，該操作晶圓 1300 在分割之前未被移除，而是代替地用作一永續操作晶圓，其之各部保持分割作業中彼此分離之影像感測器之各自者的部分。

在一具體實施例中，可使用一第二暫時載體晶圓取代該操作晶圓 1300。類似於該第一暫時載體晶圓 900，可用環

氧或其他適當的黏著劑附著該第二暫時載體晶圓。在附著該第二暫時載體晶圓之後，在移除該第二暫時載體晶圓之前，上覆在該等CFA之各自者的一透明覆蓋片(包括透明蓋體)可附著至影像感測器晶圓的背表面。每一此種玻璃蓋體可包括配置於其對應之CFA上方的一中央腔且進一步包括周邊支撐件，該等周邊支撐件經由環氧黏著劑穩固固定於該氧化物層800之背表面。該透明覆蓋片可用玻璃或其他透明材料形成。此種覆蓋片可作為一單層附著至該晶圓，當從該晶圓切割該等影像感測器時，覆蓋片被分離成單獨的蓋體。關於此種暫時載體晶圓及透明覆蓋片之使用的進一步細節可發現於上述美國專利申請案Kodak檔案號碼94872中。但，應明白，此類元件及相關聯處理作業的使用不是本發明的一必要條件。

可在本發明之一給定實施例中實行的其他說明性作業包含(例如)重分佈層(RDL)導體之形成、鈍化層之形成，及接觸金屬化之形成。

如上所指示，圖2至圖14繪示之處理作業係應用於一影像感測器晶圓的晶圓級處理作業。圖15繪示包括複數個影像感測器1502的一影像感測器晶圓1500之一平面圖。透過結合圖2至圖14所描述之影像感測器晶圓1500的晶圓級處理而形成該等影像感測器1502。接著藉由沿切割線1504切割該晶圓而使該等影像感測器相互分離。該等影像感測器1502之一給定者對應於圖1的數位相機10內之影像感測器14。

上述說明性實施例有利地提供用於形成一背面照明影像感測器的一改良的處理配置。舉例而言，結合圖2至圖14所述之處理提供額外的背面特徵，諸如具有相關聯背面場隔離、鈍化及井隔離植入的淺背面溝槽，其等實質上減少載子重組及相鄰光二極體之間之串擾。此提供一背面照明影像感測器，其不需明顯增加影像感測器的封裝尺寸或成本而在偵測入射光的增強能力方面展現改良的效能。

已特別參考本發明之某些說明性實施例對本發明作詳細描述，但應理解，在隨附申請專利範圍中提出的本發明範疇內可作變動及修改。舉例而言，可使用替代材料、晶圓、處理步驟等等，以其他類型的影像感測器及數位成像裝置來實施本發明。由此，可在替代實施例中變化結合說明性實施例描述的多種處理參數諸如層厚度及摻雜濃度。此等及其他具體實施例將為熟悉此項技術者顯而易見。

【圖式簡單說明】

圖1係根據本發明之一說明性實施例組態一背面照明影像感測器的一數位相機的一方塊圖；

圖2至圖14係圖截面圖，其繪示根據本發明之一說明性實施例顯示在用於形成此種影像感測器的一例示性處理之多個步驟中的一背面照明影像感測器的部；

圖15係包括用圖2至圖14的例示性處理形成的多個影像感測器之一影像感測器的一平面圖。

【主要元件符號說明】

10 數位相機

12	成像階段
14	背面照明影像感測器
16	處理器
18	記憶體
20	顯示器
22	輸入/輸出 (IO) 元件
200	絕緣體上覆矽 (SOI) 晶圓 / 影像感測器晶圓
202	基板
204	埋入氧化 (BOX) 層
206	感測器層
206B	感測器層背表面
206F	感測器正表面
210	磊晶晶圓 / 影像感測器晶圓
212	基板
214	感測器層
220	襯墊氧化物層
222	襯墊氮化物層
300	對準標記
400	背面溝槽
402	場隔離植入區域
500	溝槽填充材料
600	抗反射氧化物層
602	抗反射氮化物層
604	背面鈍化植入區域

700	光阻
702	開口
704	背面井隔離植入區域
800	背面氧化物層
900	背面暫時載體晶圓
1100	光敏元件
1102	正面溝槽
1104	正面井隔離植入區域
1106	介電層
1108	最終金屬層導體
1200	氧化物層
1300	正面操作晶圓
1500	影像感測器晶圓
1502	影像感測器
1504	切割線

七、申請專利範圍：

1. 一種晶圓級處理方法，用於形成複數個影像感測器，該複數個影像感測器每一者具有經組態以用於背面照明之一像素陣列，該等影像感測器係利用一影像感測器晶圓而形成，該影像感測器晶圓包括一基板及形成於該基板上方之一感測器層，該方法包括以下步驟：

在該感測器層之一背表面上形成背面溝槽；

穿過該等背面溝槽植入一摻雜物於該感測器層內，以形成對應於該等背面溝槽的背面場隔離植入區域；

填充該等背面溝槽；

在該等經填充的背面溝槽上方形成至少一抗反射層；及

進一步處理該影像感測器晶圓以形成該複數個影像感測器。

2. 如請求項1之方法，其中該影像感測器晶圓包括一絕緣體上覆矽(SOI)晶圓，該SOI晶圓具有配置在該基板與該感測器層之間之一埋入氧化物層。

3. 如請求項1之方法，其中該影像感測器晶圓包括一磊晶晶圓，該磊晶晶圓具有形成於一P+基板上方之一P-感測器層。

4. 如請求項1之方法，進一步包括以下步驟：

在該感測器層上方形成一層氧化物層；

在該氧化物層上方形成一層氮化物層；

形成對準標記，該等對準標記延伸穿過該氧化物層及該氮化物層並進入該感測器層內。

5. 如請求項4之方法，其中在該感測器層之該背表面內形成背面溝槽的該步驟進一步包括：蝕刻該等背面溝槽穿過該氮化物層及該氧化物層的步驟。
6. 如請求項1之方法，進一步包括在該等背面溝槽內形成一內襯氧化物層的步驟。
7. 如請求項1之方法，其中填充該等背面溝槽的該步驟包括：用氧化物或多晶矽之一者填充該等背面溝槽。
8. 如請求項7之方法，其中在該感測器層的該背表面上之該等經填充的背面溝槽上方形成至少一抗反射層的該步驟進一步包括以下步驟：

在該感測器層的該背表面上形成一抗反射氧化物層；及

在該抗反射氧化物層上方形成一抗反射氮化物層。
9. 如請求項8之方法其進一步包括結合該抗反射氧化物層之形成實行一鈍化植入作業的步驟。
10. 如請求項8之方法，其中該抗反射氧化物層具有一約50埃之厚度，且該抗反射氮化物層具有一約500埃之厚度。
11. 如請求項1之方法，進一步包括以下步驟：

在該抗反射層上方沈積一光阻；

圖案化該光阻以在該等背面溝槽上方形成開口；及

穿過該等開口植入一摻雜物以形成對應於該等背面溝槽的背面井隔離植入區域。
12. 如請求項1之方法，其中進一步處理該影像感測器晶圓以形成該複數個感測器的該步驟進一步包括以下步驟：

在該至少一抗反射層上方形成一層氧化物層；
 將一暫時載體晶圓附著至該氧化物層之一背表面；
 移除該基板；
 在該感測器層內形成該等像素陣列之光敏元件；
 在該感測器層之一正表面內形成正面溝槽；
 形成對應於該等正面溝槽的正面場隔離植入區域；
 填充該等正面溝槽；
 形成對應於該等正面溝槽的正面井隔離植入區域；
 在該感測器層之該正表面上形成至少一介電層；
 將一操作晶圓附著至該至少一介電層之一正表面；
 移除該暫時載體晶圓；及
 將該影像感測器晶圓分離為複數個影像感測器。

13. 如請求項12之方法，其中該至少一介電層包括一層間電介質並進一步包括分離多層級金屬化之一金屬間電介質。

14. 一種具有經組態以用於背面照明之一像素陣列的影像感測器，其包括：

一感測器層，其包括該像素陣列的複數個光敏元件；
 一層氧化物層，其相鄰於該感測器層之一背表面；及
 至少一介電層，其相鄰於該感測器層之一正表面；

其中該感測器層包括複數個背面溝槽，該複數個背面溝槽形成於該感測器層的該背表面內，且經配置以提供介於該等光敏元件之各自對之間的隔離，該等背面溝槽具有形成於該感測器層內之對應的背面場隔離植入區

域。

15. 如請求項14之影像感測器，進一步包括至少一抗反射層，該至少一抗反射層係配置於該氧化物層與該感測器層之間。
16. 如請求項14之影像感測器，其中該感測器層進一步包括複數個正面溝槽，該複數個正面溝槽形成於該感測器層之該正表面中，且係配置於對準該等背面溝槽之對應者之該等光敏元件的各自對之間，該等正面溝槽具有形成於該感測器層內之對應的正面場隔離植入區域。
17. 如請求項16之影像感測器，其中該等背面溝槽具有形成於該感測器層中對準該等背面溝槽之對應的背表面井隔離植入區域，且該等正面溝槽具有形成於該感測器層中對準該等正面溝槽之對應的正表面井隔離植入區域。
18. 如請求項14之影像感測器，其中該影像感測器包括一CMOS影像感測器。
19. 一種數位成像裝置，其包括：
 - 一影像感測器，其具有經組態以用於背面照明之一像素陣列；及
 - 一個或多個處理元件，其經組態以處理該影像感測器的輸出以產生一數位影像；其中該影像感測器包括：
 - 一感測器層，其包括該像素陣列的複數個光敏元件；
 - 一層氧化物層，其相鄰於該感測器層之一背表面；及

至少一介電層，其相鄰於該感測器層之一正表面；

其中該感測器層包括複數個背面溝槽，該複數個背面溝槽形成於該感測器層的背表面中，且經配置以提供介於該等光敏元件之各自對之間的隔離，該等背面溝槽具有形成於該感測器層中之對應的背面場隔離植入區域。

20. 如請求項19之數位成像裝置，其中該成像裝置包括一數位相機。

八、圖式：

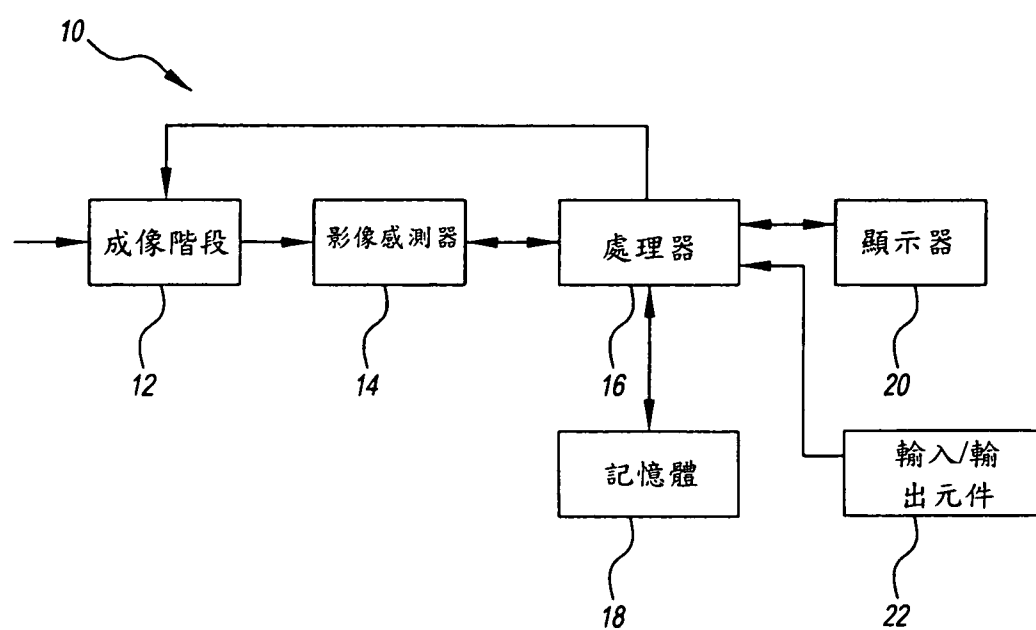


圖 1

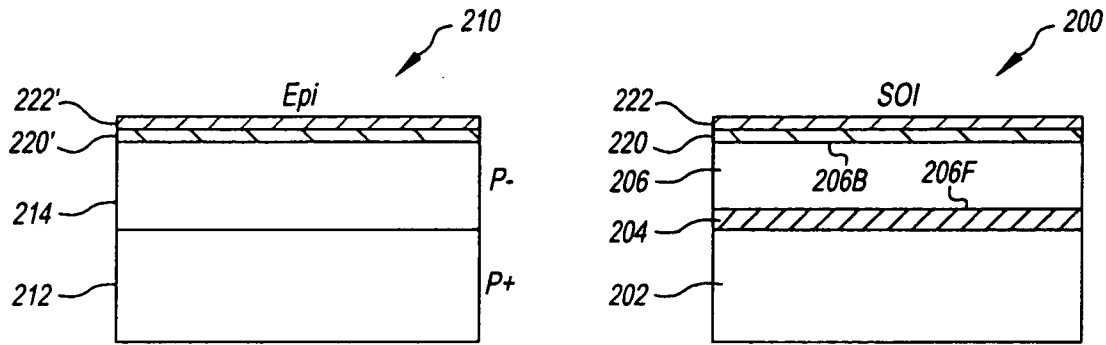


圖 2

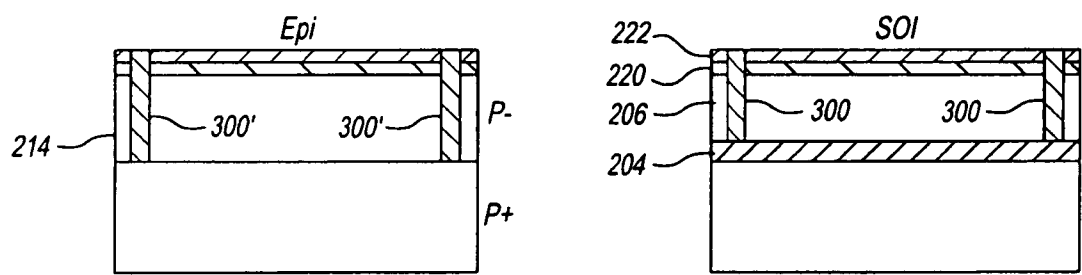


圖 3

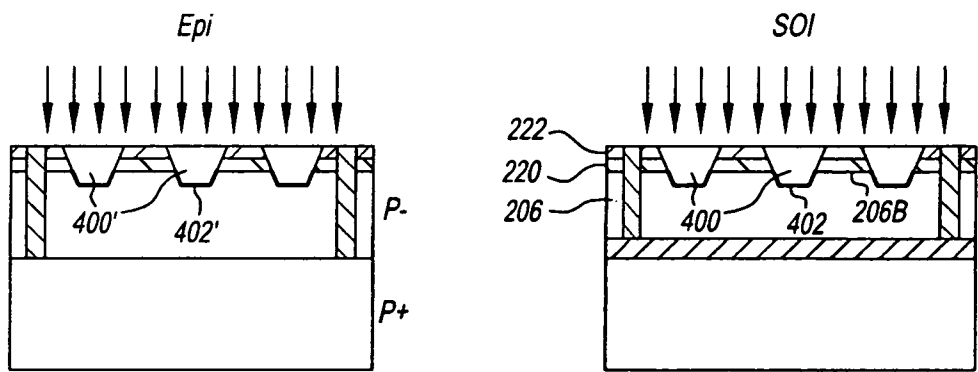


圖 4

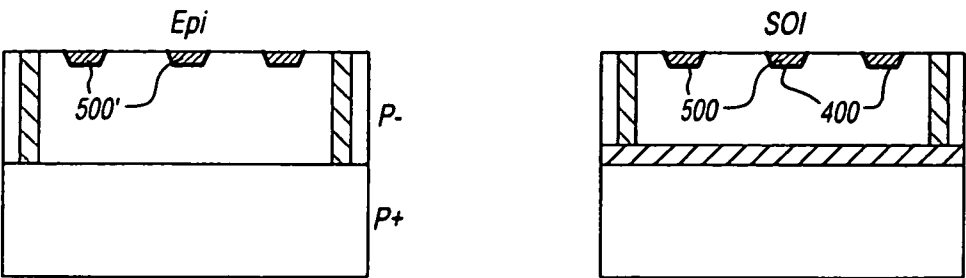


圖 5

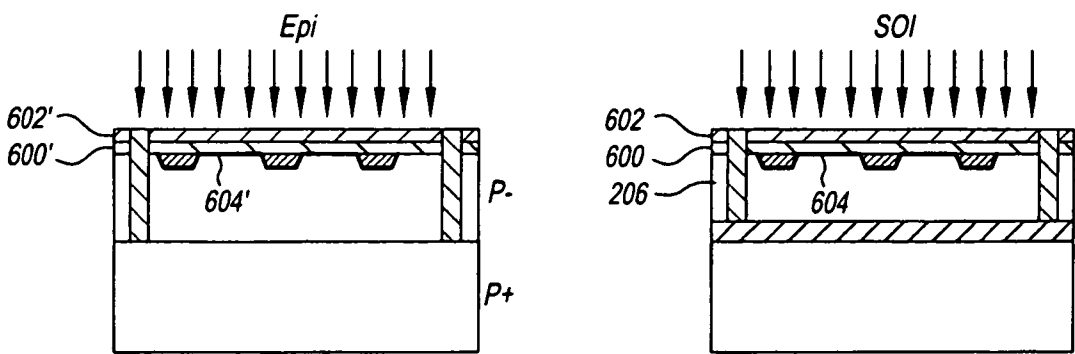


圖 6

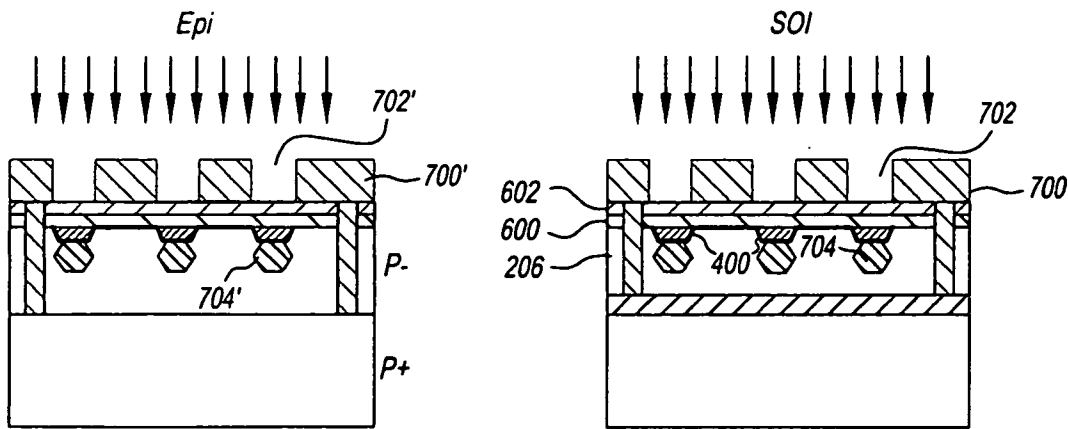


圖 7

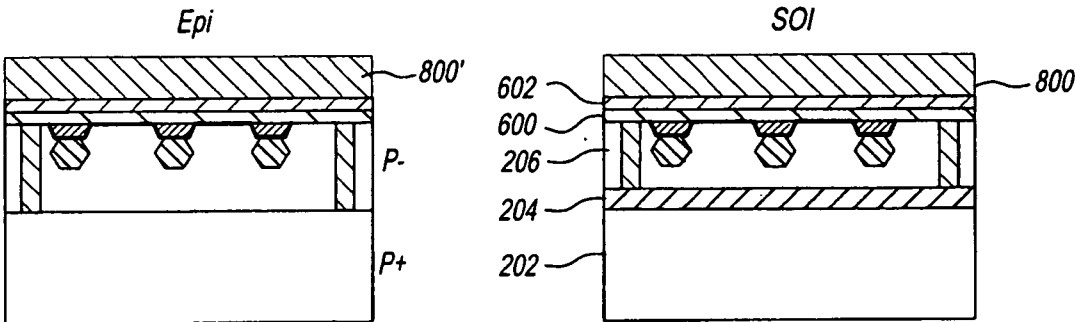


圖 8

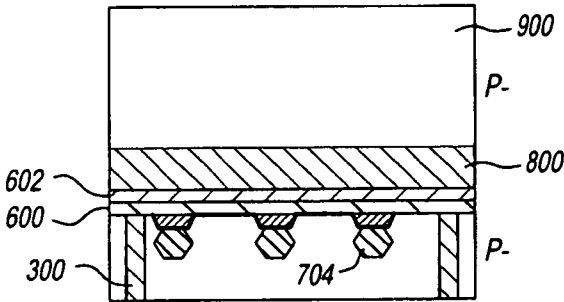


圖 9

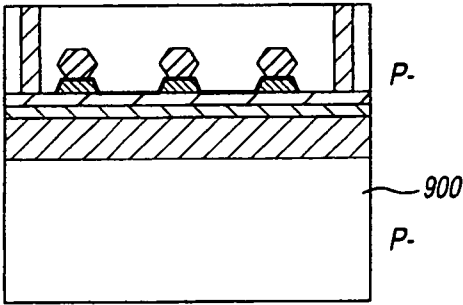


圖 10

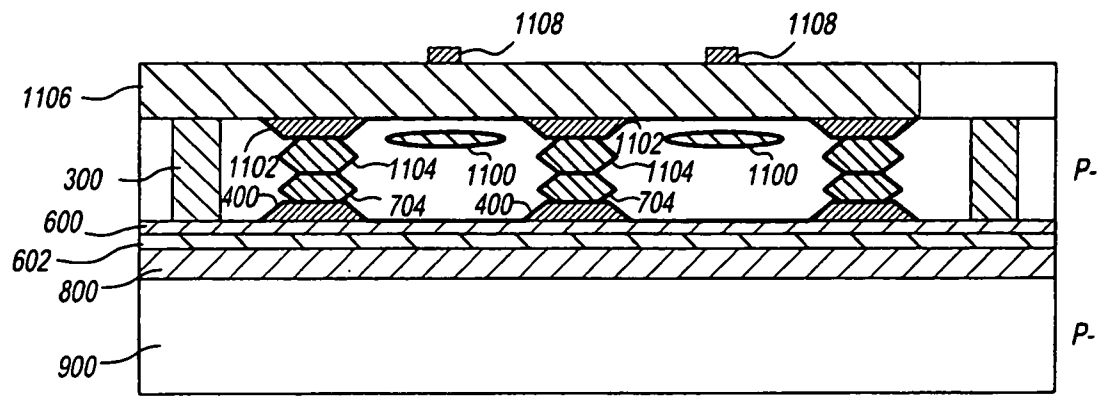


圖 11

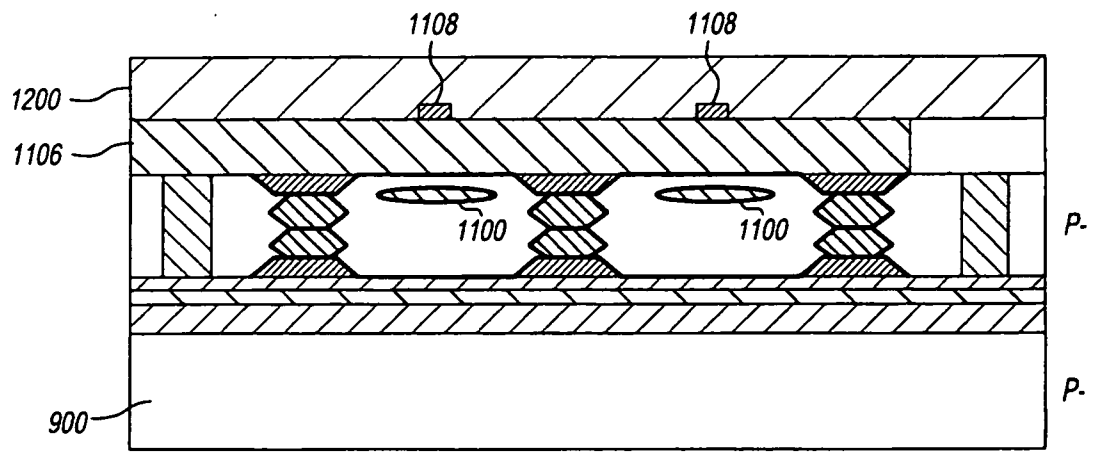


圖 12

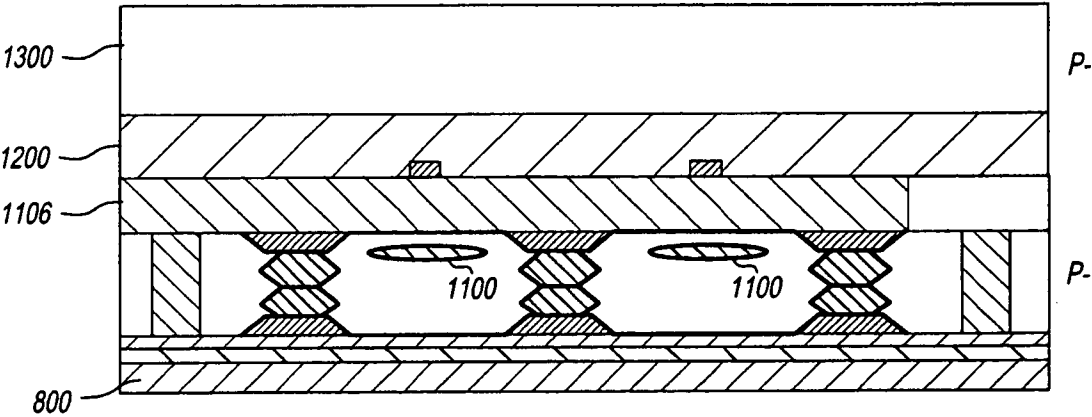


圖 13

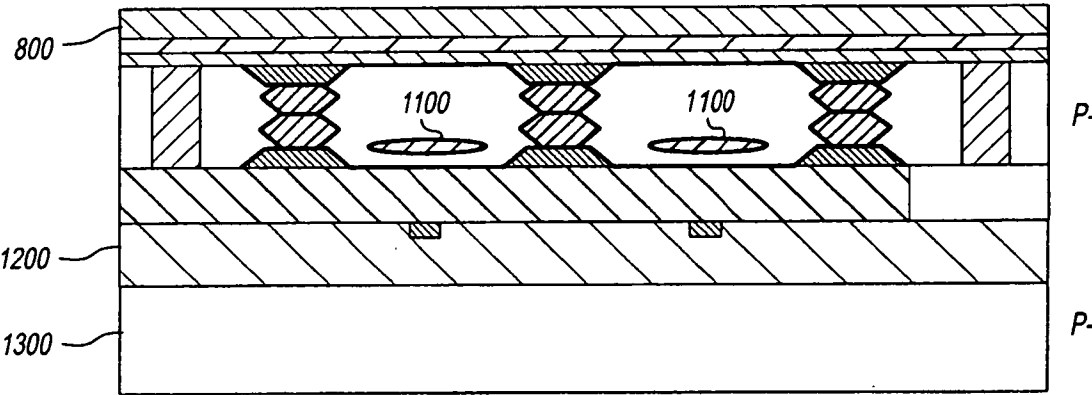


圖 14

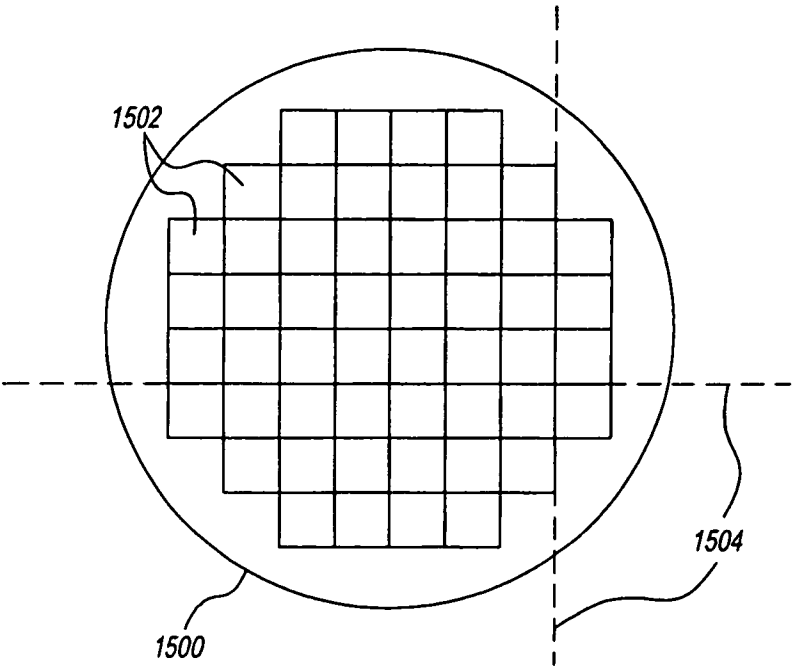


圖 15