

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2019年8月8日(08.08.2019)



(10) 国際公開番号

WO 2019/150438 A1

(51) 国際特許分類:

G09F 9/00 (2006.01)

(21) 国際出願番号:

PCT/JP2018/002998

(22) 国際出願日:

2018年1月30日(30.01.2018)

(25) 国際出願の言語:

日本語

(26) 国際公開の言語:

日本語

(71) 出願人: シャープ株式会社(**SHARP KABUSHIKI KAISHA**) [JP/JP]; 〒5908522 大阪府堺市堺区匠町1番地 Osaka (JP).

(72) 発明者: 大和 朝日(**YAMATO, Asahi**). 荒木 亮(**ARAKI, Ryoh**). 川口 剛史(**KAWAGUCHI, Tsuyoshi**).

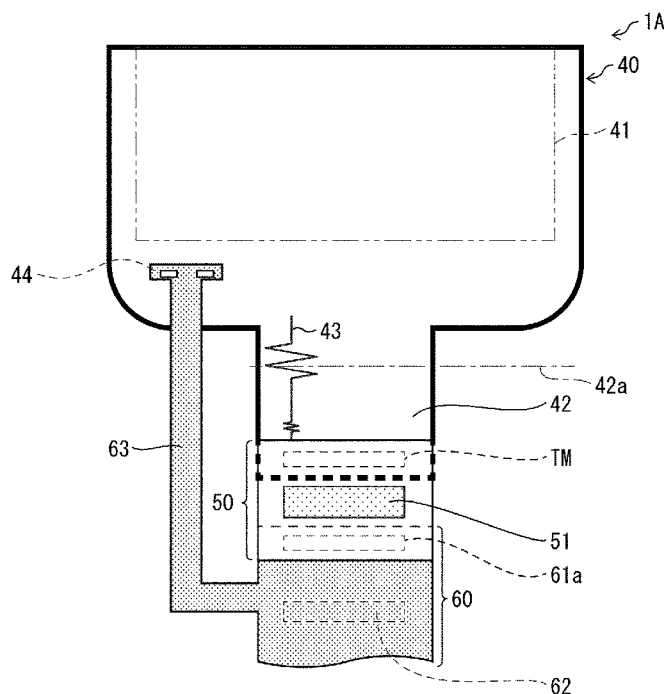
(74) 代理人: 特許業務法人 **H A R A K E N Z O W O R L D P A T E N T & T R A D E M A R K (HARAKENZO WORLD PATENT & TRADEMARK)**; 〒5300041 大阪府大阪市北区天神橋2丁目北2番6号 大和南森町ビル Osaka (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,

(54) Title: DISPLAY DEVICE

(54) 発明の名称: 表示デバイス

図 1



(57) Abstract: Provided is a display device with which it is possible to reduce the resistance of wiring even when a frame is narrowed. An organic EL display device (1A) has a display region (41) and a bent part (42a) and is provided with: a frame region (42) formed around the display region (41); an outside terminal part having a first outside terminal part (TM) and a connector (62) provided, in order from the display region (41) side, on the outside of the frame region (42) that is opposite the display region (41) and outward of the bent part (42a); a first lead wiring (43) for electrically connecting together the



WO 2019/150438 A1

QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第21条(3))

first outside terminal part (TM) and the internal wiring of the display region (41) crossing the bent part (42a); an inside terminal part (44) provided inward of the bent part (42a) in the frame region (42); and a flexible second lead wiring (63) for electrically connecting at least the connector (62), out of the first outside terminal part (TM) and the connector 62, and the inside terminal part (44) together without passing through the bent part (42a).

(57) 要約: 狭額縁化を図った場合においても、配線の低抵抗化を可能とする表示デバイスを提供する。有機EL表示装置(1A)は、表示領域(41)と、折り曲げ部(42a)を有し、かつ表示領域(41)の周囲に形成された額縁領域(42)と、額縁領域(42)において、折り曲げ部(42a)よりも表示領域(41)側とは反対側である外側に表示領域(41)側から順に設けられた第1外側端子部(TM)及びコネクタ(62)を有する外側端子部と、第1外側端子部(TM)と表示領域(41)の内部配線とを、折り曲げ部(42a)と交差して電氣的に接続する第1引き回し配線(43)と、額縁領域(42)における折り曲げ部(42a)の内側に設けられた内側端子部(44)と、第1外側端子部(TM)及びコネクタ62のうち、少なくともコネクタ(62)と内側端子部(44)とを折り曲げ部(42a)を通ることなく電氣的に接続した可撓性を有する第2引き回し配線(63)とを備えている。

明 細 書

発明の名称：表示デバイス

技術分野

[0001] 本発明は、狭額縁化のために額縁領域に折り曲げ部を有する表示デバイスに関するものである。

背景技術

[0002] 例えば、特許文献１に開示された表示装置１００は、図７に示すように、表示領域Ａと周辺領域Ｂとを有している。周辺領域Ｂには狭額縁化のために折り曲げ部１０１が設けられており、これによって、周辺領域Ｂは折り曲げ部１０１にて折り曲げられている。

先行技術文献

特許文献

[0003] 特許文献１：日本国公開特許公報「特開２０１６－１７０２６６号（２０１６年９月２３日公開）」

発明の概要

発明が解決しようとする課題

[0004] しかしながら、従来の表示装置においては、折り曲げ部での断線を防ぐため、周知のように、該折り曲げ部に設けられる配線において、単純な直線の配線ではなく、例えば抜き形状などを設ける必要があり、結果として配線の高抵抗化に繋がっている。

[0005] 本発明の一態様は、前記従来の問題点に鑑みなされたものであって、その目的は、狭額縁化を図った場合においても、配線の低抵抗化を可能とする表示デバイスを提供することにある。

課題を解決するための手段

[0006] 本発明の一態様における表示デバイスは、前記の課題を解決するために、表示領域と、折り曲げ部を有し、かつ前記表示領域の周囲に形成された額縁領域と、前記額縁領域において、前記折り曲げ部よりも前記表示領域側とは

反対側である外側に、前記表示領域側から順に設けられた第 1 外側端子部及び第 2 外側端子部を有する外側端子部と、前記第 1 外側端子部と前記表示領域の内部配線とを、前記折り曲げ部と交差して電氣的に接続する第 1 引き回し配線と、前記額縁領域における折り曲げ部の内側に設けられた内側端子部と、前記第 1 外側端子部及び前記第 2 外側端子部のうち、少なくとも前記第 2 外側端子部と前記内側端子部とを前記折り曲げ部を通ることなく電氣的に接続した可撓性を有する第 2 引き回し配線とを備えていることを特徴としている。

発明の効果

[0007] 本発明の一態様によれば、狭額縁化を図った場合においても、配線の低抵抗化を可能とする表示デバイスを提供するという効果を奏する。

図面の簡単な説明

[0008] [図1]本発明の実施形態 1 における表示デバイスとしての有機 EL 表示装置の全体構成を模式的に示す平面図である。

[図2]前記表示デバイスとしての有機 EL 表示装置の構成を示す断面図である。

[図3]前記有機 EL 表示装置における額縁領域の端部の構成を示す断面図である。

[図4] (a) ~ (l) は、前記有機 EL 表示装置の第 1 引き回し配線の形状を示す平面図である。

[図5]本発明の実施形態 2 における表示デバイスとしての有機 EL 表示装置の全体構成を模式的に示す平面図である。

[図6]本発明の実施形態 3 における表示デバイスとしての有機 EL 表示装置の全体構成を模式的に示す平面図である。

[図7]従来の表示装置の構成を示す断面図である。

発明を実施するための形態

[0009] [実施の形態 1]

本発明の一実施形態について図 1 ~ 図 3 に基づいて説明すれば、以下のと

おりである。

[0010] 本実施の形態の表示デバイスとしての例えば有機ＥＬ表示装置１Ａの全体構成について、図１に基づいて説明する。図１は、本実施の形態の有機ＥＬ表示装置１Ａの全体構成を模式的に示す平面図である。

[0011] 本実施の形態の表示デバイスとしての有機ＥＬ表示装置１Ａは、上方に向けて発光するトップエミッション型の有機ＥＬ表示装置であり、図１に示すように、表示パネル４０と、表示パネル４０に接続されたフレキシブル基板からなる電子回路基板５０とを備えている。尚、有機ＥＬ表示装置１Ａは、必ずしもトップエミッション型でなく、ボトムエミッション型であってもよい。

[0012] 表示パネル４０は、表示領域４１と、該表示領域４１の周囲に設けられた額縁領域４２とを有している。額縁領域４２は、例えば、方形の表示領域４１の一辺側において一部が張り出すように形成されている。また、本実施の形態では、狭額縁化のため、張り出された額縁領域４２の一部が折り曲げ部４２ａにて、表示領域４１の裏面側に折り返されるようになっている。

[0013] 有機ＥＬ表示装置１Ａの表示パネル４０の断面構造について、図２及び図３に基づいて説明する。図２は、有機ＥＬ表示装置１Ａの構成を示す断面図である。図３は、有機ＥＬ表示装置１Ａにおける額縁領域４２の端部の構成を示す断面図である。

[0014] 図２に示すように、表示パネル４０の表示領域４１は、下側から順に、基材２、樹脂層３、バリア層４（アンダーコート層）、ＴＦＴ（Thin Film Transistor：薄膜トランジスタ）層１０、発光素子層２０、封止層３０、接着層５及び機能フィルム６を備えている。

[0015] 基材２の材料としては、例えばポリエチレンテレフタレート（ＰＥＴ）が挙げられる。また、樹脂層３の材料としては、例えば、ポリイミド、エポキシ、ポリアミド等が挙げられる。

[0016] バリア層４は、表示デバイスの使用時に、水分や不純物が、ＴＦＴ層１０や発光素子層２０に到達することを防ぐ層である。バリア層４は、例えば、

CVD (Chemical Vapor Deposition: 化学気相成長法)により形成される酸化シリコン膜、窒化シリコン膜、若しくは酸窒化シリコン膜、又はこれらの積層膜で構成することができる。

[0017] TFT層10は、半導体膜11と、半導体膜11よりも上層に形成される無機絶縁膜12と、無機絶縁膜12よりも上層に形成されるゲート電極Gと、ゲート電極Gよりも上層に形成される無機絶縁膜13と、無機絶縁膜13よりも上層に形成される図示しない容量配線と、容量配線よりも上層に形成される無機絶縁膜14と、無機絶縁膜14よりも上層に形成されるソース電極S及びドレイン電極Dと、ソース電極S及びドレイン電極Dよりも上層に形成される平坦化膜15とを含んでいる。

[0018] 前記半導体膜11、ゲート絶縁膜である無機絶縁膜12及びゲート電極Gによって、発光制御トランジスタとして機能する薄膜トランジスタTdが構成されている。ソース電極Sは半導体膜11のソース領域に接続され、ドレイン電極Dは半導体膜11のドレイン領域に接続されている。

[0019] 半導体膜11は、例えば低温ポリシリコン(LTPS)又は酸化物半導体で構成される。尚、図2では、半導体膜11をチャネルとするTFTがトップゲート構造で示されているが、ボトムゲート構造でもよい。例えば、TFTのチャネルが酸化物半導体の場合である。

[0020] 無機絶縁膜12・13・14は、例えば、CVD法によって形成された酸化シリコン(SiO_x)膜若しくは窒化シリコン(SiN_x)膜又はこれらの積層膜によって構成することができる。平坦化膜15は、層間絶縁膜として機能し、例えばポリイミド、アクリル等の塗布可能な感光性有機材料によって構成することができる。

[0021] ゲート電極G、ソース電極S、ドレイン電極D及び端子は、例えば、アルミニウム(Al)、タングステン(W)、モリブデン(Mo)、タンタル(Ta)、クロム(Cr)、チタン(Ti)、銅(Cu)の少なくとも1つを含む金属の単層膜又は積層膜によって構成されている。

[0022] 発光素子層20は、本実施の形態では、例えば有機発光ダイオード層にて

なり、平坦化膜 15 よりも上層に形成されるアノード電極 21 と、発光素子層 20 と重なる領域である表示領域 41 のサブ画素を規定する画素バンク 22 と、アノード電極 21 よりも上層に形成される発光層 23 と、発光層 23 よりも上層に形成されるカソード電極 24 とを含み、アノード電極 21、発光層 23、及びカソード電極 24 を含むように、例えば有機発光ダイオード（OLED）が構成される。

[0023] 画素バンク 22 はアノード電極 21 のエッジを覆っており、発光層 23 は、蒸着法又はインクジェット法によって、画素バンク 22 で囲まれた領域である発光領域に形成される。発光素子層 20 が有機発光ダイオード（OLED）層である場合、画素バンク 22 の底面つまりアノード電極 21 が露出した部分上には、例えば、正孔注入層、正孔輸送層、発光層 23、電子輸送層及び電子注入層が積層される。ここでは、発光層 23 以外を共通層とすることができる。

[0024] アノード（陽極）電極 21 は、例えばITO（Indium Tin Oxide）と銀（Ag）を含む合金との積層によって構成され、光反射性を有する。カソード電極 24 は、ITO（Indium Tin Oxide）又はIZO（Indium Zinc Oxide）等の透光性の導電材で構成することができる。

[0025] 発光素子層 20 がOLED層である場合、アノード電極 21 及びカソード電極 24 の間の駆動電流によって正孔と電子とが発光層 23 内で再結合し、これによって生じたエキシトンが基底状態に落ちることによって、光が放出される。カソード電極 24 が透光性であり、アノード電極 21 が光反射性であるため、発光層 23 から放出された光は上方に向かい、トップエミッションとなる。

[0026] 発光素子層 20 は、OLED素子を構成する場合に限られず、無機発光ダイオード又は量子ドット発光ダイオードを構成してもよい。

[0027] 前記発光素子層 20 の上側には、封止層 30 が形成されている。封止層 30 は透光性であり、発光素子層 20 のカソード電極 24 を覆う無機封止膜 31 と、無機封止膜 31 よりも上層に形成される有機封止膜 32 と、有機封止

膜 3 2 を覆う無機封止膜 3 3 とを含む。

[0028] 無機封止膜 3 1 ・ 3 3 は、例えば、マスクを用いた C V D により形成される酸化シリコン膜、窒化シリコン膜若しくは酸窒化シリコン膜、又はこれらの積層膜で構成することができる。

[0029] 有機封止膜 3 2 は、無機封止膜 3 1 ・ 3 3 よりも厚い透光性有機膜であり、ポリイミド、アクリル等の塗布可能な感光性有機材料によって構成することができる。例えば、このような有機材料を含むインクを無機封止膜 3 1 上にインクジェット塗布した後、U V 照射により硬化させる。

[0030] これにより、封止層 3 0 は、発光素子層 2 0 を覆い、水、酸素等の異物の発光素子層 2 0 への浸透を防いでいる。

[0031] 機能フィルム 6 は、例えば、光学補償機能、タッチセンサ機能、保護機能等を有するフィルムであり、接着層 5 により接着される。

[0032] 次に、表示パネル 4 0 における額縁領域 4 2 の端部には、図 3 に示すように、表示領域 4 1 の内部配線から延びる第 1 引き回し配線 4 3 が配されている。第 1 引き回し配線 4 3 は、引き出し配線 D W、中継配線 L W 及び端子配線 T W を含む。

[0033] 引き出し配線 D W は、図 2 に示す T F T 層 1 0 の各種の内部配線と電氣的に接続される。具体的には、引き出し配線 D W は、表示領域 4 1 の内部配線、例えば、表示領域 4 1 に設けられかつソース電極 S に接続されたソース配線（データ配線）に接続されている。尚、ゲート電極 G に接続された図示しないゲート配線が第 1 外側端子部 T M を介して後述する I C チップ 5 1 に接続される場合には、該ゲート配線は表示領域 4 1 の内部配線に含まれる。

[0034] 中継配線 L W は、例えばソース電極 S と同一工程で形成される。このため、中継配線 L W は、無機絶縁膜 1 4 上にソース電極 S と同材料にて形成される。具体的には、中継配線 L W 及びソース電極 S は、例えば、2 層のチタン膜及びこれらにサンドされたアルミニウム膜にて形成される。また、中継配線 L W は、平坦化膜 1 5 で覆われている。本実施の形態では、中継配線 L W が配されている部分に折り曲げ部 4 2 a が存在する。

- [0035] 端子配線TWは、中継配線LWからさらに額縁領域42の末端に延びる配線であり、末端には第1外側端子部TMが接続されている。第1外側端子部TMの上側における一部には、平坦化膜15が覆っている。したがって、第1外側端子部TMの他の一部は露出している。
- [0036] また、額縁領域42では、折り曲げ部42aよりも表示領域41側とは反対側である外側に、表示領域41側から順に設けられた上記第1外側端子部TM及び後述の第2外側端子部を有する外側端子部が設けられており、第1引き回し配線43及び後述の第2引き回し配線63が接続されている。
- [0037] 図1に示すように、本実施の形態では、額縁領域42の端部には、電子回路基板50とフレキシブルプリント回路（Flexible Printed Circuits：FPC）60（以下、「FPC60」という。）とが接続されている。FPC60が額縁領域42の端部における最も外側に設けられていると共に、FPC60における折り曲げ部42a側の端部の上側を一部覆うようにして電子回路基板50が設けられている。前記電子回路基板50とFPC60とは、接続部61aにて接続されている。
- [0038] 電子回路基板50には、例えばICチップ51が搭載されている。ICチップ51の端子は、図示しない異方性導電接着剤（ACF：Anisotropic Conductive Film）を介して外側端子部の一部である上記第1外側端子部TMに接続されている。この結果、電子回路基板50は、所謂COF（Chip On Film）の構成を有している。
- [0039] FPC60には、第2外側端子部としてのコネクタ62が設けられており、このコネクタ62は、第2引き回し配線63に接続されている。尚、第2引き回し配線63の詳細については後述する。
- [0040] 本実施の形態の有機EL表示装置1Aでは、表示パネル40が可撓性を有している。そして、狭額縁化のため、表示パネル40の周囲部である額縁領域42に折り曲げ部42aが設けられており、この折り曲げ部42aにて表示パネル40の額縁領域42を折曲している。折り曲げ部42aでは、折り曲げ加工を容易に行うために、図3に示すように、無機絶縁膜13・14等

が除去され、有機膜である平坦化膜 15 が充填されている。さらに、表示パネル 40 における折り曲げ部 42 a よりも外側には、前述したように、電子回路基板 50 及び FPC 60 が接続されている。

[0041] 上記電子回路基板 50 には、前述したように、表示パネル 40 の表示領域 41 を駆動する集積回路素子としての IC チップ 51 が設けられていると共に、図示しない電源供給用半導体素子等が実装されている。

[0042] この結果、表示パネル 40 の表示領域 41 と IC チップ 51 との間に配される第 1 引き回し配線 43 は、表示パネル 40 の折り曲げ部 42 a を交差して配されている。この理由は、第 1 引き回し配線 43 では、該第 1 引き回し配線 43 に接続されたデータ配線における出力端子の数が多いので、折曲しないと狭額縁化できないためである。

[0043] ここで、第 1 引き回し配線 43 の配線形状について、図 4 の (a) ~ (l) に基づいて説明する。図 4 の (a) ~ (l) は、有機 EL 表示装置 1 A の第 1 引き回し配線 43 の形状を示す平面図である。

[0044] 本実施の形態の有機 EL 表示装置 1 A では、第 1 引き回し配線 43 は、折り曲げ部 42 a での断線を防ぐため、配線形状に制約が多い。このため、図 4 の (a) ~ (l) に示すように、単純な直線配線ではなく、例えば、幅広、網目状又は抜き形状の配線 43 a に形成されている。この結果、第 1 引き回し配線 43 の高抵抗化を招くものとなっている。つまり、第 1 引き回し配線 43 は、高インピーダンス配線となっている。また、COF (Chip On Film) の構成を有する電子回路基板 50 においては、圧着端子部において高抵抗になる傾向がある。

[0045] 一方、端子数が少なくてもよい電源供給線等は接続領域が小さくて済むため、折り曲げ部 42 a を介さなくても狭額縁化を損なわない。また、電源供給線は、抵抗が大きいと電力を特に消費する。

[0046] そこで、本実施の形態の有機 EL 表示装置 1 A においては、図 1 に示すように、FPC 60 と、額縁領域 42 の折り曲げ部 42 a よりも内側に設けられた内側端子部 44 との間を、直接的に配される第 2 引き回し配線 63 にて

接続している。すなわち、第2引き回し配線63は、額縁領域42の折り曲げ部42aを通さずに、FPC60に搭載された図示しない電源供給用半導体素子から第2外側端子部としてのコネクタ62を経て内側端子部44まで接続されている。第2引き回し配線63は、第1引き回し配線43の近傍に配されており、かつ第1引き回し配線43よりも低インピーダンスの配線となっている。また、第2引き回し配線63は、FPC60の一部の配線を用いて構成されており、フレキシブル性を有している。尚、第2引き回し配線63は、必ずしもフレキシブルプリント基板からなっている必要はなく、フレキシブル性を有する例えば被覆配線からなっているもよい。これにより、額縁領域42を折り曲げ部42aにて折り曲げたときに、第2引き回し配線63も絶縁性を保持して柔軟に曲げることができる。

[0047] また、第2引き回し配線63が電源電圧線（電源供給線）である場合には、第2引き回し配線63は、例えば、電子回路基板50上のICチップ51に接続される。

[0048] この結果、狭額縁化のために表示パネル40の額縁領域42に折り曲げ部42aを有する有機EL表示装置1Aにおいて、断線の発生を防止すると共に、配線のトータルの低抵抗化を図ることが可能となる。延いては、消費電力の低減、及び表示品質の低下を防止し得る有機EL表示装置1Aを提供することができる。すなわち、高抵抗の場合、電圧低下幅が大きくなり、発光量変動が大きい。この結果、表示品質の低下を招く。

[0049] また、本実施の形態では、第1引き回し配線43と電源供給線等の第2引き回し配線63とは別ルートの配線となる。この結果、第1引き回し配線43にノイズが混入することを防止することができる。

[0050] また、本実施の形態の有機EL表示装置1Aでは、集積回路素子としてのICチップ51は、COFからなる電子回路基板50に設けられている。これにより、ICチップ51が電子回路基板50に設けられている場合に、狭額縁化のために表示パネル40の額縁領域42に折り曲げ部42aを有する有機EL表示装置1Aにおいて、配線のトータルの低抵抗化を図り、延い

ては、消費電力の低減、及び表示品質の低下を防止し得る有機EL表示装置1Aを提供することができる。

[0051] 尚、本実施の形態では、第2引き回し配線63は、電源供給線に適用されるとして説明した。しかし、本発明の一態様においては、必ずしもこれに限らず、第2引き回し配線63は、端子数が少ない他の配線に使用することが可能である。例えば、第2引き回し配線63は、前述した高電源電圧又は低電源電圧を伝達する電源供給配線、クロック信号を伝達する配線、スタートパルス信号を伝達する配線、及び時分割駆動の切替信号を伝達する配線の少なくとも一つに適用することが可能である。或いは、検査端子と共用することも可能である。例えばクロック信号を伝達する配線は、大きな電流が流れるので、低抵抗化が望ましい。尚、電源供給線以外に適用された第2引き回し配線63は、例えばICチップ51に接続されることなく、FPC60から図示しない外部回路に接続される。

[0052] このように、本実施の形態の有機EL表示装置1Aでは、額縁領域42における折り曲げ部42aの内側に設けられた内側端子部44と、第1外側端子部TM及び第2外側端子部としてのコネクタ62のうち、少なくともコネクタ62と内側端子部44とを折り曲げ部42aを通ることなく電氣的に接続した可撓性を有する第2引き回し配線63とを備えている。すなわち、本実施の形態では、第2引き回し配線63は、少なくともコネクタ62と、額縁領域42における折り曲げ部42aの内側に設けられた内側端子部44との間を、折り曲げ部42aを介さずに直接接続される。

[0053] この結果、狭額縁化を図った場合においても、配線の低抵抗化を可能とする有機EL表示装置1Aを提供することができる。

[0054] また、本実施の形態における有機EL表示装置1Aでは、表示領域41には、複数の薄膜トランジスタTdと、発光素子層20と、複数の薄膜トランジスタTdよりも上層かつ発光素子層20よりも下層に形成された平坦化膜15とが設けられている。そして、第1引き回し配線43は、薄膜トランジスタTdのゲート電極Gよりも上層かつ平坦化膜15よりも下層に形成され

ているか、又は前記ゲート電極Gと同層に形成されている。これにより、第1引き回し配線43を表示領域41の内部配線と同一工程で形成することができる。

[0055] また、本実施の形態における有機EL表示装置1Aでは、第2引き回し配線63は、折り曲げ部42aの近傍に設けられている。これにより、折り曲げ部42aには第1引き回し配線43が引き回されているので、第2引き回し配線63及び第1引き回し配線43を互いの近傍位置にまとめて配設することができる。

[0056] また、本実施の形態における有機EL表示装置1Aでは、第2引き回し配線63は、フレキシブルプリント基板を用いて構成されている。これにより、第2引き回し配線63にフレキシブル性を持たせることができ、折り曲げが容易となる。

[0057] また、本実施の形態における有機EL表示装置1Aでは、額縁領域42における折り曲げ部42aの外側には、COF (Chip On Film) にて構成される電子回路基板50とFPC60とが設けられている。第1引き回し配線43の第1外側端子部TMは、電子回路基板50に搭載された集積回路素子としてのICチップ51に接続されており、FPC60は、第2引き回し配線63に接続される外側端子部の一部である第2外側端子部としてのコネクタ62を有している。

[0058] これにより、額縁領域42における折り曲げ部42aの外側に、COFにて構成される電子回路基板50とFPC60とが設けられている場合に、第1引き回し配線43及び第2引き回し配線63をそれぞれ目的に応じて適切に分別して配設することができる。

[0059] また、本実施の形態における有機EL表示装置1Aでは、第2引き回し配線63は、高電源電圧又は低電源電圧を供給することができる。

[0060] 高電源電圧又は低電源電圧は、低インピーダンスに供給することが好ましい。この結果、高電源電圧又は低電源電圧を第2引き回し配線63にて供給することによって、トータルの配線の断線防止、及びトータルの配線の

低抵抗化を図ることができる。延いては、消費電力の低減、及び表示品質の低下を防止し得る有機ＥＬ表示装置１Ａを提供することができる。

[0061] また、本実施の形態における有機ＥＬ表示装置１Ａでは、第２引き回し配線６３は、クロック信号、スタートパルス信号及び時分割駆動の切替信号のいずれか少なくとも１つを伝達するとすることができる。

[0062] クロック信号を伝達する信号線、スタートパルス信号を伝達する信号線、及び時分割駆動の切替信号を伝達する信号線は、それぞれ、表示領域４１の画素毎の薄膜トランジスタＴｄへの信号線に比べて本数が少なく、第２引き回し配線６３とは別経路とすることが可能である。この結果、クロック信号、スタートパルス信号及び時分割駆動の切替信号のいずれか少なくとも１つを第２引き回し配線６３にて伝達することによって、トータルの配線の低抵抗化を図ることができる。延いては、消費電力の低減を図り得る有機ＥＬ表示装置１Ａを提供することができる。

[0063] また、本実施の形態における有機ＥＬ表示装置１Ａでは、第２引き回し配線６３は、第１引き回し配線４３よりも低抵抗である。これにより、トータルの配線の断線防止、及びトータルの配線の低抵抗化を図ることができる。延いては、消費電力の低減を図り得る有機ＥＬ表示装置１Ａを提供することができる。また、これにより、狭額縁と低抵抗化とを両立することができる。

[0064] 〔実施の形態２〕

本発明の他の実施の形態について図５に基づいて説明すれば、以下のとおりである。尚、本実施の形態において説明すること以外の構成は、前記実施の形態１と同じである。また、説明の便宜上、前記の実施の形態１の図面に示した部材と同一の機能を有する部材については、同一の符号を付し、その説明を省略する。

[0065] 前記実施の形態１における有機ＥＬ表示装置１Ａでは、集積回路素子としてのＩＣチップ５１は、電子回路基板５０に設けられていた。これに対して、本実施の形態における有機ＥＬ表示装置１Ｂでは、集積回路素子としての

ＩＣチップ７１は、表示パネル４０の額縁領域４２における折り曲げ部４２ａの外側に設けられている点が異なっている。

[0066] 本実施の形態の表示デバイスとしての有機ＥＬ表示装置１Ｂの構成について、図５に基づいて説明する。図５は、本実施の形態の有機ＥＬ表示装置１Ｂの構成を模式的に示す平面図である。

[0067] 本実施の形態の有機ＥＬ表示装置１Ｂでは、図５に示すように、集積回路素子としてのＩＣチップ７１は、表示パネル４０の額縁領域４２における折り曲げ部４２ａの外側に設けられている。具体的には、ＩＣチップ７１は、第１外側端子部ＴＭに直接的に実装されている。この結果、ＩＣチップ７１は、所謂ＣＯＰ（Chip On Panel）となっている。

[0068] また、本実施の形態では、コネクタ６２を有するＦＰＣ６０は、接続部６１ｂにて額縁領域４２における折り曲げ部４２ａの外側で接続されており、第２引き回し配線６３はコネクタ６２に電氣的に接続されている。

[0069] この構成により、ＩＣチップ７１が、表示パネル４０の額縁領域４２における折り曲げ部４２ａの外側に設けられている場合に、狭額縁化のために表示パネル４０の額縁領域４２に折り曲げ部４２ａを有する有機ＥＬ表示装置１Ｂにおいて、配線のトータルの低抵抗化を図り、延いては、消費電力の低減を図り得る有機ＥＬ表示装置１Ｂを提供するものとなっている。

[0070] 〔実施の形態３〕

本発明のさらに他の実施の形態について図６に基づいて説明すれば、以下のとおりである。尚、本実施の形態において説明すること以外の構成は、前記実施の形態１及び実施の形態２と同じである。また、説明の便宜上、前記の実施の形態１及び実施の形態２の図面に示した部材と同一の機能を有する部材については、同一の符号を付し、その説明を省略する。

[0071] 本実施の形態における表示デバイスとしての有機ＥＬ表示装置１Ｃは、実施の形態１の有機ＥＬ表示装置１Ａの構成に加えて、額縁領域４２における折り曲げ部４２ａの内側に内側端子部４４が複数設けられ、第２引き回し配線６３が複数設けられている点が異なっている。

[0072] 本実施の形態における表示デバイスとしての有機ＥＬ表示装置１Ｃの構成について、図６に基づいて説明する。図６は、本実施の形態の有機ＥＬ表示装置１Ｃの構成を模式的に示す平面図である。

[0073] 本実施の形態の有機ＥＬ表示装置１Ｃは、図６に示すように、額縁領域４２における折り曲げ部４２ａの内側に内側端子部４４が複数設けられ、かつ第２引き回し配線６３が複数設けられている。換言すれば、第２引き回し配線６３は、ＦＰＣ６０の複数箇所から複数の内側端子部４４に接続されている。具体的には、ＦＰＣ６０の左右の両側から表示パネル４０の額縁領域４２における折り曲げ部４２ａの内側に形成された２つの内側端子部４４ａ・４４ｂに向けて額縁領域４２の折り曲げ部４２ａを通さずに配される第２引き回し配線６３・６３が設けられている。一方の第２引き回し配線６３はＦＰＣ６０の第２外側端子部であるコネクタ６２から内側端子部４４ａまで電氣的に接続されており、他方の第２引き回し配線６３はＦＰＣ６０のコネクタ６２から内側端子部４４ｂまで電氣的に接続されている。第２引き回し配線６３・６３は、第１引き回し配線４３よりも低インピーダンスの配線となっていると共に、フレキシブル性を有している。

[0074] このように２つの内側端子部４４ａ・４４ｂと、対応する内側端子部４４ａ・４４ｂに接続された第２引き回し配線６３・６３が設けられているので、配線のトータルの低抵抗化を容易に図り、延いては、消費電力の低減を簡単に図り得る有機ＥＬ表示装置１Ｃを提供することができる。また、複数の内側端子部４４ａ・４４ｂを設ける場合には、例えば、第２引き回し配線６３・６３に接続される配線のレイアウトについての設計自由度を大きくすることができる。このため、配線の引き回しを容易に行うことができるというメリットがある。

[0075] 尚、本実施の形態では、実施の形態１の有機ＥＬ表示装置１Ａにおいて、第２引き回し配線６３が複数設けられている点について説明した。しかし、本発明の一態様においては、必ずしもこれに限らず、実施の形態２の有機ＥＬ表示装置１Ｂにおいても、内側端子部４４及び第２引き回し配線６３を複

数設けることが可能である。すなわち、ＩＣチップ７１が、表示パネル４０の額縁領域４２に直接設けられているタイプにおいても、第２引き回し配線６３・６３のように第２引き回し配線６３を複数設けることが可能である。

[0076] また、実施の形態１～３では、表示デバイスとしての有機ＥＬ表示装置１Ａ～１Ｃを例示して説明した。しかし、本発明の一態様における表示デバイスは、表示素子を備えた表示パネルであれば、特に限定されるものではない。前記表示素子には、電流によって輝度や透過率が制御される表示素子と、電圧によって輝度や透過率が制御される表示素子とがある。電流制御の表示素子としては、ＯＬＥＤ（Organic Light Emitting Diode：有機発光ダイオード）を備えた有機ＥＬ（Electro Luminescence：エレクトロルミネッセンス）表示装置若しくは無機発光ダイオードを備えた無機ＥＬ表示装置等のＥＬ表示装置、又はＱＬＥＤ（Quantum dot Light Emitting Diode：量子ドット発光ダイオード）を備えたＱＬＥＤ表示装置等がある。また、電圧制御の表示素子としては、液晶表示素子等がある。

[0077] 〔まとめ〕

本発明の態様１における表示デバイス（有機ＥＬ表示装置１Ａ～１Ｃ）は、表示領域４１と、折り曲げ部４２ａを有し、かつ前記表示領域４１の周囲に形成された額縁領域４２と、前記額縁領域４２において、前記折り曲げ部４２ａよりも前記表示領域４１側とは反対側である外側に、前記表示領域４１側から順に設けられた第１外側端子部ＴＭ及び第２外側端子部（コネクタ６２）を有する外側端子部と、前記第１外側端子部ＴＭと前記表示領域４１の内部配線とを、前記折り曲げ部４２ａと交差して電氣的に接続する第１引き回し配線４３と、前記額縁領域４２における折り曲げ部４２ａの内側に設けられた内側端子部４４と、前記第１外側端子部ＴＭ及び第２外側端子部（コネクタ６２）のうち、少なくとも前記第２外側端子部（コネクタ６２）と前記内側端子部４４とを前記折り曲げ部４２ａを通ることなく電氣的に接続した可撓性を有する第２引き回し配線６３とを備えていることを特徴としている。

- [0078] 前記構成によれば、表示デバイスは、狭額縁化のため、額縁領域に折り曲げ部を設けて額縁領域を折り曲げ部にて折り曲げている。また、表示領域の内部配線と第1外側端子部との間に配される第1引き回し配線は、額縁領域の折り曲げ部を交差して配されている。
- [0079] この種の表示デバイスでは、第1引き回し配線は、折り曲げ部での断線を防ぐため、配線形状に制約が多く幅広等に形成するので、結果として配線の高抵抗化に繋がっている。
- [0080] 一方、端子数が少なくてもよい電源供給線等は接続領域が小さくて済むため、折り曲げ部を介さなくても狭額縁化を損なわない。
- [0081] そこで、本発明の一態様においては、額縁領域における折り曲げ部の内側には内側端子部が設けられていると共に、第1外側端子部及び第2外側端子部のうち、少なくとも第2外側端子部と内側端子部とを折り曲げ部を通ることなく電氣的に接続した可撓性を有する第2引き回し配線を備えている。すなわち、第2引き回し配線は、少なくとも第2外側端子部と、額縁領域における折り曲げ部の内側に設けられた内側端子部との間を、折り曲げ部を介さずに直接接続される。
- [0082] この結果、狭額縁化を図った場合においても、配線の低抵抗化を可能とする表示デバイスを提供することができる。
- [0083] 本発明の態様2における表示デバイス（有機EL表示装置1A～1C）では、前記表示領域41には、複数の薄膜トランジスタTdと、複数の発光素子（発光素子層20）と、前記複数の薄膜トランジスタTdよりも上層かつ前記複数の発光素子（発光素子層20）よりも下層に形成された平坦化膜15とが設けられていると共に、前記第1引き回し配線43は、前記薄膜トランジスタTdのゲート電極Gよりも上層かつ前記平坦化膜15よりも下層に形成されているか、又は前記ゲート電極Gと同層に形成されているとすることができる。
- [0084] これにより、第1引き回し配線を表示領域の内部配線と同一工程で形成することができる。

- [0085] 本発明の態様3における表示デバイス（有機EL表示装置1A～1C）では、前記第2引き回し配線63は、前記折り曲げ部42aの近傍に設けられていることが好ましい。
- [0086] これにより、折り曲げ部には第1引き回し配線が引き回されているので、第2引き回し配線及び第1引き回し配線を互いの近傍位置にまとめて配設することができる。
- [0087] 本発明の態様4における表示デバイス（有機EL表示装置1A～1C）では、前記第2引き回し配線63は、フレキシブルプリント基板を用いて構成されているとすることができる。
- [0088] これにより、第2引き回し配線にフレキシブル性を持たせることができ、折り曲げが容易となる。
- [0089] 本発明の態様5における表示デバイス（有機EL表示装置1A）では、前記額縁領域42における折り曲げ部42aの外側には、COF（Chip On Film）にて構成される電子回路基板50とフレキシブルプリント回路60とが設けられていると共に、前記第1外側端子部TMは、電子回路基板50に搭載された集積回路素子（ICチップ51）に接続されており、前記フレキシブルプリント回路60には、前記第2外側端子部（コネクタ62）が設けられているとすることができる。
- [0090] これにより、額縁領域における折り曲げ部の外側に、COFにて構成される電子回路基板とフレキシブルプリント回路とが設けられている場合に、第1引き回し配線及び第2引き回し配線をそれぞれ目的に応じて適切に分別して配設することができる。
- [0091] 本発明の態様6における表示デバイス（有機EL表示装置1C）では、前記内側端子部44は、複数設置されているとすることができる。
- [0092] これにより、複数の内側端子部に対応する複数の第2引き回し配線を設けることができる。この結果、配線のトータルの低抵抗化を容易に図り、延いては、消費電力の低減を簡単に図り得る有機EL表示装置を提供することができる。また、第2引き回し配線に接続される配線のレイアウトについて

の設計自由度を大きくすることができ、第2引き回し配線の引き回しを容易に行うことができる。

[0093] 本発明の態様7における表示デバイス（有機EL表示装置1A～1C）では、第2引き回し配線63は、高電源電圧又は低電源電圧を供給するとすることができる。

[0094] 高電源電圧又は低電源電圧は、低インピーダンスに供給することが好ましい。この結果、高電源電圧又は低電源電圧を第2引き回し配線にて供給することによって、トータルの配線の断線防止、及びトータルの配線の低抵抗化を図ることができる。延いては、消費電力の低減を図り得る表示デバイスを提供することができる。

[0095] 本発明の態様8における表示デバイス（有機EL表示装置1A～1C）では、前記第2引き回し配線63は、クロック信号を伝達するとすることができる。

[0096] クロック信号を伝達する信号線は、表示領域の画素毎の薄膜トランジスタへの信号線に比べて本数が少なく、第1引き回し配線とは別経路とすることが可能である。この結果、クロック信号を第2引き回し配線にて伝達することによって、トータルの配線の低抵抗化を図ることができる。延いては、消費電力の低減を図り得る表示デバイスを提供することができる。

[0097] 本発明の態様9における表示デバイス（有機EL表示装置1A～1C）では、前記第2引き回し配線63は、スタートパルス信号を伝達とすることができる。

[0098] スタートパルス信号を伝達する信号線は、表示領域の画素毎の薄膜トランジスタへの信号線に比べて本数が少なく、第1引き回し配線とは別経路とすることが可能である。この結果、スタートパルス信号を第2引き回し配線にて伝達することによって、トータルの配線の低抵抗化を図ることができる。延いては、消費電力の低減を図り得る表示デバイスを提供することができる。

[0099] 本発明の態様10における表示デバイス（有機EL表示装置1A～1C）

では、前記第2引き回し配線63は、時分割駆動の切替信号を伝達することができる。

[0100] 時分割駆動の切替信号を伝達する信号線は、表示領域の画素毎の薄膜トランジスタへの信号線に比べて本数が少なく、第1引き回し配線とは別経路とすることが可能である。この結果、時分割駆動の切替信号を第2引き回し配線にて伝達することによって、トータル的な配線の低抵抗化を図ることができる。延いては、消費電力の低減を図り得る表示デバイスを提供することができる。

[0101] 本発明の態様11における表示デバイス（有機EL表示装置1A～1C）では、前記第2引き回し配線63は、前記第1引き回し配線43よりも低抵抗であることが好ましい。

[0102] これにより、トータル的な配線の断線防止、及びトータル的な配線の低抵抗化を図ることができる。延いては、消費電力の低減を図り得る表示デバイスを提供することができる。

[0103] 本発明の態様12における表示デバイス（有機EL表示装置1A～1C）では、前記第1引き回し配線43は、データ信号を伝達とすることができる。

[0104] これにより、表示領域の画素へのデータ信号を第1引き回し配線にて伝達することができる。

符号の説明

[0105]	1A～1C	有機EL表示装置（表示デバイス）
	10	TFT層
	15	平坦化膜
	20	発光素子層（複数の発光素子）
	23	発光層
	30	封止層
	40	表示パネル
	41	表示領域

4 2	額縁領域
4 2 a	折り曲げ部
4 3	第 1 引き回し配線
4 4	内側端子部
4 4 a ・ 4 4 b	内側端子部
5 0	電子回路基板
5 1	I C チップ
6 0	フレキシブルプリント回路 (F P C)
6 1 a	接続部
6 1 b	接続部
6 2	コネクタ (第 2 外側端子部)
6 3	第 2 引き回し配線
7 1	I C チップ
D W	引き出し配線 (第 1 引き回し配線)
L W	中継配線 (第 1 引き回し配線)
T W	端子配線 (第 1 引き回し配線)
T M	第 1 外側端子部 (外側端子部、第 1 引き回し配線)
T d	薄膜トランジスタ

請求の範囲

- [請求項1] 表示領域と、
- 折り曲げ部を有し、かつ前記表示領域の周囲に形成された額縁領域と、
- 前記額縁領域において、前記折り曲げ部よりも前記表示領域側とは反対側である外側に、前記表示領域側から順に設けられた第1外側端子部及び第2外側端子部を有する外側端子部と、
- 前記第1外側端子部と前記表示領域の内部配線とを、前記折り曲げ部と交差して電氣的に接続する第1引き回し配線と、
- 前記額縁領域における折り曲げ部の内側に設けられた内側端子部と、
- 前記第1外側端子部及び前記第2外側端子部のうち、少なくとも前記第2外側端子部と前記内側端子部とを前記折り曲げ部を通ることなく電氣的に接続した可撓性を有する第2引き回し配線とを備えていることを特徴とする表示デバイス。
- [請求項2] 前記表示領域には、複数の薄膜トランジスタと、複数の発光素子と、前記複数の薄膜トランジスタよりも上層かつ前記複数の発光素子よりも下層に形成された平坦化膜とが設けられていると共に、
- 前記第1引き回し配線は、前記薄膜トランジスタのゲート電極よりも上層かつ前記平坦化膜よりも下層に形成されているか、又は前記ゲート電極と同層に形成されていることを特徴とする請求項1に記載の表示デバイス。
- [請求項3] 前記第2引き回し配線は、前記折り曲げ部の近傍に設けられていることを特徴とする請求項1又は2に記載の表示デバイス。
- [請求項4] 前記第2引き回し配線は、フレキシブルプリント基板を用いて構成されていることを特徴とする請求項1～3のいずれか1項に記載の表示デバイス。
- [請求項5] 前記額縁領域における折り曲げ部の外側には、COFにて構成され

る電子回路基板とフレキシブルプリント回路とが設けられていると共に、

前記第 1 外側端子部は、前記電子回路基板に搭載された集積回路素子に接続されており、

前記フレキシブルプリント回路には、前記第 2 外側端子部が設けられていることを特徴とする請求項 4 に記載の表示デバイス。

[請求項 6] 前記内側端子部は、複数設置されていることを特徴とする請求項 1 ～ 5 のいずれか 1 項に記載の表示デバイス。

[請求項 7] 前記第 2 引き回し配線は、高電源電圧又は低電源電圧を供給することを特徴とする請求項 1 ～ 6 のいずれか 1 項に記載の表示デバイス。

[請求項 8] 前記第 2 引き回し配線は、クロック信号を伝達することを特徴とする請求項 1 ～ 6 のいずれか 1 項に記載の表示デバイス。

[請求項 9] 前記第 2 引き回し配線は、スタートパルス信号を伝達することを特徴とする請求項 1 ～ 6 のいずれか 1 項に記載の表示デバイス。

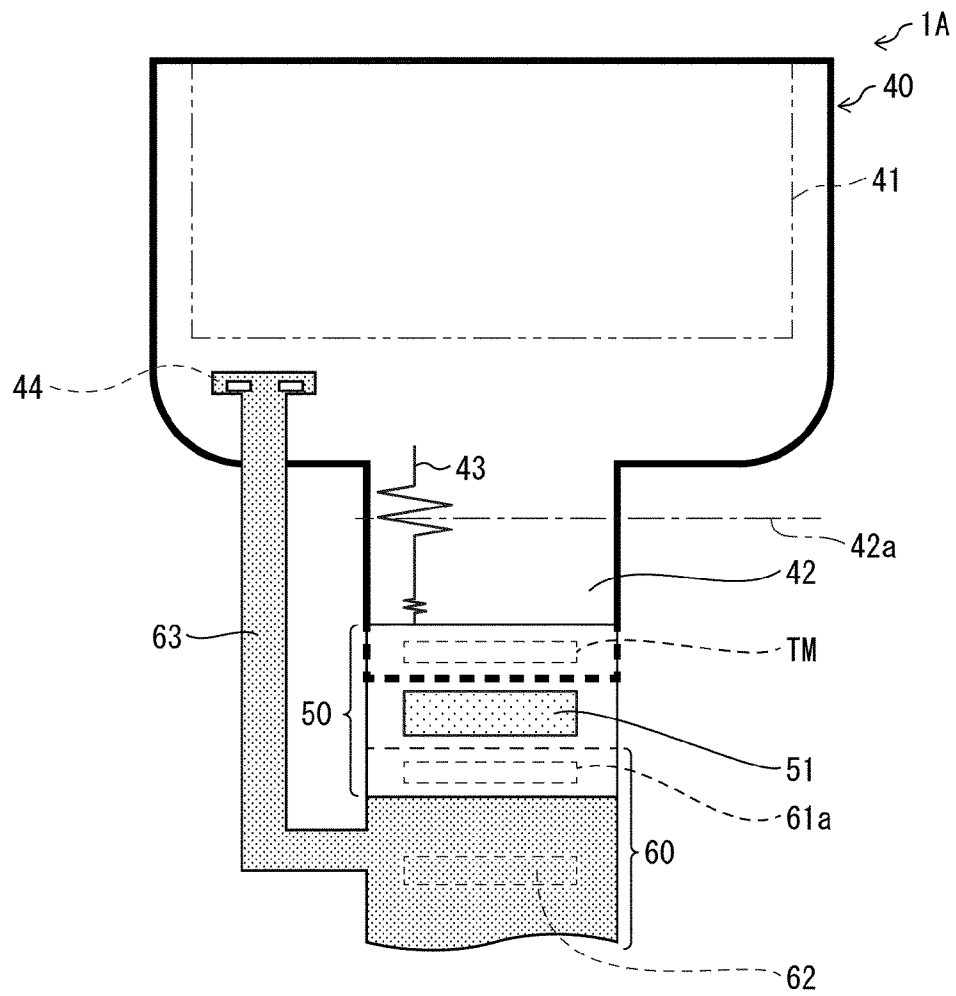
[請求項 10] 前記第 2 引き回し配線は、時分割駆動の切替信号を伝達することを特徴とする請求項 1 ～ 6 のいずれか 1 項に記載の表示デバイス。

[請求項 11] 前記第 2 引き回し配線は、前記第 1 引き回し配線よりも低抵抗であることを特徴とする請求項 1 ～ 10 のいずれか 1 項に記載の表示デバイス。

[請求項 12] 前記第 1 引き回し配線は、データ信号を伝達することを特徴とする請求項 1 ～ 11 のいずれか 1 項に記載の表示デバイス。

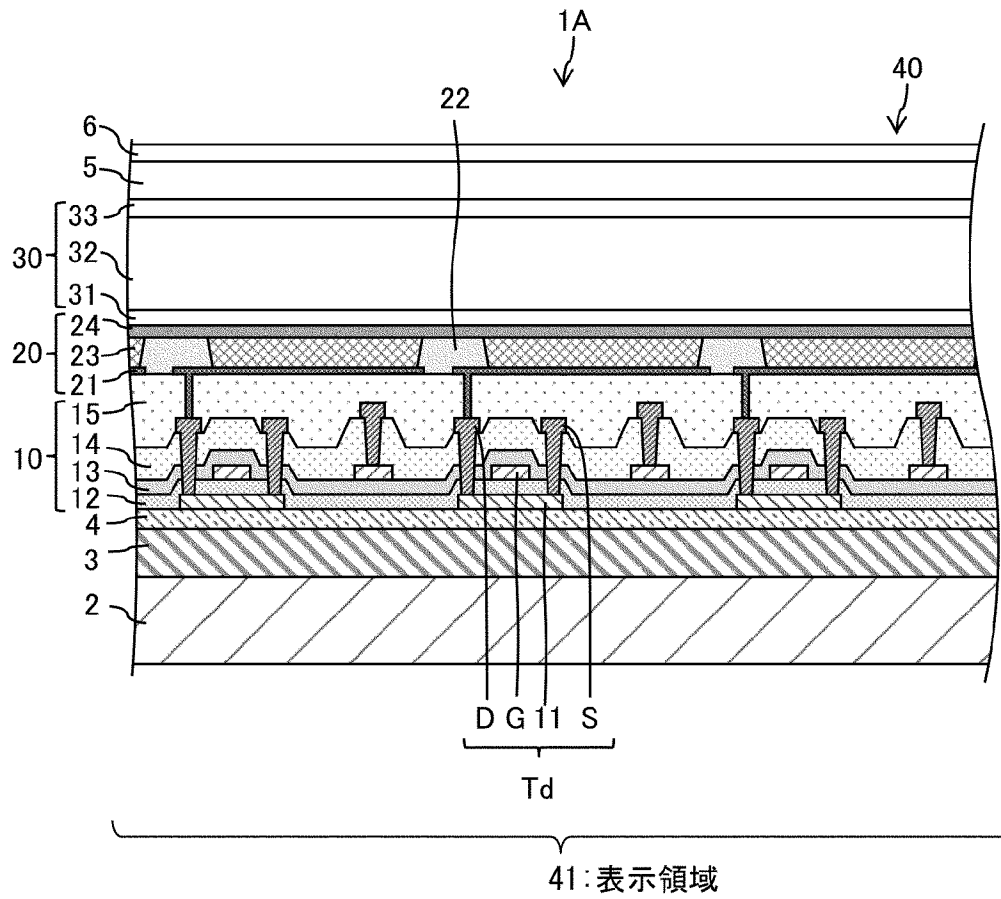
[図1]

图 1



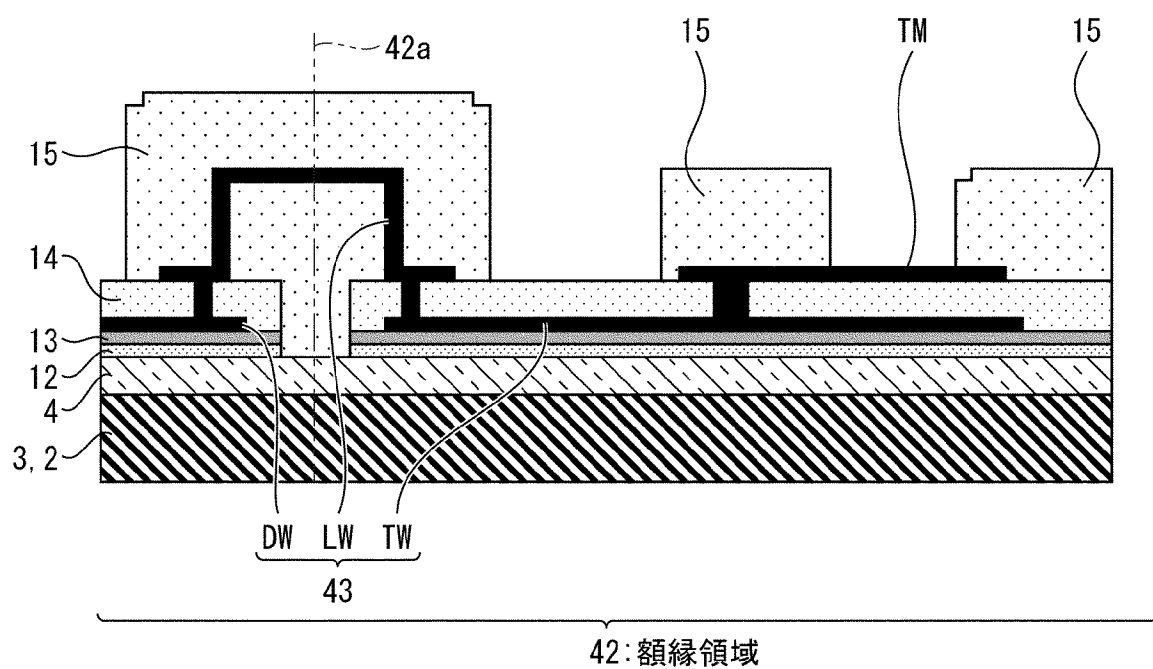
[図2]

图 2



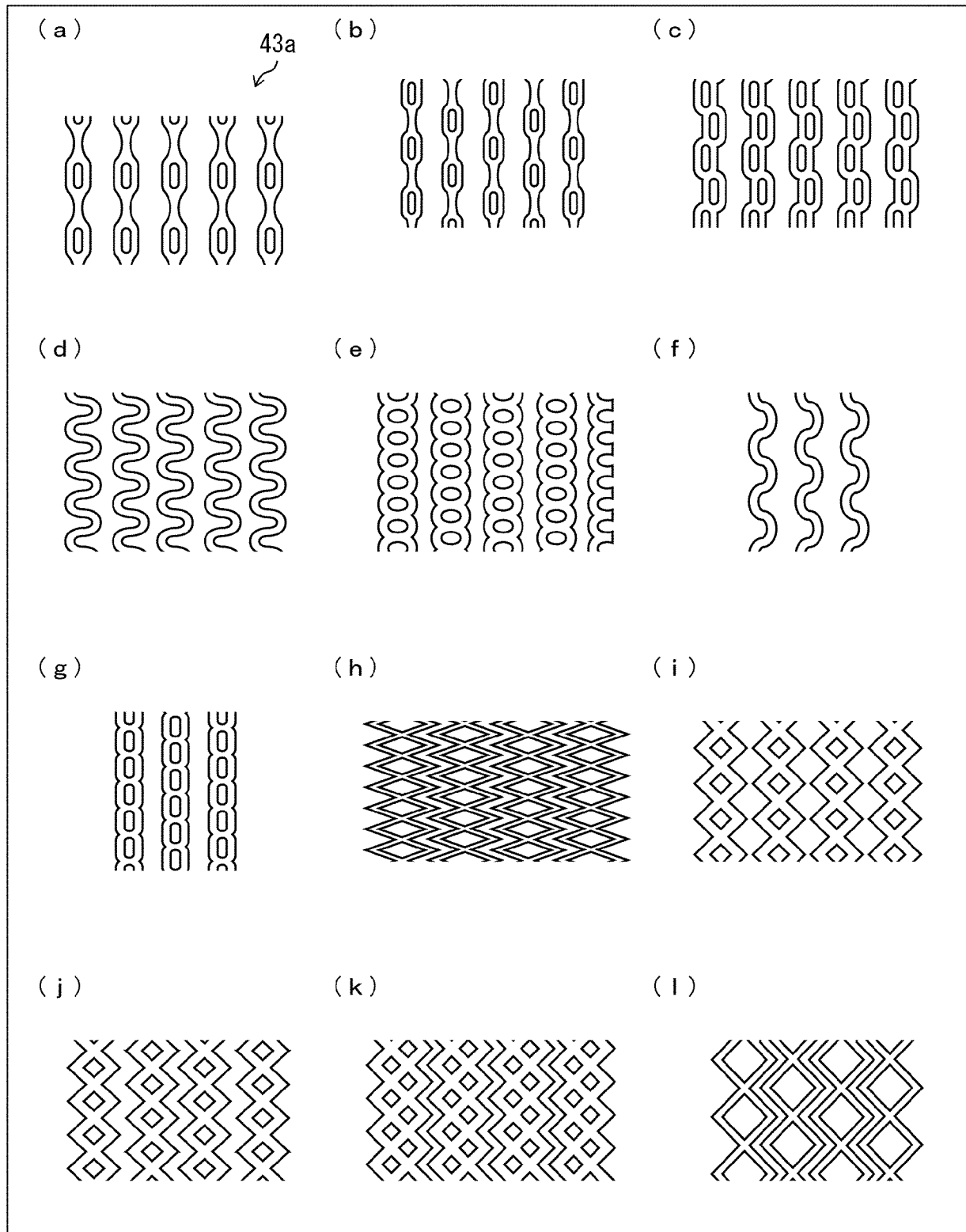
[図3]

图 3



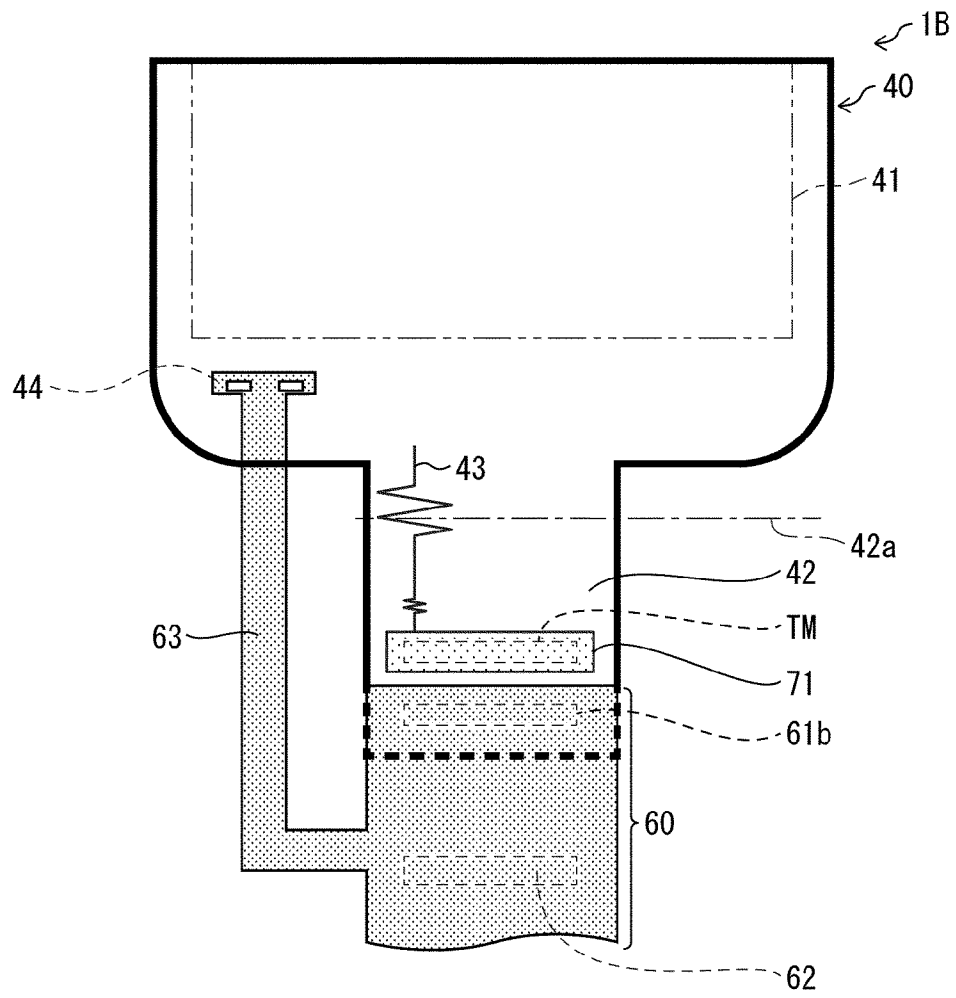
[図4]

図 4



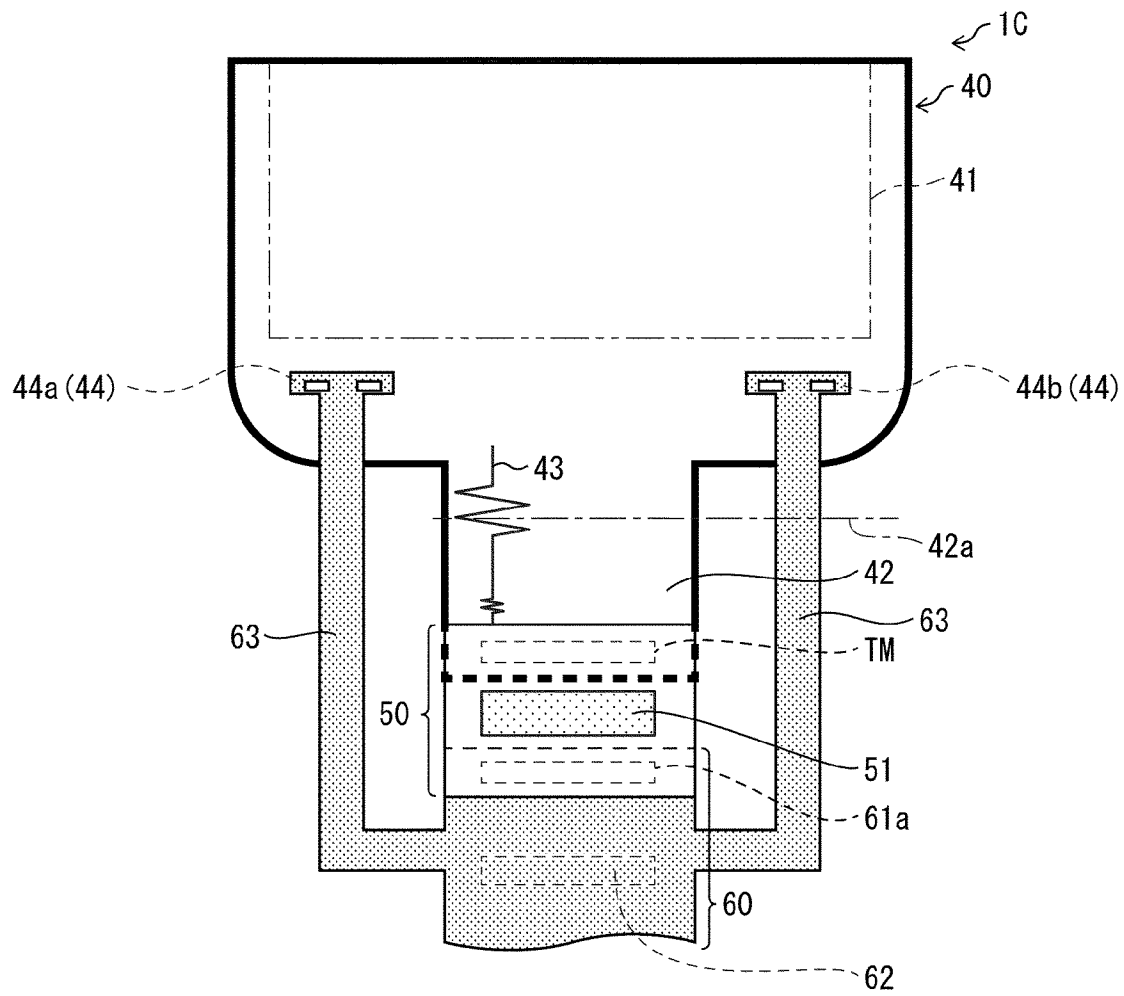
[図5]

図 5



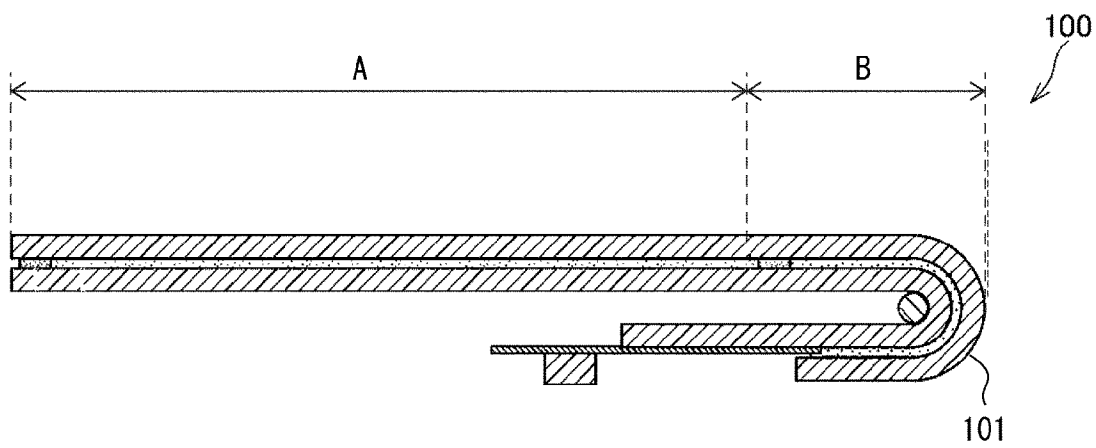
[図6]

図 6



[図7]

図 7



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/002998

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl. G09F9/00 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl. G09F9/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2018

Registered utility model specifications of Japan 1996-2018

Published registered utility model applications of Japan 1994-2018

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2017-227827 A (JAPAN DISPLAY INC.) 28 December 2017, paragraphs [0010]-[0039], fig. 1-4 & US 2017/0371195 A1, paragraphs [0019]-[0048], fig. 1-4	1-12
Y	US 2002/0176044 A1 (LIM, Joo Soo) 28 November 2002, paragraphs [0007]-[0012], fig. 1, 2 & KR 10-2002-0090392 A	1-12
Y	JP 2009-20228 A (FUNAI ELECTRIC CO., LTD.) 29 January 2009, paragraphs [0017]-[0025], fig. 1-6 (Family: none)	1-12

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
09.04.2018

Date of mailing of the international search report
17.04.2018

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2018/002998

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2009-271313 A (FUNAI ELECTRIC CO., LTD.) 19 November 2009, paragraphs [0017]-[0023], fig. 1 (Family: none)	1-12
Y	JP 2014-197181 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 16 October 2014, paragraphs [0008], [0025]-[0044], [0154]-[0168], fig. 1, 9 & US 2014/0254111 A1, paragraphs [0008], [0036]-[0056], [0166]-[0180], fig. 1, 9 & WO 2014/136856 A1 & TW 201442577 A & KR 10-2015-0126353 A & CN 105474290 A	2
Y	WO 2014/162792 A1 (SHARP CORP.) 09 October 2014, paragraphs [0049]-[0071], fig. 1-8 & US 2016/0012774 A1, paragraphs [0156]-[0179], fig. 1-8 & CN 1005074808 A	8-10
A	US 2016/0174304 A1 (LG DISPLAY CO., LTD.) 16 June 2016, entire text, all drawings & WO 2016/093476 A1 & EP 3231014 A & CN 107006088 A & KR 10-2017-0093835 A	1-12
A	JP 2017-111435 A (LG DISPLAY CO., LTD.) 22 June 2017, entire text, all drawings & US 2017/0170206 A1, entire text, all drawings & EP 3182473 A1 & KR 10-2017-0071047 A & CN 106887447 A	1-12

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. G09F9/00 (2006.01) i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. G09F9/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2018年
日本国実用新案登録公報	1996-2018年
日本国登録実用新案公報	1994-2018年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2017-227827 A (株式会社ジャパンディスプレイ) 2017.12.28, 段落[0010]-[0039], 図 1-4 & US 2017/0371195 A1, 段落[0019]-[0048], 図 1-4	1-12
Y	US 2002/0176044 A1 (LIM Joo Soo) 2002.11.28, 段落[0007]-[0012], 図 1-2 & KR 10-2002-0090392 A	1-12
Y	JP 2009-20228 A (船井電機株式会社) 2009.01.29, 段落[0017]-[0025], 図 1-6 (ファミリーなし)	1-12

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

09.04.2018

国際調査報告の発送日

17.04.2018

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

小野 博之

21

1167

電話番号 03-3581-1101 内線 3273

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2009-271313 A (船井電機株式会社) 2009. 11. 19, 段落[0017]-[0023], 図 1 (ファミリーなし)	1-12
Y	JP 2014-197181 A (株式会社半導体エネルギー研究所) 2014. 10. 16, 段落[0008], [0025]-[0044], [0154]-[0168], 図 1, 9 & US 2014/0254111 A1, 段落[0008], [0036]-[0056], [0166]-[0180], 図 1, 9 & WO 2014/136856 A1 & TW 201442577 A & KR 10-2015-0126353 A & CN 105474290 A	2
Y	WO 2014/162792 A1 (シャープ株式会社) 2014. 10. 09, 段落[0049]-[0071], 図 1-8 & US 2016/0012774 A1, 段落[0156]-[0179], 図 1-8 & CN 105074808 A	8-10
A	US 2016/0174304 A1 (LG DISPLAY CO., LTD.) 2016. 06. 16, 全文, 全図 & WO 2016/093476 A1 & EP 3231014 A & CN 107006088 A & KR 10-2017-0093835 A	1-12
A	JP 2017-111435 A (エルジー ディスプレイ カンパニー リミテッド) 2017. 06. 22, 全文, 全図 & US 2017/0170206 A1, 全文, 全図 & EP 3182473 A1 & KR 10-2017-0071047 A & CN 106887447 A	1-12