

(19) 日本国特許庁(JP)

(12) 公 開 特 許 公 報(A)

(11) 特許出願公開番号
特開2012-142480
(P2012-142480A)

(43) 公開日 平成24年7月26日 (2012.7.26)

(51) Int.Cl.	F I	テーマコード (参考)
H O 1 L 43/10 (2006.01)	H O 1 L 43/08 M	2 G O 1 7
H O 1 L 43/08 (2006.01)	H O 1 L 43/08 Z	4 M 1 1 9
H O 1 L 43/12 (2006.01)	H O 1 L 43/12	5 D O 3 4
H O 1 L 27/105 (2006.01)	H O 1 L 43/10	5 E O 4 9
H O 1 L 21/8246 (2006.01)	H O 1 L 27/10 4 4 7	5 F O 9 2
審査請求 未請求 請求項の数 7 O L (全 16 頁) 最終頁に続く		

(21) 出願番号 特願2011-419 (P2011-419)	(71) 出願人 000005223
(22) 出願日 平成23年1月5日 (2011.1.5)	富士通株式会社
	神奈川県川崎市中原区上小田中4丁目1番1号
	(74) 代理人 100091340
	弁理士 高橋 敬四郎
	(74) 代理人 100105887
	弁理士 来山 幹雄
	(72) 発明者 李 永▲民▼
	神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
	Fターム(参考) 2G017 AD55 AD62 AD63 AD64
	最終頁に続く

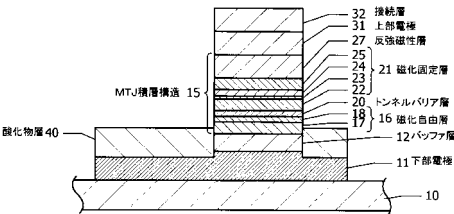
(54) 【発明の名称】 磁気トンネル接合素子、その製造方法、及びMRAM

(57) 【要約】

【課題】 積層構造の側方に生成された付着物の影響を受けにくい磁気トンネル接合素子が求められている。

【解決手段】 基板上に形成された下部電極の一部の領域の上に、下部電極とはエッチング特性が異なる導電材料で形成されたバッファ層が配置されている。バッファ層の上に、アモルファスの強磁性材料で形成された第1磁化自由層が配置されている。第1磁化自由層の上に、結晶化した強磁性材料で形成された第2磁化自由層が配置されている。第2磁化自由層の上にトンネルバリア層が配置されている。トンネルバリア層の上に、磁化方向が固定された磁化固定層が配置されている。磁化固定層の上に上部電極層が配置されている。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

基板上に形成された下部電極と、
前記下部電極の一部の領域の上に配置され、前記下部電極とはエッチング特性が異なる導電材料で形成されたバッファ層と、
前記バッファ層の上に配置され、アモルファスの強磁性材料で形成された第 1 磁化自由層と、
前記第 1 磁化自由層の上に配置され、結晶化した強磁性材料で形成された第 2 磁化自由層と、
前記第 2 磁化自由層の上に配置されたトンネルバリア層と、
前記トンネルバリア層の上に配置され、磁化方向が固定された磁化固定層と
前記磁化固定層の上に形成された上部電極と
を有する磁気トンネル接合素子。

10

【請求項 2】

前記第 1 磁化自由層は、Fe、B、及びTaを含み、
前記第 2 磁化自由層は、Fe、及びBを含み、Taを含まない請求項 1 に記載の磁気トンネル接合素子。

【請求項 3】

前記第 1 磁化自由層のTa含有量は、30原子%よりも多く、かつ50原子%よりも少ない請求項 2 に記載の磁気トンネル接合素子。

20

【請求項 4】

前記バッファ層は、Ru、Pt、Crからなる群より選択された少なくとも1つの元素を含む請求項 1 乃至 3 のいずれか 1 項に記載の磁気トンネル接合素子。

【請求項 5】

前記バッファ層の厚さは、3nm～15nmの範囲内であり、前記第 1 磁化自由層の厚さは、0.8nm～2.5nmの範囲内であり、前記第 2 磁化自由層の厚さは、0.4nm～1nmの範囲内である請求項 1 乃至 4 のいずれか 1 項に記載の磁気トンネル接合素子。

【請求項 6】

基板上に下部電極層を形成する工程と、
前記下部電極層の上に、前記下部電極とはエッチング特性が異なる導電材料で形成されたバッファ層を形成する工程と、
前記バッファ層の上に、アモルファスの強磁性材料からなる第 1 磁化自由層を形成する工程と、
前記第 1 磁化自由層の上に、該第 1 磁化自由層とは異なるアモルファスの強磁性材料からなる第 2 磁化自由層を形成する工程と、
前記第 2 磁化自由層の上に、トンネルバリア層を形成する工程と、
前記トンネルバリア層の上に、磁化方向が固定された磁化固定層を形成する工程と、
前記磁化固定層を形成した後、熱処理を行い、前記第 2 磁化自由層を結晶化するが、前記第 1 磁化自由層はアモルファスの状態を維持させる工程と、
前記磁化固定層の上に、マスクパターンを形成する工程と、
前記マスクパターンをエッチングマスクとして、前記磁化固定層から前記バッファ層まで反応性イオンエッチング法を用いてエッチングし、前記下部電極層の上面を露出させる工程と
を有する磁気トンネル接合素子の製造方法。

30

40

【請求項 7】

第 1 の方向に延在する複数のワード線と、
前記ワード線を交差する方向に延在する複数のビット線と、
前記ワード線と前記ビット線との交差箇所に対応して配置されたメモリセルと
を有し、

50

前記メモリセルは、
一方の電流端子が接地され、ゲート電極が、対応するワード線に接続されたＭＯＳトランジスタと、
一方の電極が前記ＭＯＳトランジスタの他方の電流端子に接続され、他方の電極が、対応するビット線に接続されたＭＴＪ素子と
を含む、
前記ＭＴＪ素子は、
基板上に形成された下部電極と、
前記下部電極の一部の領域の上に配置され、前記下部電極とはエッチング特性が異なる導電材料で形成されたバッファ層と、
前記バッファ層の上に配置され、アモルファスの強磁性材料で形成された第１磁化自由層と、
前記第１磁化自由層の上に配置され、結晶化した強磁性材料で形成された第２磁化自由層と、
前記第２磁化自由層の上に配置されたトンネルバリア層と、
前記トンネルバリア層の上に配置され、磁化方向が固定された磁化固定層と
前記磁化固定層の上に形成された上部電極層と

を含むＭＲＡＭ。

【発明の詳細な説明】

【技術分野】

【０００１】

本発明は、ＭＲＡＭ（磁気ランダムアクセスメモリ）や磁気ヘッド等に用いられる磁気トンネル接合素子（ＭＴＪ素子）及びその製造方法に関する。

【背景技術】

【０００２】

ＭＴＪ素子は、磁化方向が変化する磁化自由層、トンネルバリア層、磁化方向が固定された磁化固定層、及び磁化固定層に交換結合して磁化方向を固定させる反強磁性層が積層された構造を有する。この積層構造をパターニングする際に、異方性ドライエッチングが適用される。さらに、パターニングされた積層構造の側面に付着した導電性の付着物を除去するために、等方性ドライエッチングが適用される。

【０００３】

磁化自由層にＣｏＦｅＴａを用いることにより、スピン注入効率を高め、書込みに要する電流を低減させたスピン注入型ＭＲＡＭが公知である。

【先行技術文献】

【特許文献】

【０００４】

【特許文献１】特開２００６－１６５０３０号公報

【特許文献２】特開２００７－４８７９０号公報

【発明の概要】

【発明が解決しようとする課題】

【０００５】

ＭＴＪ素子の積層構造をパターニングした後、積層構造の側方に導電性の付着物が生成されると、リーク電流が増加してしまう。この付着物をエッチングで除去することが困難な場合がある。積層構造の側方に生成された付着物の影響を受けにくい磁気トンネル接合素子及びその製造方法が求められている。

【課題を解決するための手段】

【０００６】

本発明の一観点によると、

基板上に形成された下部電極と、

前記下部電極の一部の領域の上に配置され、前記下部電極とはエッチング特性が異なる

10

20

30

40

50

導電材料で形成されたバッファ層と、

前記バッファ層の上に配置され、アモルファスの強磁性材料で形成された第 1 磁化自由層と、

前記第 1 磁化自由層の上に配置され、結晶化した強磁性材料で形成された第 2 磁化自由層と、

前記第 2 磁化自由層の上に配置されたトンネルバリア層と、

前記トンネルバリア層の上に配置され、磁化方向が固定された磁化固定層と

前記磁化固定層の上に形成された上部電極層と

を有する磁気トンネル接合素子が提供される。

【0007】

10

本発明の他の観点によると、

基板上に下部電極層を形成する工程と、

前記下部電極層の上に、前記下部電極とはエッチング特性が異なる導電材料で形成されたバッファ層を形成する工程と、

前記バッファ層の上に、アモルファスの強磁性材料からなる第 1 磁化自由層を形成する工程と、

前記第 1 磁化自由層の上に、該第 1 磁化自由層とは異なるアモルファスの強磁性材料からなる第 2 磁化自由層を形成する工程と、

前記第 2 磁化自由層の上に、トンネルバリア層を形成する工程と、

20

前記トンネルバリア層の上に、磁化方向が固定された磁化固定層を形成する工程と、

前記磁化固定層を形成した後、熱処理を行い、前記第 2 磁化自由層を結晶化するが、前記第 1 磁化自由層はアモルファスの状態を維持させる工程と、

前記磁化固定層の上に、マスクパターンを形成する工程と、

前記マスクパターンをエッチングマスクとして、前記磁化固定層から前記バッファ層まで反応性イオンエッチング法を用いてエッチングし、前記下部電極層の上面を露出させる工程と

を有する磁気トンネル接合素子の製造方法が提供される。

【発明の効果】

【0008】

30

バッファ層を配置することにより、下部電極からトンネルバリア層までの高さを高くすることができる。これにより、磁気トンネル接合素子の特性が、プロセス中に下部電極の上に堆積する付着物の影響を受け難くなる。磁化自由層を、第 1 磁化自由層と第 2 磁化自由層との 2 層構造にすることにより、磁化自由層とトンネルバリア層との界面の品質低下を抑制することができる。

【図面の簡単な説明】

【0009】

【図 1】実施例 1 による磁気トンネル接合素子の断面図である。

【図 2 - 1】実施例 1 による磁気トンネル接合素子の、製造途中段階の断面図である。

【図 2 - 2】実施例 1 による磁気トンネル接合素子の、製造途中段階の断面図である。

40

【図 2 - 3】実施例 1 による磁気トンネル接合素子の、製造途中段階の断面図である。

【図 3】下部電極の材料が異なる種々の磁気トンネル接合素子の磁化自由層の厚さと M R 比との関係を示すグラフである。

【図 4】(4 A) 及び (4 B) は、それぞれ下部電極に T a 及び R u を使用した場合の、M T J 積層構造の概略断面図である。

【図 5】(5 A) は、第 2 磁化自由層の厚さと M R 比との関係を示すグラフであり、(5 B) は、第 1 磁化自由層の厚さと M R 比との関係を示すグラフである。

【図 6】実施例 2 による M R A M の等価回路図である。

【図 7】実施例 2 による M R A M の、製造途中段階の断面図である。

【図 8】実施例 3 による M R A M の断面図である。

50

【図 9】(9 A) 及び (9 B) は、それぞれ実施例 4 による磁気ヘッドの浮上面の正面図

、及び磁気ヘッドの断面図である。

【発明を実施するための形態】

【0010】

[実施例1]

図1に、実施例1によるMTJ素子の断面図を示す。基板10の一部の領域の上に、下部電極11が形成されている。下部電極11には、例えばTaが用いられ、その厚さは、例えば5nm~50nmの範囲内である。下部電極11は結晶化しておらず、アモルファス状態である。下部電極11の一部の領域の上に、バッファ層12が形成されている。バッファ層12には、例えばRu、Pt、Cr等が用いられ、その厚さは、例えば3nm~15nmの範囲内である。バッファ層12は結晶化している。

10

【0011】

バッファ層12の上に、MTJ積層構造15が配置されている。MTJ積層構造15は、磁化自由層16、トンネルバリア層20、磁化固定層21、及び反強磁性層27がこの順番に堆積した積層構造を有する。

【0012】

磁化自由層16は、第1磁化自由層17と、その上に形成された第2磁化自由層18とを含む。第1磁化自由層17は、例えばアモルファス状態のCoFeBで形成され、その厚さは0.8nm~2.5nmの範囲内である。第2磁化自由層18は、例えば結晶化したCoFeBで形成され、その厚さは0.4nm~1.0nmの範囲内である。なお、第2磁化自由層18は、成膜直後はアモルファスであるが、その後の熱処理プロセスで結晶化する。磁化自由層16の磁化方向は、スピン偏極した電子の注入や、外部磁場の印加によって容易に変化する。

20

【0013】

トンネルバリア層20は、例えばMgOで形成され、その厚さは0.8nm~1.1nmの範囲内である。MgOは体心立方格子構造を有し、トンネルバリア層20を形成するMgOは、(001)配向している。

【0014】

磁化固定層21は、第1磁化固定層22、第2磁化固定層23、スペーサ層24、及び第3磁化固定層25がこの順番に堆積した積層構造を有する。第1磁化固定層22は、例えばCoFeBで形成され、その厚さは1.5nm~2.5nmの範囲内である。第2磁化固定層23は、例えばCoFeで形成され、その厚さは0.5nm以下である。スペーサ層24は、例えばRuで形成され、その厚さは0.75nm~1.5nmの範囲内である。第3磁化固定層25は、たとえばCoFeで形成され、その厚さは1.5nm~2.5nmの範囲内である。磁化固定層21は、スペーサ層24を介して、上下の磁化固定層が反強磁性交換結合する積層フェリ構造を有する。

30

【0015】

反強磁性層27は、例えばIrMnで形成され、その厚さは7nm~10nmの範囲内である。なお、反強磁性層27は、IrMn以外の反強磁性材料、例えばPtMn等で形成してもよい。反強磁性層27にPtMnを用いる場合には、その厚さを、10nm~20nmの範囲内とする。反強磁性層27は、第3磁化固定層25と交換結合し、第3磁化固定層25の磁化方向を固定する。

40

【0016】

MTJ積層構造15の上に、上部電極31及び接続層32が、この順番に積層されている。上部電極31は、例えばRuで形成され、その厚さは3nm~10nmである。接続層32は、例えばTaで形成され、その厚さは30nm~80nmである。

【0017】

バッファ層12の側方の下部電極11の上に、酸化物層40が形成されている。酸化物層40は、下部電極11の酸化物で形成される。酸化物層40の上面は、トンネルバリア層20の底面よりも低い。

【0018】

50

図 2 A ~ 図 2 F を参照して、実施例 1 による M T J 素子の製造方法について説明する。

【 0 0 1 9 】

図 2 A に示すように、基板 1 0 の上に、下部電極 1 1 から接続層 3 2 までの各層を、スパッタリングにより形成する。成膜時に、第 1 磁化自由層 1 7 及び第 2 磁化自由層 1 8 は、アモルファス状態である。接続層 3 2 を形成した後、磁場中で熱処理を行うことにより、第 2 磁化自由層 1 8 を結晶化させる。この熱処理は、例えば下記の条件で行われる。

- ・ 圧力 1×10^{-5} Pa 以下
- ・ 磁場の大きさ 1 T
- ・ 磁場の向き 面内方向
- ・ 温度 350
- ・ 熱処理時間 2 時間
- ・ 昇温及び降温時間 1 時間

10

図 2 B に示すように、この熱処理により、MgO からなるトンネルバリア層 2 0 と第 2 磁化自由層 1 8 との界面から、第 2 磁化自由層 1 8 内に向かって結晶化が進む。これにより、第 2 磁化自由層 1 8 が結晶化される。本明細書において、この熱処理を、「結晶化熱処理」ということとする。

【 0 0 2 0 】

第 1 磁化自由層 1 7 の CoFeB Ta は、CoFeB よりも結晶化しにくい。第 1 磁化自由層 1 7 の下の Ru からなるバッファ層 1 2 は結晶化しているが、バッファ層 1 2 と第 1 磁化自由層 1 7 との界面から、第 1 磁化自由層 1 7 内に向かう結晶化は生じない。このため、第 1 磁化自由層 1 7 は、結晶化熱処理後もアモルファス状態のままである。第 2 磁化自由層 1 8 とバッファ層 1 2 との間に、アモルファス状態の第 1 磁化自由層 1 7 が挿入されているため、第 2 磁化自由層 1 8 が結晶化されるときに、バッファ層 1 2 の結晶構造の影響を受けることはない。

20

【 0 0 2 1 】

図 2 C に示すように、M T J 積層構造を配置すべき領域に接続層 3 2 を残すように、接続層 3 2 をパターニングする。接続層 3 2 のパターニングには、例えばエッチングマスクとして酸化シリコン膜を用い、エッチングガスとして Cl_2 ガスを用いる。接続層 3 2 をパターニングした後、エッチングマスクとして使用した酸化シリコン膜は除去する。パターニングされた接続層 3 2 の平面形状は、例えば長方形または楕円形である。

30

【 0 0 2 2 】

図 2 D に示すように、接続層 3 2 をエッチングマスクとして用い、上部電極 3 1 からバッファ層 1 2 までの各層をエッチングする。このエッチングには、CO と NH_3 との混合ガスを用いた反応性イオンエッチングが適用される。CO と NH_3 との流量比は、例えば 1 : 10 とし、エッチングチャンバ内の圧力は、例えば 10 Pa とする。なお、エッチングガスとしてメタノールガスを用いることもできる。

【 0 0 2 3 】

Ta からなる下部電極 1 1 が露出すると、下部電極 1 1 の表面が酸化され、タンタル酸化物層 4 0 が形成される。タンタル酸化物層 4 0 がエッチングストッパとして作用するため、下部電極 1 1 はエッチングされない。下部電極 1 1 が酸化されると、その体積が膨張するため、タンタル酸化物層 4 0 の上面が、初期の下部電極 1 1 の上面よりも高くなる。ただし、タンタル酸化物層 4 0 の上面が、トンネルバリア層 2 0 の底面までは達しないように、バッファ層 1 2 の膜厚が設定されている。

40

【 0 0 2 4 】

ここまでの工程で、バッファ層 1 2 、磁化自由層 1 6 、トンネルバリア層 2 0 、磁化固定層 2 1 、反強磁性層 2 7 、上部電極 3 1 、及び接続層 3 2 を含む積層構造体 4 1 が形成される。

【 0 0 2 5 】

図 2 E に示すように、積層構造体 4 1 及び酸化物層 4 0 の上にフォトリソ膜を形成し、このフォトリソ膜をパターニングすることにより、レジストパターン 4 3 を形成

50

する。レジストパターン 43 は、積層構造体 41、及びその周囲の酸化物層 40 を覆う。

【0026】

図 2F に示すように、レジストパターン 43 をエッチングマスクとして、酸化物層 40 及び下部電極 11 をエッチングする。このエッチングには、例えばエッチングガスとして Cl_2 を用いた反応性イオンエッチングが適用される。エッチング後、レジストパターン 43 を除去する。ここまでの工程で、図 1 に示した M T J 素子が形成される。

【0027】

以下、バッファ層 12 を配置することの効果について説明する。磁化自由層 16 を厚くすると、磁化を反転させるべき強磁性材料の体積が大きくなるため、書込みに必要な電流の閾値が大きくなってしまう。所望の書込み電流の閾値から、磁化自由層 16 の厚さの上限値が決定される。バッファ層 12 を配置しない場合には、下部電極 11 の上面からトンネルバリア層 20 の底面までの高さが、磁化自由層 16 の厚さの上限値により制限される。

10

【0028】

酸化物層 40 は、酸化前の下部電極 11 の上面を基準として、下方及び上方に成長する。酸化物層 40 の厚さは、図 2D に示した反応性イオンエッチングの条件に依存する。通常のエッチング条件では、酸化物層 40 の、上方に成長した部分の厚さを、磁化自由層 16 の厚さの上限値よりも薄くすることが困難である。このため、酸化物層 40 がトンネルバリア層 20 まで達してしまう。Ta の酸化物は導電性を有するため、酸化物層 40 がトンネルバリア層 20 に接触すると、リーク電流が増加してしまう。

20

【0029】

実施例 1 では、下部電極 11 と磁化自由層 16 との間にバッファ層 12 を挿入しているため、トンネルバリア層 20 の底面を、酸化物層 40 の上面より高くすることができる。また、バッファ層 12 は強磁性材料ではないため、バッファ層 12 を厚くしても、書込みに必要な電流の閾値は上昇しない。

【0030】

次に、磁化自由層 16 を 2 層構造にすることの効果について説明する。

【0031】

図 3 に、種々の M T J 素子の M R 比の測定結果を示す。作製した M T J 素子は、下部電極 11、磁化自由層 16、トンネルバリア層 20、及び磁化固定層 21 を含む。磁化自由層 16 は、CoFeB 層の 1 層のみとした。トンネルバリア層 20 には、MgO を用いた。磁化固定層 21 の構造は、図 1 に示した実施例 1 の磁化固定層 21 の構造と同一である。下部電極 11 の材料として、Ta、Ru、Cr、Pt、及び Ti を用いた 5 種類の試料を作製した。

30

【0032】

図 3 の横軸は、磁化自由層 16 の膜厚を、単位「nm」で表し、縦軸は M R 比を単位「%」で表す。図 4 の曲線に付した元素記号は、下部電極 11 の材料を示す。下部電極 11 に Ta を用いると、他の材料を用いた場合に比べて大きな M R 比が得られている。

【0033】

図 4A 及び図 4B を参照して、下部電極 11 の材料によって M R 比が変動する理由について説明する。図 4A 及び図 4B は、M T J 積層構造の概略断面図であり、結晶化熱処理時の結晶成長の方向を矢印で示す。図 4A に示すように、下部電極 11 に Ta を用いた場合には、磁化自由層 18 内において、トンネルバリア層 20 から下方に結晶化が進む。下部電極 11 を形成している Ta はアモルファス状態であるため、下部電極 11 の Ta は、結晶の成長核にならない。このため、下部電極 11 からは、ほとんど結晶化が進まない。

40

【0034】

図 4B に示すように、下部電極 11 に Ru を用いた場合には、下部電極 11 が結晶化している。結晶化熱処理時に、磁化自由層 18 内において、下部電極 11 から上方に進む結晶化が支配的になる。結晶化した Ru を成長核として結晶成長が進むと、CoFeB が (110) 配向してしまう。また、トンネルバリア層 20 と磁化自由層 18 との界面の品質

50

が低下する。このため、MR比が小さくなってしまふと考えられる。下部電極11にCr、Pt、Ti等を用いた場合にも、同様に、トンネルバリア層20と磁化自由層18との界面の品質が低下していると考えられる。

【0035】

実施例1の場合には、バッファ層12としてRuを用いているため、バッファ層12の上にCoFeBの第2磁化自由層18を直接堆積させると、図4Bの場合と同様に、第2磁化自由層18とトンネルバリア層20との界面の品質が低下してしまう。実施例1では、バッファ層12と第2磁化自由層18との間に、CoFeB-Taの第1磁化自由層17が挿入されている。CoFeB-Taは、CoFeBよりも結晶化し難い。このため、バッファ層12から上方に結晶化が進むことはなく、結晶化熱処理後も、第1磁化自由層17はアモルファス状態のままである。

10

【0036】

第1磁化自由層17が結晶化しないため、第2磁化自由層18内において、第1磁化自由層17から結晶化が進むことはない。従って、トンネルバリア層20から第2磁化自由層18内に結晶化が進む。これにより、第2磁化自由層18とトンネルバリア層20との界面の品質の低下を防止することができる。

【0037】

さらに、CoFeB-Taは磁性を持ちながら、その飽和磁化量Msは、CoFeBの飽和磁化量よりも小さい。書込み電流の閾値は、磁化自由層16の飽和磁化量と体積との積に依存する。磁化自由層16を2層構造にすれば、磁化自由層16をCoFeBの単層構造とする場合に比べて、書込み電流の閾値を一定に維持したまま、磁化自由層16を厚くすることができる。逆に、磁化自由層の厚さが等しい場合には、磁化自由層16を2層構造にすることにより、書込み電流の閾値を低減させることができる。第1磁化自由層18を第2磁化自由層17より厚くすることにより、上述の効果が顕著に現れる。

20

【0038】

図5A及び図5Bに、実施例1によるMTJ素子の積層構造を持つ試料のMR比の測定結果を示す。第1磁化自由層17の強磁性材料として、 $(\text{Co}_{0.42}\text{Fe}_{0.42}\text{B}_{0.16})_{0.66}\text{Ta}_{0.34}$ を用い、第2磁化自由層18の強磁性材料として、 $\text{Co}_{0.42}\text{Fe}_{0.42}\text{B}_{0.16}$ を用いた。MR比の測定には、CIPT (Current - In - Plane - Tunneling) 法を用いた。

30

【0039】

図5Aの横軸は、第2磁化自由層18の厚さを、単位「nm」で表し、縦軸はMR比を単位「%」で表す。丸記号及び三角記号は、それぞれ第1磁化自由層17の厚さを1.0nm及び1.2nmにした試料の測定結果を示す。

【0040】

第2磁化自由層18の膜厚が0.5nm以上の試料では、110%以上のMR比が得られているのに対し、膜厚が0.4nmの試料のMR比は、100%以下である。100%よりも大きなMR比を得るために、第2磁化自由層18の厚さを0.5nm以上にするのが好ましい。

【0041】

図5Bの横軸は、第1磁化自由層17の厚さを、単位「nm」で表し、縦軸はMR比を単位「%」で表す。丸記号、三角記号、及び四角記号は、それぞれ第2磁化自由層18の厚さを0.7nm、0.6nm、0.5nmとした試料の測定結果を示す。

40

【0042】

第1磁化自由層17の膜厚の変化に対して、MR比の変化は緩やかであり、第1磁化自由層17の膜厚の好適な範囲が広いことがわかる。一例として、第1磁化自由層17の膜厚が0.6nm~1.4nmの範囲内で、100%以上のMR比が得られることが確認された。なお、第1磁化自由層17のTaの含有量を44原子%とした試料を作製し、MR比を測定したところ、100%以上のMR比が得られることが確認された。

【0043】

50

上記実施例 1 では、第 1 磁化自由層 17 を C o F e B T a で形成し、第 2 磁化自由層 18 を C o F e B で形成した。その他に、第 1 磁化自由層 17 に、F e、B、及び T a を含む強磁性材料を用いることが可能である。また、第 2 磁化自由層 18 に、F e 及び B を含み、T a を含まない強磁性材料を用いてもよい。第 1 磁化自由層 17 及び第 2 磁化自由層 18 に、さらに C o または N i を含有させてもよい。F e の含有量は、10 原子%以上にすることが好ましい。B の含有量は、15 原子% ~ 22 原子% の範囲内にすることが好ましい。

【0044】

第 1 磁化自由層 17 の結晶化を防止し、アモルファス状態を維持するために、T a の含有量を 30 原子%以上にすることが好ましい。T a の含有量が多くなり過ぎると、第 2 磁化自由層 18 と第 1 磁化自由層 17 とを、同一のエッチングガス、すなわち C O と N H₃ との混合ガスを用いて、連続的にエッチングすることが困難になる。第 1 磁化自由層 17 を、第 2 磁化自由層 18 のエッチングガスと同一のエッチングガスでエッチングするために、T a の含有量を 50 原子%以下にすることが好ましい。

【0045】

なお、第 1 磁化自由層 17 に含有される T a に代えて、W を用いてもよい。W を含有させても、第 1 磁化自由層 17 が第 2 磁化自由層 18 よりも結晶化し難くなる。

【0046】

また、上記実施例 1 では、トンネルバリア層 20 に、体心立方格子 (b c c) 構造で (0 0 1) 配向した M g O を用いた。M g O 以外に、トンネルバリア層 20 として、結晶化熱処理時に、第 2 磁化自由層 18 内の結晶化の成長核になり得る他の絶縁材料を用いてもよい。例えば、b c c 構造を有し、(0 0 1) 配向した M g Z n O を用いてもよいし、スピネル型結晶構造を有する M g A l O を用いてもよい。

【0047】

また、上記実施例 1 では、下部電極 11 に T a を用いたが、その他の導電材料、例えば H f、T i N 等を用いてもよい。下部電極 11 は、バッファ層 12 のエッチング条件において、エッチングストップとして作用する。

【0048】

[実施例 2]

図 6 に、実施例 2 によるスピントルク注入型 M R A M (S T T - M R A M) の等価回路図を示す。複数のワード線 53 が、図 6 の縦方向に延在し、複数のビット線 65 が図 6 の横方向に延在する。ワード線 53 とビット線 65 との交差箇所に対応して、メモリセルが配置される。メモリセルは、M O S トランジスタ 52 と M T J 素子 60 とを含む。M O S トランジスタ 52 のゲート電極が、対応するワード線 53 に接続される。M O S トランジスタ 52 の一方の電流端子が接地され、他方の電流端子が、M T J 素子 60 を介して、対応するビット線 65 に接続される。

【0049】

図 7 A ~ 図 7 C を参照して、実施例 2 によるスピントルク注入型 M R A M (S T T - M R A M) の製造方法について説明する。図 7 A ~ 図 7 C においては、1つのメモリセルに対応する部分の断面図を示している。

【0050】

図 7 A に示すように、シリコン等の半導体基板 50 の表層部に素子分離絶縁膜 51 を形成し、活性領域を画定する。この活性領域に、M O S トランジスタ 52 を形成する。M O S トランジスタ 52 のゲート電極がワード線 53 (図 6) を兼ねる。半導体基板 50 及び M O S トランジスタ 52 の上に、酸化シリコン等からなる層間絶縁膜 55 を、例えば化学気相成長 (C V D) により堆積させる。堆積後、化学機械研磨 (C M P) により、層間絶縁膜 55 の表面を平坦化する。

【0051】

層間絶縁膜 55 にビアホールを形成し、このビアホール内をタンゲステン等の導電プラグ 56 で埋め込む。なお、バリアメタルとして、例えば T i N が用いられる。導電プラグ

10

20

30

40

50

56は、MOSトランジスタ52の一方の不純物拡散領域に接続される。

【0052】

層間絶縁膜55の上に、導電プラグ56に接続されたグラウンド配線57を形成する。層間絶縁膜55及びグラウンド配線57の上に、酸化シリコン等からなる層間絶縁膜58を、例えばCVDにより堆積させる。堆積後、CMPにより、層間絶縁膜58の表面を平坦化する。

【0053】

図7Bに示すように、層間絶縁膜55、58にビアホールを形成し、このビアホール内を、タングステン等の導電プラグ59で埋め込む。なお、バリアメタルとして、例えばTiNが用いられる。導電プラグ59は、MOSトランジスタ52の他方の不純物拡散領域に接続される。

10

【0054】

層間絶縁膜58の上に、MTJ素子60を形成する。MTJ素子60は、図1に示した実施例1の下部電極11から接続層32までの積層構造と同一の積層構造を有する。MTJ素子60は、実施例1と同じ方法で作製される。下部電極11は、導電プラグ59に接続される。

【0055】

図7Cに示すように、MTJ素子60及び層間絶縁膜59の上に、酸化シリコン等からなる層間絶縁膜63を、例えばCVDにより堆積させる。その後、CMPにより、層間絶縁膜63の表面を平坦化する。MTJ素子60と重なる位置にビアホールを形成し、このビアホール内を、導電プラグ64で埋め込む。導電プラグ64には、例えばアルミニウム(Al)が用いられる。

20

【0056】

層間絶縁膜63の上に、ビット線65を形成する。ビット線65は、例えば、厚さ10nmのTi層、厚さ30nmのNiFe層、及び厚さ600nmのAl層がこの順番に堆積した3層構造を有する。ビット線65は、導電プラグ64に接続される。

【0057】

ビット線65及び層間絶縁膜63の上に、必要に応じて上層の配線層及び電極パッドを形成する。

【0058】

MTJ素子60を構成するバッファ層12から接続層32(図1)までの平面形状を、80nm×170nmの長方形としたSTT-MRAMを製造し、書き込み電流の閾値、及びリテンションを測定した。第1磁化自由層17及び第2磁化自由層18の厚さは、それぞれ1nm及び0.6nmとした。比較のために、磁化自由層16を、CoFeBからなる厚さ1.3nmの単層で構成した比較例による試料を作製した。

30

【0059】

書き込み電流の閾値は、パルス幅100nsの電流パルスを用いて測定した。リテンションは、100msの電流パルスで300回繰り返し測定し、書き込み電流のばらつきからフィッティングする方法で見積もった。

【0060】

実施例1の構造を持つ試料の書き込み電流の閾値は0.5mAであった。これに対し、比較例の試料の書き込み電流の閾値は0.9mAであった。実施例1の構造を採用することにより、書き込み電流の閾値を低減させることができる。また、実施例1の構造を持つ試料のリテンションは44であった。これに対し、比較例による試料のリテンションは36であった。実施例1の構造を採用することにより、リテンションが改善されていることがわかる。

40

【0061】

[実施例3]

図8に、実施例3によるMRAMの断面図を示す。以下の説明では、図7Cに示した実施例2のMRAMとの相違点について説明し、同一の構成については説明を省略する。実

50

施例 2 の M R A M は、S T T - M T J 素子を用いている。これに対し、実施例 3 の M R A M は、配線書込み型の M T J 素子を用いている。

【 0 0 6 2 】

M T J 素子 6 0 の下方に、書込みワード線 6 7 が配置されている。書込みワード線 6 7 は、ビット線 6 5 と交差する方向に延在する。書込みワード線 6 7 を流れる電流と、ビット線 6 5 を流れる電流とによって発生する合成磁場により、磁化自由層 1 6 の磁化方向が制御される。

【 0 0 6 3 】

M T J 素子 6 0 には、実施例 1 による M T J 素子と同一の積層構造を有するものが用いられる。このため、高い M R 比を得ることができる。

10

【 0 0 6 4 】

[実施例 4]

図 9 A に、実施例 4 による磁気ヘッドの浮上面（媒体に対向する面）の正面図を示す。浮上面を x y 面とし、トレーリング方向を x 軸、トラック幅方向を y 軸、浮上面に垂直な方向を z 軸とする x y z 直交座標系を定義する。図 9 B に、磁気ヘッドの z x 面に平行な断面図を示す。

【 0 0 6 5 】

アルミニウムチタンカーバイド等からなる基板 1 0 0 の上に、読取素子部 1 0 5 及び記録素子部 1 1 5 がこの順番に積層されている。読取素子部 1 0 5 は、下部磁気シールド層 1 0 1、読取素子 1 0 2、上部磁気シールド層 1 0 3 を含む。記録素子部 1 1 5 は、主磁極 1 1 0、主磁極補助層 1 1 1、補助磁極 1 1 2、接続部 1 1 4 を含む。主磁極 1 1 0、主磁極補助層 1 1 1、補助磁極 1 1 2、及び接続部 1 1 4 が、磁気記録時に発生する磁場の磁路の一部を構成する。この磁路と鎖交するように、記録用コイル 1 1 3 が配置されている。

20

【 0 0 6 6 】

読取素子 1 0 2 には、実施例 1 による M T J 素子が用いられる。これにより、高い M R 比を得ることができる。

【 0 0 6 7 】

以上実施例に沿って本発明を説明したが、本発明はこれらに制限されるものではない。例えば、種々の変更、改良、組み合わせ等が可能なことは当業者に自明であろう。

30

【 符号の説明 】

【 0 0 6 8 】

- 1 0 基板
- 1 1 下部電極
- 1 2 バッファ層
- 1 5 M T J 積層構造
- 1 6 磁化自由層
- 1 7 第 1 磁化自由層
- 1 8 第 2 磁化自由層
- 2 0 トンネルバリア層
- 2 1 磁化固定層
- 2 2 第 1 磁化固定層
- 2 3 第 2 磁化固定層
- 2 4 スペーサ層
- 2 5 第 3 磁化固定層
- 2 7 反強磁性層
- 3 1 上部電極
- 3 2 接続層
- 4 0 酸化物層
- 4 1 積層構造体

40

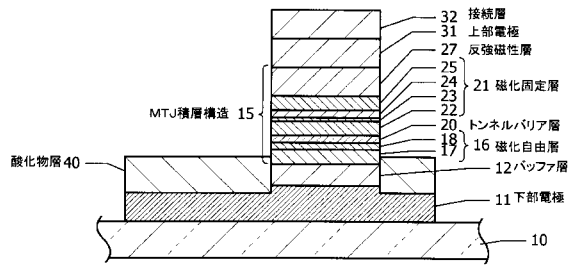
50

4 3 レジストパターン
5 0 半 導 体 基 板
5 1 素 子 分 離 絶 縁 膜
5 2 M O S ト ラ ン ジ ス タ
5 3 ワード線
5 5 層 間 絶 縁 膜
5 6 導 電 プ ラ グ
5 7 グランド配線
5 8 層 間 絶 縁 膜
5 9 導 電 プ ラ グ
6 0 M T J 素 子
6 3 層 間 絶 縁 膜
6 4 導 電 プ ラ グ
6 5 ビット線
6 7 書込みワード線
1 0 0 基 板
1 0 1 下 部 シールド膜
1 0 2 読 取 素 子
1 0 3 上 部 シールド膜
1 0 5 読 取 素 子 部
1 1 0 主 磁 極
1 1 1 主 磁 極 補 助 層
1 1 2 補 助 磁 極
1 1 3 記 録 用 コ イ ル
1 1 4 接 続 部
1 1 5 記 録 素 子 部

10

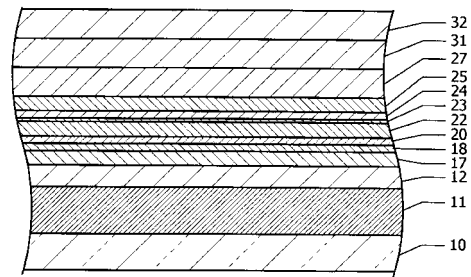
20

【図 1】

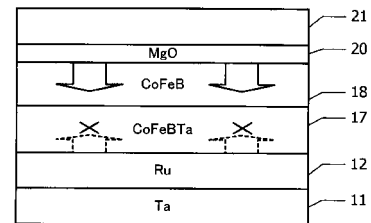


【図 2 - 1】

(2A)

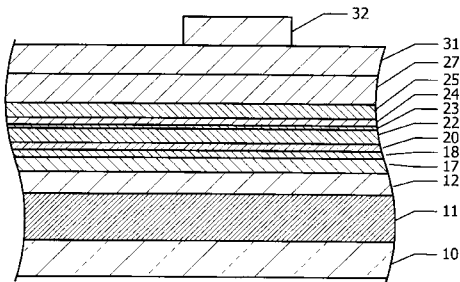


(2B)

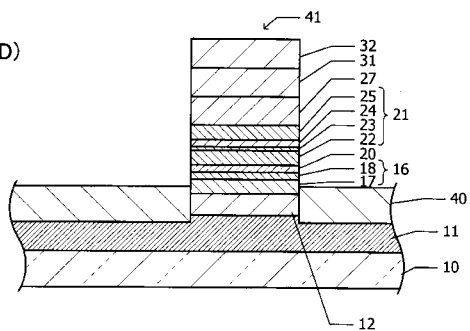


【図 2 - 2】

(2C)

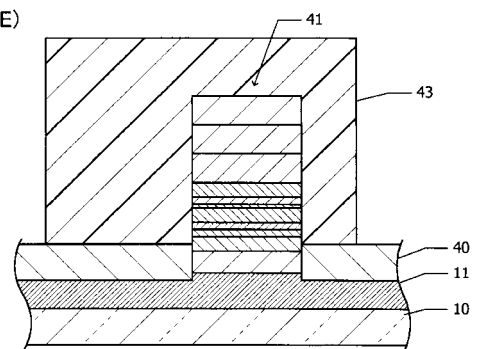


(2D)

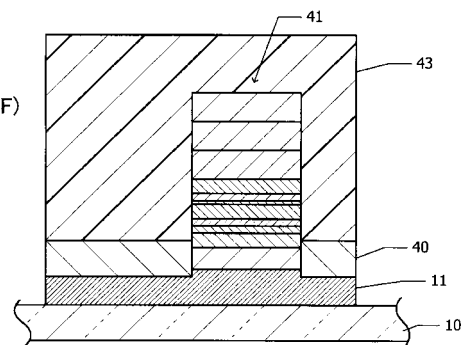


【図 2 - 3】

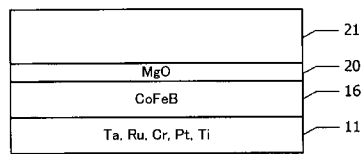
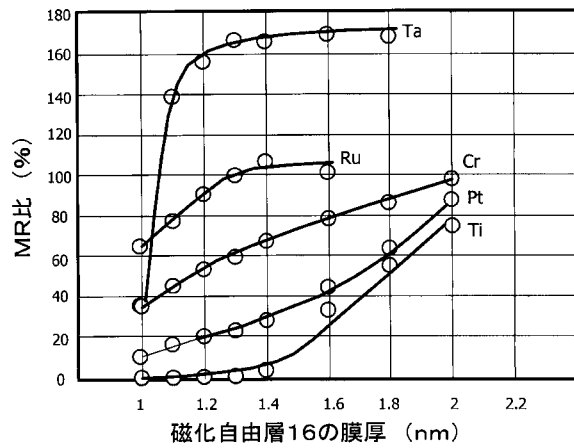
(2E)



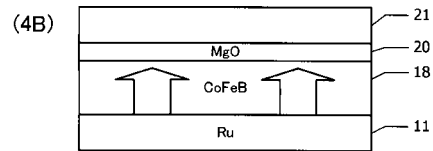
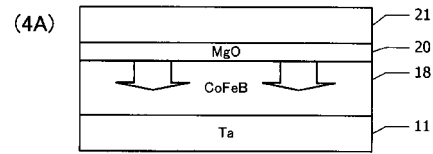
(2F)



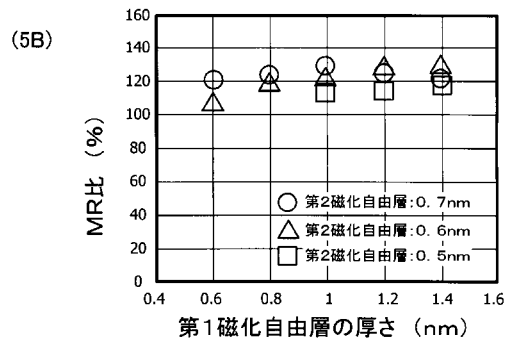
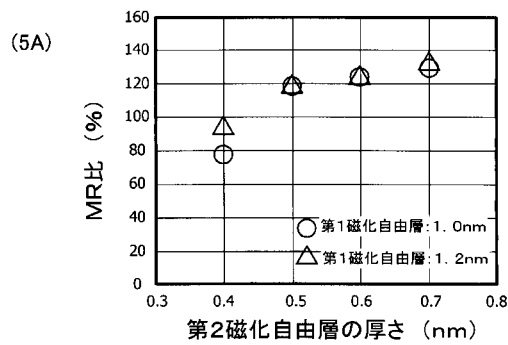
【図3】



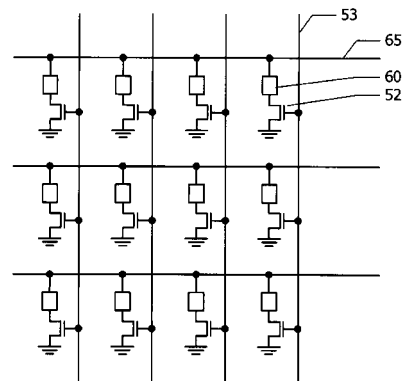
【図4】



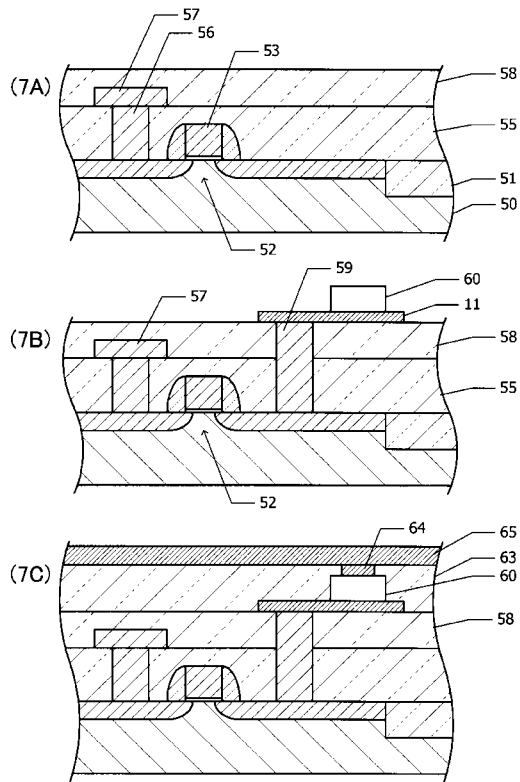
【図5】



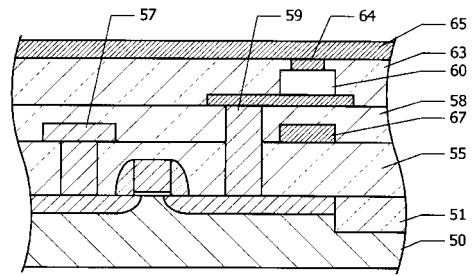
【図6】



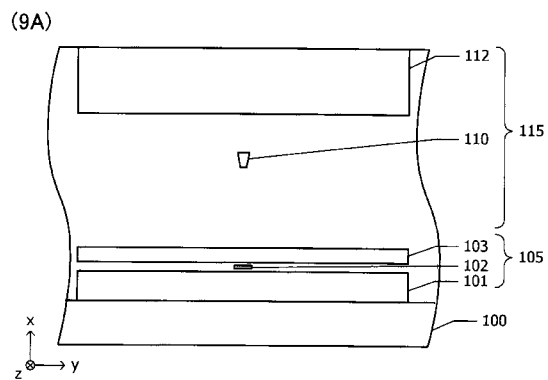
【図 7】



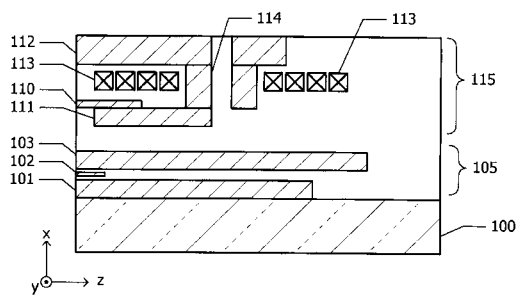
【図 8】



【図 9】



(9B)



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 1 1 B 5/39 (2006.01)

G 1 1 B 5/39

H 0 1 F 10/32 (2006.01)

H 0 1 F 10/32

G 0 1 R 33/09 (2006.01)

G 0 1 R 33/06

R

F ターム(参考) 4M119 AA17 BB01 CC02 CC05 DD05 DD06 DD09 DD25 DD26 DD33
 DD45 EE03 EE22 EE27 EE29 FF05 FF13 FF15 FF17 JJ03
 JJ09 JJ12
 5D034 BA03 BA15 BA21 CA08 DA07
 5E049 AA04 AC05 BA30 CB02 DB02 DB14 GC01
 5F092 AA15 AB03 AB08 AC12 AD25 BB10 BB22 BB23 BB34 BB36
 BB43 BB53 BB55 BB82 BC03 BC13 BE03 BE06 BE13 BE21
 BE25 BE27 CA02 CA08