



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0060827
(43) 공개일자 2012년06월12일

(51) 국제특허분류(Int. C1.)
H01L 21/3065 (2006.01) *H01L 21/205*
(2006.01)
H01L 21/66 (2006.01)

(21) 출원번호 10-2012-7004327

(22) 출원일자(국제) 2010년08월18일
심사청구일자 없음

(85) 번역문제출일자 2012년02월20일

(86) 국제출원번호 PCT/IB2010/053735

(87) 국제공개번호 WO 2011/021160
국제공개일자 2011년02월24일

(30) 우선권주장
12/545,293 2009년08월21일 미국(US)

(71) 출원인
램 리씨치 코포레이션
미국 94538 캘리포니아주 프레몬트 쿠싱 파크웨이 4650

(72) 발명자
마크라체프 콘스탄틴
미국 94536 캘리포니아주 프레몬트 맨체스터 씨 엠엔 3412
발코어 존
미국 95127 캘리포니아주 샌호세 노스 크레이그 몬트 애비뉴 294

(74) 대리인
특허법인코리아나

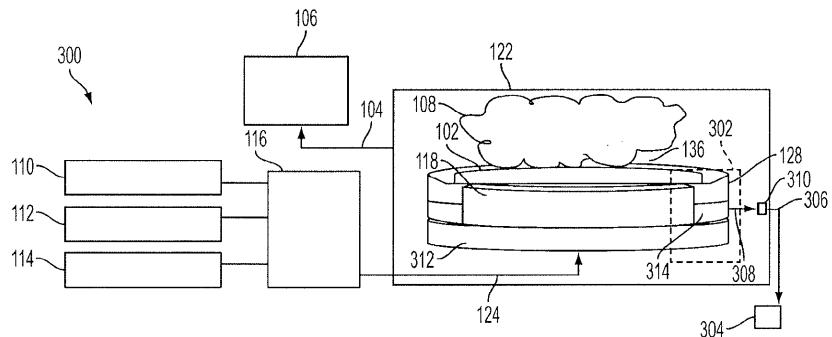
전체 청구항 수 : 총 9 항

(54) 발명의 명칭 웨이퍼 바이어스 전위를 측정하기 위한 방법 및 장치

(57) 요약

본 발명은 플라즈마 형성 볼륨 및 핫 에지 링을 갖는 웨이퍼 프로세싱 챔버에 이용하기 위한 디바이스에 관한 것이다. 핫 에지 링은 제 1 면 및 제 2 면을 갖는다. 제 1 면은 플라즈마 형성 볼륨과 접촉하고 있다. 제 2 면은 플라즈마 형성 볼륨과 접촉하고 있지 않다. 디바이스는 핫 에지 링의 제 2 면에 접촉하도록 동작가능한 검출기를 포함한다. 검출기는 핫 에지 링의 파라미터를 검출할 수 있고, 검출된 파라미터에 기초하여 검출된 신호를 제공할 수 있다.

대 표 도 - 도3



특허청구의 범위

청구항 1

플라즈마 형성 볼륨, 및 상기 플라즈마 형성 볼륨과 접촉하고 있는 제 1 면 및 상기 플라즈마 형성 볼륨과 접촉하고 있지 않은 제 2 면을 갖는 핫 에지 링을 갖는 웨이퍼 프로세싱 챔버에 이용하기 위한 디바이스로서, 상기 핫 에지 링의 상기 제 2 면에 접촉하도록 동작가능한 검출기를 포함하며, 상기 검출기는 상기 핫 에지 링의 파라미터를 검출하고, 상기 검출된 파라미터에 기초하여 검출된 신호를 제 공하도록 동작가능한, 웨이퍼 프로세싱 챔버에 이용하기 위한 디바이스.

청구항 2

제 1 항에 있어서,

상기 핫 에지 링의 상기 제 2 면에 접촉하도록 동작가능한 커플링 링을 더 포함하며, 상기 커플링 링은 그 안에 공동을 가지며, 상기 공동은 상기 핫 에지 링의 상기 제 2 면에 대면하는 개구를 가지며,

상기 검출기는 상기 공동 내에 배치되고, 상기 핫 에지 링의 상기 제 2 면에 접촉하도록 배열되는, 웨이퍼 프로세싱 챔버에 이용하기 위한 디바이스.

청구항 3

제 1 항에 있어서,

상기 검출된 신호에 기초하여 출력 신호를 제공하도록 동작가능한 출력부; 및

상기 검출기와 상기 출력부 사이에, 직렬로 배치된 저항기를 더 포함하는, 웨이퍼 프로세싱 챔버에 이용하기 위한 디바이스.

청구항 4

제 3 항에 있어서,

상기 저항기와 접촉하여 배치된 열 싱크를 더 포함하는, 웨이퍼 프로세싱 챔버에 이용하기 위한 디바이스.

청구항 5

제 4 항에 있어서,

상기 열 싱크는 석영을 포함하는, 웨이퍼 프로세싱 챔버에 이용하기 위한 디바이스.

청구항 6

제 1 항에 있어서,

상기 검출기는 인듐을 포함하는, 웨이퍼 프로세싱 챔버에 이용하기 위한 디바이스.

청구항 7

제 1 항에 있어서,

상기 검출기는 바이어싱부 및 콘택부를 포함하며,

상기 바이어싱부는, 상기 콘택부가 상기 핫 에지 링의 상기 제 2 면과 접촉을 유지하도록 상기 콘택부에 대하여 바이어싱 힘을 제공하도록 동작가능한, 웨이퍼 프로세싱 챔버에 이용하기 위한 디바이스.

청구항 8

제 7 항에 있어서,

상기 바이어싱부는 코일 스프링을 포함하는, 웨이퍼 프로세싱 챔버에 이용하기 위한 디바이스.

청구항 9

플라즈마 형성 볼륨, 및 상기 플라즈마 형성 볼륨과 접촉하고 있는 제 1 면 및 상기 플라즈마 형성 볼륨과 접촉하고 있지 않은 제 2 면을 갖는 핫 에지 링을 갖는 웨이퍼 프로세싱 챔버에서의 웨이퍼 전위를 측정하는 방법으로서,

상기 핫 에지 링의 상기 제 2 면을 검출기와 접촉시키는 단계;

상기 검출기를 이용하여, 상기 핫 에지 링의 파라미터를 검출하는 단계;

상기 검출된 파라미터에 기초하여 검출된 신호를 제공하는 단계; 및

상기 검출된 신호에 기초하여 웨이퍼 전위를 측정하는 단계를 포함하는, 웨이퍼 프로세싱 챔버에서의 웨이퍼 전위를 측정하는 방법.

명세서

기술 분야

[0001]

본 발명은 웨이퍼 프로세싱 챔버에 관한 것이다. 보다 상세하게는, 본 발명은 플라즈마 프로세싱 동안 웨이퍼의 DC 바이어스 전위를 측정하기 위한 장치에 관한 것이다.

배경 기술

[0002]

종래의 웨이퍼 프로세싱 시스템에서는, 보통 정전 척 (ESC) 이 제공하는 정전 인력을 이용하여 웨이퍼를 하부 전극 페데스털 (pedestal) 에 부착한다. 정전 척킹 (electrostatic chucking) 은 통상 페데스털의 상부면 위에 놓인 2 개의 절연 필름들 사이에 도전성 필름을 제공함으로써 구현된다. 일단 반도체 웨이퍼가 ESC 에 부착되면, 그 웨이퍼가 프로세싱될 수도 있다.

[0003]

종래의 반도체 집적 회로의 제조 시에는, 에칭용 프로세스 가스의 이온화, 화학 기상 증착 또는 웨이퍼의 스퍼터링을 촉진하기 위해 플라즈마가 사용된다. 종래의 용량성 플라즈마 프로세싱 시스템에서, 상부 전극 및 하부 전극, 예를 들어, 대면적 평행 플레이트들은, 그 전극들이 서로 대면하고 있는 상태로 압력-제어된 프로세스 챔버에 제공된다.

[0004]

이 플라즈마 프로세싱 시스템에 있어서, 챔버의 최상부 또는 상부 부분에 위치한 전극은 그라운드 전위에 접속되고, 챔버의 저부 또는 하부 부분에 있는 전극에는 고주파 전압이 인가된다. 하부 전극은 또한 페데스털로서의 역할을 한다. 상부 전극과 하부 전극 사이에서는 전기 방전에 의해 프로세스 가스가 플라즈마로 변환된다.

[0005]

그 전극들과 플라즈마 사이에는 강한 전계 영역들이 생성된다. 이러한 강한 전계 영역들은 플라즈마 시스 (plasma sheaths) 로 지칭된다. 강한 전계 영역들은 전극들로부터 플라즈마로, 그리고 그 반대로 전자들 및 이온들을 가속화한다.

[0006]

플라즈마 내의 전자들 및 이온들은 전계의 힘에 의해 페데스털 상에 상주하는 반도체 웨이퍼로 유인된다. 그 이온들은 반도체의 표면과 반응한다.

[0007]

종래의 플라즈마 프로세싱 장치에서, 하부 전극에는 커패시터에 의해 고주파 전압이 인가되고, 그 결과 페데스털 상에 위치한 웨이퍼에도 고주파 전압이 인가된다. 이런 구성은 페데스털 및 웨이퍼 상에 실질적으로 네거티브 DC 전압 전위를 발생시킨다. 네거티브 DC 전압 전위는 통상 DC 바이어스 전위로 지칭된다.

[0008]

고주파 전압이 포지티브일 때의 반주기 (half cycle) 동안, 플라즈마 내의 네거티브로 대전된 전자들은 웨이퍼로 유인되는 반면, 고주파 전압이 네거티브일 때의 나머지 반주기 동안, 플라즈마 내의 포지티브로 대전된 이온들은 웨이퍼로 유인된다.

[0009]

전자가 이온보다 작은 중량을 갖기 때문에, 전자들은 이온들보다 더 쉽게 웨이퍼로 전달된다. 결과적으로, 웨이퍼는, 이온들보다 더 많은 전자들이 웨이퍼로 유인되기 때문에 네거티브로 대전되게 된다. 따라서, 웨이퍼는 실질적으로 네거티브 DC 바이어스 전위를 나타낸다.

[0010]

DC 바이어스 전위는 웨이퍼에 제공된 이온의 에너지를 증가시키고, 그 결과 웨이퍼 프로세싱 시스템의 유효성을 변경한다. 400V 내지 500V 의 범위의 지나치게 큰 바이어스 전압들은 웨이퍼의 표면 상의 산화물 필름

을 손상시킬 수 있다. 따라서, 웨이퍼 프로세싱 시스템에서는, 웨이퍼의 DC 바이어스 전위, 또는 웨이퍼 전위를 모니터링 및 제어할 수 있는 것이 매우 중대하다. 웨이퍼 전위의 직접 측정은 매우 어렵다. 프로브들은 웨이퍼 주위의 거친 환경 (harsh environment) 을 견뎌 낼 수 없기 때문에, 웨이퍼 전위의 직접 측정을 위해 웨이퍼에 프로브를 부착 또는 접속시키는 것은 사실상 불가능하다.

[0011] 반도체 프로세싱 시스템에서 웨이퍼 전위를 추정하기 위해 여러 종래의 방법들이 개발되어 왔다. 이러한 종래의 방법들은 웨이퍼 전위의 추정을 제공하는 것이 가능하지만, 각각의 방법은 정확도 (accuracy), 평균수명 (longevity), 유지보수 (maintenance), 구성 (configuration) 및/또는 에러 가능성 (potential for errors) 에 대한 문제가 있다.

[0012] 웨이퍼 전위를 추정하기 위한 한가지 종래의 방법은 플라즈마 프로세싱 시스템의 챔버 벽 내에 위치한 프로브를 이용한다. 이제 이러한 종래의 방법이 도 1 을 참조하여 설명될 것이다.

[0013] 도 1 은 종래의 웨이퍼 프로세싱 시스템 (100) 의 일 예를 예시한다. 예시한 바와 같이, 웨이퍼 프로세싱 시스템 (100) 은 통신 채널 (104), 사용자 인터페이스 (106), 2MHz RF 발생기 (110), 27MHz RF 발생기 (112), 60MHz RF 발생기 (114), 임피던스 매칭 회로 (116), ESC (118), ESC 베이스 플레이트 (120), 웨이퍼 프로세싱 챔버 (122), 세라믹 커플링 링 (126), 핫 에지 링 (HER) (128), 전압 측정 기기 (130), 및 프로브 (132) 를 포함한다.

[0014] 웨이퍼 (102) 는 ESC (118) 상에 상주하고, 정전 인력에 의해 ESC (118) 에 클램핑된다. HER (128) 은 ESC (118) 를 둘러싸고, 웨이퍼 (102) 의 에지 근방에 균일한 에칭 레이트 및 저감된 에칭 레이트 드리프트를 제공한다. 세라믹 커플링 링 (126) 은 ESC (118) 를 둘러싸고, HER (128) 보다 하방에 위치한다. ESC 베이스 플레이트 (120) 는 ESC (118) 및 세라믹 커플링 링 (126) 보다 하방에 위치한다.

[0015] 임피던스 매칭 회로 (116) 는 2MHz RF 발생기 (110), 27MHz RF 발생기 (112) 및 60MHz RF 발생기 (114) 로부터 구동 신호들을 수신하고, 적절한 RF 신호 (124) 를 ESC 베이스 플레이트 (120) 에 제공한다. 임피던스 매칭 회로 (116) 는, 그의 임피던스가 웨이퍼 프로세싱 챔버 (122) 의 임피던스의 복소 공액이 되도록 구성되어, 반사된 에너지를 최소화하고, 2MHz RF 발생기 (110), 27MHz RF 발생기 (112) 및 60MHz RF 발생기가 웨이퍼 프로세싱 챔버 (122) 에 제공하는 신호들의 최대 RF 에너지 전달을 가능하게 한다.

[0016] 플라즈마 (108) 는 RF 에너지가 RF 신호 (124) 에 의해 공급된 결과로서 웨이퍼 (102) 상방에 발생된다. 플라즈마 (108) 는 포지티브로 대전된 이온들로 웨이퍼 (102) 에 충격을 줌으로써 웨이퍼 (102) 를 변환 또는 프로세싱하는데 이용된다. 플라즈마 (108) 와 웨이퍼 (102), HER (128) 사이에는 플라즈마 시스 (136) 가 위치한다. 포지티브로 대전된 이온들은 플라즈마 (108) 와 웨이퍼 (102), HER (128) 사이에 위치한 강한 전계 영역으로 인해 플라즈마 시스 (136) 를 가로질러 나아가게 된다.

[0017] 웨이퍼 프로세싱 챔버 (122) 의 상태에 관한 정보는 통신 채널 (104) 에 의해 사용자 인터페이스 (106) 로 통신된다. 또한, 사용자 (미도시) 는 사용자 인터페이스 (106) 및 통신 채널 (136) 에 의하여, 2MHz RF 발생기 (110), 27MHz RF 발생기 (112) 및 60MHz RF 발생기 (114) 를 제어하도록 동작가능하다.

[0018] 프로브 (132) 는 전기적 도전성 재료로 제작되고, 웨이퍼 프로세싱 챔버 (122) 의 측면에 부착된다. 프로브 (132) 에는 전기 도체 (134) 가 부착되고, 그 전기 도체 (134) 는 웨이퍼 프로세싱 챔버 (122) 를 빠져나와 전압 측정 기기 (130) 에 접속된다. 전압 측정 기기 (130) 는 AC (피크-투-피크) 전압이나 DC (바이어스 레벨) 전압 중 어느 하나를 측정하는 것이 가능하다.

[0019] 전압 측정 기기 (130) 는 웨이퍼 (102) 의 전위를 측정한다.

[0020] 종래의 웨이퍼 프로세싱 시스템 (100) 에서, 프로브 (132) 는 웨이퍼 (102) 또는 플라즈마 시스 (136) 와 직접 접촉하지 않으며, 전압 측정 기기 (130) 에 제공된 바와 같은 웨이퍼 (102) 의 전위의 측정 시에 에러가 생기기 쉽다. 추가적으로, 웨이퍼 프로세싱 시스템 (100) 이 멀티-주파수 구동 플라즈마를 이용하는 구성의 경우에는, 웨이퍼 (102) 에 대한 추정된 전위에 있어서의 에러가 특히, 복잡한 로드 전이 (complex load transitions) 동안 표명된다. 이런 웨이퍼들을 프로세싱하기 위한 방법은 웨이퍼 (102) 의 추정된 전위에 발생하는 복잡한 로드 전이 에러의 결과로서 캘리브레이팅 및 구성하기 어려울 수 있다.

[0021] 웨이퍼 전위를 추정하기 위한 다른 종래의 방법은 웨이퍼와 접촉하고 있는, ESC 의 외연 (periphery) 부근에 위치한 전극들을 제공함에 의한 것이다. 전극들은 통상 실리콘 카바이드 프로브들로 구성된다. 유감스럽게도, 이를 전극들의 이용은, 그 전극들이 플라즈마에 의해 부식되기 때문에, 프로세스 챔버 내에 오염물들을 생성한다. 이 오염은 플라즈마 에칭 레이트를 저감시킴으로써 플라즈마의 유효성에 부정적 영향을

미친다. 추가적으로, 전극들은 소모품이며, 상당한 시간, 노력 및 비용을 들여 자주 교체되어야 한다.

[0022] 도 2 는 종래의 웨이퍼 프로세싱 시스템 (200) 의 일 예를 예시한다. 웨이퍼 프로세싱 시스템 (200) 은 도 1 의 웨이퍼 프로세싱 시스템 (100) 과 여러 공통 엘리먼트들을 포함한다. 그러나, 웨이퍼 프로세싱 시스템 (100) 의 프로브 (132) 및 전기 도체 (134) 는 웨이퍼 프로세싱 시스템 (200) 에 있어서 프로브 (202) 및 전기 도체 (204) 로 교체된다. 도 2 에 예시한 바와 같이, 프로브 (202) 의 상단은 ESC 베이스 플레이트 (120), ESC (118) 및 HER (128) 을 통하여 제공된 공동 (206) 을 통하여 웨이퍼 (102) 의 밑면에 접촉한다. 프로브 (202) 의 하단은 전기 도체 (204) 에 접속된다. 전기 도체 (204) 는 전압 측정 기기 (130) 에 접속된다.

[0023] 프로브 (202) 는 통상 실리콘 카바이드 핀으로 구성된다. 웨이퍼 (102) 의 전위는 프로브 (202) 에 의해 검출되고, 전압 측정 기기 (130) 로 전달된다. 전압 측정 기기 (130) 는 그 때 웨이퍼 (102) 의 AC (피크-투-피크) 전압 또는 DC (바이어스 레벨) 전압을 측정하는 것이 가능하다.

[0024] 웨이퍼 프로세싱 시스템 (200) 은 웨이퍼 (102) 의 전위의 정확한 측정을 가능하게 하지만, 웨이퍼 프로세싱 동안 프로브 (202) 의 소모로 인한 오염물들이 프로세싱 챔버 내로 투입되도록 한다. 이들 오염물들은 플라즈마 애칭 레이트를 저감시킴으로써 플라즈마의 유효성에 부정적 영향을 미친다. 추가적으로, 이 전극들은 소모품이며, 상당한 시간, 노력 및 비용을 들여 자주 교체되어야 한다.

[0025] 웨이퍼 전위를 측정하기 위한 다른 종래의 방법은 정전 척킹 전극에 인가된 DC 전압을 변화시키고 웨이퍼와 정전 척킹 전극 사이의 누설 전류를 측정함으로써 수행된다. 측정된 누설 전류는 그 후 웨이퍼 전위를 추정하는데 이용된다.

[0026] 웨이퍼 전위를 추정하기 위한 누설 전류 측정 방법은 유능한 웨이퍼 프로세싱 시스템을 제공하며, 이 방법은 누설 전류의 크기 (magnitude) 에 매우 의존한다. 누설 전류의 크기는 플라즈마 프로세싱 시스템의 구성에 의존하여 상당히 변할 수 있다. 따라서, 웨이퍼 전위를 추정하기 위한 ESC 누설 전류 검출 방법은 캘리브레이션 및 구성 (configuration) 에 상당한 시간, 노력 및 비용을 필요로 한다.

발명의 내용

해결하려는 과제

[0027] 유감스럽게도, 웨이퍼 전위를 측정하기 위한 종래의 방법들은 부정확하고, 짧은 수명을 가지며, 애러가 생기기 쉽고, 유지보수 및 구성에 상당한 노력을 필요로 한다. 정확하고, 연장된 수명을 가지며, 애러가 생기기 쉽지 않고, 유지보수 및 구성에 상당한 양의 노력을 필요로 하지 않는 웨이퍼 전위를 측정하기 위한 방법이 필요하다.

과제의 해결 수단

[0028] 본 발명의 목적은 정확하고, 유지된 수명을 제공하며, 애러가 생기기 쉽지 않고, 유지보수 및 구성의 용이성을 제공하는 플라즈마 프로세싱 시스템에 위치한 웨이퍼의 전위를 측정하기 위한 장치를 제공하는 것이다.

[0029] 본 발명의 일 양태는 플라즈마 형성 볼륨 및 핫 에지 링을 갖는 웨이퍼 프로세싱 챔버에 이용하기 위한 디바이스를 포함한다. 핫 에지 링은 제 1 면 및 제 2 면을 갖는다. 제 1 면은 플라즈마 형성 볼륨과 접촉하고 있다. 제 2 면은 플라즈마 형성 볼륨과 접촉하고 있지 않다. 디바이스는 핫 에지 링의 제 2 면과 접촉하도록 동작가능한 검출기를 포함한다. 검출기는 핫 에지 링의 파라미터를 검출할 수 있고, 검출된 파라미터에 기초하여 검출된 신호를 제공할 수 있다.

[0030] 본 발명의 추가적인 목적들, 이점들 및 신규한 특징들은 다음에 오는 설명에 부분적으로 기술되며, 부분적으로는 후속물의 검토 시에 당업자에게 명백할 것이며, 또는 본 발명의 실시에 의해 습득될 수도 있다. 본 발명의 목적들 및 이점들은 첨부된 청구항들에서 특별히 지적된 수단들 및 조합물들에 의해 실현 및 달성될 수도 있다.

도면의 간단한 설명

[0031] 본 명세서에 통합되고 그 명세서의 일부를 형성하는 첨부 도면들은 본 발명의 일 예시적인 실시형태들을 예시하며, 그 설명과 함께, 본 발명의 원리들을 설명하는 역할을 한다.

도 1 은 종래의 웨이퍼 프로세싱 시스템의 일 예를 예시한 도면이다.

도 2 는 종래의 웨이퍼 프로세싱 시스템의 다른 예를 예시한 도면이다.

도 3 은 본 발명의 일 양태에 따른 웨이퍼 프로세싱 시스템의 일 예를 예시한 도면이다.

도 4 는 도 3 의 일부의 단면도이다.

도 5 는 프로브에 의해 측정된 플라즈마 전위를 와이어드 (wired) 웨이퍼에 의해 측정된 웨이퍼 전위와 비교하는 그래프이다.

도 6 은 프로브에 의해 측정된 플라즈마 전위를 본 발명의 일 양태에 따른 HER 을 이용하여 측정한 웨이퍼의 전위와 비교하는 그래프이다.

도 7 은 본 발명의 일 양태에 따른 신호 검출기의 일 예시적인 실시형태를 예시한 도면이다.

도 8 은 본 발명의 일 양태에 따른 신호 검출기의 다른 예시적인 실시형태를 예시한 도면이다.

도 9 는 본 발명의 일 양태에 따른 신호 검출기를 다른 예시적인 실시형태를 예시한 도면이다.

도 10a 및 도 10b 는 본 발명의 일 양태에 따른 신호 검출기의 다른 예시적인 실시형태를 예시한 도면들이다.

발명을 실시하기 위한 구체적인 내용

[0032]

본 발명의 일 양태에 따르면, 핫 에지 링 (HER) 은 웨이퍼 프로세싱 시스템에서의 웨이퍼 전위를 모니터링하기 위한 플라즈마 시스 전압 트랜스듀서 (plasma sheath voltage transducer) 로서 이용된다. 따라서, 본 발명의 일 양태에 따르면, 전압 프로브는 도 1 및 도 2 를 참조하여 상기 설명된 종래의 시스템들에서처럼 플라즈마에 노출되지 않는다.

[0033]

이제 본 발명의 양태들이 도 3 내지 도 10b 를 참조하여 설명될 것이다.

[0034]

도 3 은 본 발명의 일 양태에 따른 웨이퍼 프로세싱 시스템 (300) 의 일 예를 예시한다. 웨이퍼 프로세싱 시스템 (300) 은 도 2 의 웨이퍼 프로세싱 시스템 (200) 과 여러 공통 엘리먼트들을 포함한다. 그러나, 웨이퍼 프로세싱 시스템 (300) 은 프로브 (202) 및 전기 도체 (204) 를 포함하지 않는다. 웨이퍼 프로세싱 시스템 (300) 은 신호 컨디셔너 (310) 및 프로세서 (304) 를 더 포함한다. 추가적으로, 웨이퍼 프로세싱 시스템 (200) 의 ESC 베이스 플레이트 (120) 및 세라믹 커플링 링 (126) 은 웨이퍼 프로세싱 시스템 (300) 에 있어서 ESC 베이스 플레이트 (312) 및 세라믹 커플링 링 (314) 으로 교체되었다.

[0035]

ESC 베이스 플레이트 (312) 및 세라믹 커플링 링 (314) 은 전기 신호 (308) 의 발생 및 송신을 가능하게 한다. 전기 신호 (308) 는 세라믹 커플링 링 (314) 을 빠져나와 웨이퍼 프로세싱 챔버 (122) 로부터 신호 컨디셔너 (310) 로 송신된다. 신호 컨디셔너 (310) 는, 웨이퍼 (102) 의 전위의 표현인, DC 바이어스 전위 (306) 를 제공하기 위해 전기 신호 (308) 로부터 RF 신호를 필터링하기 위한 회로를 포함한다.

[0036]

DC 바이어스 전위 (306) 는 플라즈마 툴 프로세스 모니터링, 프로세스 종점 검출 및 상당한 프로세스 이벤트들의 검출에 유용하다. DC 바이어스 전위 (306) 는 프로세서 (304) 로 송신된다. 프로세서 (304) 는 DC 바이어스 전위 (306) 를 모니터링하여 웨이퍼 (102) 의 적절한 프로세싱을 겸종하고 웨이퍼 프로세싱 챔버 (122) 내의 애러 조건에 대해 모니터링한다. 프로세서 (304) 는 사용자로 하여금 웨이퍼 프로세싱 챔버 (122) 의 동작을 모니터링하고 애러 조건이 발생하였는지를 결정할 수 있게 한다.

[0037]

컷아웃 (302) 이 컷아웃 영역 내에 위치한 본 발명의 일 실시형태를 상세히 하기 위하여 제공되며, 이는 이하에 도 4 를 참조하여 설명될 것이다.

[0038]

도 4 는 도 3 에 예시한 바와 같은 컷아웃 (302) 의 단면도이다. HER (128) 은 저부면 (404) 및 경사면 (408) 을 갖는다. 세라믹 커플링 링 (314) 은 최상부면 (406) 을 갖는다. HER (128) 의 저부면 (404) 은 세라믹 커플링 링 (314) 의 최상부면 (406) 에 놓여 있다. 경사면 (408) 은 HER (128) 의 내경 (inner diameter) 위에 위치하고, 웨이퍼 프로세싱 동안 플라즈마에 노출된다. 웨이퍼 (102) 는 ESC (118) 위에 배치되고, HER (128) 의 경사면 (408) 에 근접하여 상주한다. HER (128) 의 경사면 (408) 은 웨이퍼 (102) 의 포지셔닝을 돋기 위해, 그리고 또한 웨이퍼 (102) 의 애지 근방에의 플라즈마 (108) 의 이로운 형성을 위해 제공된다.

[0039]

도 4 에 예시한 바와 같이, 신호 검출기 (400) 는 ESC 베이스 플레이트 (312) 및 세라믹 커플링 링 (314) 내

의 공간 (402)에 상주한다. 홀 (402)은 그 공간 (402)으로부터 세라믹 커플링 링 (314)의 최상부면 (406)에 위치한 홀 (410)까지 연장된다. 신호 검출기 (400)는 홀 (410)을 통하여 HER (128)과 전기 접촉하고 있으며, 전기 신호 (308)를 생성한다. 따라서, HER (128)은 웨이퍼 전위를 측정하기 위한 프로브로서의 역할을 한다.

[0040] HER (128)을 웨이퍼 전위를 측정하기 위한 프로브로서 이용하는 양태는 : 먼저 프로브 (202)에 의해 측정된 플라즈마 전위가 와이어드 (wired) 웨이퍼에 의해 측정된 웨이퍼 전위와 선형적으로 관련된다는 것을 나타내고; 그 후 플라즈마 전위를 측정하기 위한 프로브로서 이용되는 HER (128)이 프로브 (202)에 의해 측정된 플라즈마 전위와 선형적으로 관련된다는 것을 설명한 후; HER (128)이 웨이퍼 전위를 측정하기 위한 프로브로서 이용될 수도 있다는 것을 실험적으로 검증함으로써 가장 잘 설명된다.

[0041] 도 2로 돌아가면, 프로브 (202)에 의해 측정된 플라즈마 전위는 와이어드 웨이퍼에 의해 측정된 웨이퍼 전위와 선형적으로 관련되는 것으로 결정되었다.

[0042] 도 5는 프로브 (202)에 의해 측정된 플라즈마 전위를 와이어드 웨이퍼에 의해 측정된 웨이퍼 전위와 비교하는 그래프 500이다. 웨이퍼 전위가 와이어드 웨이퍼에 의해 측정된 경우, 프로브는 웨이퍼의 최상부 또는 상부면과 접촉하여 배치되었다. 양자의 측정을 위해, 프로브들로부터 유도된 신호들은 RF 성분들을 제거하기 위해 필터링되었다. RF 필터를 적용한 후에, 그 신호들은 DC 전압만을 포함하였다.

[0043] 그래프 500에서, x-축은 시간 (초 단위)인 반면, y-축은 측정된 전압 (볼트 단위)이다. 점선 (502)은 프로브 (202)에 의해 측정된 플라즈마 전위에 대응하는 반면, 대시선 (504)은 와이어드 웨이퍼에 의해 측정된 웨이퍼 전위에 대응한다.

[0044] 그래프 500에 예시한 바와 같이, 점선 (502)과 대시선 (504)은 매우 유사하다. 점선 (502)과 대시선 (504)의 유사한 거동에 기초하여, 프로브 (202)에 의한 플라즈마 전위의 측정은 웨이퍼 전위의 정확한 표현인 것으로 결정된다.

[0045] 도 6은 프로브 (202)에 의해 측정된 플라즈마 전위를 본 발명의 일 양태에 따른 HER (128)을 이용하여 측정한 웨이퍼 (102)의 전위와 비교하는 그래프 600이다.

[0046] 그래프 600에서, x-축은 시간 (초 단위)인 반면, y-축은 측정된 전압 (볼트 단위)이다. 점선 (602)은 프로브 (202)에 의해 측정된 플라즈마 전위에 대응하는 반면, 대시선 (604)은 본 발명의 일 양태에 따른 HER (128)을 이용하여 측정한 웨이퍼 (102)의 전위에 대응한다.

[0047] 그래프 600에 예시한 바와 같이, 점선 (602)과 대시선 (604)은 매우 유사하다. 점선 (602)과 대시선 (604)의 유사성에 기초하여, HER (128)에 의한 웨이퍼 (102)의 전위의 측정은 프로브 (202)에 의해 측정된 플라즈마 전위를 정확하게 나타내는 것으로 결정된다.

[0048] 도 5를 참조하여 상기 설명한 바와 같이, 프로브 (202)에 의한 플라즈마 전위의 측정은 웨이퍼 전위의 정확한 표현이다. 또한, 도 6을 참조하여 상기 설명한 바와 같이, HER (128)에 의한 웨이퍼 (102)의 전위의 측정은 프로브 (202)에 의해 측정된 플라즈마 전위의 정확한 표현이다. 따라서, HER (128)에 의한 웨이퍼 (102)의 전위의 측정은 웨이퍼 전위의 정확한 표현이다.

[0049] 도 4로 돌아가면, HER (128)에 의해 측정된 웨이퍼 (102)의 전위가 웨이퍼 전위의 정확한 표현인 것으로 결정되기 때문에, 신호 검출기 (400)는 HER (128)의 전위를 측정함으로써 웨이퍼 (102)의 전위를 결정한다.

[0050] 이제 신호 검출기 (400)의 예시적인 실시형태들이 도 7 내지 도 10b를 참조하여 설명될 것이다.

[0051] 도 7은 본 발명의 일 양태에 따른 신호 검출기 (400)의 일 예시적인 실시형태를 예시한다.

[0052] 이 예시적인 실시형태에서, 신호 검출기 (400)는 전기 콘택 (700)을 포함하고, 공동 (702)내에 배치된다. 전기 콘택 (700)의 상단이 홀 (402)에 배치되어, 전기 콘택 (700)의 상단이 HER (128)의 저부면 (404)에 접촉하여 그 저부면과 전기적으로 접속된다. HER (128)의 전위는 전기 신호 (308)에 의해 신호 검출기 (400)로 전달된다.

[0053] 도 8은 본 발명의 일 양태에 따른 신호 검출기 (400)의 다른 예시적인 실시형태를 예시한다.

[0054] 이 예시적인 실시형태에서, 신호 검출기 (400)는 전기 콘택 (700), 저항기 (800) 및 전기 콘택 (802)을 포함하며, 이들 모두는 공동 (804)내에 배치된다. 전기 콘택 (700)의 하단은 저항기 (800)에 전기적으로

접속된다. 저항기 (800)는 추가적으로 전기 콘택 (802)의 상단에 전기적으로 접속된다. HER (128)의 전위는 전기 신호 (308)에 의해 신호 검출기 (400)로 전달된다.

[0055] 또한 도 3을 참조하면, 저항기 (800)는 임피던스 매칭 회로 (116)와 웨이퍼 프로세싱 챔버 (122) 사이의 임피던스 미스매치로부터 발생할 수도 있는 아킹을 방해한다. 특히, 시스템 스위칭 동안, 임피던스 매칭 회로 (116)와 웨이퍼 프로세싱 챔버 (122) 사이의 스팍리어스 임피던스 차이들을 경험하는 것이 가능하다. 이러한 임피던스 미스매치 기간들은 웨이퍼 프로세싱 챔버 (122) 내에 바람직하지 않은 전기적 아킹을 유도할 수 있다. 저항기 (800)는 임피던스 매칭 회로 (116)와 웨이퍼 프로세싱 챔버 (122) 사이의 임피던스 차이들의 크기를 감소시킨다.

[0056] 도 9는 본 발명의 일 양태에 따른 신호 검출기 (400)의 다른 예시적인 실시형태를 예시한다.

[0057] 이 예시적인 실시형태에서, 신호 검출기 (400)는 전기 콘택 (700), 저항기 (800), 전기 콘택 (802) 및 유전체 스페이서 (900)를 포함하며, 이들 모두는 공동 (902) 내에 배치된다. 유전체 스페이서 (900)는 저항기 (800)에 인접하여 배치된다. 유전체 스페이서 (900)는 저항기 (800)로부터의 열을 빼내기 위한 열싱크로서의 역할을 한다. 유전체 스페이서 (900)는 저항기 (800)와 비교하여 높은 임피던스를 제공하기 위해 낮은 유전상수 (dielectric constant) 값을 가져야 한다. 이러한 비교적 높은 임피던스는 유전체 스페이서 (900)를 통한 전기 신호들의 송신을 최소화할 것이며, 저항기 (800)를 통한 전기 신호들의 송신을 최대화할 것이다. 낮은 유전상수 값과 우수한 열 전도율 모두를 보이는 재료의 비제한적인 예는 석영이다.

[0058] 도 10a 및 도 10b는 본 발명의 일 양태에 따른 신호 검출기 (400)의 다른 예시적인 실시형태를 예시한다. 특히, 도 10a는, HER (128)이 세라믹 커플링 링 (314) 상에 배치될 때 신호 검출기 (400)의 제 1 상태를 예시하는 반면, 도 10b는, HER (128)이 세라믹 커플링 링 (314)으로부터 분리될 때, 신호 검출기 (400)의 제 2 상태를 예시한다.

[0059] 이 예시적인 실시형태에서, 신호 검출기 (400)는 스프링-로디드 (spring-loaded) 콘택 (1000), 저항기 (800), 전기 콘택 (802) 및 유전체 스페이서 (900)를 포함하며, 이들 모두는 공동 (1002) 내에 배치된다. 스프링-로디드 콘택 (1000)의 상단이 홀 (402)에 배치되어, 스프링-로디드 콘택 (1000)의 상단이 HER (128)의 저부면 (404)에 접촉하고 그 저부면 (404)과 전기적으로 접속된다. 스프링-로디드 콘택 (1000)의 하단은 저항기 (800)에 전기적으로 접속된다. 저항기 (800)는 추가적으로 전기 콘택 (802)의 상단에 전기적으로 접속된다. HER (128)의 전위는 전기 신호 (308)에 의해 신호 검출기 (400)로 전달된다.

[0060] 도 10a는 웨이퍼 프로세싱 시스템 (300)의 동작 시간 기간 t_{op} 동안 신호 검출기 (400)의 동작을 예시한다. 동작 시간 기간 t_{op} 동안, HER (128)의 저부면 (404)은 세라믹 커플링 링 (314)의 최상부면 (406)에 놓여 강제로 스프링-로디드 콘택 (1000)이 수축하게 한다. 따라서, 신호 검출기 (400)는 HER (128)로부터 신호를 검출하는 것이 가능하다.

[0061] HER (128)은 동작 수명을 가질 수도 있으며, 여기서 HER (128)은 소정의 허용가능한 임계 파라미터들 내에서 기능하는 것이 가능하다. 그러나, 그 동작 수명 후에, HER (128)은 웨이퍼 프로세싱 시스템 (300) 내의 플라즈마에 대한 노출로 인한 마모 (wear and tear)의 결과로 소정의 허용가능한 임계 파라미터들 내에서 기능하지 않을 수도 있다. 따라서, 동작 수명 후에, HER (128)은 제거되고 새로운 HER로 교체될 필요가 있을 수도 있다. HER (128)이 제거될 필요가 있는 경우에, HER (128)은 세라믹 커플링 링 (314)에서 들어올려질 수도 있다. 이것은 도 10b를 참조하여 이하 보다 상세하게 설명될 것이다.

[0062] 도 10b는 웨이퍼 프로세싱 시스템 (300)의 비-동작 시간 기간 t_{nonop} 동안 신호 검출기 (400)의 배치를 예시한다. 비-동작 시간 기간 t_{nonop} 동안, 웨이퍼 프로세싱 시스템 (300)은 턴 오프되고, 신호 검출기 (400)는 HER (128)로부터 신호를 검출하지 않는다. HER (128)은 세라믹 커플링 링 (314)에서 들어올려질 수도 있으며, 여기서 HER (128)의 저부면 (404)이 세라믹 커플링 링 (314)의 최상부면 (406)으로부터 분리되어, 스프링-로디드 콘택 (1000)이 HER (128)과 접속해제될 수도 있다.

[0063] 도 10b에 예시한 바와 같이, HER (128)이 세라믹 커플링 링 (314)으로부터 분리될 때, HER (128)은 계속해서 세라믹 커플링 링 (314)에서 멀리 들어올려져, 스페이스 (1004)가 계속해서 커질 것이고 스프링-로디드 콘택 (1000)이 홀 (402)을 통하여 연장될 것이다. 언젠가, 스프링-로디드 콘택 (1000)은 홀 (402)

을 통한 연장을 멈출 것이다. 이 시간 후에, HER (128)은 계속해서 세라믹 커플링 링 (314)에서 멀리 들어올려지고 스페이스 (1004)가 계속해서 커지기 때문에, 스프링-로디드 콘택 (1000)은 HER (128)과 접촉해제될 것이다. 이런 상태에서, 스프링-로디드 콘택 (1000)은 HER (128)과 접촉을 행하지 않고, HER (128)로부터 전압 전위에 대한 전기 경로를 제공하지 않는다.

[0064] 일단 HER (128)이 제거되면, 새로운 HER이 HER (128)을 대신할 수도 있다. 처음에, 스프링-로디드 콘택 (1000)은 새로운 HER과 접촉을 행하지 않을 것이며, 새로운 HER로부터 전압 전위에 대한 전기 경로를 제공하지 않을 것이다. 새로운 HER이 계속해서 세라믹 커플링 링 (314)을 향하여 이동되고 있고, 스페이스 (1004)가 계속해서 감소하기 때문에, 스프링-로디드 콘택 (1000)은 결국 새로운 HER에 접촉할 것이다. 새로운 HER은 계속해서 세라믹 커플링 링 (314)을 향하여 이동되어, 스페이스 (1004)가 계속해서 감소할 것이며 스프링-로디드 콘택 (1000)이 홀 (402)내로 하향 압축될 것이다. 새로운 HER은 마지막으로 세라믹 커플링 링 (314)상에 배치되어, 새로운 HER의 저부면이 세라믹 커플링 링 (314)의 최상부면 (406)에 놓이게 될 것이다. 이런 상황에서, 새로운 HER의 저부면은 스프링-로디드 콘택 (1000)과 접촉을 유지할 것이다. 웨이퍼 프로세싱 시스템 (300)은 그 후 턴 온될 수도 있고, 신호 검출기 (400)는 그 후 새롭게 설치된 HER로부터 신호를 검출할 수도 있다.

[0065] 도 10a 및 도 10b에 예시된 예시적인 실시형태의 이점은, 스프링-로디드 콘택 (1000)의 길이가 도 7 내지 도 9를 참조하여 상기 설명된 콘택들의 길이만큼 정확할 필요가 없다는 것이다. 특히, 도 7 내지 도 9를 참조하여 상기 설명된 콘택들은 홀 (402)을 통하여 HER (128)의 저부면 (404)에 접촉하기에 충분히 길어야 한다. 그러나, 도 7 내지 도 9를 참조하여 상기 설명된 콘택들은 HER (128)의 저부면 (404)을 손상시킬 정도로 길어서는 안된다. 그러나, 스프링-로디드 콘택 (1000)의 경우에, 스프링-로디드 콘택 (1000)의 길이는 HER (128)의 저부면 (404)을 손상시키지 않고 HER (128)의 저부면 (404)과 접촉을 유지하기 위해 연장 및 수축될 수도 있다.

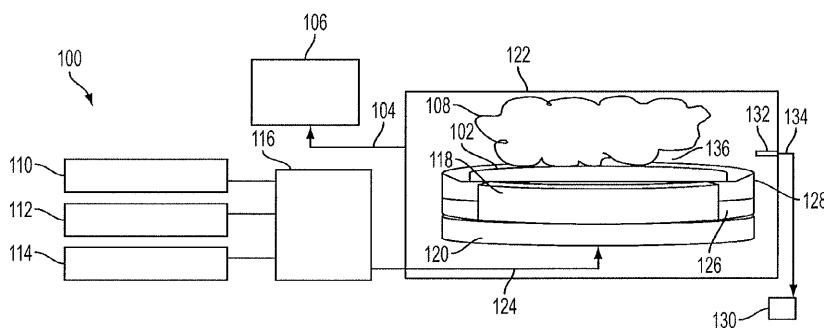
[0066] 상기 설명된 예시적인 실시형태들에서, HER의 파라미터는 세라믹 커플링 링 내에 배치된 검출기에 의하여 HER의 저부면에 접촉함으로써 검출된다. 다른 실시형태들에서, 검출기는 세라믹 커플링 링 내에 배치되지 않고, 플라즈마 형성 볼륨에 노출됨 없이 HER의 파라미터를 검출하도록 배열된다. 이러한 일 실시형태의 비제한적인 예는, 검출기가 HER 내에 배치되고 플라즈마 형성 볼륨에 노출되지 않는 실시형태를 포함한다.

[0067] 본 발명의 일 양태에 따르면, HER은 웨이퍼 프로세싱 시스템에서의 웨이퍼 전위를 검출하기 위한 검출 시스템의 일부로서 이용된다. 따라서, 본 발명의 일 양태에 따르면, 플라즈마-노출된 프로브들은 더 이상 필요하지 않아, 동작 및 유지보수 비용을 저감시킨다.

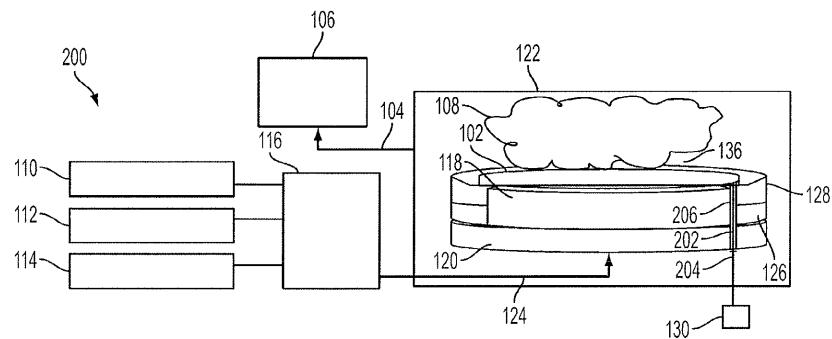
[0068] 본 발명의 다양한 바람직한 실시형태들의 전술한 설명은 예시 및 설명을 목적으로 제공되었다. 포괄적이거나 본 발명을 상기 개시된 정확한 형태로 제한하는 것으로 의도되지 않으며, 명백히 다수의 변경들 및 변형들이 상기 교시를 고려하여 가능하다. 예시적인 실시형태들은, 상기 설명한 바와 같이, 본 발명의 원리들 및 그의 실질적 적용을 가장 잘 설명하여, 당업자로 하여금 본 발명을 다양한 실시형태들에서, 예상된 특정 사용에 적합한 다양한 변경들을 가지고 최적으로 이용할 수 있게 하기 위해 선택 및 설명되었다. 본 발명의 범위가 첨부된 청구항들에 의해 정의되는 것으로 의도된다.

도면

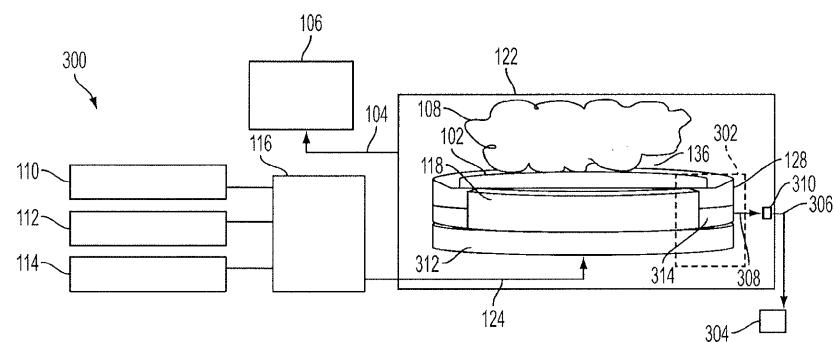
도면1



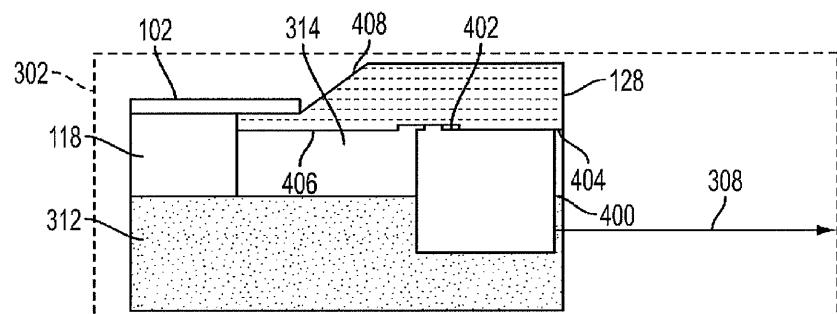
도면2



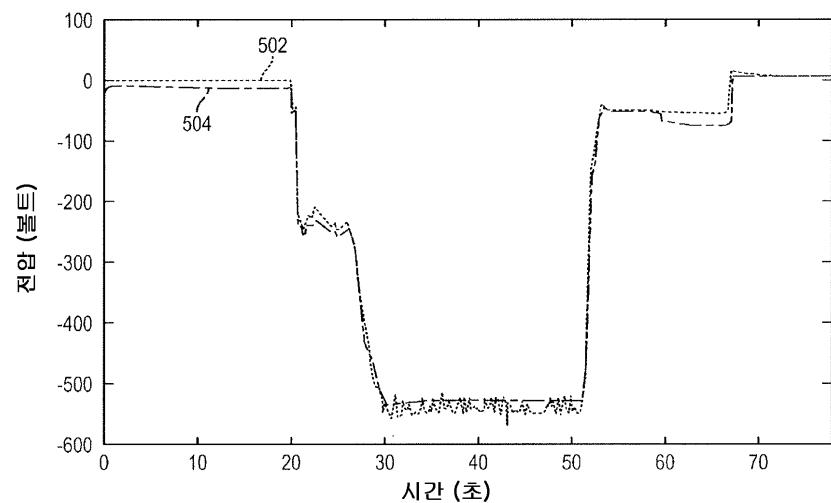
도면3



도면4

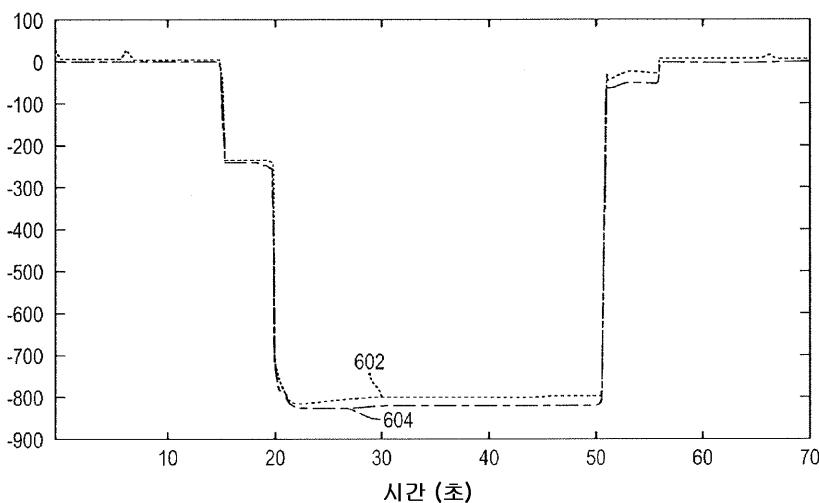


도면5

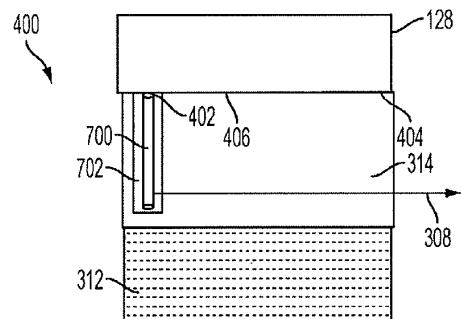


도면6

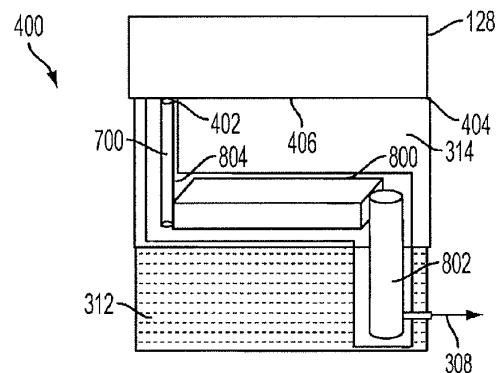
600
↓



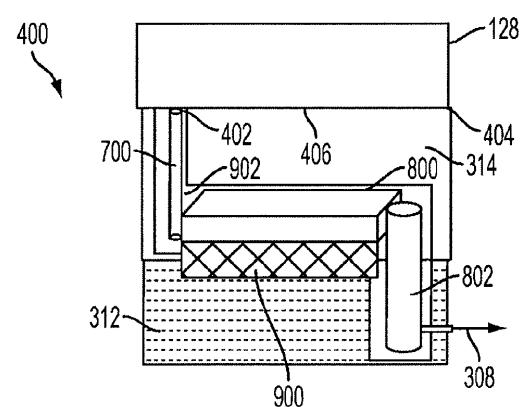
도면7



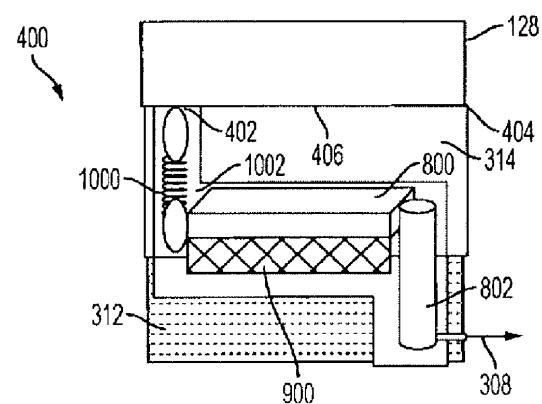
도면8



도면9



도면10a



도면10b

