



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I452953 B

(45) 公告日：中華民國 103 (2014) 年 09 月 11 日

(21) 申請案號：098118522

(22) 申請日：中華民國 98 (2009) 年 06 月 04 日

(51) Int. Cl. : H05K3/38 (2006.01)

H01L23/492 (2006.01)

(30) 優先權：2008/06/17 日本

JP2008-157849

(71) 申請人：J X 日鑛日石金屬股份有限公司 (日本) JX NIPPON MINING & METALS CORPORATION (JP)

日本

(72) 發明人：森山晃正 MORIYAMA, TERUMASA (JP) ; 神永賢吾 KAMINAGA, KENGO (JP)

(74) 代理人：閻啟泰；林景郁

(56) 參考文獻：

TW 200604001A

審查人員：巫韋倫

申請專利範圍項數：9 項 圖式數：0 共 0 頁

(54) 名稱

印刷電路基板用銅箔及印刷電路基板用覆銅積層板

(57) 摘要

一種印刷電路基板用銅箔，係在銅箔之粗化面，具備含有鎳與鋅或此等化合物之層(以下，稱為「鎳鋅層」)，以及在該層上，具備鉻酸鹽被膜層之印刷電路基板用銅箔，其特徵在於，上述鎳鋅層之銅箔每單位面積的鋅附著重量在 $180\mu\text{g}/\text{dm}^2$ 以上、 $3500\mu\text{g}/\text{dm}^2$ 以下，鍍敷被膜中之鎳重量比率{鎳附著重量/(鎳附著重量+鋅附著重量)}在 0.38 以上、0.7 以下。課題在於將銅箔積層在樹脂基材，使用硫酸、過氧化氫系蝕刻液對電路進行軟蝕刻時，確立可有效防止電路侵蝕現象之銅箔表面處理技術。

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：98118522

※申請日：98.6.4

※IPC分類：H05K 3/38 (2006.01)

H01L 23/492 (2006.01)

一、發明名稱：(中文/英文)

印刷電路基板用銅箔及印刷電路基板用覆銅積層板

二、中文發明摘要：

一種印刷電路基板用銅箔，係在銅箔之粗化面，具備含有鎳與鋅或此等化合物之層(以下，稱為「鎳鋅層」)，以及在該層上，具備鉻酸鹽被膜層之印刷電路基板用銅箔，其特徵在於，上述鎳鋅層之銅箔每單位面積的鋅附著重量在 $180 \mu\text{g}/\text{dm}^2$ 以上、 $3500 \mu\text{g}/\text{dm}^2$ 以下，鍍敷被膜中之鎳重量比率 { 鎳附著重量 / (鎳附著重量 + 鋅附著重量) } 在 0.38 以上、0.7 以下。課題在於將銅箔積層在樹脂基材，使用硫酸、過氧化氫系蝕刻液對電路進行軟蝕刻時，確立可有效防止電路侵蝕現象之銅箔表面處理技術。

三、英文發明摘要：



四、指定代表圖：

(一)本案指定代表圖為：第（ 無 ）圖。

(二)本代表圖之元件符號簡單說明：

無

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

六、發明說明：

【發明所屬之技術領域】

本發明，係關於一種耐藥品性及接著性優異之印刷電路基板用銅箔及印刷電路基板用覆銅積層板，特別是關於一種在銅箔之至少與樹脂的接著面，具有含有鎳與鋅或此等化合物之層(以下，稱為「鎳鋅層」)，並在該層上具有鉻酸鹽被膜層、及進一步視需要所設之矽烷偶合劑層的印刷電路基板用銅箔及使用該銅箔所製成之印刷電路基板用覆銅積層板。

【先前技術】

半導體封裝基板為印刷電路基板之一種，係用於構裝半導體 IC 晶片、其他半導體元件之印刷電路基板。形成於半導體封裝基板之電路由於較通常之印刷電路基板微細，因此基板材料係使用與一般印刷電路基板不同之樹脂基材。

半導體封裝基板，通常藉由下列步驟來製作。首先，在高溫高壓下將銅箔積層接著於合成樹脂等之基材。將此稱為覆銅積層板或僅稱為積層板。接著，為了將作為目標之導電性電路形成於積層板上，係藉由耐蝕刻性樹脂等材料，將與電路相同之圖案印刷於銅箔上。然後，藉由蝕刻處理將所露出之銅箔的不要部分加以去除。

蝕刻後，去除印刷部而在基板上形成導電性電路。最後將規定之元件焊接於所形成之導電性電路，而形成電子

元件用之各種印刷電路基板。最後，與抗蝕劑或增層 (buildup) 樹脂基板接合。

一般，對印刷電路基板用銅箔之品質要求，在與樹脂基材接著之接著面(所謂粗化面)及非接著面(所謂光澤面)並不相同，必須同時滿足兩者。

對光澤面之要求，係要求(1)外觀良好及保存時沒有氧化變色現象，(2)焊料潤濕性良好，(3)高溫加熱時沒有氧化變色現象，(4)與抗蝕劑之密合性良好等。

而另一方面，對於粗化面，主要可舉出(1)在保存時沒有氧化變色現象，(2)即使在經過高溫加熱、濕式處理、焊接、藥品處理等後，與基材之剝離強度仍高，(3)在經過與基材之積層、蝕刻後，沒有生成所謂積層污點等。

又，近年來隨著電路印刷圖案的微細化，亦要求銅箔表面的低粗度化。

並且，於電腦或行動通訊等電子機器中，隨著通訊之高速化、大容量化，電氣訊號朝高頻化邁進，故要求可因應上述需求之印刷電路基板及銅箔。若電氣訊號之頻率在1GHz以上時，則電流流過導體表面之集膚效應 (skin effect) 的影響變得顯著，而無法忽視表面之凹凸導致電流傳遞路徑產生變化、阻抗 (Impedance) 變大之影響。考量此點，亦希望銅箔之表面粗糙度小。

為了因應此要求，而提出了許多對印刷電路基板用銅箔之表面處理方法。

壓延銅箔與電解銅箔的表面處理方法有所不同，電解

銅箔之表面處理方法之一例如下所述。

亦即，首先，為了提高銅與樹脂基材之接著力(剝離強度)，一般係將銅與氧化銅所構成之微粒附著於銅箔表面(粗化處理)，然後為了使銅箔具有耐熱特性，而形成黃銅或鋅等耐熱層(障壁層)。

又，最後為了防止在運送時或保存時發生表面氧化等現象，係施以藉由浸漬或電解所進行之鉻酸鹽處理或電解鋅鉻酸鹽處理等防鏽處理，藉此製成製品。

其中，尤以形成耐熱層之表面處理方法為決定銅箔表面性狀之重要關鍵。因此，形成耐熱層之金屬或合金可舉出如 Zn、Cu-Ni 合金、Cu-Co 合金及 Cu-Zn 合金等，而形成有 Zn、Cu-Ni 合金、Cu-Co 合金及 Cu-Zn 合金等之被覆層之大部分的銅箔已實用化(例如，參照專利文獻 1)。

此等之中，形成有 Cu-Zn 合金(黃銅)所構成之耐熱層的銅箔使用在由環氧樹脂等所構成之印刷電路基板時，由於具有樹脂層無污點，且經高溫保持印刷電路基板後之銅箔的剝離強度劣化少等優異特性，因此在工業上廣為使用。關於形成由此黃銅所構成之耐熱層的方法，詳述於專利文獻 2。

近年來，於印刷電路基板，特別是封裝基板之製造步驟中，為了提高抗蝕劑或增層樹脂基板與為電路面之銅箔之光澤面的密合性，係使用以硫酸、過氧化氫混合液進行軟蝕刻(soft etching)來將銅箔光澤面加以粗面化之處理。

然而，若以上述硫酸、過氧化氫混合液來對印刷電路

基板(係使用形成有由黃銅所構成之耐熱層的銅箔)之銅箔電路光澤面進行軟蝕刻，則會發生先前所形成之電路圖案兩側端部(邊緣部)之侵蝕(電路侵蝕)現象，而產生與樹脂基材之剝離強度劣化的問題。

此電路侵蝕現象，係指銅箔電路與樹脂基材之接著邊界層，亦即露出由黃銅所構成之耐熱層的電路側面被上述硫酸、過氧化氫混合液所侵蝕，而因此導致通常應呈現黃色(由黃銅所構成之故)之電路的端部附近的粗化面側呈現紅色，此部分之銅箔的剝離強度顯著劣化的現象。又，若整個電路圖案均發生此現象時，電路圖案將會自基材剝離，而成為嚴重之問題。

專利文獻 1：日本特公昭 51-35711 號公報

專利文獻 2：日本特公昭 54-6701 號公報

【發明內容】

本發明之課題，在於開發一種在不會使其他諸特性劣化下，可提高將銅箔與樹脂基材加以積層所製成之印刷電路基板之銅箔的常態剝離強度、及以高溫將印刷電路板保持規定時間後的剝離強度(以下，稱為耐熱剝離強度)，且適用作為上述電路侵蝕現象經減少之半導體封裝基板用的銅箔。特別是在於當將銅箔積層於樹脂基材，大幅提升耐熱剝離強度，且使用硫酸、過氧化氫系蝕刻液對電路進行軟蝕刻時，確立可有效防止電路侵蝕現象之銅箔的表面處理技術。

為了解決上述課題，本發明人對在銅箔上進行表面處理之條件等經過潛心研究的結果，發現在進行以下之銅箔的耐熱剝離強度提升及耐硫酸、過氧化氫性，亦即以硫酸、過氧化氫混合液所進行之銅箔光澤面的軟蝕刻時，對銅箔反側之粗化面的耐侵蝕性(耐電路侵蝕性)有效。

由以上，本發明提供：

1)一種印刷電路基板用銅箔，係在銅箔之粗化面，具備含有鎳與鋅或此等化合物之層(以下，稱為「鎳鋅層」)，以及在該層上，具備鉻酸鹽被膜層，其特徵在於，該鎳鋅層之銅箔每單位面積的鋅附著重量在 $180 \mu\text{g}/\text{dm}^2$ 以上、 $3500 \mu\text{g}/\text{dm}^2$ 以下，鍍敷被膜中之鎳重量比率{鎳附著重量/(鎳附著重量+鋅附著重量)}在 0.38 以上、0.7 以下。

2)如 1)所記載之印刷電路基板用銅箔，其中，該{鎳附著重量/(鎳附著重量+鋅附著重量)}在 0.4 以上、0.55 以下。

3)如 1)或 2)之任一項所記載之印刷電路基板用銅箔，其中，該鉻酸鹽被膜層之銅箔每單位面積的鉻附著重量在 $30 \mu\text{g}/\text{dm}^2$ 以上、 $100 \mu\text{g}/\text{dm}^2$ 以下。

4)如 1)至 3)中任一項所記載之印刷電路基板用銅箔，其中，該鎳鋅層所含有之全部鋅中，以鋅氧化物或鋅氫氧化物之形態存在之鋅佔有 45~90%。

5)如 1)至 3)中任一項所記載之印刷電路基板用銅箔，其中，該鎳鋅層所含有之全部鎳中，以鎳氧化物或鎳氫氧化物之形態存在之鎳佔有 60~80%。

6)如 1)至 5)中任一項所記載之印刷電路基板用銅箔，

其中，在該鉻酸鹽層上，進一步具備矽烷偶合劑層。

7)如 1)至 6)中任一項所記載之印刷電路基板用銅箔，其中，銅箔為電解銅箔，粗化面為電鍍時之粗面、或是對此粗面進一步施以粗化處理之面、或是對電解銅箔之光澤面施以粗化處理之面。

8)如 1)至 6)中任一項所記載之印刷電路基板用銅箔，其中，銅箔為壓延銅箔，粗化面為對該壓延銅箔施以粗化處理之面。

9)一種印刷電路基板用覆銅積層板，係將 1)至 8)中任一項所記載之印刷電路基板用銅箔與印刷電路基板用樹脂基材加以貼合而製成。

如以上所示，本發明之印刷電路基板用銅箔，為了不使印刷電路基板經高溫保持後之銅箔的剝離強度發生劣化，係使用鎳鋅層，而並不使用被認為是以往所需要件之由黃銅所構成的耐熱層。

藉此，可大幅地提升銅箔之耐熱剝離強度。且，藉此可得到能夠有效防止因藥品所造成之電路侵蝕現象，特別是能夠提升耐硫酸、過氧化氫性之新穎的特性，作為印刷電路基板用銅箔(特別是半導體封裝基板用銅箔)、以及將銅箔與樹脂基材加以貼合所製成之覆銅積層板(特別是半導體封裝基板用覆銅積層板)極為有效。當然，亦可使用作為一般之印刷電路基板用銅箔。

【實施方式】

接著，為了容易理解本發明，係具體且詳細地對本發明進行說明。

本發明之銅箔，雖然電解銅箔及壓延銅箔皆可使用，但是在電解銅箔之情形時，可適用在電鍍時之粗面。又，並且可對此粗面進一步施以粗化處理。例如，為了提升樹脂基材與積層後之銅箔的剝離(peel)強度，係在脫脂後之銅箔表面施以粗化處理(例如銅之「瘤」狀電沉積)的電解銅箔，並可直接使用之。

一般，於鼓式電解銅箔製造裝置，一側(鼓側)為光澤面，相反側則為粗面。而於壓延銅箔，則為任一側皆具有光澤之壓延面。於本發明中，雖然電解銅箔具有粗面與光澤面，但為粗面時，則可直接加以使用。而電解銅箔之光澤面，為了進一步提高剝離強度，係施以粗化處理，形成粗化面。

於壓延銅箔，亦同樣地施以粗化處理。粗化處理，無論是何種情形，皆可使用業已公知之粗化處理，並無特別限制。

本發明之粗化面，係指電解銅箔之電鍍時的粗面，及施有粗化處理之電解銅箔或壓延銅箔的粗化處理面，可適用於所有之銅箔。

首先，對半導體封裝基板用銅箔，並不設置以往即被認為是必須之黃銅被覆層。以往，若無黃銅被覆層，雖會擔心印刷電路基板在高溫下保持一定時間後其銅箔之剝離強度(耐熱剝離強度)會發生下降等之特性下降，但形成鎳鋅

層來代替黃銅被覆層，以提升耐熱剝離強度。因此，於本發明中，不在以往被認為是常識之銅箔上形成黃銅被覆層，係重要特徵之一。

鎳鋅層，並非均勻之鎳-鋅合金，而是包含鎳及鋅之一部份為氧化物或氫氧化物者，例如，包含含有表面氧化膜或氫氧化膜之鎳鋅層者。

如上述，本發明之半導體封裝基板用銅箔，係由形成在銅箔之粗化面(為與樹脂之接著面)的鎳鋅層、鉻酸鹽被膜層及視需要所設之矽烷偶合劑層所構成。銅箔，可使用上述之壓延銅箔或電解銅箔。又鉻酸鹽被膜層，可使用電解鉻酸鹽被膜層或浸漬鉻酸鹽被膜層。

本發明，如上述，例如係在銅箔之粗化面，形成含有鎳與鋅或此等化合物之層(以下，稱為「鎳鋅層」)，惟必須使上述鎳鋅層之銅箔每單位面積的鋅附著重量在 $180 \mu\text{g}/\text{dm}^2$ 以上、 $3500 \mu\text{g}/\text{dm}^2$ 以下。若鋅附著重量未達 $180 \mu\text{g}/\text{dm}^2$ ，則高溫加熱後之剝離強度的劣化將會加劇。又，若鋅附著重量在 $3500 \mu\text{g}/\text{dm}^2$ 以上時，則硫酸、過氧化氫系蝕刻液所造成之電路端部的侵蝕將會變得顯著。

必須使{鎳附著重量/(鎳附著重量+鋅附著重量)}在 0.38 以上、0.7 以下。若未達 0.38，則無法有效防止電路侵蝕現象。又，若在 0.7 以上，則耐熱剝離強度將會降低。

鎳鋅層，通常係以下述條件來形成。然而，只要是可達成鎳鋅層之每單位面積的鋅附著重量在 $180 \mu\text{g}/\text{dm}^2$ 以上、 $3500 \mu\text{g}/\text{dm}^2$ 以下，{鎳附著重量/(鎳附著重量+鋅附著

重量)}在 0.38 以上、0.7 以下之電鍍條件的話，則並無特別限制，亦可使用其他的電鍍條件。

(鍍敷液組成)

使 Ni: 10g/L ~ 30g/L, Zn: 1g/L ~ 15g/L, 硫酸 (H₂SO₄): 1g/L ~ 12g/L 為基本鍍浴。

並視需要，添加氯化物離子：1g/L ~ 5g/L。

(電流密度) 3 ~ 40A/dm²

接著，此鉻酸鹽被膜層之製作，鉻酸鹽處理可適用電解鉻酸鹽處理、浸漬鉻酸鹽處理、及鉻酸鹽鍍浴中含有鋅之鋅鉻酸鹽處理。

無論是在任何一種情形，若鉻附著重量未達 30 μ g/dm²，則由於增加耐酸性與耐熱性之效果少，因此使鉻附著重量在 30 μ g/dm² 以上。又，若鉻附著重量超過 100 μ g/dm² 時，則鉻酸鹽處理之效果將會飽和，鉻附著重量無法再增加。若總結此等，則鉻酸鹽處理層中每單位面積之鉻附著重量較佳為 30 ~ 100 μ g/dm²。

用以形成上述鉻酸鹽被膜層之條件之例記載如下。然而，如上述，並不必要受到此條件之限制，業已公知之鉻酸鹽處理皆可使用。

一般，浸漬鉻酸鹽處理之情形，可達成每單位面積之鉻附著重量 30 ~ 40 μ g/dm²。又，電解鉻酸鹽處理之情形，則可達成每單位面積之鉻附著重量 30 ~ 100 μ g/dm²。

此防銹處理，係會對銅箔之耐酸性與耐熱性造成影響的因素之一，藉由鉻酸鹽處理，由於可更加提升銅箔之耐

藥品性與耐熱性，因此為有效。

(a) 浸漬鉻酸鹽處理之一例

CrO_3 或 $\text{K}_2\text{Cr}_2\text{O}_7$: 1~12g/L, $\text{Zn}(\text{OH})_2$ 或 $\text{ZnSO}_4 \cdot 7\text{H}_2\text{O}$: 0~10g/L, Na_2SO_4 : 0~20g/L, pH 2.5~12.5, 溫度: 20~60°C, 時間: 0.5~20 秒

(b) 電解鉻酸鹽處理之一例

CrO_3 或 $\text{K}_2\text{Cr}_2\text{O}_7$: 1~12g/L, $\text{Zn}(\text{OH})_2$ 或 $\text{ZnSO}_4 \cdot 7\text{H}_2\text{O}$: 0~10g/L, Na_2SO_4 : 0~20g/L, pH 2.5~12.5, 溫度: 20~60°C, 電流密度 0.5~5A/dm², 時間: 0.5~20 秒

本發明之印刷電路基板用銅箔所使用之矽烷偶合劑，較佳為，至少含有四烷氧矽烷、與具備有具有與樹脂之反應性之官能基的烷氧矽烷之 1 種以上。此矽烷偶合劑之選擇亦為任意，但較佳為考慮與樹脂之接著性來加以選擇。

並且，本發明，提供一種上述 1)~8)之任一項所記載之印刷電路基板用銅箔，及 9)所記載之將印刷電路基板用銅箔與樹脂基材加以貼合所製成之覆銅積層板。

接著，於此防銹層上，施以矽烷偶合劑處理(塗布後，乾燥)。

矽烷偶合劑處理之條件如下述。

將含有 0.2 體積%之環氧矽烷(epoxysilane)與 0.4 體積%之 TEOS(四乙氧矽烷)的水溶液調整成 pH5, 進行塗布，然後加以乾燥。

[試驗方法]

使用將上述方式所製成之銅箔與下述之樹脂基材加以

積層接著而成的印刷電路基板，實施各試驗，進行銅箔與樹脂基材之密合性的評價、與每單位面積之鎳及鋅的鍍敷附著重量的測定。又，藉由 XPS(X 射線光電子光譜法)來測定鎳鋅層中所含有之鎳及鋅之價數為 0 的金屬狀態與價數為 2 的氧化狀態的存在比。

與銅箔積層之樹脂基材，係使用以下之 2 種類。

FR-4 樹脂(玻璃布基材環氧樹脂)

BT 樹脂(三氫雜苯-雙馬來亞醯胺系樹脂，商標名：三菱瓦斯化學股份有限公司製 GHPL-802)

另，BT 樹脂，耐熱性高，係半導體封裝用印刷電路基板所使用之材料。

(1)使用 FR-4 基板之常態剝離強度與耐熱剝離強度的測定

對將銅箔形成有鎳鋅層之面與 FR-4 樹脂基材加以積層所製成的積層板上的銅箔進行蝕刻，在積層板上形成 10mm 寬的銅箔電路。將此電路加以剝離，測定常態剝離強度。接著，測定將上述形成有 10mm 寬之銅箔電路的積層板於大氣中以 180°C 加熱 2 天後之剝離強度(以下稱為耐熱剝離強度)、以及與該常態剝離強度相較之相對劣化率(損耗%)。FR-4 基板若與 BT 基板相比較，則耐熱性顯得較差。因此，當使用 FR-4 基板時，若具有良好的耐熱剝離強度與低劣化率，則使用 BT 基板時，亦會具有充分的耐熱剝離強度與劣化率。

(2)使用 BT 基板之常態剝離強度與耐硫酸過氧化氫性

的測定

對將銅箔形成有鎳鋅層之面與 BT 樹脂基材加以積層所製成的積層板上的銅箔進行蝕刻，在積層板上形成 0.4mm 寬的銅箔電路。將此電路加以剝離，測定常態剝離強度。接著，使用上述形成有 0.4mm 寬之銅箔電路的積層板，進行耐硫酸、過氧化氫性試驗。

此試驗，係將積層板上之銅箔電路浸漬於含有硫酸 100 ~ 400g/L、過氧化氫 10 ~ 60g/L 的蝕刻液，將銅箔電路厚度蝕刻掉 2 μ m 後，測定剝離強度以及與該常態剝離強度相較之相對劣化率(損耗%)。

此時之剝離強度的測定，可說是在過份嚴酷的環境下，當使用 FR-4 基板時，係較一般所進行之耐藥品性的評價更加過份嚴酷的條件。因此，當使用 BT 基板時，若具有良好的耐硫酸、過氧化氫性，則 FR-4 基板亦會具有充分的耐藥品性(特別是耐硫酸、過氧化氫性)。

(3)每單位面積之鎳及鋅之鍍敷附著重量的測定

使銅箔形成有鎳鋅層之面以露出於表面的方式與 FR-4 樹脂基材積層，製作積層板。接著，以鹽酸或硝酸將露出於積層板表面之鎳鋅層與其母層之銅加以溶解，藉由進行溶解液中之鎳及鋅濃度的化學分析，來測定每單位面積之鎳及鋅的附著重量。

(4)鋅及鎳之金屬/氧化狀態的解析

使用 XPS(X 射線光電子光譜法)，來測定鎳鋅層中所含有之鎳及鋅之價數為 0 的金屬狀態與價數為 2 的氧化狀態

的存在比。測定，係一邊藉由氫離子濺鍍對銅箔厚度進行蝕刻，一邊從最表面至銅層(為鎳鋅層之基底)為止間歇地進行，在自最表面起之深度，將各深度所得之氧化狀態之鎳及鋅的存在比加以積分，藉此計算出氧化鎳及氧化鋅(皆包含氫氧化物)在鎳鋅層全體的平均存在比。

測定所使用之機器為 KRATOS 公司製造之 AXIS-HS，氫離子濺鍍的輸出為 52.5W。於此條件下，銅箔厚度會在 1 分鐘被蝕刻掉約 20\AA 。濺鍍時間係以 15~100 分鐘之條件進行。

實施例

接著，說明實施例及比較例。其結果示於以下各表。另，本實施例僅為表示較佳之一例者，本發明並不限定於此等之實施例。因此，包含於本發明之技術思想的變形、其他之實施例或態樣，全部包含於本發明。

另，為了與本發明進行比對，係揭露有比較例。

(實施例 1-7，比較例 1-2)

使用厚度 $12\mu\text{m}$ 之電解銅箔，以下述所表示之條件，藉由電鍍將鎳鋅層形成在此銅箔的粗化面(表面平均粗糙度： $3.8\mu\text{m}$)。每單位面積之鎳及鋅的鍍敷附著重量與鍍敷被膜中的鎳重量比率示於表 1。

(電鍍液組成) Ni: 13g/L, Zn: 5g/L, 硫酸(H_2SO_4): 8.5g/L

(電流密度) $20\text{A}/\text{dm}^2$

(鍍敷時間) 0.5~10 秒

並且，在此鎳鋅層上，進行鉻酸鹽處理，形成防銹層。

以下表示處理條件。

CrO_3 : 4.0g/L , $\text{ZnSO}_4 \cdot 7\text{H}_2\text{O}$: 2.0g/L , Na_2SO_4 : 15g/L ,
pH : 4.2 , 溫度 : 45°C , 電流密度 3.0A/dm² , 時間 : 1.5 秒

[表 1]

Ni-Zn 鍍敷	鍍敷附着重量				FR-4 基板特性			BT 基板特性		
	電流密度 A/dm ²	Ni 附着重量 μg/dm ²	Zn 附着重量 μg/dm ²	Ni 重量比率	常態剝離 kN/m	耐熱剝離 kN/m	相對劣化率(%)	常態剝離 kN/m	硫酸、過氧化氫水處理後 kN/m	相對劣化率(%)
實施例 1	20	128	194	0.40	1.57	1.49	5	1.20	1.08	10
實施例 2	20	252	313	0.45	1.57	1.50	5	1.24	1.09	12
實施例 3	20	476	581	0.45	1.53	1.45	5	1.04	0.93	11
實施例 4	20	682	628	0.52	1.53	1.55	-1	1.04	0.93	11
實施例 5	20	998	1292	0.44	1.59	1.52	5	1.21	1.07	12
實施例 6	20	1599	2058	0.44	1.68	1.59	5	1.18	1.03	13
實施例 7	20	1981	3381	0.38	1.64	1.65	-1	1.04	0.91	13
比較例 1	20	124	159	0.44	1.51	0.69	54	1.01	0.96	5
比較例 2	20	2395	3909	0.38	1.67	1.67	0	1.10	0.93	16

由於電流密度固定($20\text{A}/\text{dm}^2$)，因此鍍敷附著重量係隨著鍍敷時間而變化。鍍敷時間係在 $0.5\sim 10$ 秒之範圍來進行處理。每單位面積之鋅的附著重量為 $194\sim 3381\ \mu\text{g}/\text{dm}^2$ ，鍍敷被膜中之鎳重量比率為 $37\sim 52$ 重量%。此等之條件，皆在本發明之範圍。

於 FR-4 基板之常態剝離強度為 $1.53\sim 1.68\text{kN}/\text{m}$ ，耐熱剝離強度為 $1.45\sim 1.65\text{kN}/\text{m}$ ，劣化率在 5% 以下之範圍，皆顯示出良好的常態剝離強度與耐熱剝離強度。另一方面，於 BT 基板之常態剝離強度為 $1.04\sim 1.24\text{kN}/\text{m}$ 之範圍。以硫酸、過氧化氫混合液處理後的剝離強度為 $0.91\sim 1.09\text{kN}/\text{m}$ ，劣化率為 $10\sim 13\%$ ，顯示出良好之性質。

然而，於比較例 1 中，鋅之每單位面積的附著重量為 $159\ \mu\text{g}/\text{dm}^2$ ，並不符本發明。於此比較例 1 中，於 FR-4 基板之常態剝離強度為 $1.51\text{kN}/\text{m}$ ，耐熱剝離強度為 $0.69\text{kN}/\text{m}$ ，劣化率為 54% ，耐熱剝離強度大幅下降。

另一方面，於比較例 2 中，鋅的附著量為 $3909\ \mu\text{g}/\text{dm}^2$ ，並不符本發明。於此比較例 2 中，於 BT 基板(過份嚴酷之環境下)之常態剝離強度為 $1.10\text{kN}/\text{m}$ ，以硫酸、過氧化氫混合液處理後的剝離強度為 $0.93\text{kN}/\text{m}$ ，劣化率為 16% ，具有必要充分之特性。然而，由於 Ni 之附著重量變多，故在形成銅箔電路時，Ni 未受到蝕刻而殘留下來，成為電路不良的原因。因此，作為印刷電路基板用銅箔之表面處理並不適當，比較例 2 並不符本發明。

由以上，於本實施例 1~7 中，FR-4 基板具有良好的剝

離強度與耐熱剝離強度，BT 基板之耐硫酸、過氧化氫性試驗顯示出良好的耐藥品性。因此，於本實施例中，高溫加熱後之剝離強度的劣化少，且可理解保有可大幅改善電路侵蝕現象之有效特性。

特別是在將樹脂基材與銅箔加以積層，並使用硫酸、過氧化氫系蝕刻液對電路進行軟蝕刻時，可得到能夠有效防止電路侵蝕現象的銅箔表面處理技術。

(實施例 8-13)

以下述所示之條件，改變電流密度，形成鎳鋅層。每單位面積之鎳及鋅的鍍敷附著重量、與鍍敷被膜中之鎳重量比率示於表 2。

(電流密度) $3 \sim 40 \text{ A/dm}^2$

(鍍敷時間) 0.5 ~ 10 秒

上述電流密度以外之製造條件，係與實施例 1 ~ 7 相同。基板之種類及剝離強度之測定亦為與實施例 1 ~ 7 相同的條件。此結果同樣地示於表 2。

[表 2]

	Ni-Zn 鍍敷				鍍敷附著重量			FR-4 基板特性			BT 基板特性		
	電流密度 A/dm ²	Ni 附著重量 μg/dm ²	Zn 附著重量 μg/dm ²	Ni 重量比率	常態剝離 kN/m	耐熱剝離 kN/m	相對劣化率(%)	常態剝離 kN/m	硫酸、過氧化氫水處理後 kN/m	相對劣化率(%)			
實施例 8	3	590	724	0.45	1.50	1.52	-2	0.92	0.88	4			
實施例 9	5	246	330	0.43	1.56	1.45	7	0.98	0.91	8			
實施例 10	10	372	411	0.48	1.50	1.45	4	1.03	0.94	8			
實施例 11	15	436	438	0.50	1.48	1.40	6	1.03	0.98	5			
實施例 12	25	641	588	0.52	1.48	1.50	-1	1.04	0.93	11			
實施例 13	40	359	367	0.49	1.51	1.47	2	0.98	0.96	3			

鍍敷附著重量如表 2 所示，每單位面積之鋅的附著重量為 $330 \sim 724 \mu\text{g}/\text{dm}^2$ ，鍍敷被膜中之鎳重量比率為 43~52 重量%。此等之條件，皆在本發明之範圍。

若電流密度低於 $3\text{A}/\text{dm}^2$ ，則由於不會生成鎳鋅層，故作為本案之鎳鋅層的鍍敷條件並不適當。又，若電流密度超過 $40\text{A}/\text{dm}^2$ ，則由於在陰極(銅箔)會產生大量的氫，電流效率會變得極低，故作為鎳鋅層的處理條件並不適當。因此，形成本案之鎳鋅層時的電流密度，較佳為 $3 \sim 40\text{A}/\text{dm}^2$ 。

於 FR-4 基板之常態剝離強度為 $1.48 \sim 1.56\text{kN}/\text{m}$ ，耐熱剝離強度為 $1.40 \sim 1.52\text{kN}/\text{m}$ ，劣化率在 7% 以下的範圍，皆顯示出良好的常態剝離強度與耐熱剝離強度。

另一方面，於 BT 基板之常態剝離強度為 $0.92 \sim 1.04\text{kN}/\text{m}$ ，以硫酸、過氧化氫混合液處理後的剝離強度為 $0.88 \sim 0.98\text{kN}/\text{m}$ ，劣化率為 3~11%，顯示出良好的性質。

由以上，於本實施例 8~13 中，FR-4 基板具有良好的剝離強度與耐熱剝離強度，BT 基板則顯示出良好的耐硫酸、過氧化氫性。因此，於本實施例中，高溫加熱後之剝離強度的劣化少，可理解保有可大幅改善電路侵蝕現象之有效特性。

(實施例 1、7、14，比較例 3、4)

接著，說明鍍敷被膜中之 Ni 重量比率的範圍。作為一例，實施例 1、7、14 及比較例 3、4 示於表 3。又，每單位面積之鎳及鋅的鍍敷附著重量與鍍敷被膜中的鎳重量比率示於表 3。

上述以外之製造條件，係與實施例 1~13 相同。基板之種類及剝離強度之測定亦為與實施例 1~13 相同的條件。此結果同樣地示於表 3。鍍敷被膜中的 Ni 重量比率為 0.38~0.54。

於 FR-4 基板之常態剝離強度為 1.54~1.64kN/m，耐熱剝離強度為 1.42~1.65kN/m，劣化率在 8% 以下的範圍，皆顯示出良好的常態剝離強度與耐熱剝離強度。

[表 3]

	Ni-Zn 鍍敷		鍍敷附著重量				FR-4 基板特性				BT 基板特性			
	電流密度 A/dm ²	Ni 附著重量 $\mu\text{g}/\text{dm}^2$	Zn 附著重量 $\mu\text{g}/\text{dm}^2$	Ni 重量比率	常態剝離 kN/m	耐熱剝離		常態剝離 kN/m	硫酸、過氧化氫水處理後	相對劣化率(%)	相對劣化率(%)	kN/m	kN/m	相對劣化率(%)
						kN/m	相對劣化率(%)							
實施例7	20	1981	3381	0.38	1.64	1.65	-1	1.04	0.91		1.04	0.91	13	
實施例1	20	128	194	0.40	1.57	1.49	5	1.20	1.08		1.20	1.08	10	
實施例14	25	725	619	0.54	1.54	1.42	8	1.07	0.91		1.07	0.91	15	
比較例3	20	120	206	0.37	1.39	0.97	30	1.12	0.91		1.12	0.91	19	
比較例4	40	745	233	0.76	1.50	1.02	32	1.01	0.92		1.01	0.92	9	

另一方面，於 BT 基板之常態剝離強度為 1.04 ~ 1.20kN/m，以硫酸、過氧化氫混合液處理後的剝離強度為 0.91 ~ 1.08kN/m，劣化率為 13 ~ 15%，顯示出良好的性質。

然而，於比較例 3 中，Ni 重量比率為 0.37，並不符合本發明。於此比較例 3 中，於 FR-4 基板之常態剝離強度為 1.39kN/m，耐熱剝離強度為 0.97kN/m，劣化率為 30%，耐熱剝離強度大幅下降。

另一方面，於比較例 4 中，Ni 重量比率為 0.76，並不符合本發明。於此比較例 4 中，於 FR-4 基板之常態剝離強度為 1.50kN/m，耐熱剝離強度為 1.02kN/m，劣化率為 32%，與比較例 3 同樣地，耐熱剝離強度大幅下降。

因此，鍍敷被膜中的 Ni 重量比率的範圍，較佳為 0.38 ~ 0.70，更佳為 0.40 ~ 0.54。

(實施例 15 ~ 19)

以下述所示之條件，改變鍍敷浴組成，形成鎳鋅層。每單位面積之鎳及鋅的鍍敷附著重量與鍍敷被膜中的鎳重量比率示於表 4。在此，與實施例 1 ~ 14 不同之處在於改變鍍敷浴之成分組成。

實施例 15 ~ 19 之鍍敷浴的成分組成表示如下。

(實施例 15 之鍍敷液組成) Ni: 10g/L, Zn: 1g/L, 硫酸 (H_2SO_4): 8.5g/L。

(實施例 16 之鍍敷液組成) Ni: 20g/L, Zn: 8g/L, 硫酸 (H_2SO_4): 1g/L。

(實施例 17 之鍍敷液組成) Ni: 25g/L, Zn: 12g/L, 硫

酸 (H_2SO_4) : 12g/L。

(實施例 18 之鍍敷液組成) Ni : 30g/L, Zn : 15g/L, 硫酸 (H_2SO_4) : 8.5g/L。

(實施例 19 之鍍敷液組成) Ni : 10g/L, Zn : 1g/L, 硫酸 (H_2SO_4) : 6g/L, 氯化物離子 : 5g/L。

(電流密度) 20~25A/dm²

(鍍敷時間) 1~8 秒

上述以外之製造條件，係與實施例 1~7 相同。基板之種類及剝離強度之測定亦為與實施例 1~7 相同的條件。此結果同樣地示於表 4。

[表 4]

	Ni-Zn 鍍敷		鍍敷附著重量			FR-4 基板特性			BT 基板特性		
	電流密度 A/dm ²	Ni 附著重量 μg/dm ²	Zn 附著重量 μg/dm ²	Ni 重量比率	常態剝離 kN/m	耐熱剝離		常態剝離 kN/m	硫酸、過氧化氫水處理後 kN/m	相對劣化率(%)	相對劣化率(%)
						kN/m	相對劣化率(%)				
實施例 15	25	318	320	0.50	1.57	1.50	5	1.09	0.91		17
實施例 16	20	381	463	0.45	1.62	1.59	2	0.98	0.89		9
實施例 17	20	668	817	0.45	1.52	1.56	-2	0.98	0.91		8
實施例 18	20	637	807	0.44	1.59	1.57	2	1.09	0.97		11
實施例 19	20	425	467	0.48	1.58	1.47	7	1.04	0.96		8

每單位面積之鋅的附著重量為 $320\sim 817\mu\text{g}/\text{dm}^2$ ，鍍敷被膜中之鎳重量比率為 $44\sim 50$ 重量%。此等之條件，皆在本發明之範圍。

於 FR-4 基板之常態剝離強度為 $1.52\sim 1.62\text{kN}/\text{m}$ ，耐熱剝離強度為 $1.47\sim 1.59\text{kN}/\text{m}$ ，劣化率為 7% 以下之範圍，皆顯示出良好的剝離強度與耐熱剝離強度。

另一方面，於 BT 基板之常態剝離強度為 $0.98\sim 1.09\text{kN}/\text{m}$ 。以硫酸、過氧化氫混合液處理後的剝離強度為 $0.89\sim 0.97\text{kN}/\text{m}$ ，劣化率為 $8\sim 17\%$ ，顯示出良好之性質。

由以上，於本實施例 15~19 中，FR-4 基板具有良好的剝離強度與耐熱剝離強度，BT 基板則顯示出良好的耐硫酸過氧化氫性。因此，於本實施例中，高溫加熱後之剝離強度的劣化少，可理解保有可大幅改善電路侵蝕現象之有效特性。

由以上，在製作本發明之鎳鋅層時的鍍敷浴的條件，較佳為鎳濃度 $10\sim 30\text{g}/\text{L}$ ，鋅濃度 $1\sim 15\text{g}/\text{L}$ ，硫酸濃度 $1\sim 12\text{g}/\text{L}$ ，氯化物離子 $0\sim 5\text{g}/\text{L}$ 。若不在此等之濃度範圍，鎳或鋅濃度變濃，則由於會對廢水處理造成影響，因此作為鍍敷浴之條件並不佳。又，若成分濃度偏低時，則除了會因鍍敷之濃度變化等的主要原因造成鍍敷浴的管理困難以外，而且電流效率會極度降低，因此作為鍍敷浴之條件並不佳。

(實施例 20~22)

在此，說明改變鉻酸鹽處理之方法時的實施例。

本實施例，係以與實施例 1-7 相同所示的條件，來形成鎳鋅層。為了進行比較，電流密度與鍍敷時間係為相同的條件(電流密度 $20\text{A}/\text{dm}^2$ ，鍍敷時間 1.8 秒)。每單位面積之鎳及鋅的鍍敷附著重量與鍍敷被膜中之鎳及鋅的重量比率，同樣地示於表 5。

在此，與實施例 1~7 不同之處，在於改變鉻酸鹽處理之條件。於實施例 1~7 中，進行有電解鋅鉻酸鹽處理。實施例 20~22 之鉻酸鹽處理的條件如下述。

(實施例 20 之鉻酸鹽處理) 此係在鉻酸鹽浴中不含有鋅之電解鉻酸鹽處理。

CrO_3 : $6.0\text{g}/\text{L}$ ， pH : 10.0，溫度: 25°C ，電流密度: $2\text{A}/\text{dm}^2$ ，時間: 2 秒。

(實施例 21 之鉻酸鹽處理) 此係電解鋅鉻酸鹽處理。

CrO_3 : $1.5\text{g}/\text{L}$ ， $\text{ZnSO}_4 \cdot 7\text{H}_2\text{O}$: $1.0\text{g}/\text{L}$ ， Na_2SO_4 : $10\text{g}/\text{L}$ ， pH : 4.5，溫度: 50°C ，電流密度: $1.5\text{A}/\text{dm}^2$ ，時間: 2 秒。

(實施例 22 之鉻酸鹽處理) 此係浸漬鋅鉻酸鹽處理。

CrO_3 : $3.5\text{g}/\text{L}$ ， $\text{ZnSO}_4 \cdot 7\text{H}_2\text{O}$: $2.4\text{g}/\text{L}$ ， Na_2SO_4 : $15\text{g}/\text{L}$ ， pH : 4.2，溫度: 40°C ，時間: 10 秒。

基板之種類及剝離強度之測定為與實施例 1~7 相同的條件。此結果同樣地示於表 5。

[表 5]

	Ni-Zn 鍍敷		鍍敷附著重量				FR-4 基板特性			BT 基板特性		
	電流密度	Ni 附著重量	Zn 附著重量	Ni 重量比率	常態剝離	耐熱剝離		常態剝離	硫酸、過氧化氫水處理後			
	A/dm ²	μg/dm ²	μg/dm ²		kN/m	kN/m	相對劣化率(%)	kN/m	kN/m	相對劣化率(%)		
實施例20	20	329	434	0.43	1.51	1.47	3	1.03	0.94		8	
實施例21	20	461	552	0.46	1.54	1.50	3	1.01	0.83		17	
實施例22	20	312	347	0.47	1.48	1.43	3	1.08	0.98		9	

如表 1 所示，實施例 20~22，鋅之附著量為 347~552 $\mu\text{g}/\text{dm}^2$ ，Ni 比率為 43~47 重量%。此等之條件皆在本發明之範圍。於 FR-4 基板之常態剝離強度為 1.48~1.54kN/m，耐熱剝離強度為 1.43~1.50kN/m，劣化率為 3% 以下之範圍，皆顯示出良好的剝離強度。

另一方面，於 BT 基板之常態剝離強度為 1.01~1.08kN/m，以硫酸、過氧化氫混合液處理後的剝離強度為 0.83~0.98kN/m，劣化率為 8~17%，顯示出良好的性質。

由以上，於本實施例 20~22 中，FR-4 基板具有良好的剝離強度與耐熱性，BT 基板顯示出良好的耐硫酸、過氧化氫性。因此，於本實施例，高溫加熱後之剝離強度的劣化少，可理解藉由選擇基板與蝕刻液，可保有可大幅改善電路侵蝕現象之有效特性。

從實施例 20~22 可知，本案之形成有鎳鋅層之銅箔的耐熱性與耐藥品性，由於不會受到鉻酸鹽處理之種類的影響，因此可適用各種鉻酸鹽處理作為防銹處理。

從以上之實施例及比較例可知，本發明幾乎不會發生因硫酸、過氧化氫液所造成之粗化面的侵蝕，高溫加熱後之剝離強度的劣化少等，在不會降低以往之由黃銅所構成之耐熱處理層的特性下，可大幅改善電路侵蝕現象。

接著，說明本案之鎳鋅層所含之鎳及鋅的化學狀態。

於一般合金鍍敷被膜，構成被膜之金屬元素為合金化，僅存在於最表層之極小部分的金屬元素因與大氣接觸而呈氧化狀態。

然而，若根據 XPS 之測定結果，本案之鎳鋅層並非鎳鋅合金本身，被膜中之鎳及鋅具有 0 價之金屬狀態與 2 價之氧化狀態(氧化物或氫氧化物)不僅共存於最表層且還共存於銅之基底的構造。例如於實施例 14 中，被膜中之全部鎳中，為氧化物或氫氧化物之化學形態者佔 55%，被膜中之全部鋅中，呈 2 價之氧化狀態者佔 72%。

本案之藉由表面處理所得之鎳鋅層，被膜中之全部鋅中，可確認為氧化物或氫氧化物之化學形態者的比率範圍為 45~90%，同樣地被膜中之全部鎳中，為氧化物或氫氧化物之化學形態者的比率範圍為 60~80%。如實施例所示，可確認於此種構成下，可發揮所欲之特性與效果。本發明，係包含此等之條件全部者。

於上述中，雖對適用於電解銅箔之粗化面之情形進行說明，但是當然地亦同樣適用於光澤面經施以粗化處理之電解銅箔。並且經施以粗化處理之壓延銅箔亦相同。若使用電解銅箔及壓延銅箔之粗化面，雖然會因粗化處理之形狀、表面粗糙度的不同，使得常態剝離強度之絕對值產生不同，但是可降低耐熱剝離強度及硫酸、過氧化氫水處理後之剝離強度與常態剝離比較的相對劣化率。

於本發明之印刷電路基板用銅箔，特別是將選擇鎳鋅層之最佳條件作為發明之中心課題。藉此，以大幅提升銅箔之耐熱剝離強度，且有效防止電路侵蝕現象，使耐硫酸、過氧化氫性恆常穩定地發揮效力。

因此，應可容易理解電解銅箔及壓延銅箔之選擇或粗

化面之選擇，可視目的來任意地加以選擇。

產業上之可利用性

如以上所示，本發明之印刷電路基板用銅箔，為了不使高溫加熱後與樹脂之剝離強度劣化，故係使用鎳鋅層，而可大幅提升銅箔之耐熱剝離強度。又，藉此能夠賦予可有效防止電路侵蝕現象，可使耐硫酸、過氧化氫性恆常穩定地發揮效力之新穎特性，近年來印刷電路之微細圖案化及高頻化發展中，可適用作為印刷電路基板用銅箔(特別是半導體封裝基板用銅箔)及將銅箔與樹脂基材加以貼合所製成之印刷電路基板(特別是半導體封裝基板)用覆銅積層板。

【圖式簡單說明】

無

【主要元件符號說明】

無

七、申請專利範圍：

1. 一種印刷電路基板用銅箔，係在銅箔之粗化面，具備含有鎳或鋅之氧化物或者鎳或鋅之氫氧化物之層(以下，稱為「鎳鋅層」)，以及在該層上，具備鉻酸鹽被膜層，其特徵在於：

該鎳鋅層之每單位面積的鋅附著重量在 $180 \mu\text{g}/\text{dm}^2$ 以上、 $3500 \mu\text{g}/\text{dm}^2$ 以下，鎳鋅層中之鎳重量比率{鎳附著重量/(鎳附著重量+鋅附著重量)}在 0.38 以上、0.7 以下。

2. 如申請專利範圍第 1 項之印刷電路基板用銅箔，其中，該{鎳附著重量/(鎳附著重量+鋅附著重量)}在 0.4 以上、0.55 以下。

3. 如申請專利範圍第 1 項之印刷電路基板用銅箔，其中，該鉻酸鹽被膜層之銅箔每單位面積的鉻附著重量在 $30 \mu\text{g}/\text{dm}^2$ 以上、 $100 \mu\text{g}/\text{dm}^2$ 以下。

4. 如申請專利範圍第 1 至 3 項中任一項之印刷電路基板用銅箔，其中，該鎳鋅層所含有之全部鋅中，以鋅氧化物或鋅氫氧化物之形態存在之鋅佔有 45~90%。

5. 如申請專利範圍第 1 至 3 項中任一項之印刷電路基板用銅箔，其中，該鎳鋅層所含有之全部鎳中，以鎳氧化物或鎳氫氧化物之形態存在之鎳佔有 60~80%。

6. 如申請專利範圍第 1 至 3 項中任一項之印刷電路基板用銅箔，其中，在該鉻酸鹽層上，進一步具備矽烷偶合劑層。

7. 如申請專利範圍第 1 至 3 項中任一項之印刷電路基板

用銅箔，其中，銅箔為電解銅箔，粗化面為電鍍時之粗面，或是對此粗面進一步施以粗化處理之面、或是對電解銅箔之光澤面施以粗化處理之面。

8.如申請專利範圍第1至3項中任一項之印刷電路基板用銅箔，其中，銅箔為壓延銅箔，粗化面為對該壓延銅箔施以粗化處理之面。

9.一種印刷電路基板用覆銅積層板，係將申請專利範圍第1至8項中任一項之印刷電路基板用銅箔與印刷電路基板用樹脂基材加以貼合而製成。

八、圖式：

無