

(19) 日本国特許庁(JP)

(12) 公 開 特 許 公 報(A)

(11) 特許出願公開番号
特開2006-146231
(P2006-146231A)

(43) 公開日 平成18年6月8日(2006. 6. 8)

(51) Int. Cl.	F I	テーマコード (参考)
G09G 3/28 (2006.01)	G09G 3/28 H	5C080
G09G 3/288 (2006.01)	G09G 3/28 B	5C580
G09G 3/20 (2006.01)	G09G 3/28 E	
	G09G 3/20 611C	
	G09G 3/20 642C	
審査請求 未請求 請求項の数 24 O L (全 55 頁) 最終頁に続く		

(21) 出願番号 特願2005-336147 (P2005-336147)	(71) 出願人 590001669
(22) 出願日 平成17年11月21日 (2005. 11. 21)	エルジー電子株式会社
(31) 優先権主張番号 10-2004-0095414	大韓民国, ソウル特別市永登浦区汝矣島洞 2 O
(32) 優先日 平成16年11月19日 (2004. 11. 19)	(74) 代理人 110000165
(33) 優先権主張国 韓国 (KR)	グローバル・アイピー東京特許業務法人
(31) 優先権主張番号 10-2004-0103261	(72) 発明者 ヤン ヒチャン
(32) 優先日 平成16年12月8日 (2004. 12. 8)	大韓民国 プサン スヨン グ マンミドン 4 O 6 - 9 (1 2 / 4)
(33) 優先権主張国 韓国 (KR)	(72) 発明者 ジョン ユンクォン
(31) 優先権主張番号 10-2004-0103877	大韓民国 キョンサンブクドグミシ ソン
(32) 優先日 平成16年12月9日 (2004. 12. 9)	ションドン サンソンザンミアパート 2 - 7 O 5
(33) 優先権主張国 韓国 (KR)	
最終頁に続く	

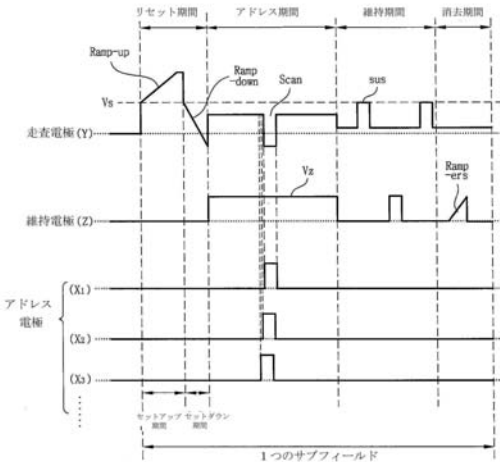
(54) 【発明の名称】 プラズマディスプレイ装置及びその駆動方法

(57) 【要約】 (修正有)

【課題】 ノイズを低減し、さらに高温誤放電及び低温誤放電を防止するプラズマディスプレイ装置及びその駆動方法の提供。

【解決手段】 1つのサブフィールドのアドレス期間ですべてのアドレス電極X₁〜X_nに印加されるデータ信号印加時点は、対応するか又は選択された走査電極に印加される走査信号の印加時点と異なり、この時、リセット期間のセットダウン期間中に維持電極とアドレス電極に印加される信号の電圧をアースレベルGNDに設定する。このように、走査電極に印加される走査信号の印加時点とアドレス電極X₁〜X_nに印加されるデータ信号の印加時点を異ならせながら、リセット期間のセットダウン期間中に維持電極の信号電圧をアースレベルGNDに維持すると、走査電極に印加される信号と維持電極に印加される信号の間のカップリングによって発生する走査電極に印加される波形の変化を防止することができる。

【選択図】 図9



【特許請求の範囲】

【請求項 1】

第 1 方向に延びる複数の走査電極と、
前記第 1 方向に延びる複数の維持電極と、
前記第 1 方向と略直交する第 2 方向に延びる複数のアドレス電極と、
各セルが対応する走査電極、維持電極、及びアドレス電極を含む複数のセルと、
前記複数の走査電極を駆動するように構成された第 1 駆動回路と、
前記複数の維持電極を駆動するように構成された第 2 駆動回路と、
前記複数のアドレス電極を駆動するように構成された第 3 駆動回路と、を備え、
複数のサブフィールドがグレースケールを提供するために用いられ、少なくとも 1 つの
サブフィールドのアドレス期間中に、走査波形が前記第 1 駆動回路によって少なくとも 1
つの走査電極に提供され、前記走査波形を受信する少なくとも 1 つのセルを選択するた
めのアドレス波形が前記第 3 駆動回路によって少なくとも 1 つのアドレス電極に提供され、
前記アドレス波形の開始は前記走査波形の開始とオフセットされていることを特徴とす
るプラズマディスプレイ装置。

【請求項 2】

少なくとも 1 つのサブフィールドが、リセット期間に先行する予備リセット期間を含む
ことを特徴とする請求項 1 記載のプラズマディスプレイ装置。

【請求項 3】

前記予備リセット期間は、前記複数のサブフィールドのうち一番目のサブフィールドに
だけ提供されることを特徴とする請求項 2 記載のプラズマディスプレイ装置。

【請求項 4】

前記アドレス波形の開始は、前記走査波形の開始より先行して提供されることを特徴と
する請求項 1 または請求項 1 記載のプラズマディスプレイ装置。

【請求項 5】

前記アドレス波形の開始は、前記走査波形の開始後に提供されることを特徴とする請求
項 1 または請求項 1 記載のプラズマディスプレイ装置。

【請求項 6】

前記少なくとも 1 つの走査電極に対応する行で、対応するセルを選択するための複数の
アドレス波形の開始は、前記走査波形の開始とオフセットされていることを特徴とする請
求項 1 記載のプラズマディスプレイ装置。

【請求項 7】

前記オフセットは、所定の時間の期間 Δt に基づくことを特徴とする請求項 6 記載のプ
ラズマディスプレイ装置。

【請求項 8】

前記複数のアドレス波形のそれぞれの開始は、互いに Δt 分オフセットされていること
を特徴とする請求項 7 記載のプラズマディスプレイ装置。

【請求項 9】

前記複数のアドレス波形の第 1 群は、前記走査波形の開始より先行して提供されること
を特徴とする請求項 8 記載のプラズマディスプレイ装置。

【請求項 10】

前記複数のアドレス波形の第 2 群は、前記走査波形の開始後に提供されることを特徴と
する請求項 8 記載のプラズマディスプレイ装置。

【請求項 11】

前記複数のアドレス波形の第 1 群は、前記走査波形の開始に先行して提供され、前記複
数のアドレス波形の第 2 群は、前記走査波形の開始後に提供されることを特徴とする請
求項 8 記載のプラズマディスプレイ装置。

【請求項 12】

前記第 1 群及び第 2 群は、同じ数のアドレス電極を備えることを特徴とする請求項 11
記載のプラズマディスプレイ装置。

10

20

30

40

50

【請求項 13】

前記所定の時間の期間 Δt は、 10 ns 以上 1000 ns 以下であることを特徴とする請求項 7 記載のプラズマディスプレイ装置。

【請求項 14】

前記所定の時間の期間 Δt は、前記走査波形の幅の $1/100$ 倍以上、前記走査波形の幅の 1 倍以下の範囲にあることを特徴とする請求項 7 記載のプラズマディスプレイ装置。

【請求項 15】

前記複数のアドレス電極は、複数の群に分けられて、少なくとも 1 つの群に対するアドレス波形の開始は前記走査波形の開始とオフセットされていることを特徴とする請求項 1 記載のプラズマディスプレイ装置。

10

【請求項 16】

各群には同じ数のアドレス電極があることを特徴とする請求項 15 記載のプラズマディスプレイ装置。

【請求項 17】

前記少なくとも 1 つの群のアドレス波形の開始は、前記走査波形の開始に先行して提供されることを特徴とする請求項 15 記載のプラズマディスプレイ装置。

【請求項 18】

少なくとも 1 つの他の群のアドレス波形の開始は、前記走査波形の開始後に提供されることを特徴とする請求項 17 記載のプラズマディスプレイ装置。

【請求項 19】

20

前記少なくとも 1 つの群のアドレス波形の開始は前記走査波形の開始後に提供されることを特徴とする請求項 15 記載のプラズマディスプレイ装置。

【請求項 20】

各群のアドレス波形の開始は、所定の時間の期間 Δt 分互いにオフセットされていることを特徴とする請求項 15 記載のプラズマディスプレイ装置。

【請求項 21】

前記所定の時間の期間 Δt は、 10 ns 以上 1000 ns 以下であることを特徴とする請求項 20 記載のプラズマディスプレイ装置。

【請求項 22】

前記所定の時間の期間 Δt は、前記走査波形の幅の $1/100$ 倍以上、前記走査波形の幅の 1 倍以下の範囲にあることを特徴とする請求項 20 記載のプラズマディスプレイ装置。

30

【請求項 23】

前記少なくとも 1 つのサブフィールドにおいて、リセット期間のセットダウン期間中に、前記維持電極は、接地電位または 0 電圧に維持される請求項 1 記載のプラズマディスプレイパネル。

【請求項 24】

行方向に複数の走査電極と維持電極を備え、列方向に複数のアドレス電極を備えて、マトリクス配列で複数のセルが形成されているプラズマディスプレイパネルを駆動する方法において、

40

サブフィールドのアドレス期間中に走査信号を、対応する走査電極に提供する段階と、前記アドレス期間中に、前記走査信号を受信するセルを選択するために、少なくとも 1 つのアドレス信号を提供する段階として、前記少なくとも 1 つのアドレス信号の開始は、前記走査信号の開始とオフセットされている、少なくとも 1 つのアドレス信号を提供する段階と、を含むことを特徴とするプラズマディスプレイパネルを駆動する方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、プラズマ装置に係り、特に、プラズマディスプレイ装置及びこの装置を駆動する方法に関する。

50

【背景技術】

【0002】

一般に、プラズマディスプレイパネルは、単位セルから成り、各単位セルは前面基板、後面基板、及びこれら基板の間に形成された障壁リブまたは隔壁を含む。各セルには、ネオン（Ne）、ヘリウム（He）またはネオン及びヘリウムの混合ガス（Ne+He）のような主放電ガスと少量のキセノン（Xe）を含む不活性ガスが充填されている。無線周波数電圧によって放電の起きる時、この不活性ガスは真空紫外線（Vacuum Ultraviolet rays）を発生して障壁リブの間に形成された蛍光体を発光させて画像をディスプレイする。このようなプラズマディスプレイパネルは薄くて軽い。

【0003】

10

図1は、プラズマディスプレイパネルで用いられる画像階調を処理する方法を示す図面である。画像の階調（Gray Level）によって、フレームは発光回数が互いに異なる複数のサブフィールド（subfield）に分割される。各サブフィールドは、すべてのセルを初期化（リセット）させるためのリセット期間RPD、放電するセルを選択するためのアドレス期間APD及び、放電回数によって階調を具現するための維持期間SPDから成る。例えば、256個の階調で画像が表示される場合、1/60秒にあたるフレーム期間（16.67ms）は8個のサブフィールド（SF1ないしSF8）で分けられ、8個のサブフィールド（SF1ないしSF8）のそれぞれは、リセット期間、アドレス期間及び維持期間にまた分けられる。

【0004】

20

リセット期間及びアドレス期間は、各サブフィールドごとに均一に設定される。放電するセルを選択するためのアドレス放電は、アドレス電極と走査電極の間の電位差によって行われる。各サブフィールドにある維持期間は 2^n （ $n=0, 1, 2, 3, 4, 5, 6, 7$ ）の割合で増加する。このように、各サブフィールドで維持期間が変わるため、画像を階調によって表現するためには、各サブフィールドの維持期間、すなわち維持放電回数を調節する。

【0005】

図2は、プラズマディスプレイパネルに関する駆動波形を示す図である。プラズマディスプレイパネルの動作は、各サブフィールドで4つの期間、すなわち、すべてのセルを初期化させるためのリセット期間、放電するセルを選択するためのアドレス期間、選択されたセルの放電を維持させるための維持期間、及び放電したセル内に形成された壁電荷（wall charge）を消去するための消去期間を使って遂行される。

30

【0006】

リセット期間のセットアップ期間では、すべての走査電極に立ち上がりランプ波形（Ramp-up）が同時に印加される。この立ち上がりランプ波形（Ramp-up）によって放電セル内には弱い暗放電（Dark Discharge）が起きる。このセットアップ放電によってアドレス電極と維持電極には正極性（例えば、正電圧）を持つ壁電荷が積もるようになり、走査電極には負極性（例えば、負電圧）の壁電荷が積もるようになる。

【0007】

リセット期間のセットダウン期間には、立ち上がりランプ波形（Ramp-up）のピーク電圧より低い正電圧から、望ましくはアースGND電圧レベルより低い特定電圧レベルまで下降する立ち下がりランプ波形（Ramp-down）が、セル内に微弱な消去放電を起こすことで、走査電極に過度に形成された壁電荷を消去させる。このセットダウン放電によって、アドレス放電が安定して起きることができるように必要な壁電荷がセル内に均一に残留される。

40

【0008】

アドレス期間には、負極性の走査信号が走査電極に順次に印加されると同時に、走査信号に同期されてアドレス電極に正極性のデータ信号が印加される。この走査信号とデータ信号の間の電位差はリセット期間中に生成された壁電圧に加わって、データ信号が印加される放電セル内にアドレス放電が発生される。アドレス放電によって選択されたセル内には

50

、維持電圧 V_s が維持期間中に提供される時、放電が起きるようにする位の壁電荷が形成される。一方、維持電極 Z にはセットダウン期間とアドレス期間中に、走査電極との電位差を減らして、走査電極との誤放電が起きないようにするために、正極性の電圧 V_z が供給される。

【0009】

維持期間には、走査電極と維持電極に交番的に維持信号 S_{us} が印加される。アドレス放電によって選択されたセル内の壁電圧は、維持信号に加わって毎維持信号が走査電極 Y や維持電極 Z に印加される度に、この走査電極と維持電極の間に維持放電、すなわち、ディスプレイ放電が起きようになる。維持放電が完了した後、信号幅が狭くて電圧レベルが低い消去ランプ波形 (Ramp-ers) の電圧が維持電極に供給されて、セル内に残る壁電荷を消去させる。

10

【0010】

前述された駆動波形によって駆動されるプラズマディスプレイパネルの場合、アドレス期間で対応する走査電極に印加される走査信号と、アドレス電極 $X_1 \sim X_n$ に印加されるデータ信号の印加時点は同じである。図3は、このアドレス期間で、該当の選択された走査電極 Y_m とアドレス電極 $X_1 \sim X_n$ に印加される走査信号とデータ信号の印加時点を示す図面である。

【0011】

図3に示すように、アドレス期間でプラズマディスプレイ装置の行で対応するセルを選択するために選択された走査電極に走査信号が印加されると同時に (すなわち、 t_s で)、その対応するデータ信号がアドレス電極 $X_1 \sim X_n$ に印加される。このように、対応するデータ信号と走査信号がそれぞれアドレス電極 $X_1 \sim X_n$ と走査電極に同時に印加されると、走査電極に印加される波形と維持電極に印加される波形にノイズ (noise) が発生するようになる。図4は、アドレス期間中に、データ信号と走査信号がそれぞれアドレス電極 $X_1 \sim X_n$ と走査電極に同時に印加される場合に発生される問題を説明する図面である。

20

【0012】

データ信号と走査信号がそれぞれアドレス電極 $X_1 \sim X_n$ と走査電極に同時に印加されると、走査電極と維持電極に印加される波形にノイズが発生する。一般的に、このようなノイズはパネルの静電容量 (Capacitance) を通じてカップリング (Coupling) によって発生される。データ信号が急上昇する時には、走査電極と維持電極に印加される波形に立ち上がりノイズが発生される。これと同じくデータ信号が急下降する時には、走査電極と維持電極に印加される波形に立ち下がりノイズが発生される。このようなノイズは、アドレス期間で起きるアドレス放電を不安定にさせて、プラズマディスプレイパネルの駆動効率を低減させる。

30

【0013】

一般的に、このような駆動波形は、たびたびパネルの温度が高温または低温である時に誤放電が発生させる。ここで、パネル周辺の温度が高温の場合に発生する誤放電を高温誤放電、パネル周辺の温度が低温の場合に発生する誤放電を低温誤放電と言う。

【0014】

図5は、この駆動波形によって駆動されるプラズマディスプレイパネルでの高温誤放電を説明するための図面である。このパネル周辺の温度が相対的に高い高温の場合には、放電セル内の空間電荷 Γ_{01} と壁電荷 Γ_{00} の間の再結合の割合、または再組合の割合が増加する。空間電荷 Γ_{01} は、放電セル内の空間に存在する電荷であり、壁電荷 Γ_{00} とは違って空間電荷 Γ_{01} は放電に寄与しない。その結果、放電に寄与する壁電荷の絶対量が減少して誤放電が発生する。

40

【0015】

例えば、アドレス期間で、空間電荷 Γ_{01} と壁電荷 Γ_{00} の再結合の割合が増加すると、アドレス放電に寄与する壁電荷 Γ_{00} の量が減少してアドレス放電を不安定にさせる。このような場合には、アドレッシングの順番が後方になるほど、空間電荷 Γ_{01} と壁電荷 Γ_{00}

50

00が再結合することができる時間が十分に確保されるため、アドレス放電がより不安定になる。これによって、アドレス期間でターンオン (turn on) になった放電セルが維持期間でターンオフ (turn off) になることがある (すなわち、高温誤放電が発生する)。

【0016】

また、パネル周辺の温度が相対的に高く、維持放電が維持期間に起きる場合には、放電の間に空間電荷701の速度が速くなり、これによって空間電荷701と壁電荷700の再結合の割合が増加する。これによって、ある1つの維持放電以後に、空間電荷701と壁電荷700の間の再結合、または再組合によって維持放電に寄与する壁電荷700の量が減少する。結果的に、その次の維持放電が発生しないこともある (すなわち、高温誤放電が発生する)。

10

【0017】

図6は、この駆動波形によって惹起される低温誤放電を説明するための図である。パネル周辺の温度が相対的に低い場合、放電セル内に供給される熱エネルギーは減少される。したがって、中性原子と衝突して他の電子を発生させるシード電子 (Seed Electron) の絶対量が減少することによって誤放電が発生する。プラズマ放電のメカニズム (Mechanism) によって、放電セル内で所定のエネルギー、例えば熱エネルギーが所定のシード電子に加えられる。そうすると、このエネルギーによってシード電子は加速されて中性原子と衝突する。このように衝突された中性原子は電子を放出して、放出された電子はさらに他の中性原子に衝突して、さらに他の電子を発生させる。この方法でプラズマ放電が発生する。

20

【0018】

しかし、このようなプラズマ放電が発生するプラズマディスプレイパネルの周辺の温度が相対的に低い場合には、シード電子に加えられる熱エネルギーの量は減少する。これによって、プラズマ放電メカニズムが円滑に作動しないことがある。すなわち、プラズマ放電メカニズムが鈍化されて誤放電が発生する。例えば、アドレス期間で熱エネルギーの低下によってアドレス放電が発生しない場合が発生する。これによって、維持期間でターンオン (On) にならなければならない放電セルが、たびたびターンオフ (Off) になる (すなわち、低温誤放電が発生する)。

【発明の開示】

【発明が解決しようとする課題】

30

【0019】

本発明は、かかる従来の技術の問題点及び短所を解決するためのもので、その目的は、ノイズを低減することにある。

【0020】

また、本発明の他の目的は高温誤放電を防止することである。

【0021】

また、本発明のまた他の目的は低温誤放電を防止することである。

【課題を解決するための手段】

【0022】

本発明は、リセット期間のセットダウン期間中に維持電極をアースさせる段階と、アドレス期間中に走査電極に走査信号を印加する段階と、走査信号に応答して各電極群が少なくとも1つのアドレス電極を含む複数のアドレス電極群のうち少なくとも1つのアドレス電極群にデータ信号を、前記走査電極に走査信号を印加する時点と異なる時点で、印加する段階と、を含むプラズマディスプレイ装置の駆動方法によって全部または部分的に達成されることができる。

40

【0023】

本発明は、リセット期間のセットダウン期間中に維持電極をアースさせる段階と、アドレス期間に走査電極に走査信号を印加する段階と、アドレス電極を複数の電極群に分割する段階と、データ電極を少なくとも1つの電極群にデータ信号を、他の電極群に印加する時点とは異なる時点で印加する段階と、を含むプラズマディスプレイ装置の駆動方法によ

50

って全部または部分的に達成されることができる。

【0024】

本発明の実施例によって、アドレス期間に走査電極に印加される走査信号と、アドレス電極に印加されるデータ信号の印加時点を調節して、走査電極及び維持電極に印加される波形のノイズを減少させることが可能である。その結果、アドレス放電が安定的に発生することと、パネルの駆動効率が増大することができる。

【0025】

また、本発明はリセット期間以前に、放電セル内に壁電荷を蓄積するための予備リセット期間を提供して、高温誤放電／低温誤放電を防止するために有利に用いられることができる。

10

【0026】

本発明は、走査電極、維持電極、前記走査電極と維持電極と交差するアドレス電極を備えるプラズマディスプレイ装置であって、この装置は、アドレス期間に走査電極に走査信号を印加するための走査ドライバーと、リセット期間のセットダウン期間中に維持電極をアースさせるための維持ドライバーと、前記走査信号に回答して前記走査電極に走査信号を印加する時点とは異なる時点で、各電極群が少なくとも1つのアドレス電極を含む複数のアドレス電極群の中の1つに、データ信号を印加するためのデータドライバーと、を含むプラズマディスプレイ装置によって全部または部分的に達成されることができる。

【0027】

望ましくは、放電セル内に壁電荷を累積するための予備リセット期間は、リセット期間以前に提供される。

20

【0028】

例示的な実施例で、データ信号は走査電極に走査信号を印加する時点より先行して複数のアドレス電極群のうち少なくとも1つに印加される。

【0029】

例示的な実施例で、データ信号は走査電極に走査信号を印加する時点より遅く複数のアドレス電極群のうち少なくとも1つに印加される。

【0030】

例示的な実施例で、複数のアドレス電極群それぞれは同じ数のアドレス電極を含む。

【0031】

例示的な実施例で、複数のアドレス電極群のうち少なくとも1つは他のアドレス電極群とは異なる個数のアドレス電極を備える。

30

【0032】

例示的な実施例で、同じアドレス電極群にある各アドレス電極は同じ時点でデータ信号を受信する。

【0033】

望ましくは、走査信号とデータ信号を印加する印加時点の差は10 ns以上1000 ns以下の範囲にある。

【0034】

望ましくは、走査信号とデータ信号を印加する印加時点の差は走査信号幅の1／100倍以上、1倍以下の範囲にある。

40

【0035】

例示的な実施例で、複数のアドレス電極群にデータ信号を印加する時点のうち、2個の（時間的に）連続するデータ信号を印加する時点の間の差は所定の値である。

【0036】

例示的な実施例で、複数のアドレス電極群にデータ信号を印加する時点のうち、2個の（時間的に）連続するデータ信号を印加する時点の間の差は互いに異なる。

【0037】

望ましくは、複数のアドレス電極群にデータ信号を印加する時点のうち、2個の（時間的に）連続するデータ信号を印加する時点の間の差は10 ns以上1000 ns以下の範

50

囲にある。

【0038】

例示的な実施例で、リセット期間以前に、漸進的に変化する電圧を特徴にするランプ波形が走査電極や維持電極に印加される。

【0039】

例示的な実施例で、リセット期間以前に、負極性波形が走査電極に印加されて、正極性波形が維持期間に印加される。

【0040】

例示的な実施例で、走査電極に印加される負極性波形は立ち下がりランプ波形 (Ramp-down) で、維持電極に印加される正極性波形は矩形派である。

10

【0041】

例示的な実施例で、走査電極に印加される立ち下がりランプ波形 (Ramp-down) の電圧はアースレベル GND から所定の電圧レベルに下降する。

【0042】

例示的な実施例で、走査電極に印加される立ち下がりランプ波形 (Ramp-down) の電圧の下限はアドレス期間中に走査電極に印加される走査信号電圧の下限と同じである。

【0043】

例示的な実施例で、維持電極に印加される正極性波形の電圧は、アドレス期間以後に維持電極に印加される維持信号電圧 V_s である。

【0044】

20

本発明は、走査電極と維持電極と、この走査電極と維持電極と交差するアドレス電極を備えるプラズマディスプレイ装置であって、この装置は、アドレス期間に走査電極に走査信号を印加するための走査ドライバーと、リセット期間のセットダウン期間中に維持電極をアースさせるための維持ドライバーと、前記走査信号に応答して、各電極群が少なくとも1つのアドレス電極を備える複数のアドレス電極群のうち少なくとも1つにデータ信号を、他のアドレス電極群にデータ信号を印加する時点とは異なる時点で、印加するためのデータドライバーと、を含むプラズマディスプレイ装置によって全部または部分的に達成されることができる。

【0045】

複数のアドレス電極群それぞれは、望ましくは同じ数のアドレス電極を含む。代案的に、複数のアドレス電極群のうち少なくとも1つは他のアドレス電極群とは異なる数のアドレス電極を含む。同じアドレス電極群にある各アドレス電極は、望ましくは同じ時点でデータ信号を受信する。

30

【0046】

走査信号とデータ信号を印加する時点の差は望ましくは10 ns 以上1000 ns 以下の範囲にある。代案的に、走査信号とデータ信号を印加する時点の間の差は望ましくは走査信号幅の1/1000倍以上、1倍以下の範囲にある。

【0047】

複数のアドレス電極群にデータ信号を印加する時点のうち、2個の(時間的に)連続するデータ信号を印加する時点の間の差は、望ましくは所定の値である。代案的に、複数のアドレス電極群にデータ信号を印加する時点の中に、2個の(時間的に)連続するデータ信号を印加する時点の間の差は互いに異なる。複数のアドレス電極群にデータ信号を印加する時点のうち、2個の(時間的に)連続するデータ信号を印加する時点の間の差は望ましくは10 ns 以上1000 ns 以下の範囲にある。

40

【0048】

リセット期間以前に、負極性波形は望ましくは走査電極に印加されて、正極性波形は望ましくは維持電極に印加される。走査電極に印加された負極性波形は立ち下がりランプ波形 (Ramp-down) で、維持電極に印加される正極性波形は矩形派である。走査電極に印加される立ち下がりランプ波形 (Ramp-down) の電圧は、望ましくはアースレベル GND から所定の電圧レベルに下降する。走査電極に印加される立ち下がりランプ波形 (Ramp-do

50

wn) の電圧の下限は、望ましくはアドレス期間中に走査電極に印加される走査信号電圧の下限と同じである。維持電極に印加される正極性波形の電圧は、望ましくはアドレス期間以後に維持電極に印加される維持信号電圧 V_s である。

【0049】

本発明は、リセット期間、アドレス期間、及び維持期間にそれぞれ所定の信号を走査電極、維持電極、及びアドレス電極 $X_1 \sim X_n$ (n は正定数である) に印加することで画像をディスプレイするプラズマディスプレイ装置の駆動方法であって、この方法は、リセット期間のセットダウン期間中に維持電極をアースさせる段階と、アドレス期間で走査信号を走査電極に印加する段階と、走査信号に応答して、各電極群が少なくとも1つのアドレス電極を備える複数のアドレス電極群のうち少なくとも1つに、データ信号を走査信号を走査電極に印加する時点とは異なる時点で印加する段階と、を含むプラズマディスプレイ装置の駆動方法によって全部または部分的に達成されることができる。放電セル内壁電荷の量を累積させるための予備リセット期間は、望ましくはリセット期間以前に設定される。

10

【0050】

本発明は、リセット期間、アドレス期間、及び維持期間にそれぞれ所定の信号を走査電極、維持電極、及び第1及び第2アドレス電極 $X_1 \sim X_n$ (n は正定数である) に印加して画像をディスプレイするプラズマディスプレイ装置の駆動方法であって、この方法は、リセット期間のセットダウン期間中に維持電極をアースさせる段階と、アドレス期間で走査信号を走査電極に印加する段階と、走査信号に応答して、第1及び第2アドレス電極にデータ信号を印加する時点とは異なる時点でデータ信号を印加する段階と、を含むプラズマディスプレイ装置の駆動方法によって全部または部分的に達成されることができる。放電セル内壁電荷の量を累積させるための予備リセット期間は望ましくはリセット期間以前に設定される。

20

【0051】

本発明の追加的な利点、目的、及び特徴は、以下の詳細な説明に部分的に記述され、また部分的には以下の内容を調査してこの技術分野に熟練された通常の知識を持った者には明白であって、または本発明の実務から学ぶことが可能である。本発明の目的と利点は添付された請求項に具体的に指摘されたように実現、達成することができる。

【発明の効果】

30

【0052】

本発明によれば、プラズマディスプレイパネルにおいて、少なくとも1つのアドレス信号を走査信号を受信するセルに印加する時点が、前記走査信号を印加する時点と異なるようにオフセットされている。このオフセットは画像の品質を上げ、及び／またはノイズを低減させる。

【発明を実施するための最良の形態】

【0053】

図7は、プラズマディスプレイパネルの構造を図示する。このプラズマディスプレイパネルは、画像がディスプレイされる表示面である前面基板100を含む。前面基板101には、走査電極101と維持電極102が対を成して形成された複数の維持電極の対が配列されている。また、プラズマディスプレイパネルは、前面基板100と一定距離離間されて配置された後面基板110を含んでいる。後面基板110には、維持電極の対と交差されるように複数のアドレス電極112が配置されている。

40

【0054】

走査電極102と維持電極101は、1つの放電セル内に放電を発生させて、このセルの発光を維持するための一对の電極を形成する。図7に示すように、この走査電極102と維持電極101は、ITO (Indium Tin Oxide) で形成された透明な電極aと金属材料で製作されたバス電極bを含む。この走査電極102及び維持電極101は、放電電流を制限して電極の対の間を絶縁させる少なくとも1つの上部誘電体層103によって覆われている。上部誘電体層103表面には、放電条件を容易くするために酸化マグネシウムM

50

g O 薄膜を蒸着した保護層 1 0 4 が形成される。走査電極と維持電極は、1 つの層を使って具現されることが可能で、また層 1 0 3、1 0 4 は 1 つの層を使って具現されることが可能である。

【0055】

後面基板 1 1 0 は複数の放電空間、すなわち、放電セルを形成するためのストライプタイプ（またはウェルタイプ）の障壁リブ、すなわち、隔壁 1 1 1 を含み、アドレス電極 1 1 2 の方向と一直線に配列される。代案的に、この障壁リブ、すなわち、隔壁は、また走査電極／維持電極方向に伸ばすことができる。また、アドレス放電を遂行して紫外線を発生させるための複数のアドレス電極 1 1 2 が、障壁リブ 1 1 2 に平行に配置される。後面基板 1 1 0 の上部面にはアドレス放電間に画像ディスプレイのための可視光線を放出する R、G、B 蛍光体、例えばフォスファ 1 1 3 が覆われている。アドレス電極 1 1 2 と蛍光体 1 1 3 の間には、アドレス電極 1 1 2 を保護するための下部誘電体層 1 1 4 が形成される。

10

【0056】

プラズマディスプレイパネルで、放電セルはマトリックス (Matrix) 構造で複数個が形成されて、駆動回路を含む駆動モジュールが放電セルに所定の信号を供給する。図 8 は、このようなプラズマディスプレイパネルと駆動モジュールの間の結合関係を図示する。この駆動モジュールは、データドライバーとしてデータドライバー IC (Integrated Circuit) 2 0 と、走査ドライバーとして走査ドライバー IC 2 1 と、維持ドライバーとして維持ボード 2 3 と、を含む。

20

【0057】

プラズマディスプレイパネル 2 2 は、外部から映像信号を受信して所定の信号処理過程を遂行してデータドライバー IC 2 0 から出力されたデータ信号を受信して、走査ドライバー IC 2 1 から出力された走査信号及び維持信号を受信して、維持ボード 2 3 から出力された維持信号を受信する。データ信号、走査信号、維持信号を受信したプラズマディスプレイパネル 2 2 の複数のセルのうち走査信号によって選択されたセルにだけ放電が発生する。以後、この選択されたセルは所定の輝度 (brightness) で発光する。ここでデータドライバー IC 2 0 は、FPC (Flexible Printed Circuit) (図示せず) のような連結体を通じて各データ電極 $X_1 \sim X_n$ に所定のデータ信号を出力する。

【0058】

図 9 は、本発明の一実施例によるプラズマディスプレイパネルの駆動方法を説明するための駆動波形を示す図面である。1 つのサブフィールドのアドレス期間ですべてのアドレス電極 $X_1 \sim X_n$ に印加されるデータ信号の印加時点は、対応するか又は選択された走査電極に印加される走査信号の印加時点と異なり、この時、リセット期間のセットダウン期間中に維持電極とアドレス電極に印加される信号の電圧をアースレベル GND に設定する。このように、走査電極に印加される走査信号の印加時点とアドレス電極 $X_1 \sim X_n$ に印加されるデータ信号の印加時点を異ならせながら、リセット期間のセットダウン期間中に維持電極の信号電圧をアースレベル GND に維持すると、走査電極に印加される信号と維持電極に印加される信号の間のカップリングによって発生する走査電極に印加される波形の変化を防止することができる。これによって、駆動マージンを安定的に確保することができる。

30

40

【0059】

ここで、走査電極に印加される走査信号の印加時点とアドレス電極 $X_1 \sim X_n$ に印加されるデータ信号の印加時点を互いに異ならせる方法はいろいろが可能であるが、このような方法の中にアドレス電極 $X_1 \sim X_n$ に走査信号の印加時点と互いに異なる時点で各データ信号を印加する方法がある。図 1 0 A ないし図 1 0 G は本発明の実施例によるプラズマディスプレイパネルの駆動波形で走査信号の印加時点とデータ信号の印加時点を詳しく示す図面である。図 1 0 A ないし図 1 0 G に示すように、1 つのサブフィールドのアドレス期間でアドレス電極 $X_1 \sim X_n$ に印加されるすべてのデータ信号の印加時点は走査電極 Y に印加される走査信号の印加時点とそれぞれ互いに異なる。

50

【0060】

図10Aに示すように、走査電極Yに印加される走査信号の印加時点を ' t_s ' と仮定すれば、アドレス電極 $X_1 \sim X_n$ の配置順番によって、例えばアドレス電極 X_1 には走査電極Yに走査信号が印加される時点より $2\Delta t$ 分先行する時点でデータ信号を受信するが、すなわち、時点 $t_s - 2\Delta t$ にデータ信号がアドレス電極 X_1 に印加される。これと類似する方法で、アドレス電極 X_2 には走査電極Yに走査信号が印加される時点より Δt 分先行する時点でデータ信号を受信するが、すなわち、時点 $t_s - \Delta t$ にデータ信号がアドレス電極 X_2 に印加される。アドレス電極 $X_{(n-1)}$ には時点 $t_s + (n-4)\Delta t$ にデータ信号が印加されて、アドレス電極 X_n には時点 $t_s + (n-3)\Delta t$ にデータ信号が印加される。すなわち、アドレス電極 $X_1 \sim X_n$ に印加されるデータ信号は走査電極Yに印加される走査信号の印加時点の以前または以後に印加される。

【0061】

図10Aに示す方法とはやや異なって、図10Bに示すように、少なくとも1つのアドレス電極 $X_1 \sim X_n$ に印加されるデータ信号の印加時点を走査電極Yに印加される走査信号の印加時点以後に設定することもできる。図10Bの駆動波形は、図10Aの駆動波形とは異なるが、二つの駆動波形でデータ信号は走査信号の印加時点とは異なる時点で印加される。特に、すべてのデータ信号は走査信号より遅く印加される。前述したように、走査信号の印加時点後にすべてのデータ信号が印加されるように設定する代りに、ただ1つのデータ信号だけが印加されるように設定することも可能である。すなわち、走査信号の印加時点より遅く印加されるデータ信号の個数は変更可能である。

【0062】

例えば、図10Bに示すように、走査電極Yに印加される走査信号の印加時点を ' t_s ' と仮定すれば、アドレス電極 $X_1 \sim X_n$ の配置順番によって、例えばアドレス電極 X_1 には、走査電極Yに走査信号が印加される時点より Δt 分遅れた時点で、データ信号が印加されるが、すなわち、時点 $t_s + \Delta t$ にデータ信号がアドレス電極 X_1 に印加される。これと同じく、アドレス電極 X_2 には走査電極Yに走査信号が印加される時点より $2\Delta t$ 分遅れた時点でデータ信号が印加されるが、すなわち、時点 $t_s + 2\Delta t$ にデータ信号がアドレス電極に印加される。アドレス電極 X_3 には時点 $t_s + 3\Delta t$ にデータ信号が印加されて、アドレス電極 X_n には時点 $t_s + n\Delta t$ にデータ信号が印加される。すなわち、走査電極Yに印加される走査信号の印加時点以後にアドレス電極 $X_1 \sim X_n$ にすべてのデータ信号が印加される。

【0063】

図10Bの駆動波形で領域A（図10Cに拡大分解図が図示されている）は放電が発生する領域を図示する。領域Aで、アドレス放電開始電圧（Firing Voltage）すなわち、電圧差は170Vで、走査信号の電圧は100Vで、データ信号の電圧は70Vだと仮定すれば、先に走査電極Yに印加される走査信号によって走査電極Yとアドレス電極 X_1 の間の電圧差は100Vになる。しかし、この走査信号が走査電極に印加された時点から Δt 分の時間が経った後、アドレス電極 X_1 に印加されるデータ信号によって走査電極Yとアドレス電極 X_1 の間の電圧差は170Vに上昇する。これによって、走査電極Yとアドレス電極 X_1 の間の電圧差がアドレス放電開始電圧になって、走査電極Yとアドレス電極 X_1 の間にアドレス放電が発生する。

【0064】

図10Bに示す方法とは異なって、図10Dに示すように走査信号に先行してすべてのデータ信号が印加されるように設定することも可能である。図10A及び図10Bに示す駆動波形とは違い、図10Dの駆動波形はアドレス電極 $X_1 \sim X_n$ に印加されるすべてのデータ信号の印加時点が走査電極Yに印加される走査信号の印加時点と異なる場合、より具体的に走査信号の印加時点より先行する他の場合を図示する。図10Dは、すべてのデータ信号の印加時点を走査信号の印加時点より先行するように設定したが、1つのデータ信号の印加時点のみを、前述した走査信号の印加時点より先行するように設定することもできるということを図示する。言い換えれば、このような走査信号の印加時点より先行し

て印加されるデータ信号の個数は変更可能である。

【0065】

例えば、図10Dに示すように、走査電極Yに印加される走査信号の印加時点を ' t_s ' と仮定すれば、アドレス電極 $X_1 \sim X_n$ の配置順番によって、例えばアドレス電極 X_1 には走査電極Yに走査信号が印加される時点より Δt 分先行する時点でデータ信号が印加されるが、すなわち、時点 $t_s - \Delta t$ にデータ信号がアドレス電極 X_1 に印加される。これと同じく、アドレス電極 X_2 には走査電極Yに走査信号が印加される時点より $2\Delta t$ 分先行する時点でデータ信号が印加されるが、すなわち、時点 $t_s - 2\Delta t$ にデータ信号がアドレス電極 X_2 に印加される。このような方法で、アドレス電極 X_3 には時点 $t_s - 3\Delta t$ にデータ信号が印加されて、アドレス電極 X_n には時点 $t_s - n\Delta t$ にデータ信号が印加される。すなわち、アドレス電極 $X_1 \sim X_n$ には走査電極Yに走査信号が印加される時点以前にすべてのデータ信号が印加される。 10

【0066】

図10Dの駆動波形で領域B（図10Eに拡大分解図が図示されている）は放電が発生する領域を図示する。領域Bで、アドレス放電開始電圧、すなわち、電圧差が図10Cと同じく $170V$ で、走査信号の電圧は $100V$ で、データ信号の電圧が $70V$ だと仮定すれば、先にアドレス電極 X_1 に印加されるデータ信号によって走査電極Yとアドレス電極 X_1 の間の電圧差は $70V$ になる。しかし、データ信号がアドレス電極 X_1 に印加される時点から Δt 分の時間が経った後、走査電極Yに印加される走査信号によって走査電極Yとアドレス電極 X_1 の間の電圧差は $170V$ に上昇する。これによって、走査電極Yとアドレス電極 X_1 の間の電圧差がアドレス放電開始電圧になって、走査電極Yとアドレス電極 X_1 の間にアドレス放電が発生する。 20

【0067】

図10Aないし図10Eでは、走査電極Yに印加される走査信号の印加時点とアドレス電極 $X_1 \sim X_n$ に印加されるデータ信号の印加時点の間の差、またはアドレス電極 $X_1 \sim X_n$ に印加されるデータ信号の間の印加時点の差はオフセットタイミング、すなわち、時間差と考えることができる Δt を使って説明して来た。例えば、走査電極Yに走査信号が印加される印加時点を ' t_s ' に設定し、走査信号の印加時点と次に一番近接したデータ信号の間の印加時点の間の時間差は Δt に設定された。この方法で、走査信号の印加時点と、この走査信号からその次近接したデータ信号の間の印加時点の差を2倍の Δt 、すなわち、 $2\Delta t$ に設定した。ここで Δt 値は一定に維持される。 30

【0068】

言い換えれば、走査電極Yに走査信号が印加される印加時点と、アドレス電極 $X_1 \sim X_n$ に印加されるデータ信号の印加時点をそれぞれ互いに異ならせながら、それぞれのアドレス電極 $X_1 \sim X_n$ に印加されるデータ信号間の印加時点間の差は、それぞれ互いに同じである。しかし、1つのサブフィールドで、それぞれのアドレス電極 $X_1 \sim X_n$ に印加されるデータ信号間の印加時点間の差はそれぞれ互いに同じくしながら、走査信号の印加時点と走査信号の印加時点と一番近接したデータ信号の印加時点の間の差を同じくすることも可能で、また互いに異ならせることもできる。

【0069】

例えば、1つのサブフィールドのアドレス期間で走査信号の印加時点と、次に一番近接したデータ信号の間の印加時点間の時間差を Δt とすれば、同じサブフィールドで他のアドレス期間で走査信号の印加時点と次に一番近接したデータ信号の間の印加時点間の時間差を $2\Delta t$ に設定するのが可能である。ここで、アドレス期間に与えられた時間が制限されていることを考慮する時、走査信号の印加時点とこれと一番接したデータ信号の間の印加時点の差は 10 ナノ秒 (ns) 以上、 1000 ナノ秒 (ns) 以下に設定されることが望ましい。また、プラズマディスプレイパネルの駆動による1つの走査信号幅を考慮すれば Δt は、所定の走査信号幅の $1/100$ 倍以上、1倍以下の範囲内に設定されることが望ましい。例えば、1つの走査信号の幅が $1\mu s$ (マイクロ秒) と仮定すれば、信号の印加時点の間の時間差は $1\mu s$ (マイクロ秒) の $1/100$ 倍、すなわち、 10 ナノ秒 (n 40

s) 以上、 $1\text{ }\mu\text{s}$ (マイクロ秒) の1倍、すなわち、 1000 ns (ナノ秒) 以下の範囲 ($10\text{ ns} \leq \Delta t \leq 1000\text{ ns}$) にすることが好ましい。

【0070】

また、このように走査信号の印加時点とデータ信号の印加時点を互いに異ならせながら、データ信号の間の印加時点の間の時間差をそれぞれ異ならせることもできる。すなわち、アドレス電極 $X_1 \sim X_n$ に印加されるデータ信号の印加時点を走査電極 Y に印加される走査信号の印加時点と異ならせながら、同時にアドレス電極 $X_1 \sim X_n$ に印加されるデータ信号の間の印加時点をそれぞれ互いに異なるように設定することも可能である。例えば、走査電極 Y に印加される走査信号の印加時点を ' t_s ' として、走査信号の印加時点とこれと一番近接したデータ信号の間の印加時点間の時間差を Δt とすれば、走査信号の印加時点とその次近接したデータ信号の間の印加時点の差を Δt ではなく $3\Delta t$ に設定することもできる。

10

【0071】

例えば、走査電極 Y に走査信号が印加される時点 (t_s) が 0 ns とすると、アドレス電極 X_1 に 10 ns の時点でデータ信号が印加される。これによって走査電極 Y に印加される走査信号の印加時点と、アドレス電極 X_1 に印加されるデータ信号の印加時点間の時間差は 10 ns である。そして、その次アドレス電極である X_2 には 20 ns の時点でデータ信号が印加されるが、これは前述した走査電極 Y に印加される走査信号の印加時点とアドレス電極 X_2 に印加されるデータ信号の印加時点間の時間差が 20 ns であることを意味する。これによって、アドレス電極 X_1 に印加されるデータ信号の印加時点とアドレス電極 X_2 に印加されるデータ信号の印加時点間の時間差は 10 ns である。

20

【0072】

そして、その次アドレス電極である X_3 には 40 ns の時点でデータ信号が印加されるが、言い換えれば前述した走査電極 Y に印加される走査信号の印加時点とアドレス電極 X_3 に印加されるデータ信号の印加時点間の時間差は 40 ns で、これによってアドレス電極 X_2 に印加されるデータ信号の印加時点とアドレス電極 X_3 に印加されるデータ信号の印加時点間の時間差は 20 ns である。この方法で、走査電極 Y に印加される走査信号の印加時点とアドレス電極 $X_1 \sim X_n$ に印加されるデータ信号の印加時点を互いに異ならせながら、同時にそれぞれのアドレス電極 $X_1 \sim X_n$ に印加されるデータ信号間の印加時点間の差をそれぞれ互いに異なるように設定することもできる。

30

【0073】

例えば、各走査電極 Y に印加される走査信号の印加時点とアドレス電極 $X_1 \sim X_n$ に印加されるデータ信号の印加時点間の時間差 Δt は 10 ns 以上、 1000 ns 以下に設定されることが望ましい。また、プラズマディスプレイパネルの駆動による所定の走査信号幅を考慮すれば Δt は所定の走査信号幅の $1/100$ 倍以上、1倍以下の範囲内に設定されることが望ましい。

【0074】

信号印加時点を異ならせるさらに他の方法は、図 10F に図示されている。この駆動波形で、走査信号は走査電極 Y に ' t_s ' 時点で印加されて、すべてのアドレス電極 $X_1 \sim X_n$ には走査電極に走査信号が印加される時点より Δt 分先行する時点、すなわち、 $t_s - \Delta t$ である時点でデータ信号が印加される。信号印加時点を異ならせるさらに他の方法は、図 10G に図示されている。この駆動波形で、走査電極は ' t_s ' 時点で走査電極 Y に印加されて、すべてのアドレス電極 $X_1 \sim X_n$ には走査電極に走査信号が印加される時点より Δt 分遅い時点、すなわち、 $t_s + \Delta t$ である時点でデータ信号が印加される。

40

【0075】

これによって走査電極 Y に印加される走査信号の印加時点とアドレス電極 $X_1 \sim X_n$ に印加されるデータ信号の印加時点を異ならせると、アドレス電極 $X_1 \sim X_n$ に印加されるデータ信号の各印加時点でパネルの静電容量を通じてカップリングを減少させることがで

50

きるし、その結果、走査電極及び維持電極に印加される波形のノイズを減少させることができる。

【0076】

図11A及び図11Bは、本発明の実施例によるプラズマディスプレイパネルの駆動波形によって減少されるノイズを説明するための図面である。図11Aに示すように、走査電極と維持電極に印加される波形のノイズは相当な部分減少されている。図11Bは図11Aの領域Cを分解してもっと詳しく拡大して示す図である。このようなノイズが減少された理由は、走査電極Yに印加される走査信号の印加時点と同じ時点でアドレス電極 $X_1 \sim X_n$ にデータ信号を印加しないからである。言い換えれば、走査信号の印加時点とそれぞれ異なる時点でデータ信号を印加して各時点でパネルの静電容量（Capacitance）を通じたカップリング（Coupling）が減少された。

10

【0077】

データ信号が急上昇する時点では、走査電極と維持電極に印加される波形に発生される立ち上がりノイズが減少された。同じく、データ信号が急下降する時点では、走査電極と維持電極に印加される波形に発生される立ち下がりノイズがまた減少された。これによりアドレス期間で起きるアドレス放電は安定するようになってプラズマディスプレイパネルの駆動効率が増加する。

【0078】

また、この時リセット期間のセットダウン期間中に、維持電極とアドレス電極に印加される信号の電圧をアースレベルGNDに維持することで、走査電極に印加される信号と維持電極に印加される信号の間のカップリングの割合が減少して走査電極に印加される波形の変動を防止することができる。この方法で、駆動マージンをより安定的に確保することができる。プラズマディスプレイパネルのアドレス放電を安定させることで、1つの駆動ドライバー、例えば、1つの走査ドライバー及び／または1つのデータドライバーを通じてパネル全体をスキャニング（Scanning）できる{これをシングル走査（SingleScan）方法と言う}。

20

【0079】

図12は、プラズマディスプレイパネルの駆動方法を説明するための他の駆動波形の例を示す図面である。図12で、リセット期間以前に予備リセット期間が加えられる。このような予備リセット期間は複数のサブフィールドのうち任意のサブフィールド、例えばフレームの一番目のサブフィールドにだけ含ませることができる。

30

【0080】

予備リセット期間では、放電セル内の走査電極上に正極性電荷を蓄積して、放電セル内の維持電極上に負極性電荷を蓄積する。このような予備リセット期間で走査電極または維持電極のうち少なくとも1つに、電圧の大きさが漸進的に変わるランプ（Ramp）波形が印加される。すなわち、走査電極にだけランプ波形が印加されるか、または維持電極にだけランプ波形が印加されるか、または走査電極と維持電極すべてにランプ波形が印加されることもできるのである。

【0081】

予備リセット期間中に走査電極上に正極性電荷を蓄積して、維持電極上に負極性電荷を蓄積するため、走査電極には負極性電圧を印加して、維持電極には正極性電圧を印加するようにすることが望ましい。これをランプ波形の観点で見れば、走査電極に電圧が漸進的に下降する負極性電圧の立ち下がりランプ波形（Ramp-down）が印加されるか、または維持電極に電圧が漸進的に上昇する正極性電圧の立ち上がりランプ（Ramp-up）が印加される。

40

【0082】

この予備リセット期間で走査電極に負極性電圧を印加して、維持電極には正極性電圧を印加することで、放電セル内の空間電荷の量を減らすことができる。この現象は図13に図示されている。予備リセット期間中に走査電極Yに負極性電圧を印加して、維持電極Zには正極性電圧を印加すれば、放電セル内で放電に寄与しない多くの空間電荷1001が

50

走査電極 Y または維持電極 Z 上に引かれて行く。これら空間電荷 1001 は走査電極 Y または維持電極 Z 上で壁電荷 1000 として動作する。これによって、空間電荷 1001 の絶対量が減少して放電セル内の所定の電極上に位置する壁電荷 1000 の量が増加する。

【0083】

パネル周辺の温度が相対的に高くなっても放電セル内の壁電荷 1000 の量を十分に提供する。言い換えれば、パネル周辺の温度が相対的に高い場合にも放電セル内で放電に寄与しない空間電荷 1001 と壁電荷 1000 が互いに再結合するか再組合する割合（または確率）は相対的に低いから、放電に寄与する壁電荷 1000 の絶対量が減少する。これにより高温誤放電の発生が防止される。

【0084】

また、予備リセット期間中に走査電極 Y に負極性電圧を印加して、維持電極 Z には正極性電圧が印加されれば、放電セル内で壁電荷 1000 の量が増加するようになる。これによって、パネル周辺の温度が相対的に低くプラズマ放電メカニズムが鈍化されても壁電荷の絶対量が増加するため低温誤放電の発生が防止される。

【0085】

予備リセット期間中に走査電極 Y に印加される負極性電圧では制御の容易性を考慮する時、立ち下がりランプ波形（Ramp-down）が用いられるのが望ましい。また、維持電極 Z に印加される正極性電圧は所定電圧値を一定に維持する正極性電圧であることが望ましい。ここで走査電極 Y に印加される立ち下がりランプの負極性電圧（Ramp-down）の下降する傾きは調節可能である。例えば、より速く強く空間電荷を引き入れようとする場合には、傾きを上げることができるが、すなわち、上昇時間を短くできる。このような予備リセット期間で走査電極 Y に印加される負極性電圧と維持電極 Z に印加される正極性電圧の波形はこれに限定されるのではなく変更可能なのである。例えば、走査電極 Y に電圧が一定に維持される負極性電圧を印加して、維持電極 Z に立ち上がりランプ波形（Ramp-up）を印加することができるなど変更可能である。

【0086】

この実施例で、走査電極 Y に印加される立ち下がりランプ波形（Ramp-down）の負極性電圧がアースレベル GND から所定電圧まで下降するように設定された。この時、走査電極 Y に印加される立ち下がりランプ波形（Ramp-down）の負極性電圧はアドレス期間に走査電極 Y に印加される信号電圧の下限まで下降するのが望ましい。すなわち、走査電極 Y に印加される立ち下がりランプ波形（Ramp-down）の負極性電圧が下降する所定電圧はアドレス期間に走査電極 Y に印加される走査信号の電圧の下限と同じである。

【0087】

このように、立ち下がりランプ波形（Ramp-down）の負極性電圧の下限をアドレス期間に走査電極 Y に印加される走査信号の電圧の下限と同じくすることで、別途の駆動電圧供給部（図示せず）の追加なしにも本発明のプラズマディスプレイパネルの駆動方法による駆動波形を具現することができるようになる。維持電極 Z に印加される正極性電圧は維持期間に印加される維持電圧 V_s であるのが望ましい。

【0088】

以前のサブフィールドの維持期間と以後のサブフィールドのリセット期間中に壁電荷を蓄積するための予備リセット期間を追加して、このような予備リセット期間で走査電極 Y に負極性電圧を印加して、維持電極 Z に正極性電圧を印加することで、放電セル内の走査電極 Y 上に正極性壁電荷を蓄積して、放電セル内の維持電極 Z 上に負極性壁電荷を蓄積する。このリセット期間のセットアップ期間中に、リセット信号の立ち上がりランプ波形（Ramp-up）の電圧を減らすことができるようになる。また、このリセット期間のセットアップ期間中に印加される立ち上がりランプ波形（Ramp-up）は放電セル内に壁電荷を蓄積するのに寄与する。

【0089】

この立ち上がりランプ波形（Ramp-up）が印加される前であっても、予備リセット期間で既に一定量の壁電荷を蓄積した状態なので、立ち上がりランプ波形の大きさが小さくて

10

20

30

40

50

も放電セル内でセットアップに必要な十分な正壁電荷を蓄積することができる。そして、リセット期間で立ち上がりランプ波形を減らすことができるし、また高温誤放電及び／または低温誤放電の発生も低減させることができる。

【0090】

プラズマディスプレイパネルの駆動波形の以前の実施例によれば、走査電極に印加される走査信号の印加時点と互いに異なる時点でアドレス電極 $X_1 \sim X_n$ にデータ信号が印加されるが、これとは異なって、アドレス電極 $X_1 \sim X_n$ に印加されるデータ信号のうち少なくとも1つはアドレス電極 $X_1 \sim X_n$ 中で $2 \sim (n-1)$ 個のアドレス電極に同じ時点で印加されるようにすることも可能である。図14は本発明の実施例によるプラズマディスプレイパネルに用いるための電極群分割による駆動方法を説明するための図面である。

10

【0091】

図14を参照すれば、プラズマディスプレイパネル100のアドレス電極 $X_1 \sim X_n$ は、Xa電極群 ($X_{a1} \sim X_{a(n/4)} / 4$) 101、Xb電極群 ($X_{b(n/4+1)} \sim X_{b(2n/4)} / 4$) 102、Xc電極群 ($X_{c(2n/4+1)} \sim X_{c(3n/4)} / 4$) 103及びXd電極群 ($X_{d(3n/4+1)} \sim X_{d(n)} / 4$) 104に分けられる。このように区分した各アドレス電極群のうち少なくとも何れか1つのアドレス電極群には、走査電極Yに印加される走査信号の印加時点と異なる時点でデータ信号を印加する。Xa電極群101に属する電極 ($X_{a1} \sim X_{a(n/4)} / 4$) すべてには走査電極Yに印加される走査信号の印加時点と異なる時点でデータ信号を印加するが、前述したXa電極群101に属する電極 ($X_{a1} \sim X_{a(n/4)} / 4$) に印加されるデータ信号の印加時点は皆同じくする。

20

【0092】

また、残り他の電極群102、103、104に属する他の電極には、Xa電極群101に属する電極 ($X_{a1} \sim X_{a(n/4)} / 4$) にデータ信号を印加する印加時点と異なる時点でデータ信号を印加して、この時の他のアドレス電極群102、103、104に属する電極に印加されるデータ信号の印加時点は、走査電極Yに印加される走査信号の印加時点と同じか、または異なることができる。

【0093】

図14に示す実施例で、各アドレス電極群101、102、103、104に含まれたアドレス電極の個数を同じようにしたが、各アドレス電極群101、102、103、104に含まれるアドレス電極の個数を互いに異なるように設定することも可能である。そして、アドレス電極群の個数(n)も調節可能である。実際、このようなアドレス電極群の個数は最小2個以上、最大アドレス電極の総数(n)より小さな範囲、すなわち、 $2 \leq N \leq (n-1)$ 個の間に設定されることが望ましい。

30

【0094】

図14のアドレス電極群の実施例を前述した図9の実施例と比べて見れば、図9ではプラズマディスプレイパネルのアドレス電極 $X_1 \sim X_n$ を複数のアドレス電極群に区分して、それぞれのアドレス電極群はそれぞれ1つずつのアドレス電極を含む。

【0095】

図14は、データドライバーとしてのデータドライバーIC、走査ドライバーとしての走査ドライバーIC及び維持ドライバーとしての維持ボードがそれぞれパネル100と所定の距離位離れた状態であるパネル100の構造を図示する。データドライバーIC、走査ドライバーIC、及び維持ボードはアドレス電極、走査電極、維持電極とそれぞれ繋がれているが、データドライバーIC、走査ドライバーIC及び維持ボードはパネル100と結合された構造で成り立つこともできる。

40

【0096】

図15Aないし図15Cは、本発明の実施例によるプラズマディスプレイパネルの電極群分割によって走査信号の印加時点とデータ信号の印加時点を示す図面である。複数のアドレス電極 $X_1 \sim X_n$ を図14と一緒に複数のアドレス電極群(Xa電極群、Xb電極群、Xc電極群及びXd電極群)に分けて、サブフィールドのアドレス期間で複数のアドレス電極群のうち少なくとも1つのアドレス電極群のアドレス電極 $X_1 \sim X_n$ に印加される

50

データ信号の印加時点は走査電極 Y に印加される走査信号の印加時点と互いに異なる。この時、リセット期間のセットダウン期間中に、維持電極とアドレス電極に印加される信号の電圧をアースレベル GND に維持する。

【0097】

走査電極に印加される走査信号の印加時点とアドレス電極 $X_1 \sim X_n$ に印加されるデータ信号の印加時点が異ならせながら、リセット期間のセットダウン期間中に維持信号の電圧をアースレベル GND に維持する理由は、走査電極に印加される信号と維持電極に印加される信号の間のカップリングによる走査電極に印加される波形の変動を防止するためだからである。これによって駆動マージンを安定的に確保することができる。

【0098】

例えば、図 15 A に示すように、走査電極 Y に印加される走査信号の印加時点をも t_s と仮定する時、アドレス電極 $X_1 \sim X_n$ を含むアドレス電極群の配置順番に合わせて、例えば Xa 電極群に含まれたアドレス電極 ($X_{a1} \sim X_{a(n/4)}$) には走査電極 Y に走査信号が印加される時点より $2\Delta t$ 分先行する時点、すなわち、時点 $t_s - 2\Delta t$ にデータ信号が印加される。これと同じく、Xb 電極群に含まれたアドレス電極 ($X_{b(n/4+1)} \sim X_{b(2n/4)}$) には走査電極 Y に走査信号が印加される時点より Δt 分先行する時点、すなわち、時点 $t_s - \Delta t$ にデータ信号が印加される。Xc 電極群に含まれたアドレス電極 ($X_{c(2n/4+1)} \sim X_{c(3n/4)}$) には時点 $t_s + \Delta t$ にデータ信号が印加されて、Xd 電極群に含まれたアドレス電極 ($X_{d(3n/4+1)} \sim X_{d(n)}$) には時点 $t_s + 2\Delta t$ にデータ信号が印加される。すなわち、アドレス電極 $X_1 \sim X_n$ を含む各電極群 Xa、Xb、Xc、Xd に印加されるデータ信号は走査電極 Y に印加される走査信号の印加時点の以前または以後に印加される。

【0099】

図 15 A に示す方法とは異なって、複数のアドレス電極群のうち少なくとも 1 つのアドレス電極群のアドレス電極に印加されるデータ信号の印加時点を図 15 B に示すように走査電極に印加される走査信号の印加時点より遅く設定することもできる。すべてのデータ信号の印加時点は前述した走査信号の印加時点より遅れる。また、すべてのアドレス電極群に印加される印加時点を設定する代りに、ただ 1 つのアドレス電極群に印加されるデータ信号の印加時点のみを前述した走査信号の印加時点より遅く設定することもでき、またこのような走査信号の印加時点より遅くデータ信号が印加されるアドレス電極群の個数も変更可能である。

【0100】

例えば、図 15 B に示すように、走査電極 Y に印加される走査信号の印加時点をも t_s と仮定する時、アドレス電極 $X_1 \sim X_n$ をそれぞれ含むアドレス電極群の配置順番に合わせて、アドレス電極群 Xa に含まれたアドレス電極には走査電極 Y に走査信号が印加される時点より Δt 分遅い時点、すなわち、時点 $t_s + \Delta t$ にデータ信号が印加される。これと同じく、アドレス電極群 Xb に含まれたアドレス電極には走査電極 Y に走査信号が印加される時点より $2\Delta t$ 分遅い時点、すなわち、時点 $t_s + 2\Delta t$ にデータ信号が印加される。アドレス電極群 Xc に含まれたアドレス電極には時点 $t_s + 3\Delta t$ にデータ信号が印加されて、アドレス電極群 Xd には時点 $t_s + 4\Delta t$ にデータ信号が印加される。すなわち、図 15 B に示すようにすべてのアドレス電極群にあるアドレス電極 $X_1 \sim X_n$ に印加されるすべてのデータ信号は走査電極 Y に印加される走査信号の印加時点の以後に印加される。

【0101】

図 15 B に示す方法とは異なって、すべてのアドレス電極群にあるアドレス電極 $X_1 \sim X_n$ に印加されるすべてのデータ信号の印加時点を図 15 C に示すように走査電極 Y に印加される走査信号の印加時点より先行するように設定することもできる。図 15 D の駆動波形はアドレス電極群にあるアドレス電極 $X_1 \sim X_n$ に印加されるすべてのデータ信号の印加時点が走査電極 Y に印加される走査信号の印加時点と異なる場合、より具体的にすべてのデータ信号の印加時点が前述した走査信号の印加時点より先行する他の場合を図示す

10

20

30

40

50

る。図15Cはすべてのデータ信号の印加時点を走査信号の印加時点より先行するように設定する場合を図示しているが、複数のアドレス電極群のうちただ1つの電極群に含まれたアドレス電極に印加されるデータ信号の印加時点のみを前述した走査信号の印加時点より先行するように設定することもできる。言い換えれば、走査信号の印加時点より先行してデータ信号が印加されるアドレス電極群の個数は変更可能である。

【0102】

例えば、図15Cに示すように、走査電極Yに印加される走査信号の印加時点を ' t_s ' と仮定する時、アドレス電極 $X_1 \sim X_n$ をそれぞれ含むアドレス電極群の配置順番に合わせて、アドレス電極群Xaに含まれたアドレス電極には走査電極Yに走査信号が印加される時点より Δt 分先行する時点、すなわち、時点 $t_s - \Delta t$ にデータ信号が印加される。これと同じく、アドレス電極群Xbに含まれたアドレス電極には走査電極Yに走査信号が印加される時点より $2\Delta t$ 分先行する時点、すなわち、時点 $t_s - 2\Delta t$ にデータ信号が印加される。アドレス電極群Xcに含まれたアドレス電極には時点 $t_s - 3\Delta t$ にデータ信号が印加されて、アドレス電極群Xdに含まれたアドレス電極には時点 $t_s - 4\Delta t$ にデータ信号が印加される。アドレス電極 $X_1 \sim X_n$ を含む各電極群に印加されるすべてのデータ信号は走査電極Yに印加される走査信号の印加時点より以前に印加される。

【0103】

図15Aないし図15Cに示すように、走査電極Yに印加される走査信号の印加時点を ' t_s ' と設定して、走査信号の印加時点 t_s と次に一番近接したデータ信号の間の印加時点間の時間差を Δt と設定して、走査信号の印加時点 t_s とその次近接したデータ信号の間の印加時点の差を $2\Delta t$ と設定した。ここで Δt 値は一定に維持される。すなわち、複数のアドレス電極群のうち少なくともどの1つのアドレス電極群にあるアドレス電極 $X_1 \sim X_n$ に印加されるデータ信号の印加時点を走査電極Yに印加される走査信号の印加時点と互いに異ならせながら複数のアドレス電極群に含まれたそれぞれのアドレス電極 $X_1 \sim X_n$ に印加されるデータ信号の間の印加時点の差はそれぞれ同じく設定する。

【0104】

複数のアドレス電極群のうち少なくとも1つの電極群にあるアドレス電極に印加されるデータ信号の印加時点を走査電極Yに印加される走査信号の印加時点と互いに異ならせながら複数のアドレス電極群毎にそれぞれのアドレス電極群に印加されるデータ信号の間の印加時点の差はそれぞれ異ならせることもできる。例えば、走査信号の印加時点 t_s と次に一番近接したデータ信号の間の印加時点間の時間差を Δt とすれば、走査信号の印加時点 t_s とその次近接したデータ信号の間の印加時点の差は Δt ではなく $3\Delta t$ に設定することもできる。

【0105】

例えば、 $t_s = 0$ ナノ秒 (ns) とすれば、アドレス電極群Xaに含まれたアドレス電極に10ナノ秒 (ns) の時点でデータ信号が印加される。これによって走査電極Yに印加される走査信号の印加時点とアドレス電極群Xaに印加されるデータ信号の印加時点間の時間差は10ナノ秒 (ns) である。そして、その次アドレス電極群であるXbに含まれたアドレス電極には20ナノ秒 (ns) の時点でデータ信号が印加されるが、これは前述した走査電極Yに印加される走査信号の印加時点とアドレス電極群Xbに印加されるデータ信号の印加時点間の時間差が20ナノ秒 (ns) であることを意味する。これによって、アドレス電極群Xaに印加されるデータ信号の印加時点とアドレス電極群Xbに印加されるデータ信号の印加時点間の時間差は10ナノ秒 (ns) である。

【0106】

そして、その次アドレス電極群であるXcに含まれたアドレス電極には、40ナノ秒 (ns) の時点でデータ信号が印加される。すなわち、前述した走査電極Yに印加される走査信号の印加時点とアドレス電極群Xcに印加されるデータ信号の印加時点間の時間差は40ナノ秒 (ns) で、アドレス電極群Xbに印加されるデータ信号の印加時点とアドレス電極群Xcに印加されるデータ信号の印加時点間の時間差は20ナノ秒 (ns) である。この方法で、走査電極Yに印加される走査信号の印加時点とアドレス電極 $X_1 \sim X_n$ に

10

20

30

40

50

印加されるデータ信号の印加時点を互いに異ならせながらデータ信号間の印加時点の間の差をそれぞれ異なるように設定することもできる。

【0107】

アドレス期間に与えられた制限された時間を考慮すれば、アドレス電極群に印加されたデータ信号の印加時点の差は10ナノ秒（ns）以上、1000ナノ秒（ns）以下に設定されることが望ましい。また、プラズマディスプレイパネルの駆動による走査信号幅を考慮すれば、 Δt は所定の走査信号幅の1/100倍以上、1倍以下の範囲内に設定されることが望ましい。

【0108】

走査電極Yに印加される走査信号の印加時点を'ts'とする時、複数のアドレス電極群に印加されるデータ信号の印加時点間の関係とは関係なく、走査信号の印加時点tsとそのtsに一番近接したデータ信号の印加時点の間の差は、1つのサブフィールド内でそれぞれ等しいか、互いに異なることもできる。前述されたように、アドレス期間に与えられた制限された時間を考慮する時、このような走査信号の印加時点と、この走査信号の印加時点と一番近接したデータ信号の印加時点の間の差は、10ナノ秒（ns）以上、1000ナノ秒（ns）以下に設定されることが望ましい。また、プラズマディスプレイパネルの駆動による走査信号幅を考慮すれば、 Δt はすべてアドレス期間の1/100倍以上、1倍以下の範囲内に設定されることが望ましい。

【0109】

走査電極Yに印加される走査信号の印加時点と各アドレス電極群に印加されるデータ信号の印加時点を異なるようにすれば、図11A及び図11Bに示すように、各アドレス電極群にあるアドレス電極 $X_1 \sim X_n$ に印加されるデータ信号の各印加時点でパネルの静電容量を通じてカップリングを減少させることができる。そして、走査電極及び維持電極に印加される波形のノイズを減少させることができる。またアドレス期間で起きるアドレス放電を安定するようにできるだけでなく、プラズマディスプレイパネルの駆動を安定するようにできる。

【0110】

また、リセット期間のセットダウン期間中に維持電極とアドレス電極に印加される信号の電圧をアースレベルGNDに維持することで、走査電極に印加される信号と維持電極に印加される信号の間のカップリングの割合を減らすことができ、走査電極に印加される波形の変動を防止することができる。この方法で駆動マージンをより安定的に確保することができる。プラズマディスプレイパネルのアドレス放電を安定させることで、1つのドライバを通じてパネル全体をスキニング（Scanning）できる{これをシングル走査（Single Scan）方法と言う}。

【0111】

走査信号とデータ信号の間の印加時点を異ならせる場合を、1つのサブフィールド内で説明した。しかし、1つのフレームを基準として走査電極Yに印加される走査信号の印加時点とアドレス電極 $X_1 \sim X_n$ またはアドレス電極群（Xa、Xb、Xc、Xd）に印加されるデータ信号の印加時点を互いに異ならせながらそれぞれのサブフィールド毎にアドレス電極に印加されるデータ信号の間の印加時点の差を互いに異なるように設定することもできる。

【0112】

図16は、プラズマディスプレイパネルの駆動方法を説明するため、他の駆動波形の例を示す図面である。各サブフィールドは他の駆動波形を持っており、フレーム内で各サブフィールドによって走査信号の印加時点とデータ信号の印加時点を互いに異なるように設定する。すなわち、同一のサブフィールドではアドレス電極に印加されるデータ信号の印加時点の間の時間差は皆同じく、また、走査電極に印加される走査信号の印加時点とアドレス電極に印加されるデータ信号の印加時点は互いに異なるように設定される。また一フレームのうち少なくとも1つのサブフィールドでアドレス期間でアドレス電極に印加されるデータ信号の間の印加時点間の時間差はそのフレームの他のサブフィールドでの前記ア

10

20

30

40

50

ドレス期間でアドレス電極に印加されるデータ信号の間の印加時点の間の時間差と互いに異なる。

【0113】

この時、リセット期間のセットダウン期間中に維持電極とアドレス電極に印加される信号の電圧をアースレベルGNDに維持する。このように、走査電極に印加される走査信号の印加時点とアドレス電極 $X_1 \sim X_n$ に印加されるデータ信号の印加時点が異ならせながら、リセット期間のセットダウン期間中に維持信号の信号電圧をアースレベルGNDに維持する理由は、走査電極に印加される信号と維持電極に印加される信号の間のカップリングによる走査電極に印加される波形の変動を防止するためだからである。これによって駆動マージンをより安定的に確保することができる。

10

【0114】

ここで、データ信号と走査信号の印加時点を変えさせる1つの方法で、一フレームのうち第1サブフィールドでアドレス電極 $X_1 \sim X_n$ に印加されるデータ信号の印加時点而走査電極Yに印加される走査信号の印加時点と互いに異ならせながら、アドレス電極に印加されるデータ信号の間の印加時点の間の時間差は Δt に設定する。また、フレームの第2サブフィールドで第1サブフィールドと同じくアドレス電極 $X_1 \sim X_n$ に印加されるデータ信号の印加時点而走査電極Yに印加される走査信号の印加時点と互いに異ならせながら、アドレス電極に印加されるデータ信号の間の印加時点の間の時間差は $2\Delta t$ に設定することができる。このような方法でアドレス電極に印加されるデータ信号の間の印加時点の間の時間差を $3\Delta t$ または $4\Delta t$ などにして、1つのフレームに含まれたそれぞれのサブフ

20

【0115】

さらに、少なくとも1つのサブフィールドでデータ信号の印加時点と走査信号の印加時点とを互いに異ならせながら、それぞれのサブフィールド毎にデータ信号の印加時点而走査信号の印加時点の前後で互いに異なるように設定することもできる。例えば、第1サブフィールドではデータ信号の印加時点而走査信号の印加時点より部分的に早く、そして、部分的に遅く設定すれば、第2サブフィールドではすべてのデータ信号の印加時点而走査信号の印加時点の以前に設定して、第3サブフィールドではすべてのデータ信号の印加時点而走査信号の印加時点の以後に設定することもできる。

【0116】

図17Aないし図17Cは図16のD、E、F領域をより詳しく概略的に図示する。図17Aで、例えば、走査電極Yに印加される走査信号の印加時点をも t_s と仮定する時、図16のD領域でアドレス電極 $X_1 \sim X_n$ の配置順番に合わせて、アドレス電極 X_1 には走査電極Yに走査信号が印加される時点より $2\Delta t$ 分先行する時点、すなわち、時点 $t_s - 2\Delta t$ にデータ信号が印加される。これと同じく、アドレス電極 X_2 には走査電極Yに走査信号が印加される時点より Δt 分先行する時点、すなわち、時点 $t_s - \Delta t$ にデータ信号が印加される。アドレス電極 $X_{(n-1)}$ には時点 $t_s + (n-4)\Delta t$ にデータ信号が印加されて、アドレス電極 X_n には時点 $t_s + (n-3)\Delta t$ にデータ信号が印加される。すなわち、アドレス電極 $X_1 \sim X_n$ に印加されるデータ信号は走査電極Yに印加される走査信号の印加時点の以前、または以後に印加される。

30

40

【0117】

図17Bで、図16のE領域の駆動波形は図16のD領域の駆動波形と異なるが、二つの駆動波形のデータ信号の印加時点は走査信号の印加時点と異なる。特にすべてのデータ信号の印加時点は前述した走査信号の印加時点より遅れる。しかし、図17Bに示すように、すべてのデータ信号ではなくただ1つのデータ信号の印加時点のみを前述した走査信号の印加時点より遅く印加されるように設定することも可能である。すなわち、走査信号の印加時点より遅く印加されるデータ信号の個数は変更可能である。

【0118】

例えば、図17Bに示すように、走査電極Yに印加される走査信号の印加時点をも t_s と仮定する時、アドレス電極 $X_1 \sim X_n$ の配置順番に合わせて、例えばアドレス電極 X_1

50

には走査電極 Y に走査信号が印加される時点より Δt 分遅い時点、すなわち、時点 $t_s + \Delta t$ にデータ信号が印加される。これと同じく、アドレス電極 X_2 には走査電極 Y に走査信号が印加される時点より $2\Delta t$ 分遅い時点、すなわち、時点 $t_s + 2\Delta t$ にデータ信号が印加される。アドレス電極 X_3 には時点 $t_s + 3\Delta t$ にデータ信号が印加されて、アドレス電極 X_n には時点 $t_s + n\Delta t$ にデータ信号が印加される。

【0119】

図 17C の駆動波形は、アドレス電極 $X_1 \sim X_n$ に印加されるデータ信号の印加時点が走査電極 Y に印加される走査信号の印加時点と異なる場合、より具体的に走査信号の印加時点より先行する他の場合を図示する。図 17C はすべてのデータ信号の印加時点を走査信号の印加時点より先行するようにした場合を図示しているが、ただ 1 つのデータ信号の印加時点のみを前述した走査信号の印加時点より先行するように設定することもできる。言い換えれば、このような走査信号の印加時点より先行して印加されるデータ信号の個数は変更可能である。

10

【0120】

図 17C に示すように走査電極 Y に印加される走査信号の印加時点を ' t_s ' と仮定する時、アドレス電極 $X_1 \sim X_n$ の配置順番に合わせて、例えばアドレス電極 X_1 には走査電極 Y に走査信号が印加される時点より Δt 分先行する時点、すなわち、時点 $t_s - \Delta t$ にデータ信号が印加される。これと同じく、アドレス電極 X_2 には走査電極 Y に走査信号が印加される時点より $2\Delta t$ 分先行する時点、すなわち、時点 $t_s - 2\Delta t$ にデータ信号が印加される。アドレス電極 X_3 には時点 $t_s - 3\Delta t$ にデータ信号が印加されて、アドレス電極 X_n には時点 $t_s - n\Delta t$ にデータ信号が印加される。すなわち、アドレス電極 $X_1 \sim X_n$ に印加されるすべてのデータ信号は走査電極 Y に印加される走査信号の印加時点以前に印加される。

20

【0121】

このように各サブフィールド毎にアドレス期間で走査電極 Y に印加される走査信号の印加時点とアドレス電極 $X_1 \sim X_n$ に印加されるデータ信号の印加時点を異なるようにすれば、アドレス電極 $X_1 \sim X_n$ に印加されるデータ信号の各印加時点でパネルの静電容量を通じてカップリングを減少させることができる。そして、走査電極及び維持電極に印加される波形のノイズを減少させることができる。これはまたアドレス期間で起きるアドレス放電を安定するようにしてプラズマディスプレイパネルの駆動の安全性低下を抑制する。

30

【0122】

また、リセット期間のセットダウン期間中に維持電極とアドレス電極に印加される信号の電圧をアースレベル GND に維持することで、走査電極に印加される信号と維持電極に印加される信号の間のカップリングの割合を減らすことができ、走査電極に印加される波形の変動を防止することができる。このようにして駆動マージンをより安定的に確保することができる。このようにプラズマディスプレイパネルのアドレス放電を安定させることで、1 つのドライバーを通じてパネル全体をスキヤニング (Scanning) できる {これをシングル走査 (Single Scan) 方法と言う}。

【0123】

以上、前述したように、本発明が属する技術分野の当業者なら本発明の技術的思想や範囲を変更しなくても他の具体的な形態で実施されることができるということを理解することが可能である。例えば、前述された実施例は、走査信号が印加される時点と異なる時点でデータ信号を印加するか、アドレス電極を配置順番によって同じアドレス電極の個数を持つ 4 個の電極群で分けて各電極群毎に走査信号が印加される時点と互いに異なる時点でデータ信号を印加する 2 個の方法を図示して説明したが、これら方法とは異なって、アドレス電極 $X_1 \sim X_n$ を奇数番目アドレス電極群と偶数番目アドレス電極群で分けて同じ電極群内にいるアドレス電極には同じ時点でデータ信号を印加して、それぞれの電極群のデータ信号印加時点を走査信号が印加される時点と互いに異なるように設定する方法も可能である。本発明の説明に基礎にして他の変形も容易く可能である。

40

【0124】

50

さらに他の変形でアドレス電極 $X_1 \sim X_n$ を複数のアドレス電極群に区分することも可能である。しかし、この時、各電極群には他の個数のアドレス電極が提供されうる。例えば、走査電極 Y に印加される走査信号の印加時点を ' t_s ' と仮定する時、例えばアドレス電極 X_1 には時点 $t_s + \Delta t$ でデータ信号を印加して、アドレス電極 $X_2 \sim X_{10}$ には $t_s + 3 \Delta t$ でデータ信号を印加して、アドレス電極 $X_{11} \sim X_n$ には $t_s + 4 \Delta t$ でデータ信号を印加するのが可能である。

【0125】

図18は本発明の他の実施例によるプラズマディスプレイパネルの駆動方法を説明するためのデータ信号の印加時点を示す図面である。データ信号はアドレス区間でアドレス電極 $X_1 \sim X_n$ で互いに異なる時点 ($t_0 \sim t_n$) でそれぞれ印加される。電極の配置順番に合わせて、例えば電極 X_1 には時点 t_0 にデータ信号が印加されて、電極 X_2 には時点 $t_0 + \Delta t$ にデータ信号が印加されて、電極 X_n には $t_0 + (n-1) \Delta t$ にデータ信号が印加される。例えば、各 X 電極群に印加されるデータ信号の印加時点中、 m ($1 \leq m \leq N-1$) 番目データ信号の印加時点を t_m として、 $m+1$ 番目データ信号の印加時点を $t_{(m+1)}$ として印加時点の間の時間差を Δt とする時、この Δt は所定の値に維持される。

【0126】

一方、各印加時点間の時間差 Δt をそれぞれ異ならせることもできる。前述されたところの同じく、データ信号の印加時点中、 m ($1 \leq m \leq N-1$) 番目データ信号の印加時点を t_m として、 $m+1$ 番目データ信号の印加時点を $t_{(m+1)}$ として、印加時点の間の時間差を Δt とする時、この印加時点の差 Δt は少なくとも二つの以上の値を持つことができる。すなわち、電極 X_1 に10ナノ秒 (ns) の時点でデータ信号が印加されて、電極 X_2 には20ナノ秒 (ns) の時点でデータ信号が印加されて、電極 X_3 には40ナノ秒 (ns) の時点でデータ信号が印加されることもできる。

【0127】

各データ信号の印加時点の間の時間差 Δt は10ナノ秒 (ns) 以上、1000ナノ秒 (ns) 以下に設定されることが望ましい。また、プラズマディスプレイパネルの駆動による走査信号幅を考慮すれば、 Δt は所定走査信号幅の $1/100$ 倍以上、1倍以下の範囲内に設定されることが望ましい。例えば、走査信号の幅が1 μs (マイクロ秒) と仮定すれば、信号印加時点の間の時間差 Δt は1 μs (マイクロ秒) の $1/100$ 倍、すなわち、10ナノ秒 (ns) 以上、1 μs (マイクロ秒) の1倍、すなわち、1000ナノ秒 (ns) 以下、すなわち、($10 ns \leq \Delta t \leq 1000 ns$) でなければならない。

【0128】

このようにアドレス区間で各データ信号の印加時点を異なるようにすれば、データ信号の各印加時点でパネルの静電容量を通じてカップリングを減少させることができるし、それによって走査電極 Y 及び維持電極 Z に印加される波形のノイズを大きく減少させることができる。

【0129】

図18に示す実施例は、すべての電極 $X_1 \sim X_n$ に互いに異なる時点 ($t_0 \sim t_n$) にデータ信号がそれぞれ印加されることを提案したものだが、これとは異なって、データ信号のうち少なくとも1つは少なくとも2個の電極や ($n-1$) 個未満の電極と同じ時点で印加されるようにすることも可能であり、これは図19に図示されている。

【0130】

図19に示すように、プラズマディスプレイパネル83のアドレス電極 $X_1 \sim X_n$ を、 Xa 電極群 ($Xa_1 \sim Xa_{(n/4)}$) 84、 Xb 電極群 ($Xb_{(n/4+1)} \sim Xb_{(2n/4)}$) 85、 Xc 電極群 ($Xc_{(2n/4+1)} \sim Xc_{(3n/4)}$) 86 及び Xd 電極群 ($Xd_{(3n/4+1)} \sim Xd_{(n)}$) 87 に区分して、このように区分した各アドレス電極群のうち少なくとも1つのアドレス電極群は他のアドレス電極群と異なる時点でデータ信号を印加する。例えば、 Xa 電極群84に属する電極 ($Xa_1 \sim Xa_{(n/4)}$) 全部には同じ時点でデータ信号を印加して、残り他の電極群85、86、87に属する電極には Xa 電極群84に属する電極 ($Xa_1 \sim Xa_{(n/4)}$) のデータ信号印加時

点と異なる時点でデータ信号を印加する。

【0131】

図14と同じく、各アドレス電極群Xに含まれたアドレス電極の個数は同じようにしたが、アドレス電極群の数とアドレス電極の個数を互いに異なるように設定することも可能である。実際、アドレス電極群の個数(n)は最小2個以上、アドレス電極の総数(N)より小さな範囲、すなわち、 $2 \leq N \leq (n-1)$ 個の間に設定されることが望ましい。

【0132】

望ましくは、アドレス電極群の個数は3個以上、5個以下($3 \leq N \leq 5$)に設定されることが望ましいが、これは実際プラズマディスプレイパネル駆動の時、データ信号を印加するための回路具現、駆動制御、動作の中もなどの適切な範囲を考慮して限定されたのである。よって、1つの電極群に含まれるデータ電極の個数はVGA (Video Graphics Array)、XGA (Extended Video Graphics Array)、HDTV (High Definition Television) 標準による画質を考慮して100個以上1000個以下($100 \leq N \leq 1000$)が適切で、もっと望ましくは200個以上500個以下($200 \leq N \leq 500$)がより適切である。

【0133】

図19はデータドライバーIC、走査ドライバーIC及び維持ボードがそれぞれパネル83とそれぞれ所定の距離位離れた状態でアドレス電極X、Y、Zに繋がれているパネル83の構造を図示しているが、この構造は便宜上導入したもので実際ではデータドライバーIC、走査ドライバーIC及び維持ボードはパネル83と結合されることができる。

【0134】

図20はプラズマディスプレイパネルの電極群分割によってデータ信号の印加時点を示す図面である。同じ電極群(Xa電極群、Xb電極群、Xc電極群及びXd電極群中の1つ)に属する電極に印加されるデータ信号の印加時点は皆同じで、互いに異なる電極群に属するX電極の間のデータ信号印加時点は互いに異なる。

【0135】

例えば、アドレス電極群の配置順番によって、Xa電極群に属するアドレス電極($Xa_1 \sim Xa_{(n)/4}$)には、例えば時点 t_0 で同時にデータ信号が印加されて、Xb電極群に属するアドレス電極($Xb_{(n/4+1)} \sim Xb_{(2n)/4}$)にはすべて時点 $t_0 + \Delta t$ で同時にデータ信号が印加されて、Xc電極群に属するアドレス電極($Xc_{(2n/4+1)} \sim Xc_{(3n)/4}$)にはすべて $t_0 + 2\Delta t$ で同時にデータ信号が印加されて、Xd電極群に属するアドレス電極($Xd_{(3n/4+1)} \sim Xd_{(n)}$)にはすべて $t_0 + 3\Delta t$ で同時にデータ信号が印加される。

【0136】

各X電極群毎に印加されるデータ信号の印加時点中、 m ($1 \leq m \leq N-1$) 番目データ信号の印加時点を t_m として、 $m+1$ 番目データ信号の印加時点を $t_{(m+1)}$ として、印加時点の間の時間差を Δt とする時、この印加時点の時間差 Δt は所定の値に維持される。すなわち、2個の(時間的に)連続される印加時点間の時間差、この例では t_m と $t_{(m+1)}$ の時間差は $t_m - t_{(m+1)} = \Delta t =$ 所定の値である。

【0137】

一方、各印加時点の間の時間差 Δt をまた異ならせることもできる。前述されたところの同じく、データ信号の印加時点中、 m ($1 \leq m \leq N-1$) 番目データ信号の印加時点を t_m として、 $m+1$ 番目データ信号の印加時点を $t_{(m+1)}$ として、印加時点の間の時間差を Δt とすれば、この場合、この印加時点の間の時間差 Δt は少なくとも二つの以上の値を持つことができる。すなわち、Xa電極群に10ナノ秒(ns)の時点でデータ信号が印加されて、Xb電極群には20ナノ秒(ns)の時点でデータ信号が印加されて、Xd電極群には40ナノ秒(ns)の時点でデータ信号が印加される。ここで各データ信号の印加時点の時間差 Δt は10ナノ秒(ns)以上、1000ナノ秒(ns)以下の範囲にあることが望ましい。また、プラズマディスプレイパネルの駆動による走査信号幅を考慮すれば、 Δt は所定走査信号幅の $1/100$ 倍以上、1倍以下の範囲内に設定されることが望ましい。

10

20

30

40

50

【0138】

図21は本発明の第2実施例によるプラズマディスプレイパネルの駆動波形によって減少されるノイズを概略的に説明するための図面である。Y電極とZ電極に印加される波形でノイズが相当な部分減少されている。このノイズはアドレス電極 $X_1 \sim X_n$ に同じ時点でデータ信号を印加しないで、4個の電極群にそれぞれ異なる時点でデータ信号を印加したから減少されたのである。すなわち、データ信号を4個の電極群に互いに異なる時点で印加することで、各時点でパネルの静電容量 (Capacitance) を通じてカップリング (Coupling) が減少されたのである。

【0139】

データ信号が急上昇する時点では{すなわち、データ信号が立ち上がるエッジ (edge) 10
では}Y電極とZ電極に印加される波形に発生される立ち上がりノイズを減少させて、同じくデータ信号が急下降する時点 (すなわち、データ信号が下降するエッジ) では、Y電極とZ電極に印加される波形に発生される立ち下がりノイズをまた減少させる。これによってアドレス区間で起きるアドレス放電を安定するようにしてプラズマディスプレイパネルの駆動効率を進めることができる。

【0140】

以上、前述したように、この技術分野に熟練された者なら本発明の技術的思想と範囲を脱しなくても他の具体的な形態で本発明を実施することができる。例えば、前述された実施例ではすべての電極 $X_1 \sim X_n$ に互いに異なる時点でデータ信号を印加するか、すべての 20
のアドレス電極を配置順番によって同じアドレス電極の個数を持つ4個の電極群で分けて各電極群毎に互いに異なる時点でデータ信号を印加する2個の方法を例示した。しかし、これら方法とは異なって、すべての電極 $X_1 \sim X_n$ 中で奇数番目アドレス電極を1つの電極群に設定して、偶数番目アドレス電極を他の1つの電極群に設定して同じ電極群内のすべてのアドレス電極には同じ時点でデータ信号を印加して、各電極群のデータ信号印加時点を互いに異なるように設定する方法も可能である。

【0141】

さらに他の変形例はアドレス電極 $X_1 \sim X_n$ を複数の電極群で分けることも可能である。しかし、この場合各電極群には互いに異なる個数のアドレス電極が提供される。例えば、アドレス電極 X_1 には時点 t_0 でデータ信号を印加して、アドレス電極 $X_2 \sim X_{10}$ には 30
 $t_0 + \Delta t$ でデータ信号を印加して、アドレス電極 $X_{11} \sim X_n$ には $t_0 + 2 \Delta t$ でデータ信号を印加することができる。

【0142】

さらに、本発明の第2実施例によるプラズマディスプレイパネルの駆動方法で図面には図示されていないが、リセット期間以前に予備リセット期間が含まれる。このような予備リセット期間に印加される駆動波形に関しては、前述した本発明の第1実施例によるプラズマディスプレイパネルの駆動方法に示す駆動波形と等しいものでこれに関する説明は略する。

【0143】

前述された実施例と利点は単純に例示的なことで本発明を制限することと解釈されてはならない。本発明の内容は他のタイプの装置にも容易く適用することができる。本発明の 40
説明は例示的で請求項の範囲を制限するために意図されたものではない。この技術分野に熟練された者なら多くの他の代案、変形、及び変更ができる。請求範囲で、機能式手段は言及された機能を遂行する本明細書に記述された構造を含むが、これと構造的に均等な要素だけでなく均等な構造を含むことに意図される。

【図面の簡単な説明】

【0144】

【図1】プラズマディスプレイパネルによって遂行される画像階調処理方法を概略的に図示する図面である。

【図2】プラズマディスプレイパネルの駆動波形を図示する図面である。

【図3】プラズマディスプレイパネルの駆動方法によってアドレス期間に印加される信号 50

の印加時点を概略的に図示する図面である。

【図 4】プラズマディスプレイパネルの駆動方法によってアドレス期間中に印加される信号によるノイズの発生を説明する図面である。

【図 5】駆動波形によって駆動されるプラズマディスプレイパネルでの高温誤放電を説明する図面である。

【図 6】駆動波形によって駆動されるプラズマディスプレイパネルでの低温誤放電を説明する図面である。

【図 7】プラズマディスプレイパネルの構造を図示する図面である。

【図 8】プラズマディスプレイパネルと駆動モジュールの結合関係を概略的に図示する図面である。

【図 9】本発明の一実施例によるプラズマディスプレイパネルの駆動方法を説明するための駆動波形を示す図面である。

【図 10 A】図 10 A ないし図 10 G は、本発明の実施例によるプラズマディスプレイパネルの駆動波形で走査信号の印加時点とデータ信号の印加時点を示す図面である。

【図 10 B】本発明の実施例によるプラズマディスプレイパネルの駆動波形で走査信号の印加時点とデータ信号の印加時点を示す図面である。

【図 10 C】本発明の実施例によるプラズマディスプレイパネルの駆動波形で走査信号の印加時点とデータ信号の印加時点を示す図面である。

【図 10 D】本発明の実施例によるプラズマディスプレイパネルの駆動波形で走査信号の印加時点とデータ信号の印加時点を示す図面である。

【図 10 E】本発明の実施例によるプラズマディスプレイパネルの駆動波形で走査信号の印加時点とデータ信号の印加時点を示す図面である。

【図 10 F】本発明の実施例によるプラズマディスプレイパネルの駆動波形で走査信号の印加時点とデータ信号の印加時点を示す図面である。

【図 10 G】本発明の実施例によるプラズマディスプレイパネルの駆動波形で走査信号の印加時点とデータ信号の印加時点を示す図面である。

【図 11 A】本発明の実施例によるプラズマディスプレイパネルの駆動波形によって減少されるノイズを概略的に説明する図面である。

【図 11 B】本発明の実施例によるプラズマディスプレイパネルの駆動波形によって減少されるノイズを概略的に説明する図面である。

【図 12】本発明の他の実施例によるプラズマディスプレイパネルの駆動方法を説明するための駆動波形の他の例を示す図面である。

【図 13】図 12 の駆動波形によって変化される空間電荷を説明するための図面である。

【図 14】本発明の他の実施例によるプラズマディスプレイパネルに用いるために電極群分割による駆動方法を説明するための説明図である。

【図 15 A】本発明の実施例によるプラズマディスプレイパネルの電極群分割によって走査信号の印加時点とデータ信号の印加時点を示す図面である。

【図 15 B】本発明の実施例によるプラズマディスプレイパネルの電極群分割によって走査信号の印加時点とデータ信号の印加時点を示す図面である。

【図 15 C】本発明の実施例によるプラズマディスプレイパネルの電極群分割によって走査信号の印加時点とデータ信号の印加時点を示す図面である。

【図 16】本発明の実施例によるプラズマディスプレイパネルの駆動方法を説明するための駆動波形のさらに他の例を示す図面である。

【図 17 A】図 16 の駆動波形をさらに詳しく概略的に説明するための図面である。

【図 17 B】図 16 の駆動波形をさらに詳しく概略的に説明するための図面である。

【図 17 C】図 16 の駆動波形をさらに詳しく概略的に説明するための図面である。

【図 18】本発明の他の実施例によるプラズマディスプレイパネルの駆動方法を説明するためのデータ信号の印加時点を示す図面である。

【図 19】本発明の他の実施例によるプラズマディスプレイパネルに用いるための電極群分割による駆動方法を説明するための図面である。

10

20

30

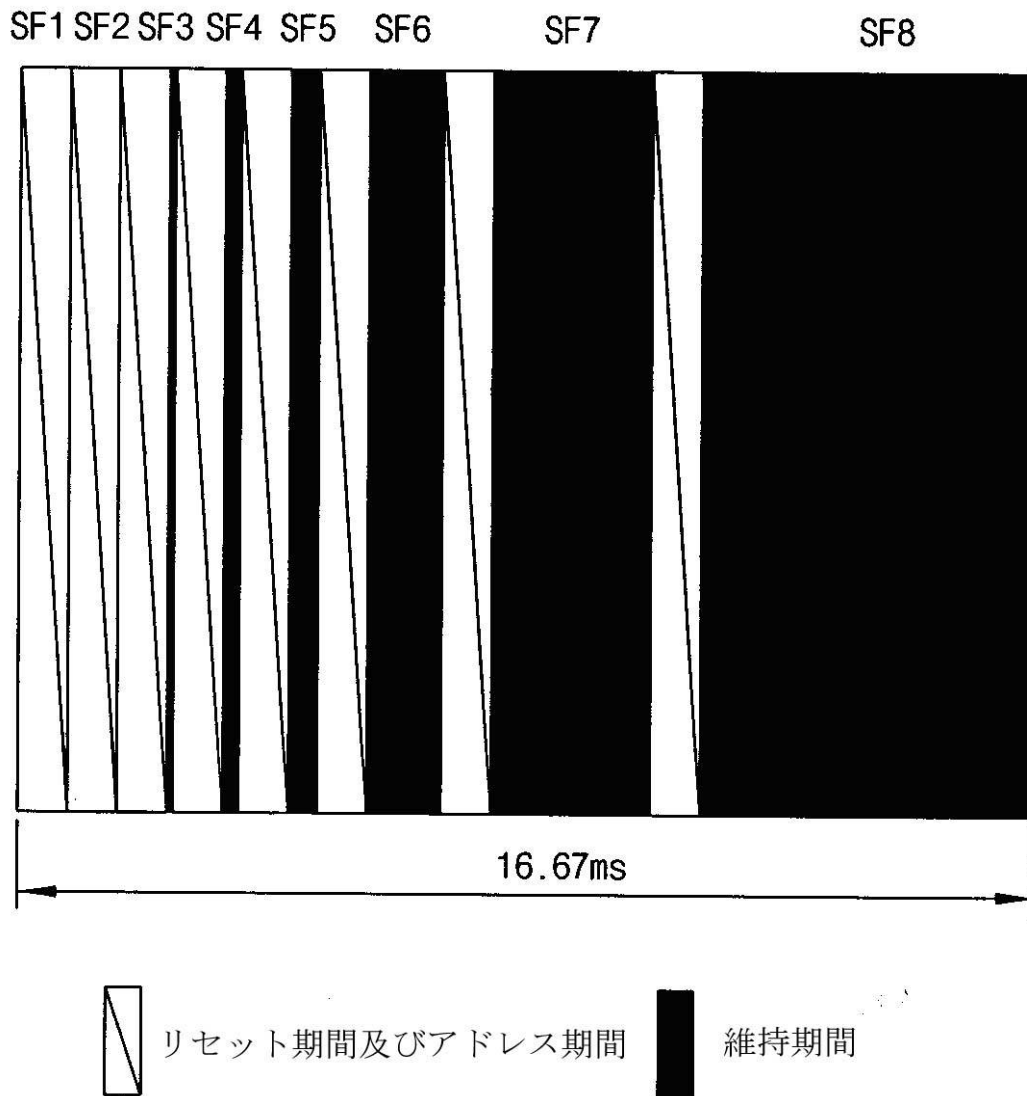
40

50

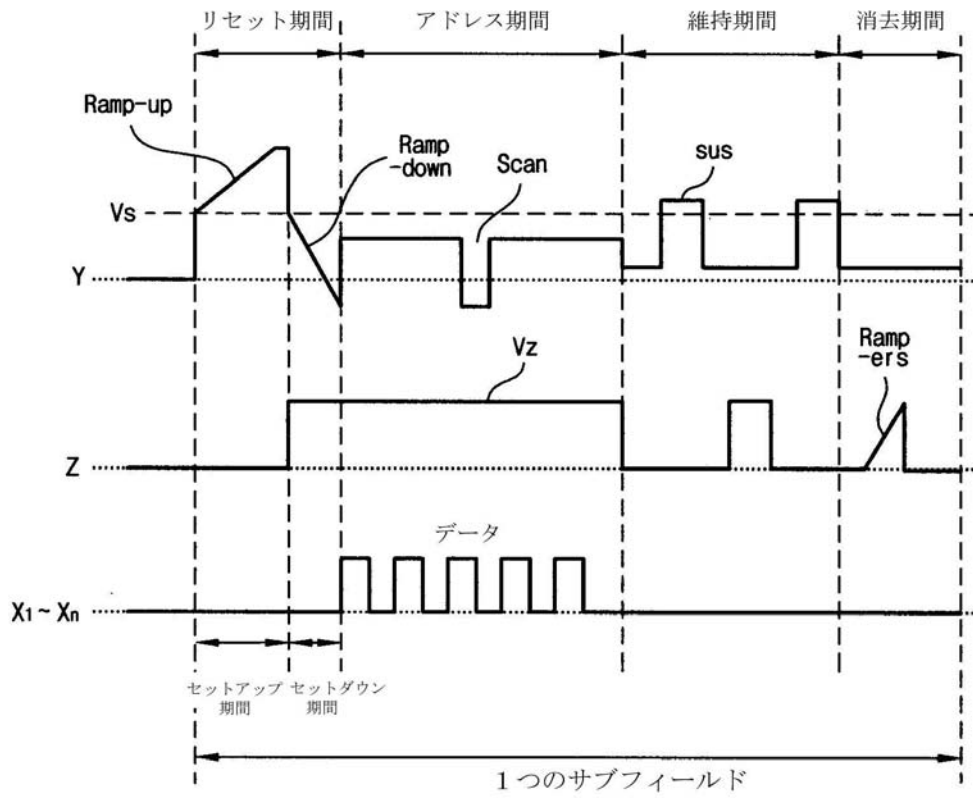
【図 2 0】本発明の他の実施例によるプラズマディスプレイパネルの電極群分割によってデータ信号の印加時点を示す図面である。

【図 2 1】本発明の他の実施例によるプラズマディスプレイパネルの駆動波形によって減少されるノイズを概略的に説明するための図面である。

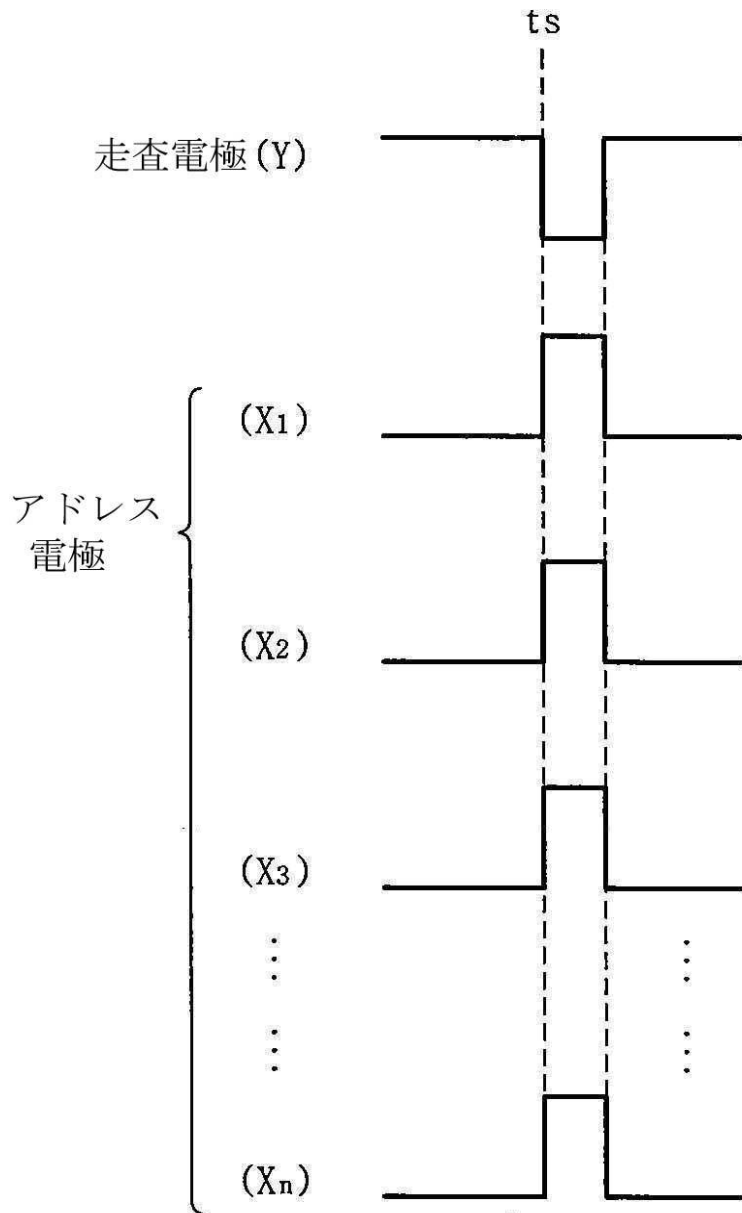
【図 1】



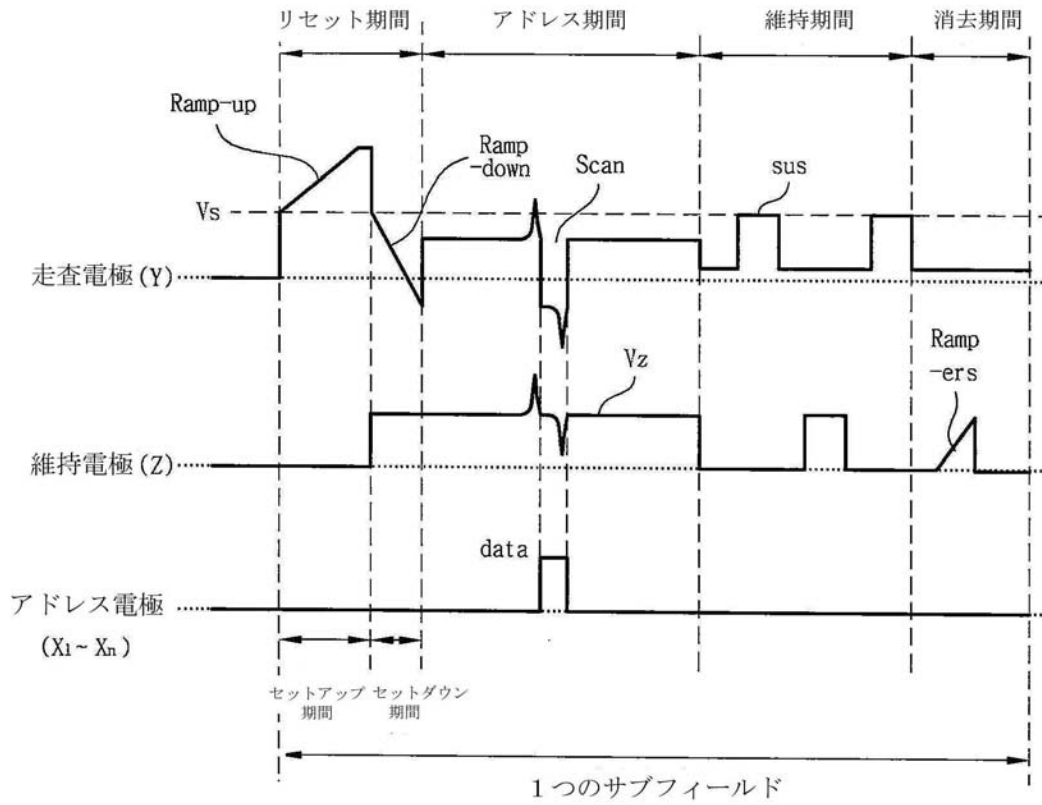
【図 2】



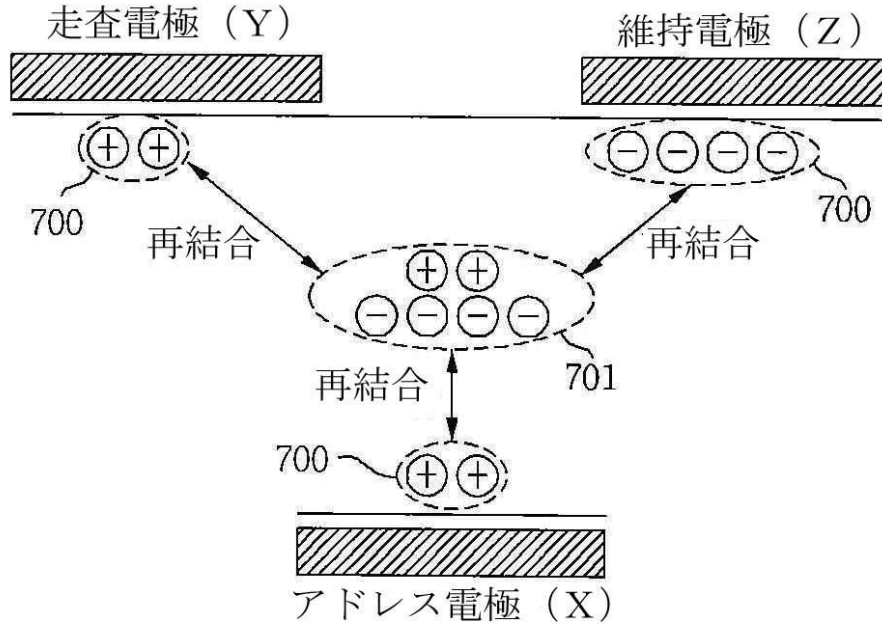
【図 3】



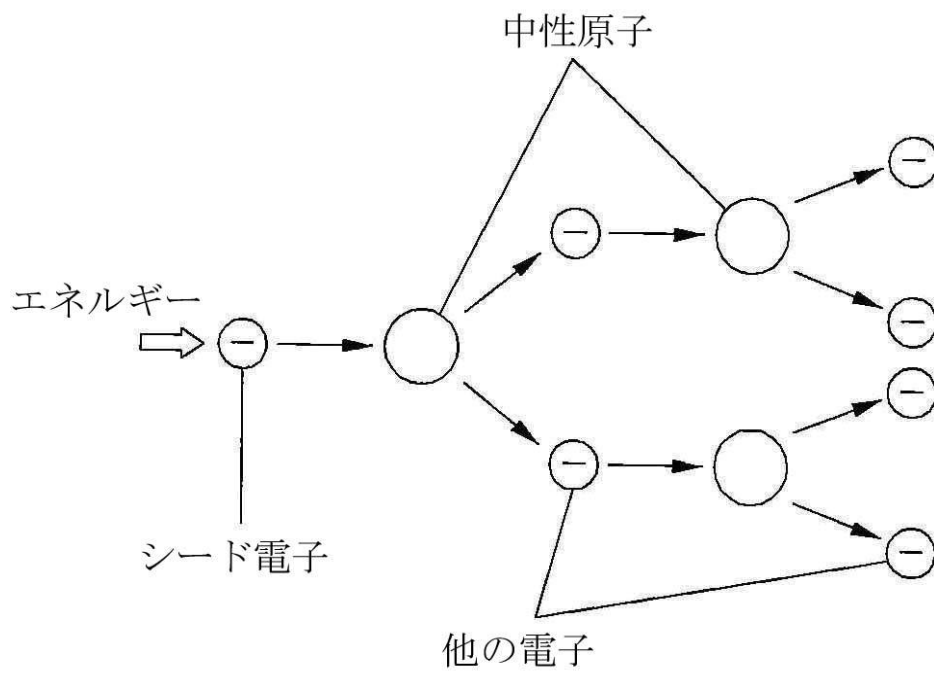
【図 4】



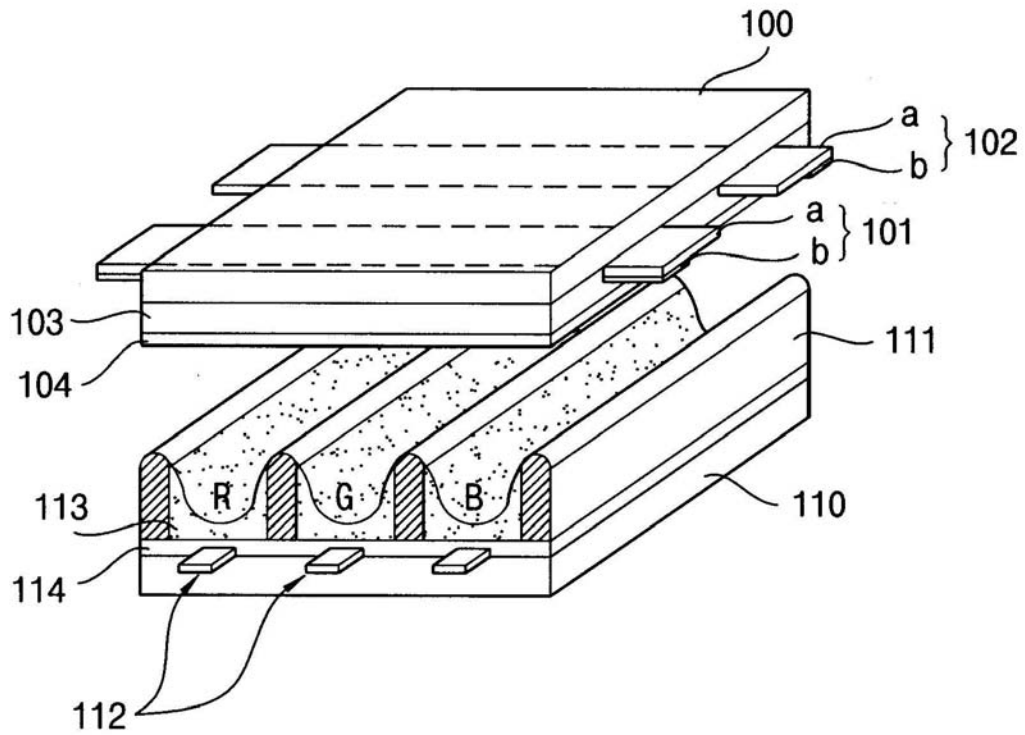
【図 5】



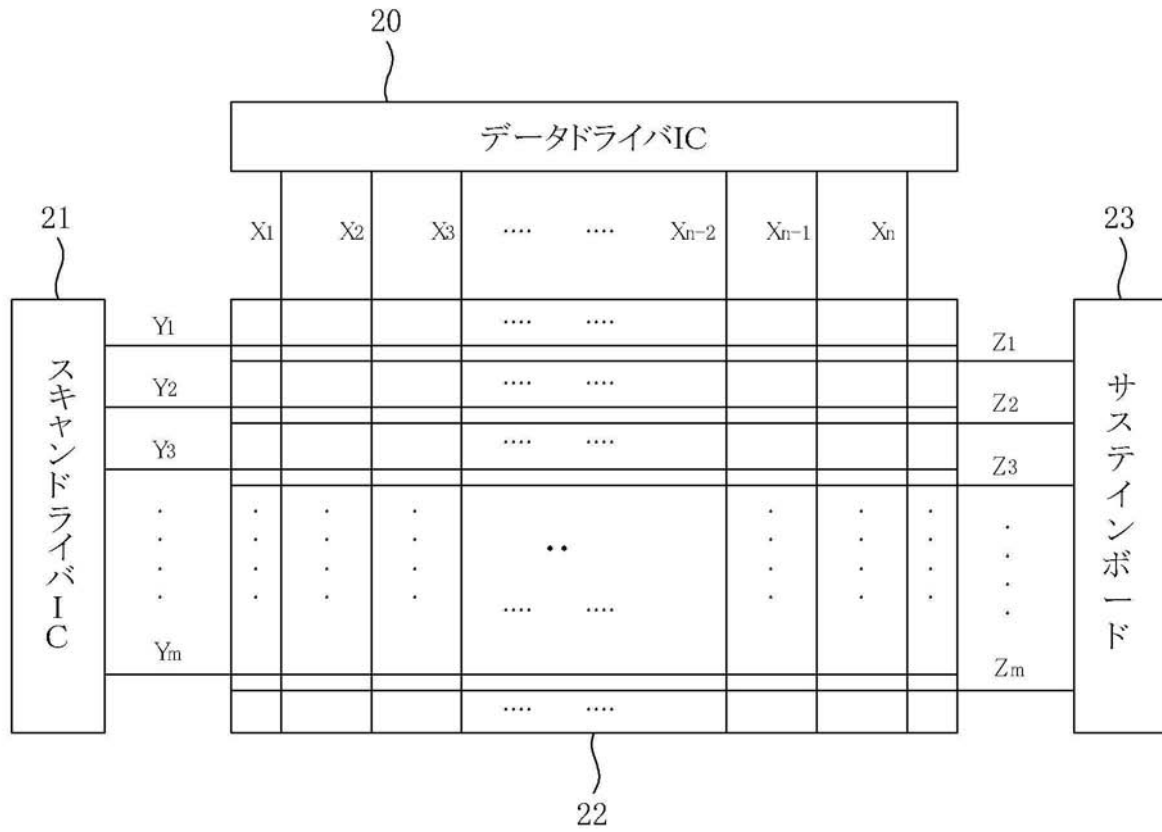
【図 6】



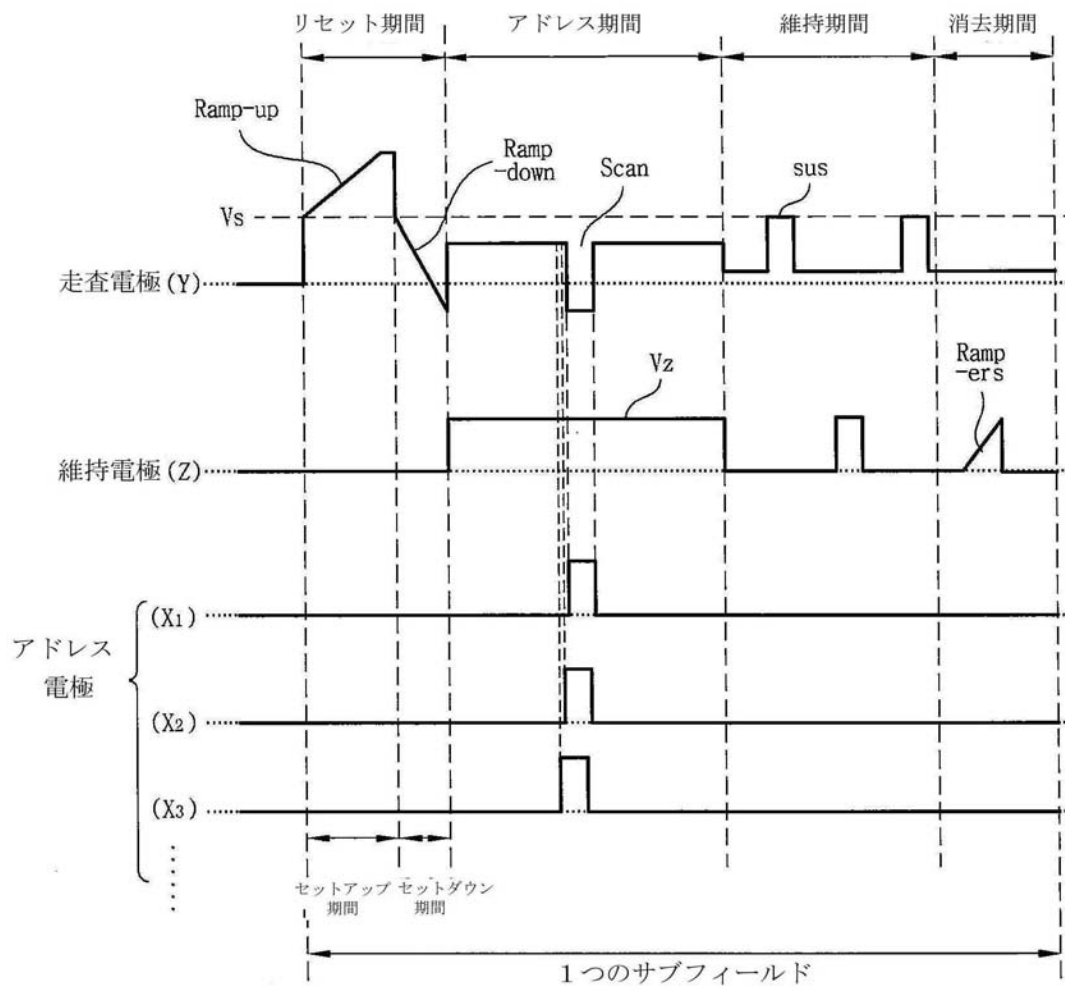
【図 7】



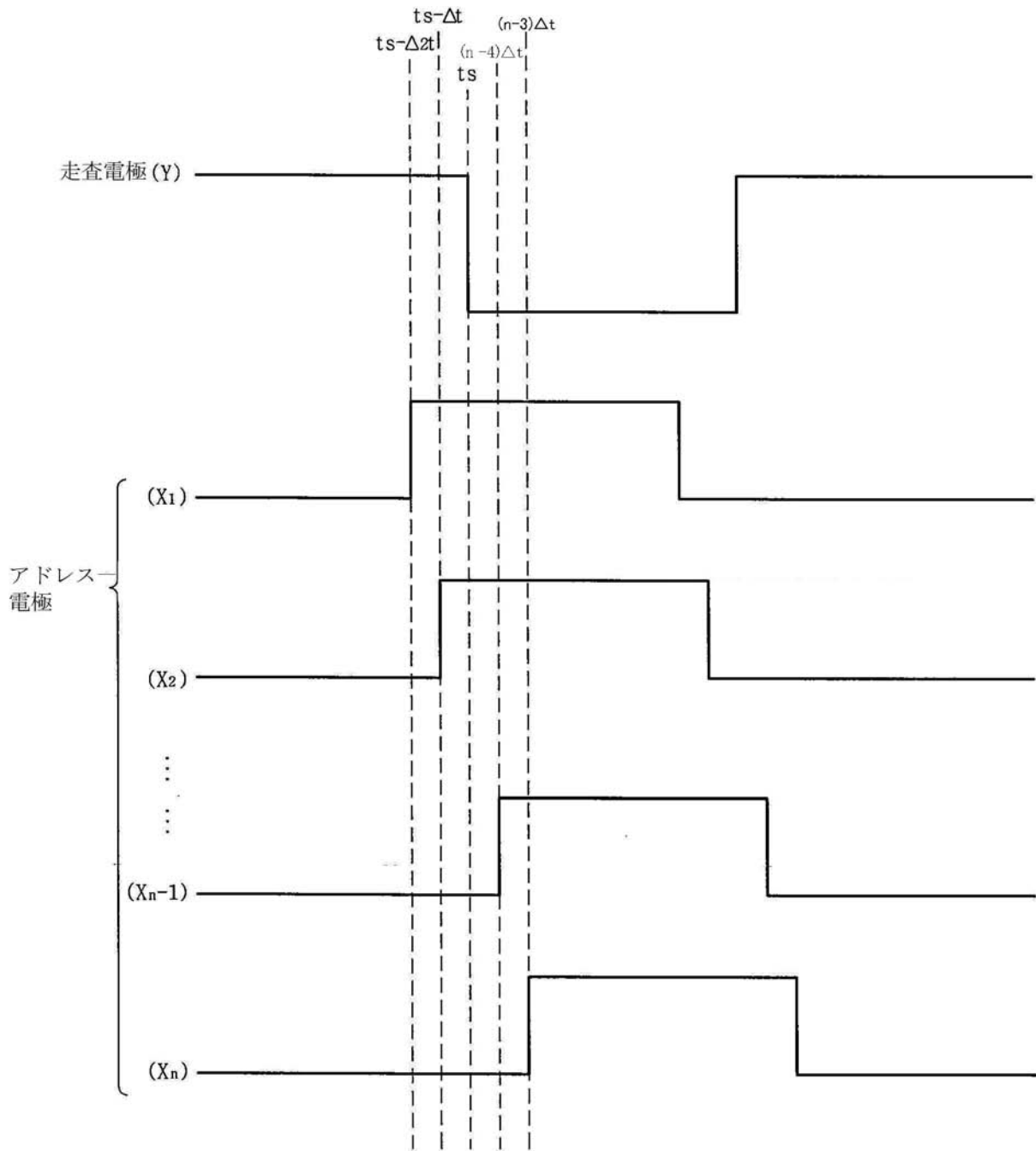
【図 8】



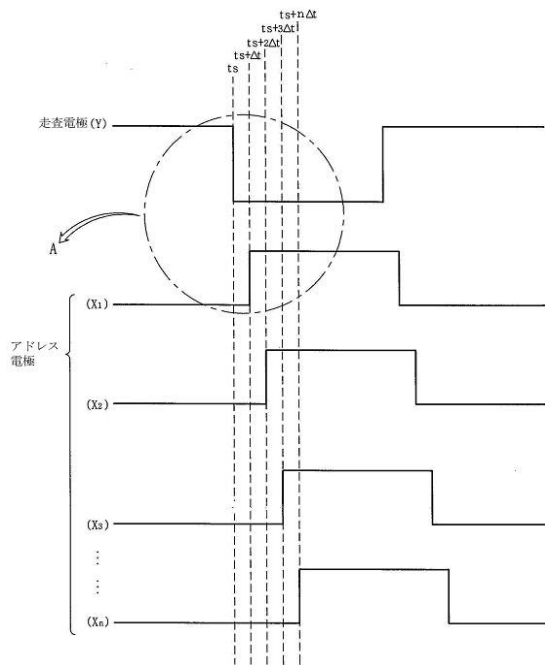
【図 9】



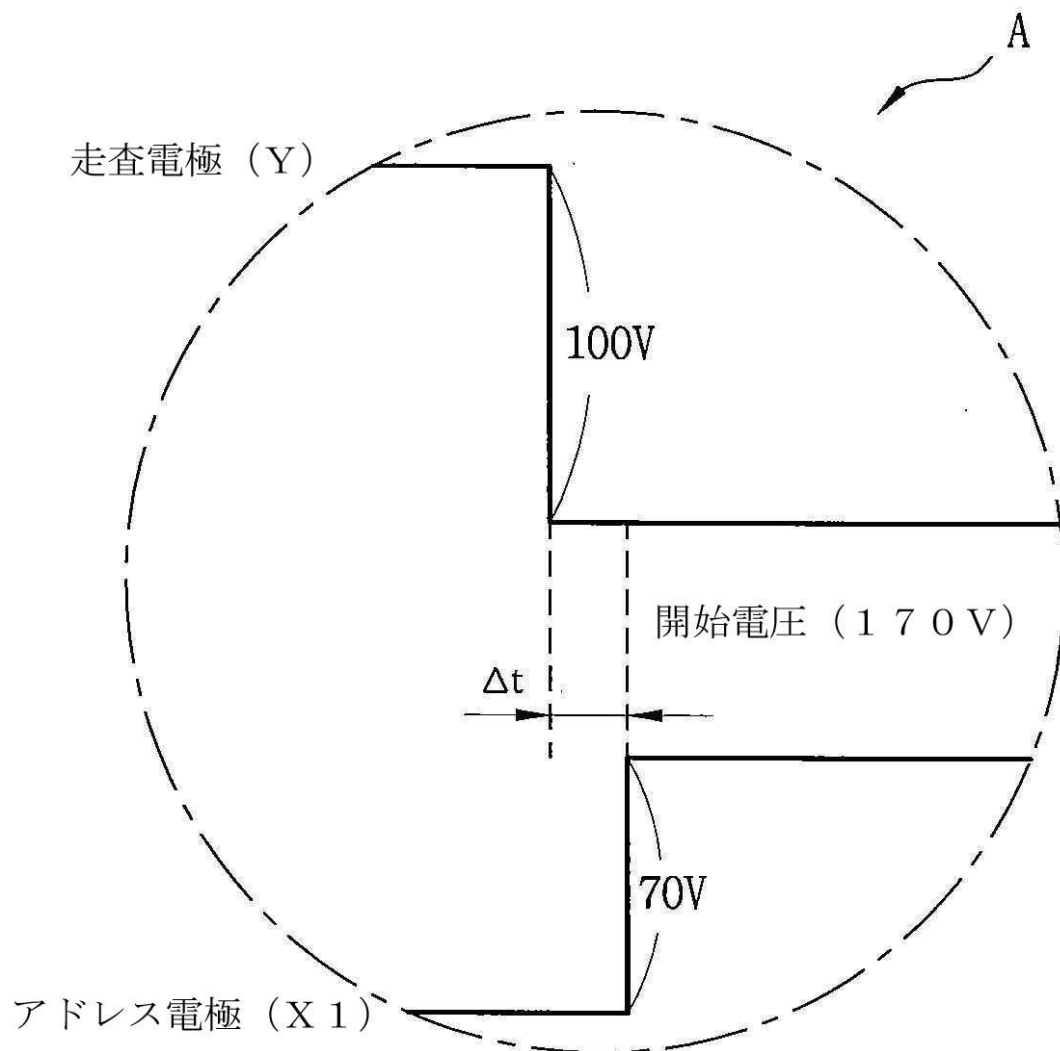
【図 10 A】



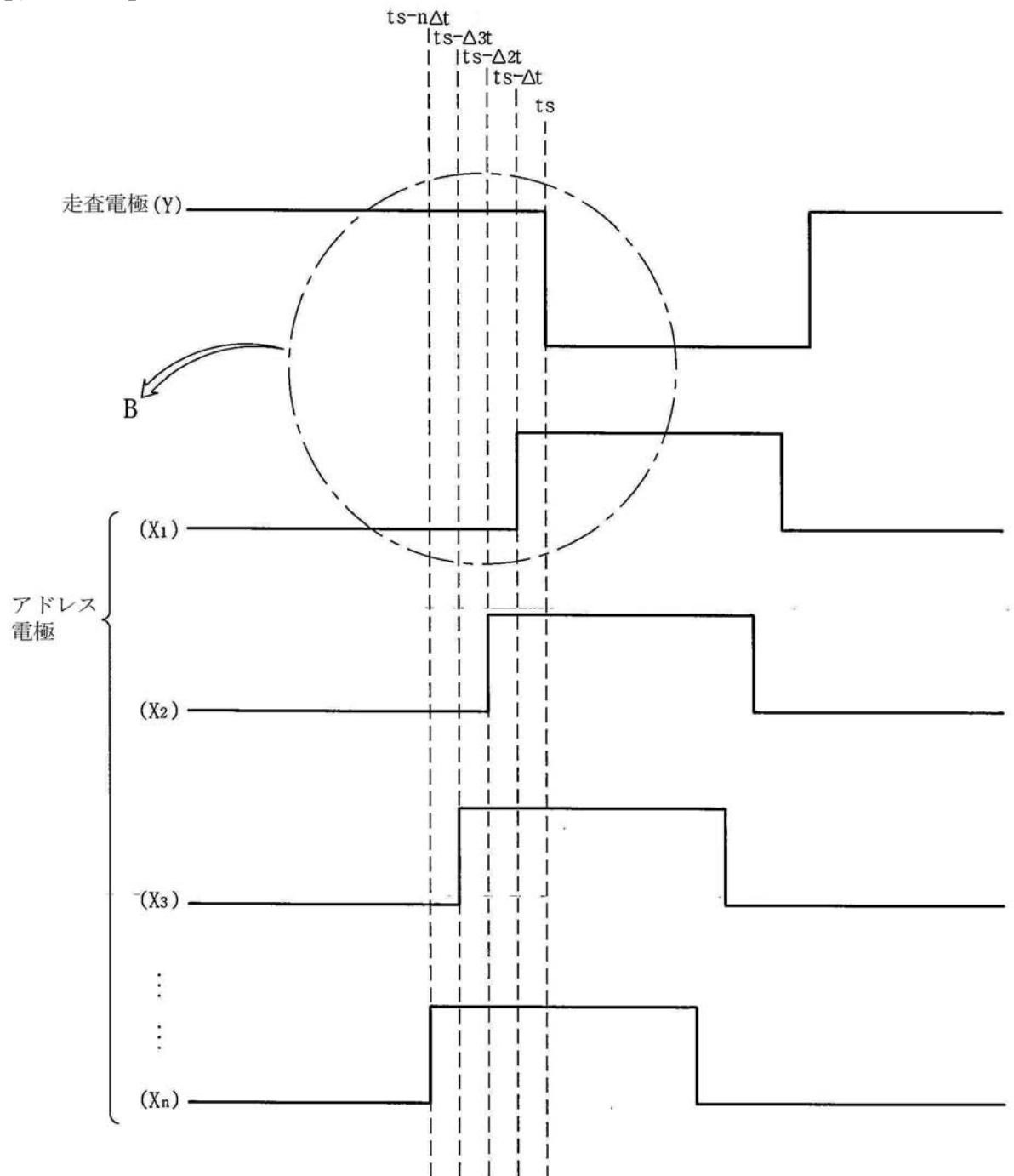
【図 10 B】



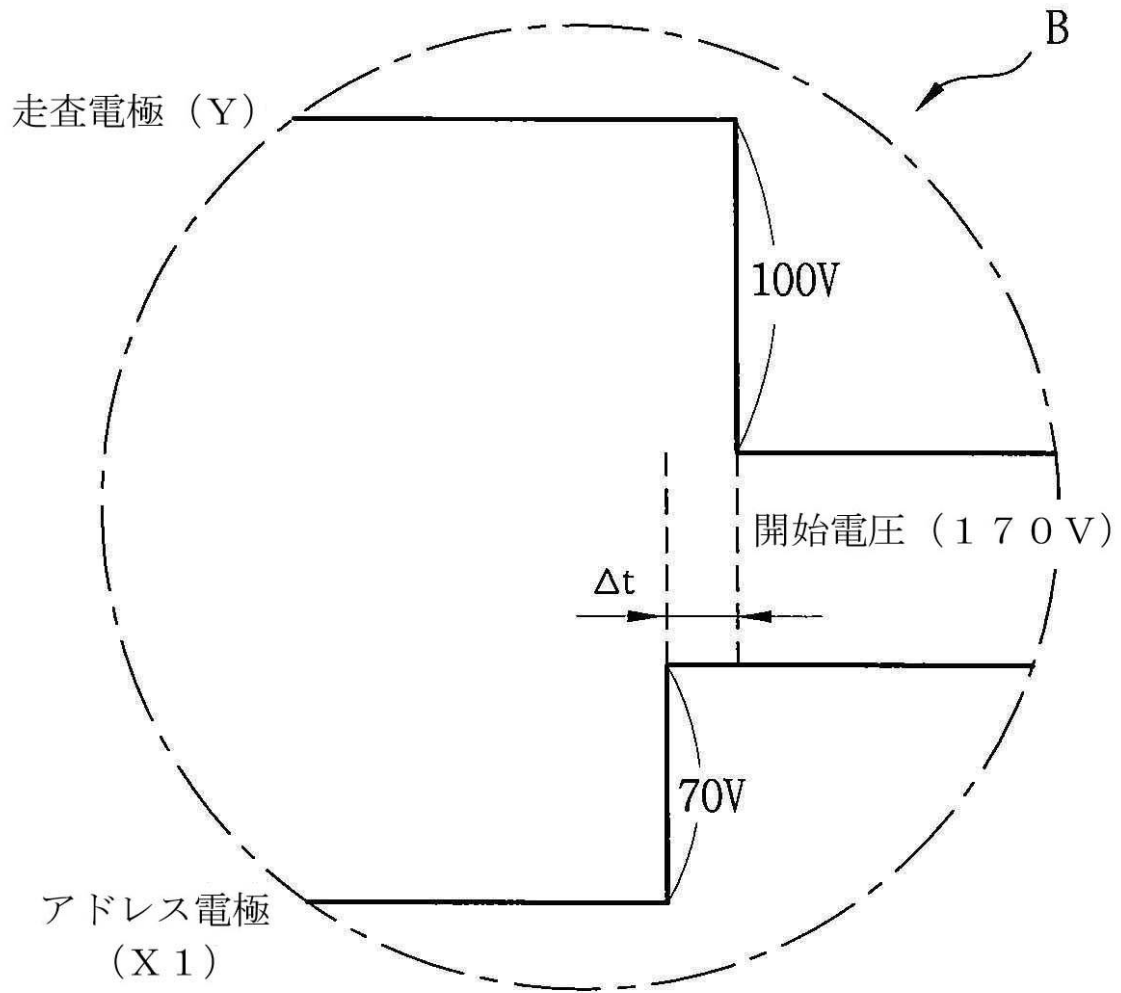
【図 10 C】



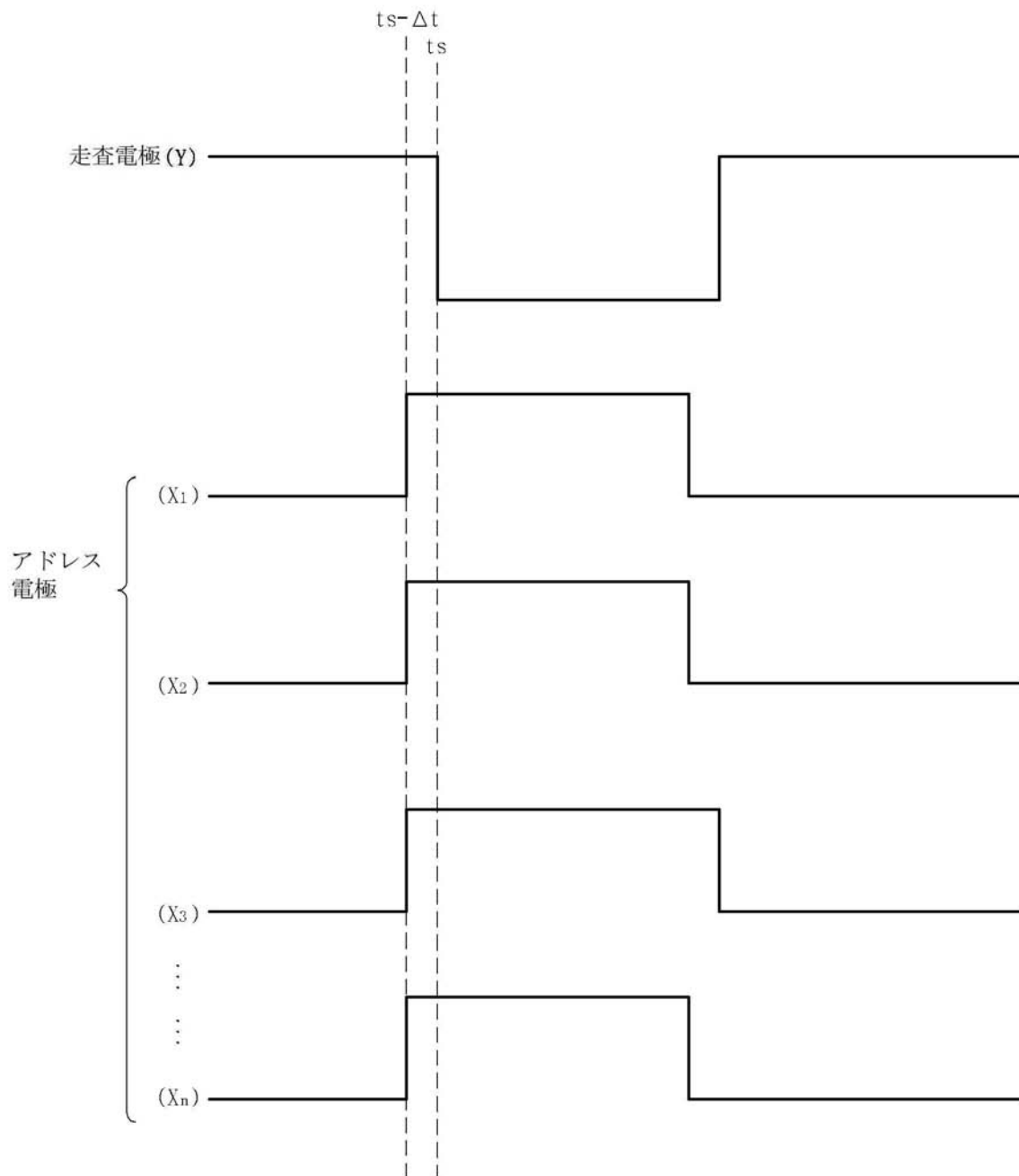
【図 10 D】



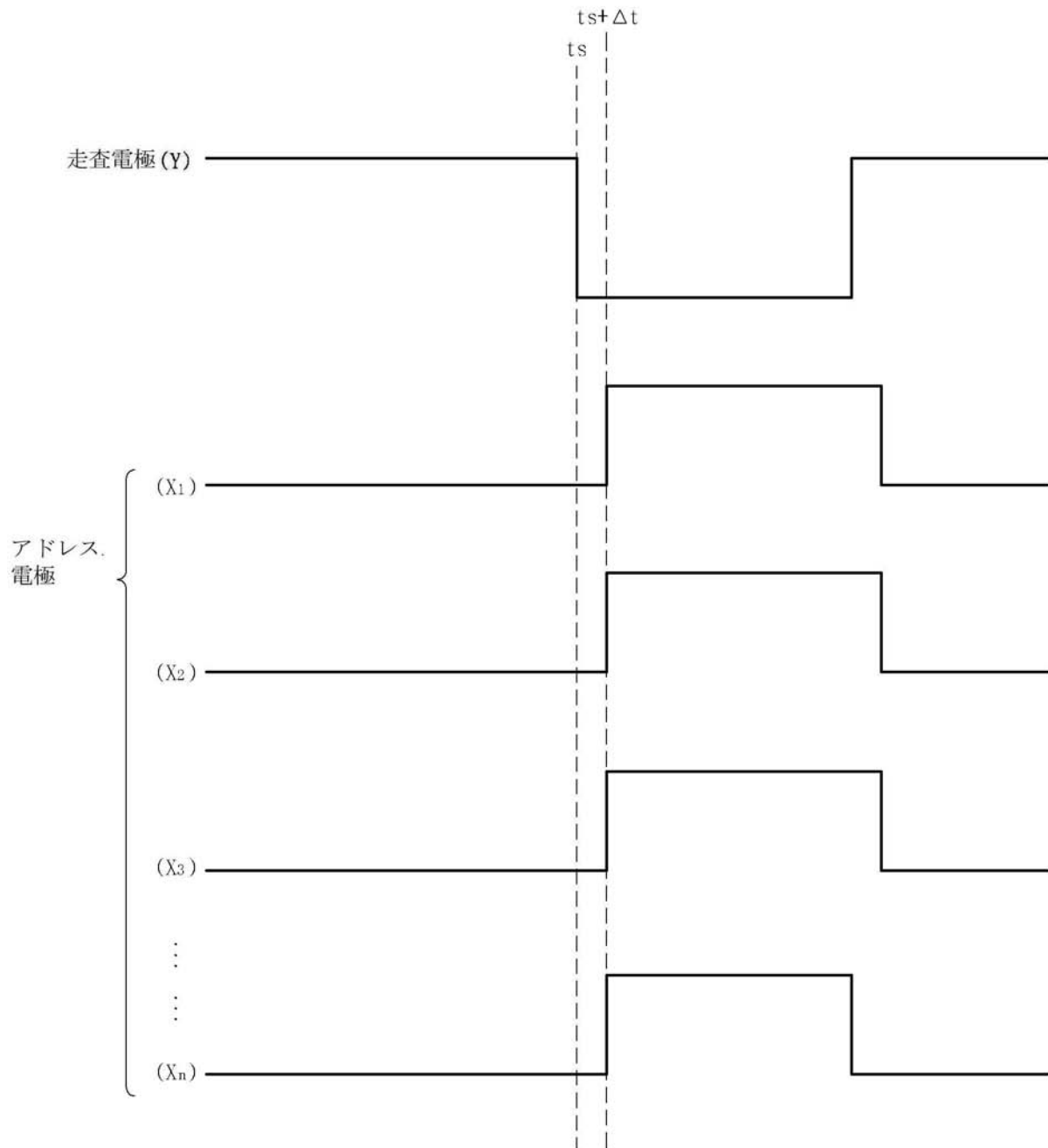
【図 10 E】



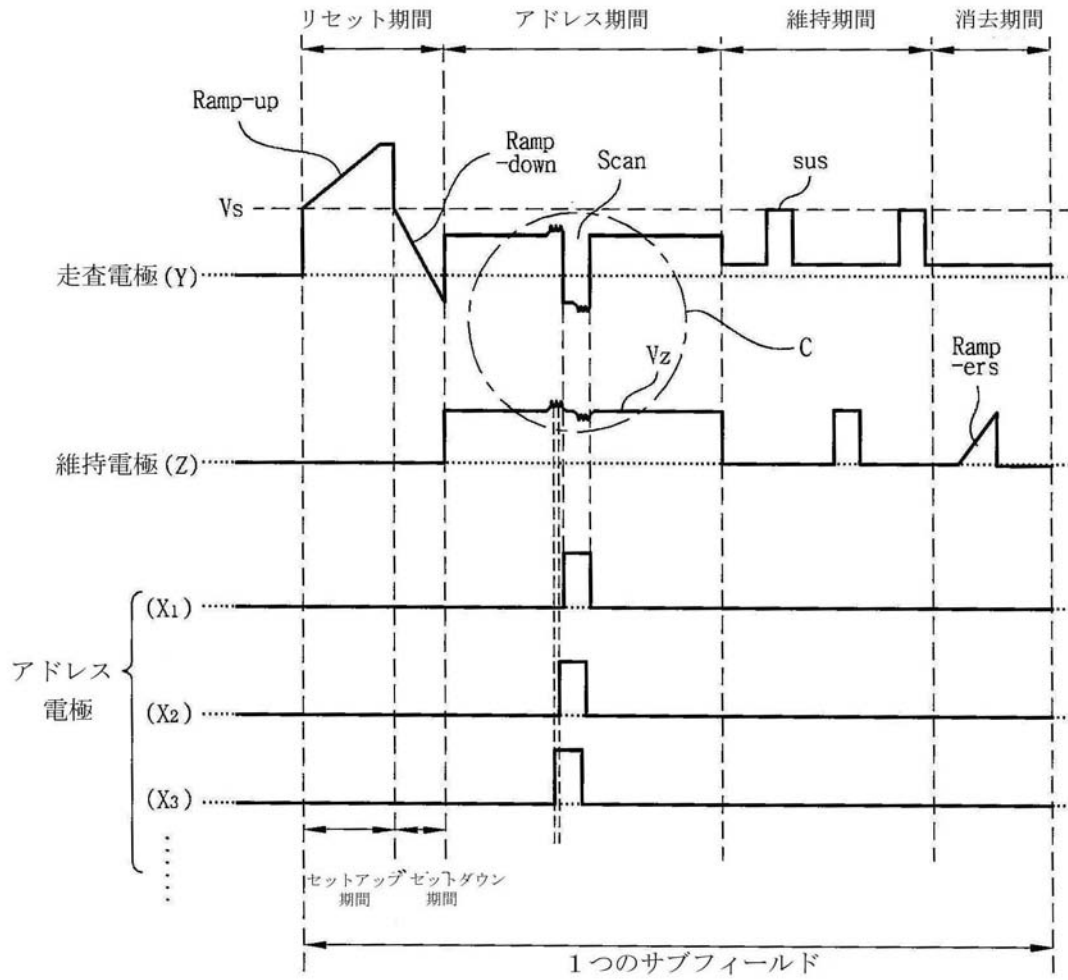
【図 10 F】



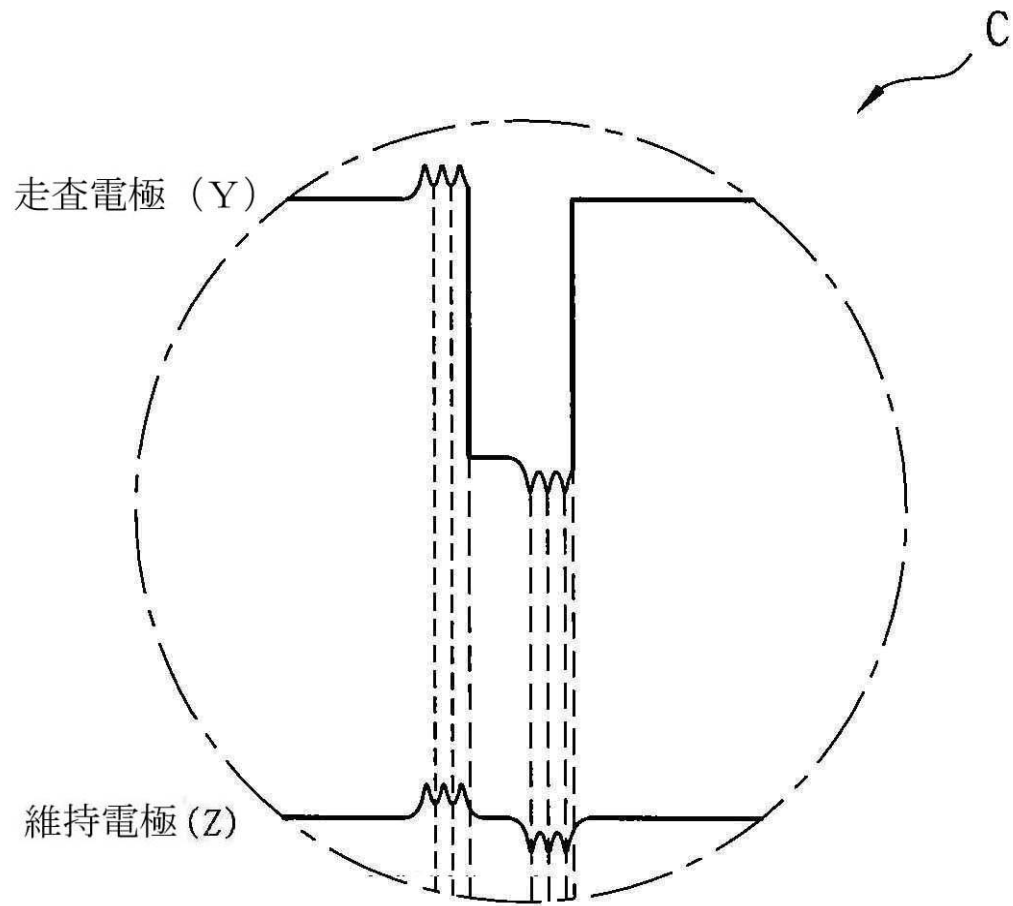
【図 10 G】



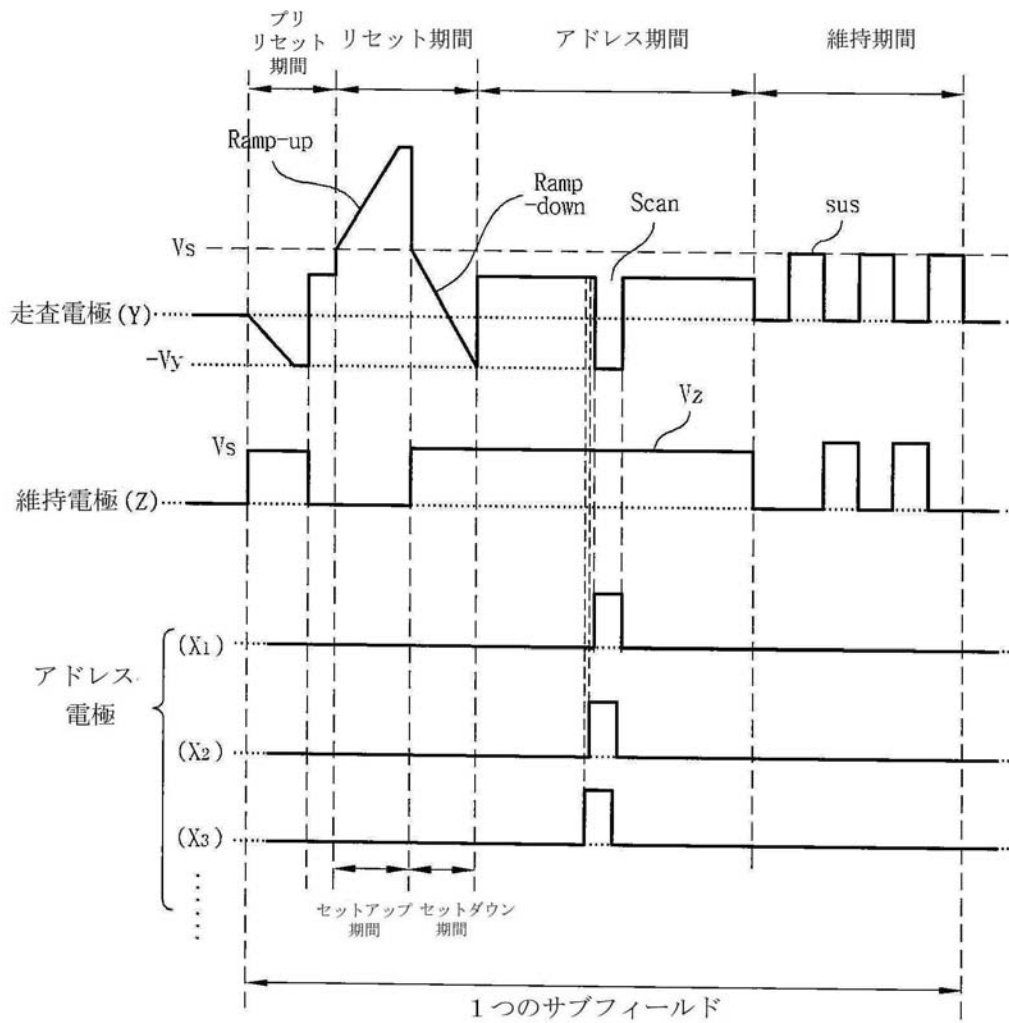
【図 1 1 A】



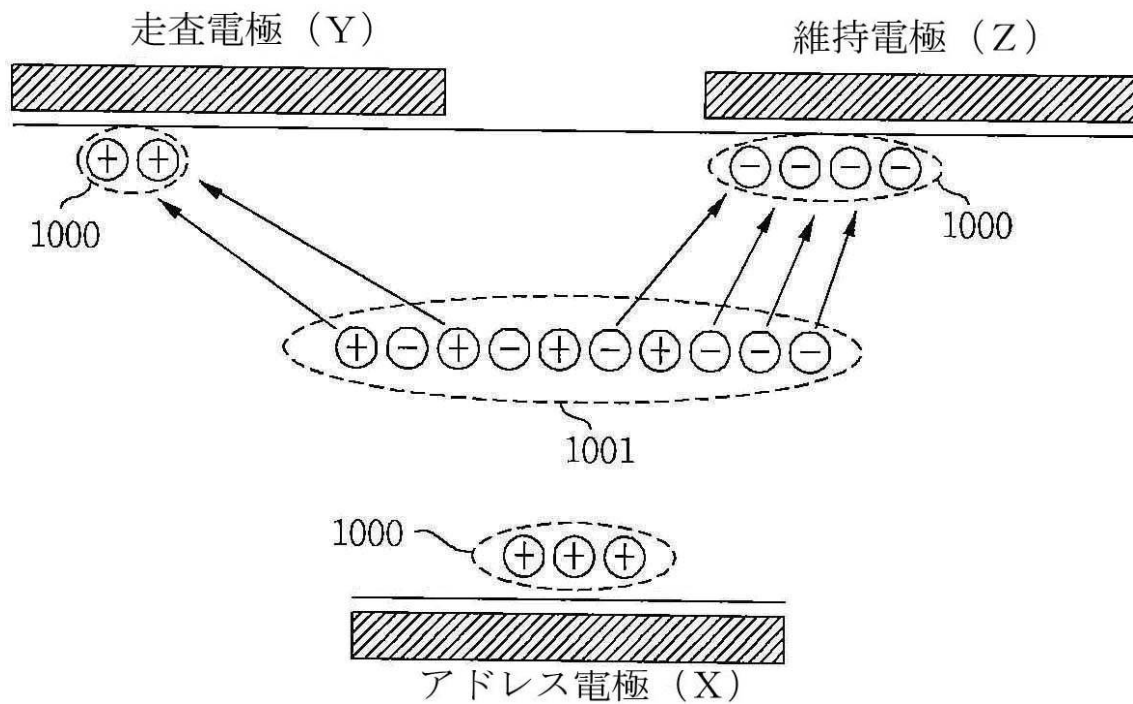
【図 1 1 B】



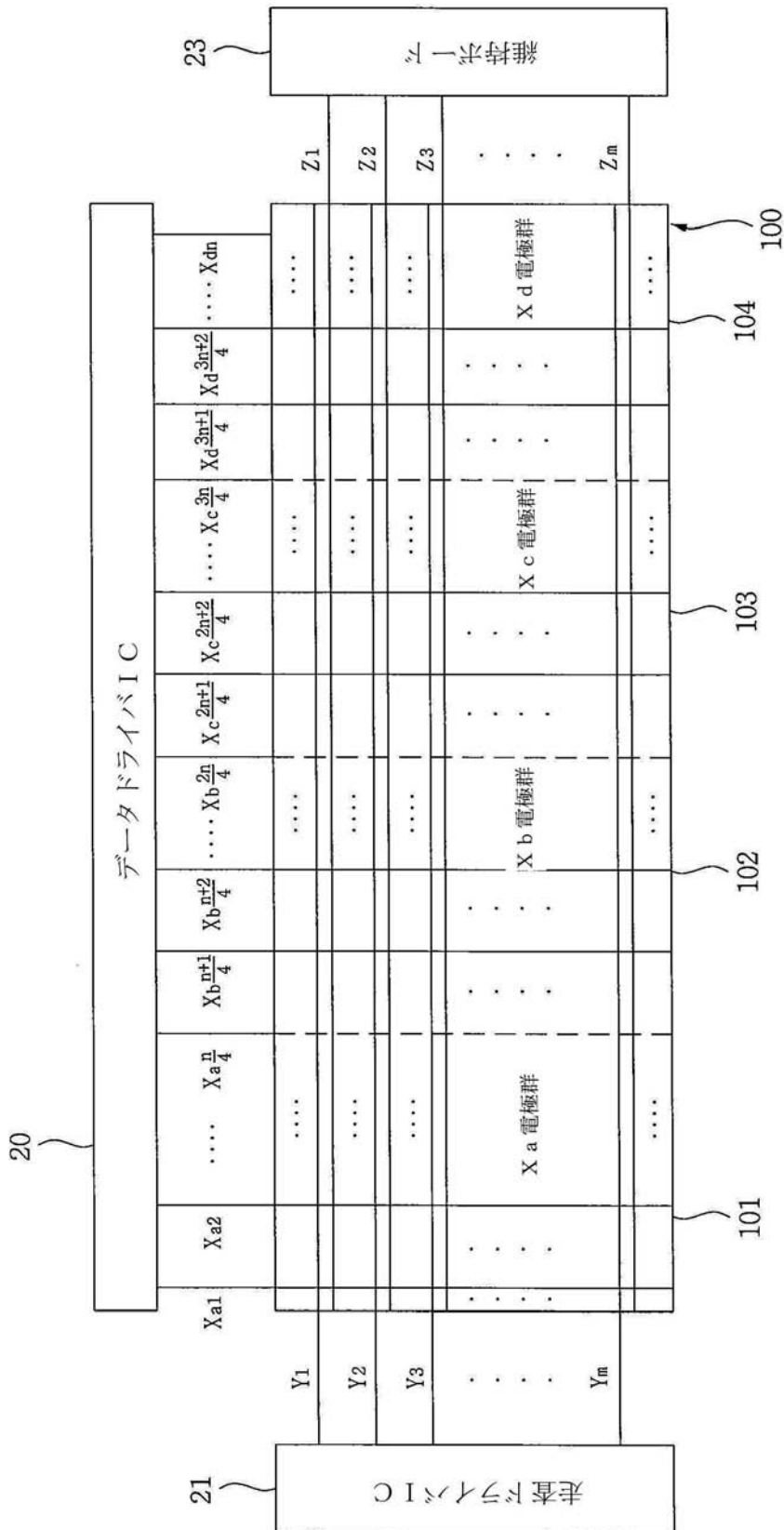
【図 1 2】



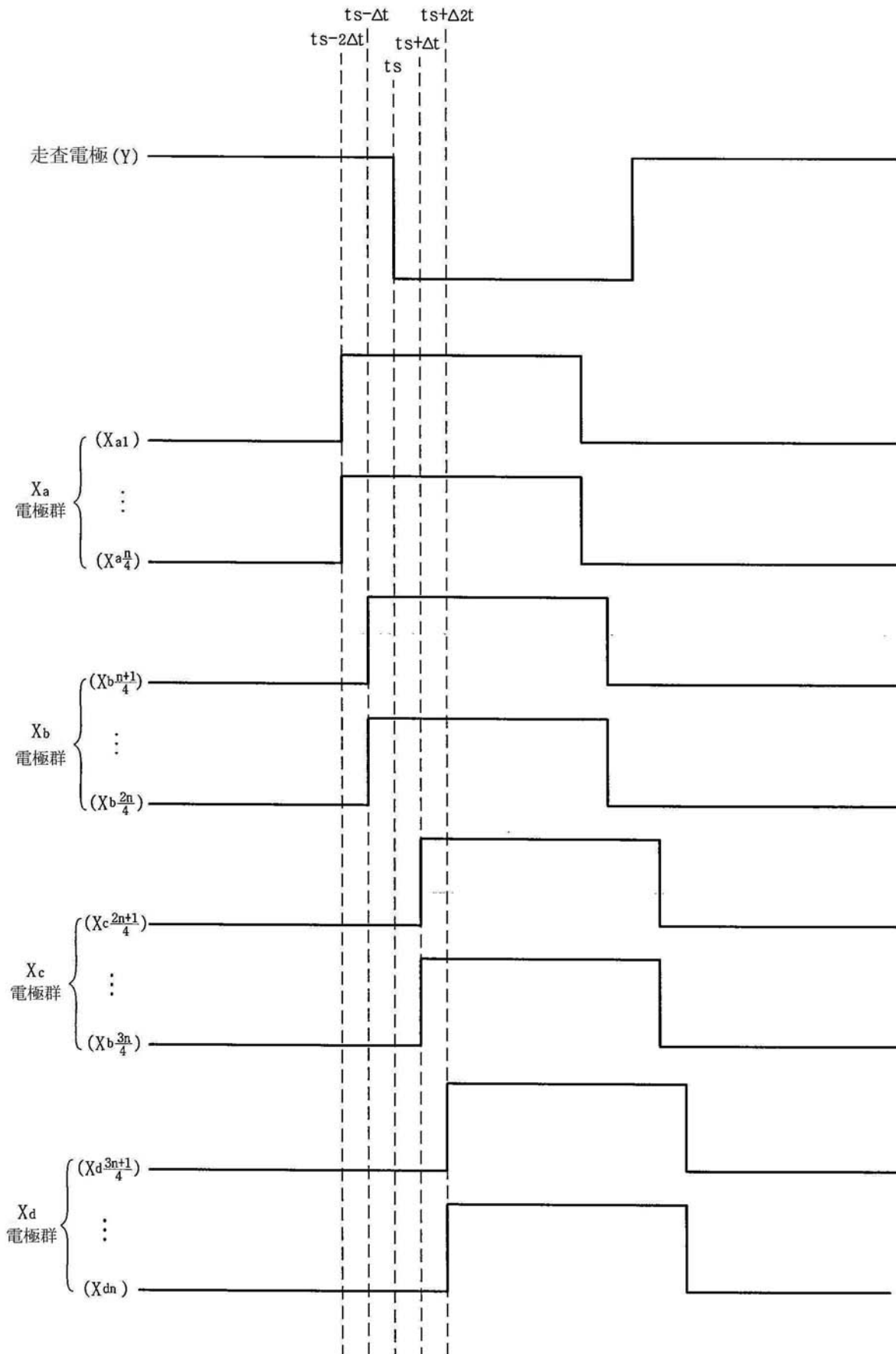
【図 1 3】



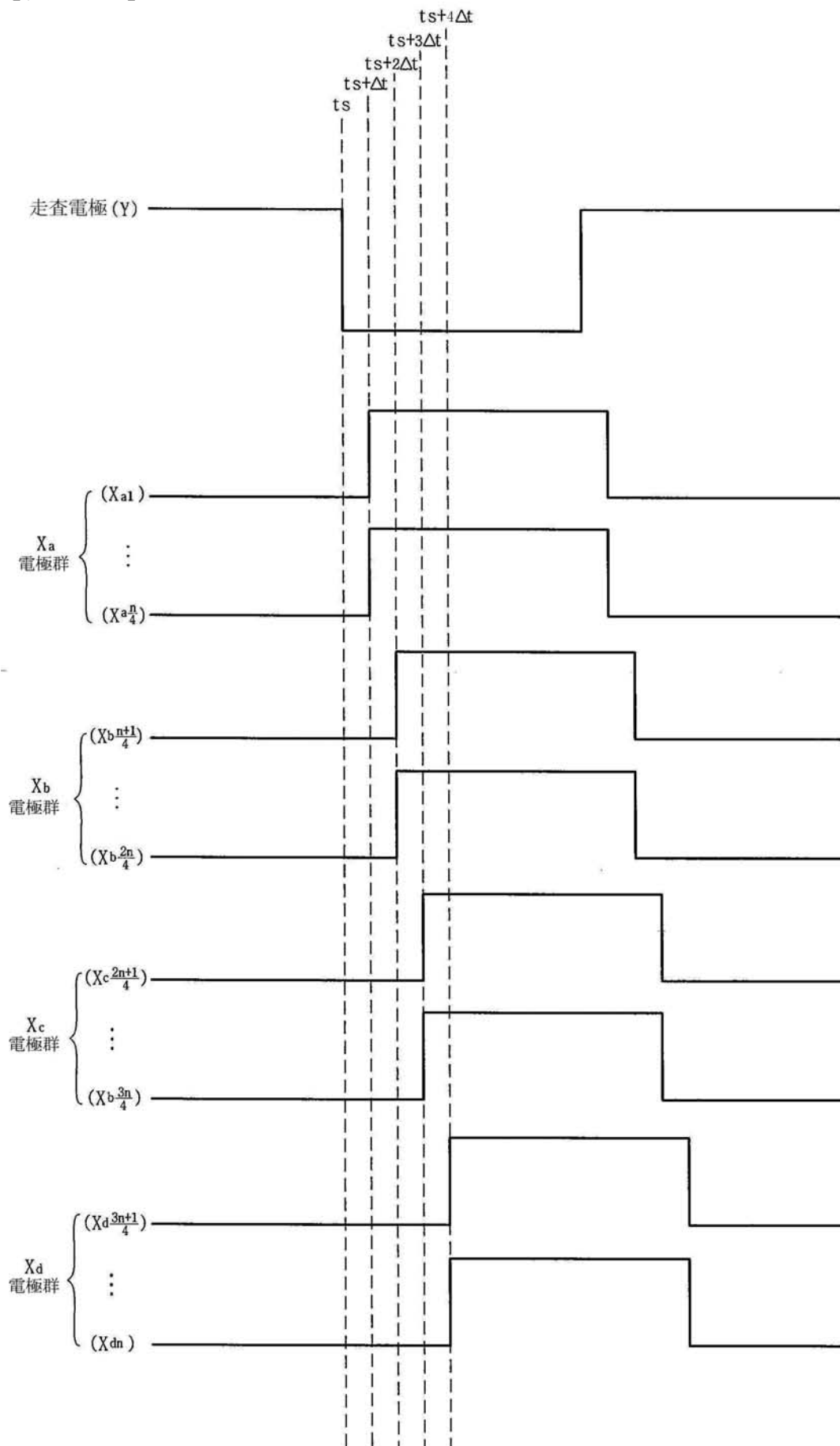
【図 14】



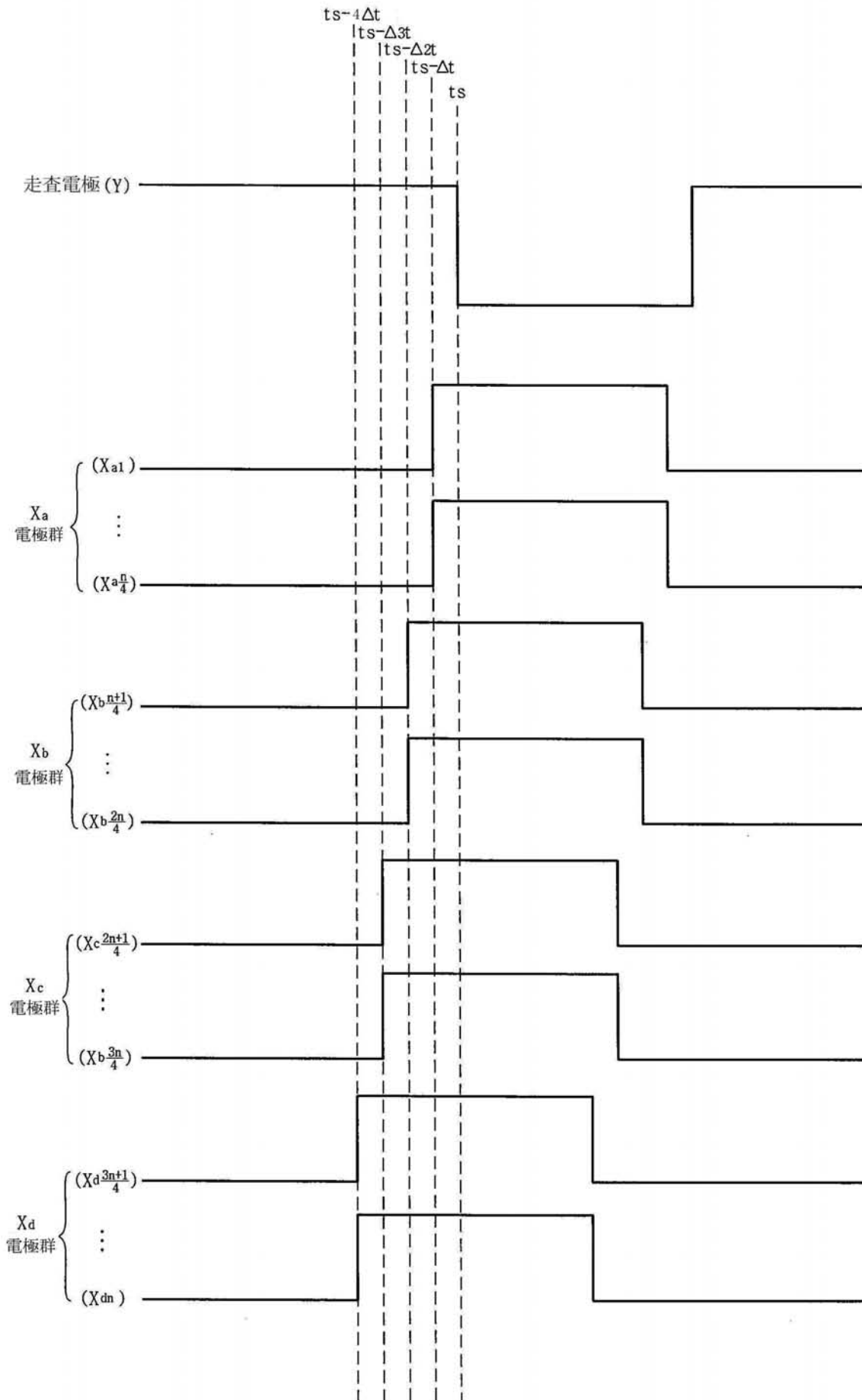
【図 15 A】

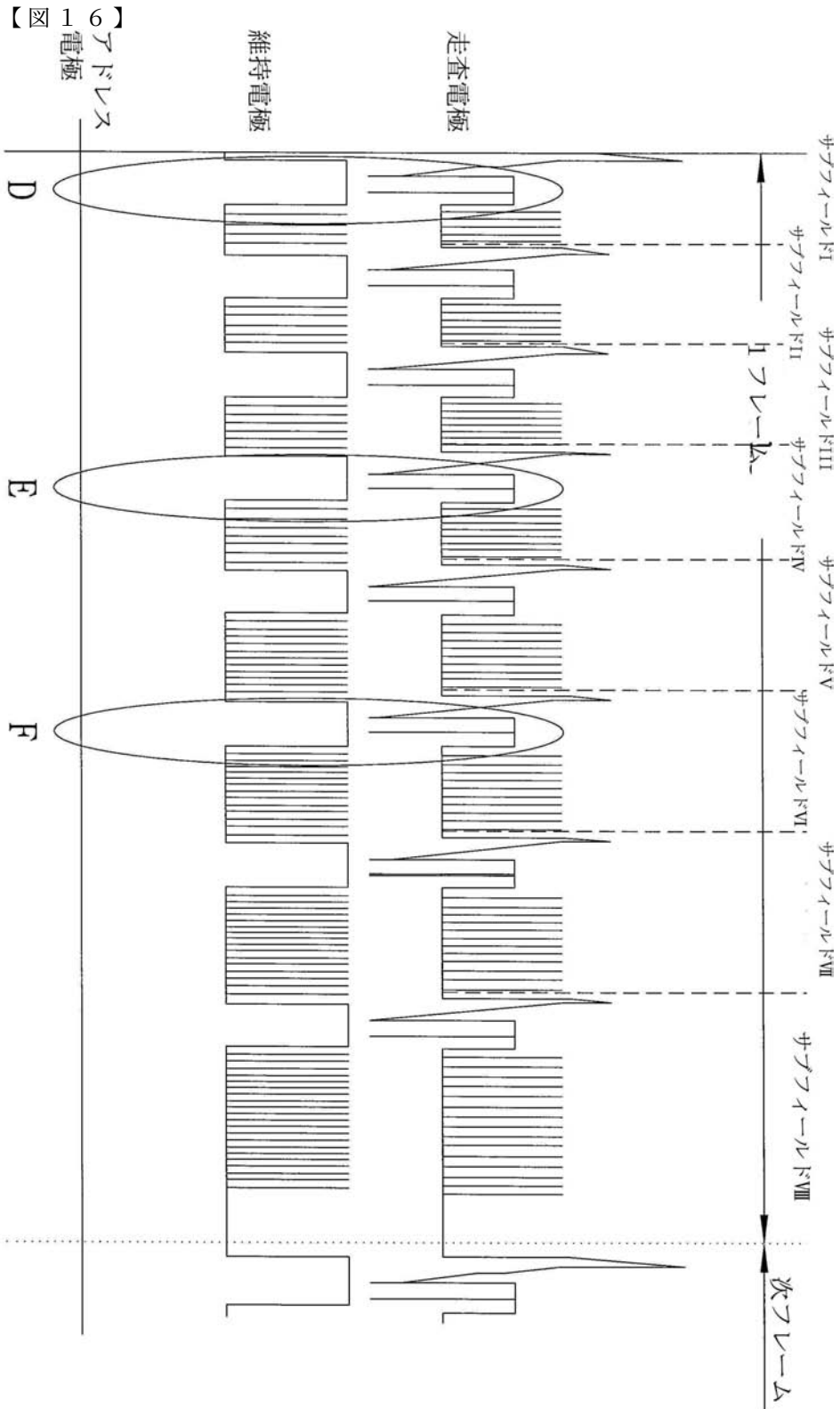


【図 1 5 B】

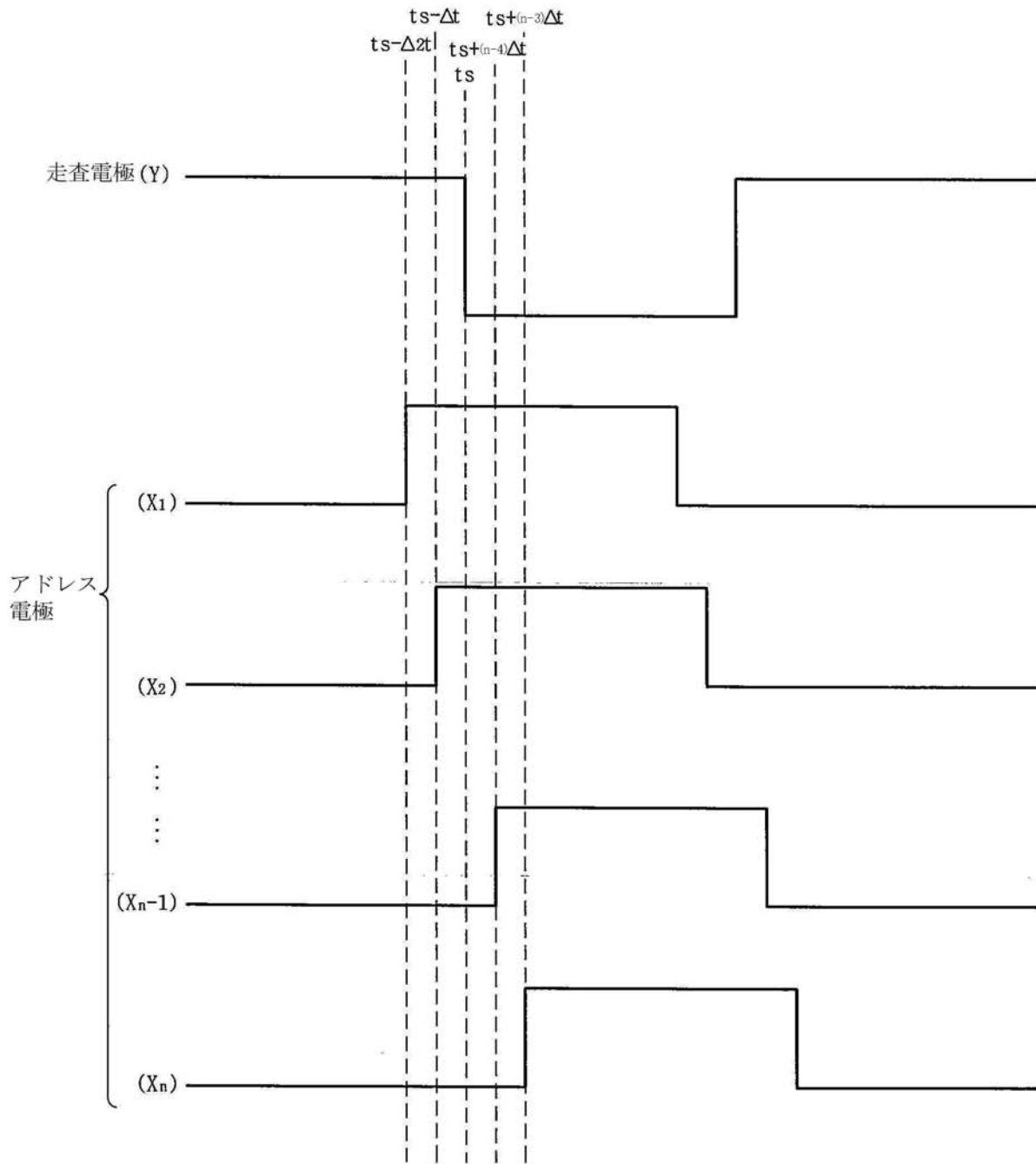


【図 1 5 C】

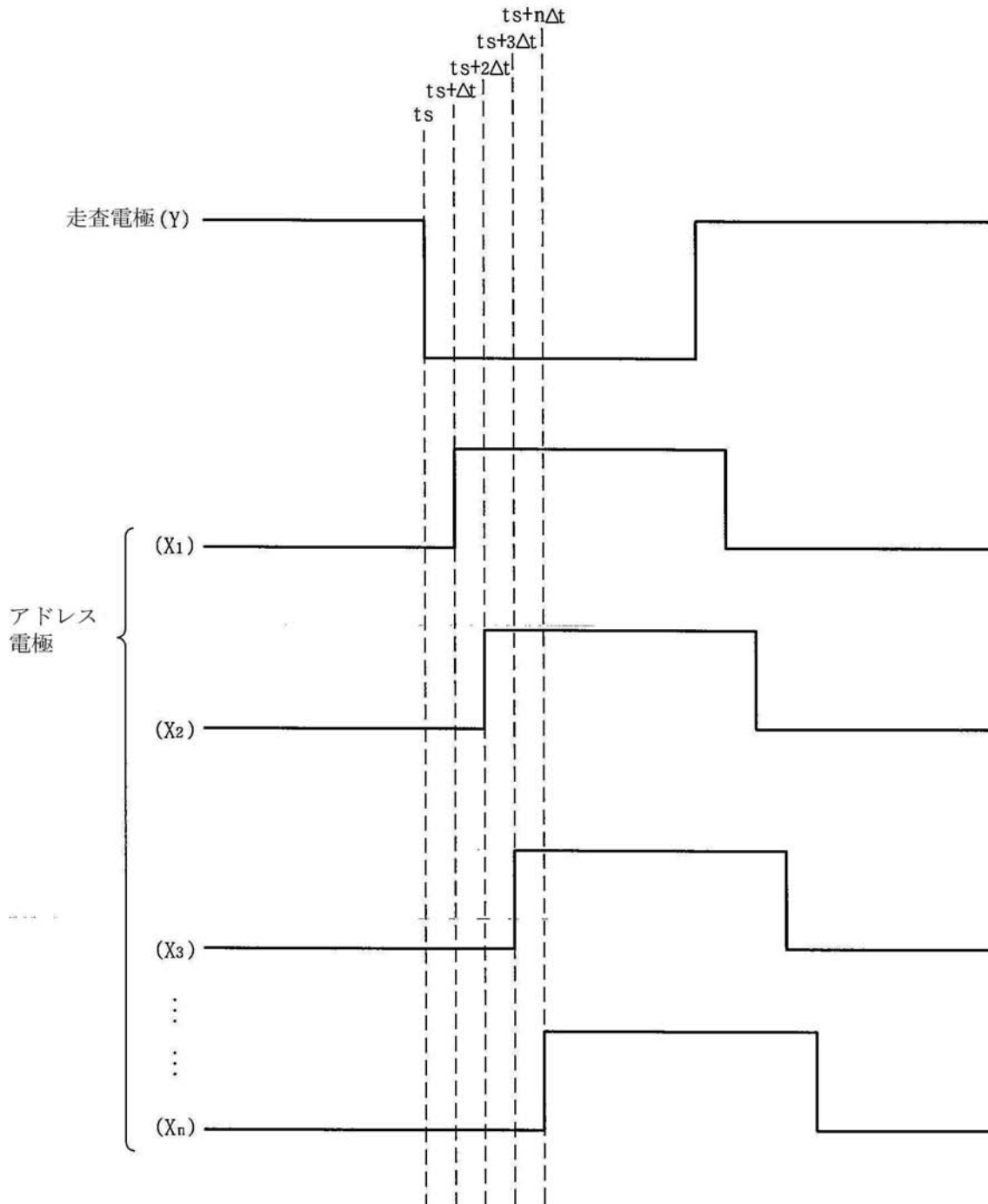




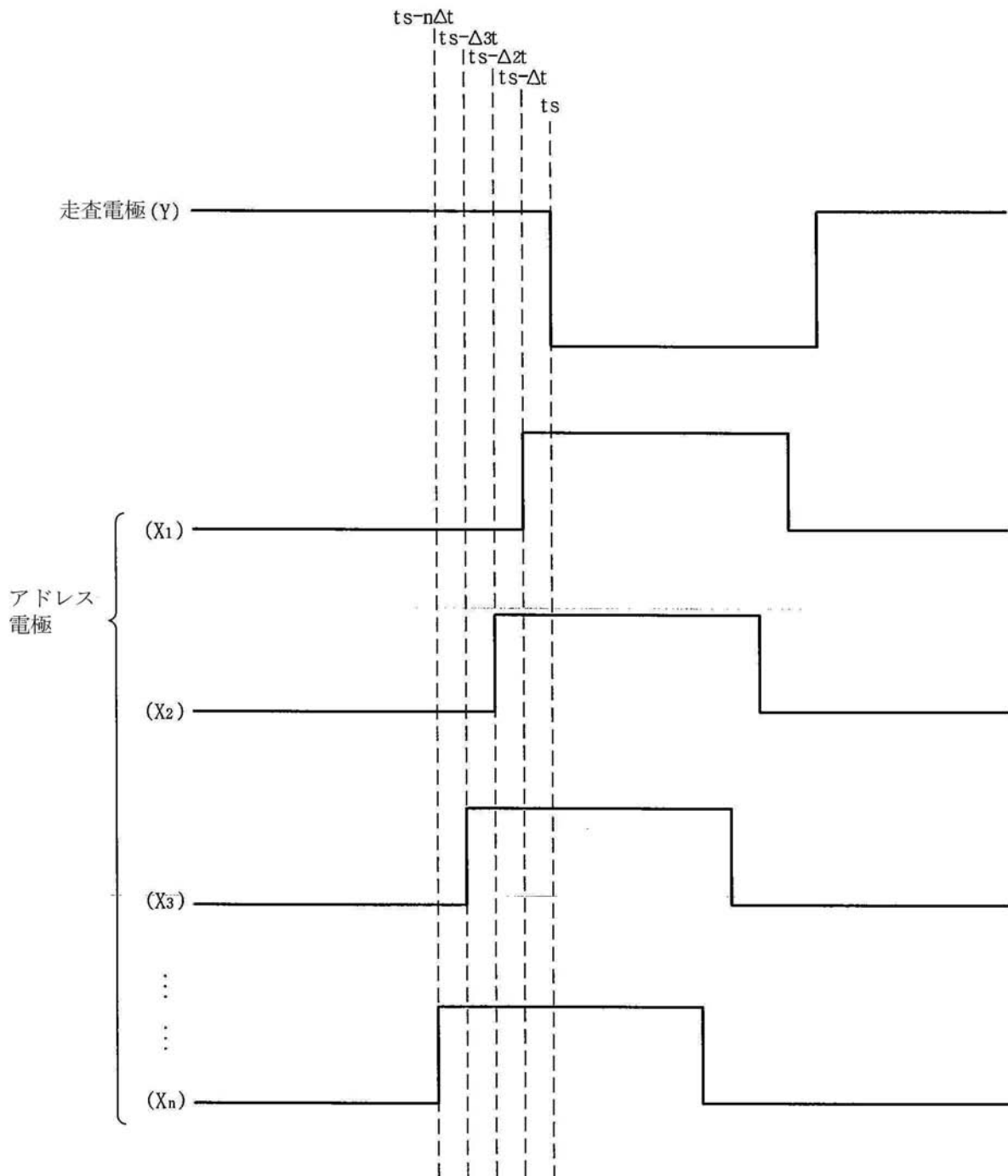
【図 17 A】



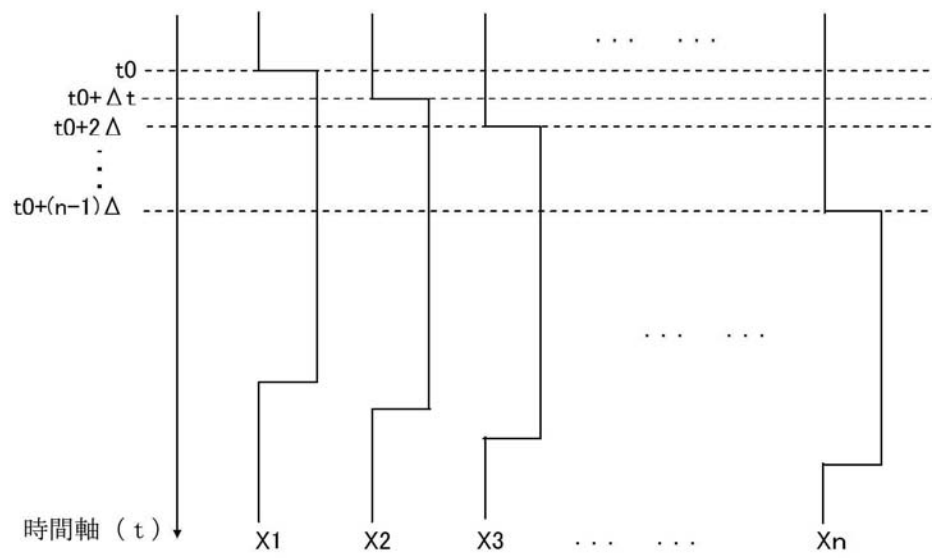
【図 17 B】



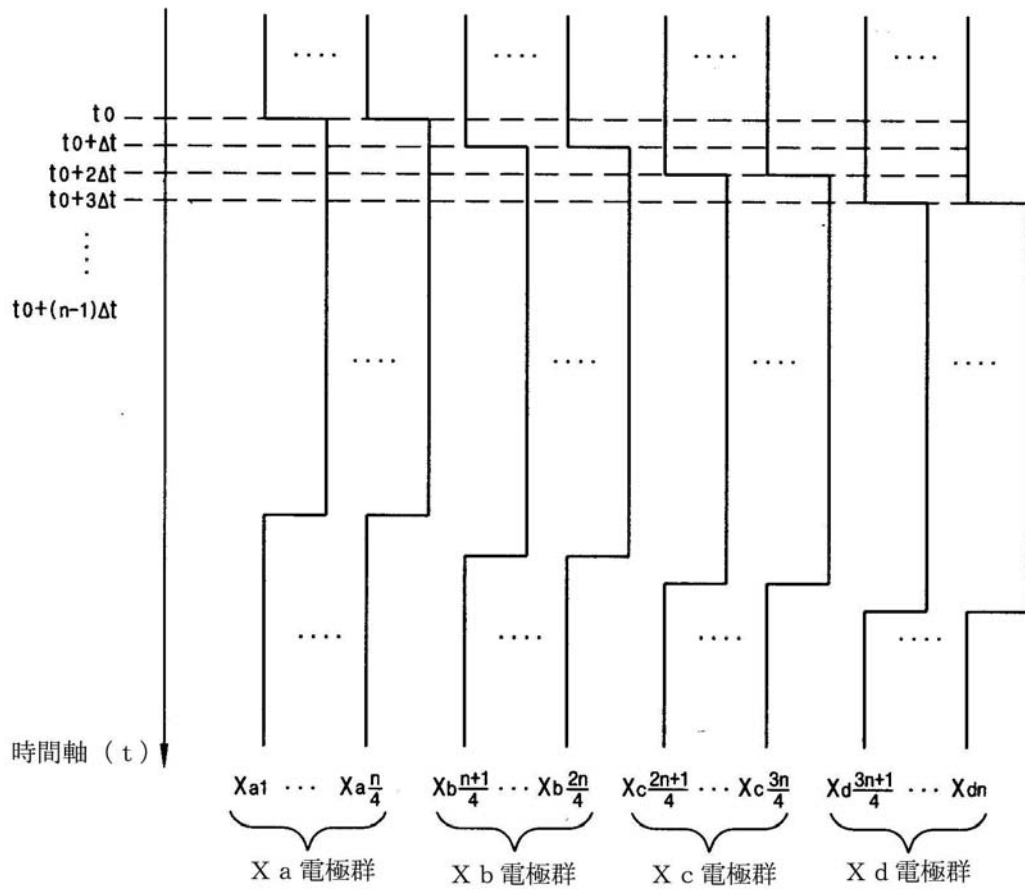
【図 17 C】



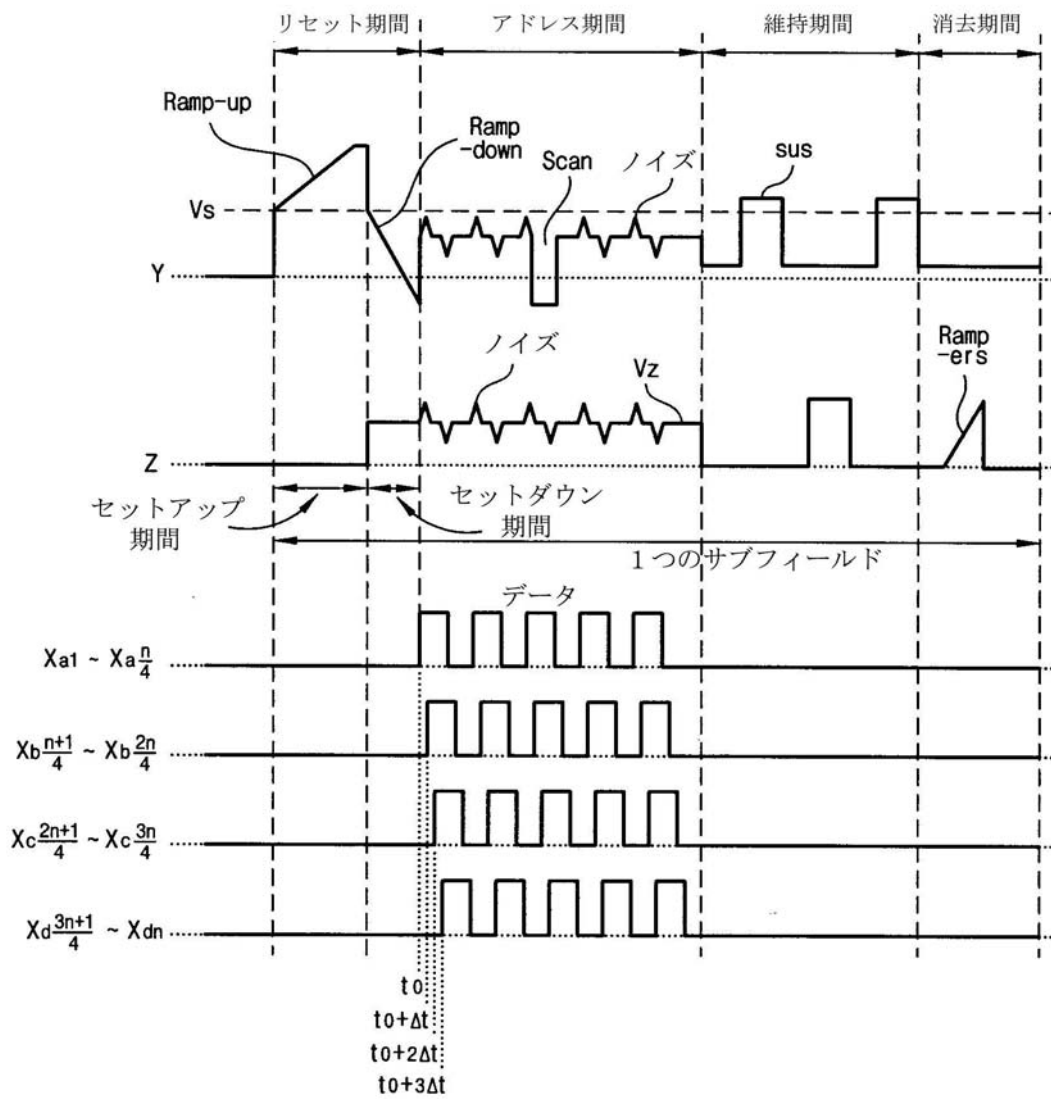
【図 18】



【図 20】



【図 2 1】



フロントページの続き

(51)Int.Cl.	F I	テーマコード (参考)
	G 0 9 G 3/20	6 2 2 D
	G 0 9 G 3/20	6 2 3 D
	G 0 9 G 3/20	6 4 1 E
	G 0 9 G 3/20	6 2 3 X
	G 0 9 G 3/20	6 2 4 M

(72)発明者 キム ジンヨン

大韓民国 デグ ダルソグ ヨンサンドン ヨンナムウバン2チャ 1 0 7 - 2 0 0 1

Fターム(参考) 5C080 AA05 BB05 BB06 DD03 DD09 DD12 EE29 HH02 HH04 HH05
HH06 JJ02 JJ04 JJ06
5C580 AA03 BA01 BA02 BA03 BA04 BA09 BA14 BA18 BA19 BB20
CA06 CA07 CA09 CB10 CB15 FA06