



**URZĄD  
PATENTOWY  
PRL**

Patent dodatkowy  
do patentu nr 112 942

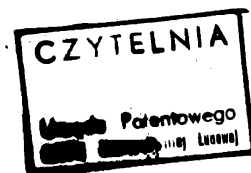
Int. Cl.<sup>3</sup> G01R 19/02

Zgłoszono: 23.09.78 (P. 209 797)

Pierwszeństwo:

Zgłoszenie ogłoszono: 19.05.80

Opis patentowy opublikowano: 31.10.1983



**Twórcy wynalazku:** Maciej Karwowski, Antoni Komar

**Uprawniony z patentu:** Zjednoczone Zakłady Produkcji Aparatury Naukowej,  
Zakład Aparatury Naukowej „UNIPAN”, Warszawa (Polska)

### **Układ automatycznej korekcji zera elektronicznego układu kwadratujuącego**

Przedmiotem wynalazku jest układ automatycznej korekcji zera elektronicznego układu kwadratujuącego będącego przedmiotem patentu dodatkowego do patentu nr 112 942.

Układy tego typu są stosowane w aparaturze pomiarowej do pomiaru wartości skutecznej napięć zmiennych, a w szczególności w celu poprawy stałości zera układów kwadratujuących uwzględniających składową stałą napięcia.

Elektroniczny układ kwadratujuący według patentu nr 112 942 zawierający dwa tranzystory unipolarne o źródłach połączonych z masą układu, bramkach sterowanych w przeciwfazie napięciem dostarczonym z wyjścia tranzystorowego wzmacniacza różnicowego i drenach połączonych poprzez rezystor ze źródłem napięcia zasilającego zawiera trzeci tranzystor włączony tak, że zmiany jego punktu pracy kompensują dryft termiczny zera układu podstawowego. Bramki obu tranzystorów unipolarnych układu podstawowego są połączone poprzez rezystory z bramką trzeciego tranzystora unipolarnego, którego zmiany napięcia drenu są podawane na odwracającą fazę wejście wzmacniacza operacyjnego sterującego źródłem prądowym zrealizowanym na tranzystorze bipolarnym włączonym pomiędzy ujemny biegun zasilania i emitery tranzystorów w symetrycznym wzmacniaczu różnicowym, sterującym bramki obu tranzystorów.

Napięcia zasilające nieinwersyjne wejścia wzmacniaczy operacyjnych oraz dreny tranzystorów unipolarnych są podawane z jednego źródła napięcia stabilizowanego. Układ ten odznacza się dużą odpornością na wpływy termiczne, jednak w niektórych zastosowaniach, zwłaszcza w układach w których nie można przeprowadzać okresowej korekcji zera, długookresowy dryft zera wynikający z niekontrolowanych zmian charakterystyk tranzystorów unipolarnych jest zbyt duży.

Istota rozwiązania według wynalazku polega na zastosowaniu w układzie kwadratujuącym pętli automatycznej korekcji zera z kondensatorem pamiętającym, przy czym układ pamiętający jest dołączony do punktu korekcji układu kwadratujuącego poprzez rezystor, którego wartość w czasie cyklu korekcji jest mniejsza niż jego wartość w czasie cyklu roboczego. Stosunek czasu trwania cyklu korekcji do czasu trwania cyklu roboczego jest mniejszy niż 1 : 100. Wyjście układu kwadratujuącego jest połączone z wejściem dodatkowego wzmacniacza operacyjnego o małym dryfcie wejściowego napięcia niezrównoważenia.

Wyjście wzmacniacza operacyjnego jest połączone poprzez klucz zwierany w okresie cyklu korekcji z kondensatorem pamiętającym dołączonym do wejścia wtórnika zbudowanego na tranzystorze unipolarnym. Wyjście wtórnika jest dołączone poprzez rezystor o zmiennej wartości do dzielnika polaryzującego wejścia nieinwersyjnego wzmacniacza operacyjnych w układzie kwadratu-jącym. Wejście układu kwadratu-jącego jest dołączone poprzez układ kluczujący naprzemian do źródła napięcia sterującego i do masy układu. Kluczowanie rezystora na wyjściu wtórnika synchronicznie z kluczowaniem kondensatora pamiętającego umożliwia zmniejszenie wpływu szumów układu kwadratu-jącego i wzmacniacza operacyjnego na dryft zera układu korekcji.

Układ według wynalazku pozwala zmniejszyć dryft napięcia wyjściowego układu kwadratu-jącego do wielkości dryftu wejściowego napięcia niezrównoważenia wzmacniacza operacyjnego, a więc do wielkości rzędu kilkudziesięciu mikrowoltów.

Przedmiot wynalazku jest przedstawiony w przykładzie wykonania na rysunku, przedstawia-jącym schematowy połączeń układu automatycznej korekcji zera z układem kwadratu-jącym.

Układ UK jest układem kwadratu-jącym według polskiego patentu nr 112 942. Baza tranzysto-rowa  $T_1$  jest połączona poprzez klucz  $K_1$  z wejściem układu WE oraz poprzez rezystor  $R_1$  i klucz  $K_2$  z masą układu. Wartość rezystora  $R_1$  jest równa rezystancji źródła napięcia, dołączonego do wejścia układu WE. Wyjście WY układu UK połączone jest poprzez rezystor  $R_3$ , z inwersyjnym wejściem wzmacniacza operacyjnego  $SC_3$ , którego wejście nieinwersyjne jest połączone z masą układu. Wyjście wzmacniacza  $SC_3$  jest połączone poprzez klucz  $K_4$  z bramką tranzystora unipolarnego T, do której jest też dołączony kondensator C, połączony drugą końcówką z masą układu.

Dren tranzystora T jest połączony z dodatnim biegunem zasilania  $+U_2$ , a jego źródło jest połączone poprzez rezystor  $R_4$  z ujemnym biegunem zasilania  $-U_2$  oraz poprzez rezystor  $R_3$  zabocznikowany połączonym szeregowo z kluczem  $K_3$  rezystorem  $R_2$  z dzielnikiem  $R_9$ ,  $R_{10}$  zasilają-cym nieinwersyjne wejścia wzmacniaczy operacyjnych  $SC_1$  i  $SC_2$  wewnątrz układu kwadratu-jącego UK.

Działanie układu jest opisane niżej. Klucze  $K_1$ ,  $K_2$ ,  $K_3$  i  $K_4$  są połączone synchronicznie sygnałem prostokątnym o współczynniku wypełnienia mniejszym niż 1 : 100, przy czym w okresie cyklu korekcji zwarte są klucze  $K_2$ ,  $K_3$ ,  $K_4$  i rozwarty klucz  $K_1$ , a w okresie cyklu roboczego jest zwarty klucz  $K_1$  i rozwarte klucze  $K_2$ ,  $K_3$ ,  $K_4$ .

W okresie cyklu korekcji przy odłączonym kluczem  $K_1$  źródle sygnału pojawiający się dryft napięcia wyjściowego układu kwadratu-jącego-sygnał błędu zera-steruje wzmacniacz operacyjny  $SC_3$ , z wyjścia którego poprzez klucz  $K_4$  zasilany jest kondensator C. Pętla ujemnego sprzężenia zwrotnego zamknięta poprzez wtórnik zbudowany na tranzystorze T, rezystory  $R_2$ ,  $R_3$ , klucz  $K_3$  oraz dzielnik  $R_9$ ,  $R_{10}$  zapewnia automatyczną korekcję zera napięcia wyjściowego układu kwadra-tu-jącego UK. W okresie cyklu roboczego przy rozwartym kluczu  $K_4$  kondensator C podtrzymuje napięcie o wartości odpowiadającej sygnałowi korekcji zera.

Cykl korekcji zera i cykl roboczy powtarzają się naprzemian. Ponieważ układ kwadratu-jący UK oraz wzmacniacz  $SC_3$  wnoszą znaczne napięcie szumów o częstotliwościach wyższych od częstotliwości kluczowania, sygnał występujący na kondensatorze C w momencie rozwarcia klucza  $K_4$  obciążony jest dodatkowym przypadkowym błędem, powiększającym wypadkowy dryft układu. W celu znacznego zmniejszenia tego niekorzystnego efektu w okresie cyklu roboczego rozwierany jest klucz  $K_3$ , zwiększając rezystancję włączoną między wyjściem wtórnika na tranzy-stor T i dzielnikiem  $R_9$ ,  $R_{10}$ .

### Z a s t r z e ż e n i a   p a t e n t o w e

1. Układ automatycznej korekcji zera elektronicznego układu kwadratu-jącego, posiadający cyklicznie zamykaną pętlę ujemnego sprzężenia zwrotnego stabilizującego poziom zera napięcia wyjściowego układu kwadratu-jącego, w którym punkty pracy dwu tranzystorów unipolarnych są korygowane za pomocą źródła prądowego sterowanego za pośrednictwem wzmacniacza operacyjnego napięciem drenu trzeciego tranzystora unipolarnego kompensującego dryft układu kwadra-tu-jącego według patentu nr 112 942, **znamienny tym**, że układ pamiętający napięcie sygnału

korekcyjnego składający się z kondensatora (C), klucza (K<sub>4</sub>), tranzystora (T) i rezystora (R<sub>4</sub>) jest połączony z dzielnikiem zasilającym wejścia nieinwersyjne wzmacniaczy operacyjnych (SC1) i (SC2) w układzie kwadratuującym (UK) poprzez rezystor (R<sub>3</sub>) w okresie cyklu roboczego oraz poprzez dwa równolegle połączone rezystory (R<sub>2</sub>) i (R<sub>3</sub>) w okresie cyklu korekcji, przy czym stosunek wartości rezystora (R<sub>3</sub>) do rezystora (R<sub>2</sub>) jest większy od jedności.

2. Układ według zastrz. 1, **znamienny tym**, że stosunek czasu trwania cyklu korekcji do czasu trwania cyklu roboczego jest mniejszy niż 1 : 100.

