

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2016-102702
(P2016-102702A)

(43) 公開日 平成28年6月2日(2016.6.2)

(51) Int.Cl.	F I	テーマコード (参考)
GO 1 R 33/07 (2006.01)	GO 1 R 33/06	H 2GO17
HO 1 L 43/06 (2006.01)	HO 1 L 43/06	S 5FO92
GO 1 R 33/02 (2006.01)	GO 1 R 33/02	X

審査請求 未請求 請求項の数 4 O L (全 8 頁)

(21) 出願番号 特願2014-240527 (P2014-240527)
(22) 出願日 平成26年11月27日 (2014.11.27)

(71) 出願人 715010864
 エスアイアイ・セミコンダクタ株式会社
 千葉県千葉市美浜区中瀬一丁目8番地
 (72) 発明者 飛岡 孝明
 千葉県千葉市美浜区中瀬1丁目8番地 セ
 イコーインスツル株式会社内
 (72) 発明者 秋野 勝
 千葉県千葉市美浜区中瀬1丁目8番地 セ
 イコーインスツル株式会社内
 Fターム(参考) 2G017 AA02 AB05 AB09 AD53 BA10
 5F092 AA14 AB01 AC02 BA22 BA23
 BA37 EA04 EA10

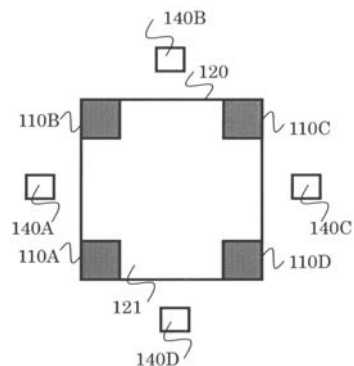
(54) 【発明の名称】 ホールセンサおよびホールセンサの温度によるオフセットの補償方法

(57) 【要約】

【課題】チップサイズの増加なく、ホール素子と半導体ホール素子を駆動する回路のうち発熱源となる素子を有するホールセンサにおいて、オフセット電圧の除去が可能なホールセンサを提供する。

【解決手段】シリコン基板上にホール素子及びホール素子の駆動回路のうち発熱源となる素子が近接して配置されたホールセンサにおいて、ホール素子の周囲に近接して配置した温度センサの信号から前記ホール素子のスピニングカレントによる2方向の制御電流の方向をベクトル的に選択することで発熱源の発熱による磁気オフセットの除去を可能とする。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

半導体基板と、
 前記半導体基板上に設けられた、4本の対称軸を持つホール素子と、
 前記ホール素子に配置された、制御電流入力端子及びホール電圧出力端子を兼ねる二対の端子と、
 前記ホール素子の周囲の前記半導体基板上に設けられた発熱源となる素子と、
 4本の対称軸を持つように、前記ホール素子の外側となる前記半導体基板上に配置された複数の温度センサと、
 を有するホールセンサ。

10

【請求項 2】

前記ホール素子は平面形状が正方形である請求項 1 記載のホールセンサ。

【請求項 3】

前記ホール素子は平面形状が十字型である請求項 1 記載のホールセンサ。

【請求項 4】

半導体基板と、
 前記半導体基板上に設けられた、4本の対称軸を持つホール素子と、
 前記ホール素子に配置された、制御電流入力端子及びホール電圧出力端子を兼ねる二対の端子と、
 前記ホール素子の周囲の前記半導体基板上に設けられた発熱源となる素子と、
 4本の対称軸を持つように、前記ホール素子の外側となる前記半導体基板上に配置された複数の温度センサと、
 を有するホールセンサの温度によるオフセットの補償方法であって、

20

前記二対の端子においては、一对の端子間に流す第 1 のホール素子制御電流と、他の一对の端子間に流す第 2 のホール素子制御電流がベクトルとして交っており、

前記ホール素子は、前記第 1 のホール素子制御電流と前記第 2 のホール素子制御電流とのベクトル和が、前記複数の温度センサにより測定された温度の中で最大値と最小値を結んだ直線に対して平行となるように、前記第 1 および第 2 のホール素子制御電流を設定することで、前記オフセットを除去するホールセンサの温度によるオフセットの補償方法。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体ホール素子及び半導体ホール素子を駆動する回路を備えたホールセンサに関する。特にオフセット電圧の除去が可能なホールセンサに関する。

【背景技術】

【0002】

最初にホール素子の磁気検出原理について説明する。物質中に流れる電流に対して垂直な磁界を印加するとその電流と磁界の双方に対して垂直な方向に電界(ホール電圧)が生じる。このホール電圧の大きさから磁界の強度を求めるのがホール素子による磁気検出の原理である。

40

【0003】

図 3 は理想的なホール効果の原理について説明するための図である。理想的なホール素子を考えたとき、ホール素子磁気感受部 1 の幅 W 、長さ L 、電子移動度 μ 、電流を流すための電源 2 の印加電圧 V_{dd} 、印加磁場を B としたとき、電圧計 3 から出力されるホール電圧 V_H は

$$V_H = \mu B (W / L) V_{dd}$$

とあらわすことができる。印加磁場 B に比例する係数が磁気感度となるので、このホール素子の磁気感度 K_h は、

$$K_h = \mu (W / L) V_{dd}$$

と表される。

50

【 0 0 0 4 】

一方、実際のホール素子では磁界が印加されていないときでも、出力電圧が生じている。この磁場 0 のときに出力される電圧をオフセット電圧という。オフセット電圧が生じる原因は、外部から素子に加わる機械的な応力や製造過程でのアライメントずれなどの素子内部の電位分布の不均衡によるものであると考えられている。実際の応用においてはオフセット電圧が 0 であるとみなすことができるように補償することが必要となる。

【 0 0 0 5 】

オフセット電圧の補償は、一般的に以下の方法で行っている。

図 4 はスピニングカレントによるオフセットキャンセル回路の原理を示す回路図である。ホール素子 10 は対称的な形状で、1 対の入力端子に制御電流を流し、他の 1 対の出力端子から出力電圧を得るために、4 端子 T 1、T 2、T 3、T 4 を有している。ホール素子の一方の一对の端子 T 1、T 2 が制御電流入力端子となる場合、他方の一对の端子 T 3、T 4 がホール電圧出力端子となる。このとき、入力端子に電圧 V_{in} を印加すると、出力端子には出力電圧 $V_h + V_{os}$ が発生する。ここで V_h はホール素子が発生する磁場に比例したホール電圧、 V_{os} はオフセット電圧を示している。次に、T 3、T 4 を制御電流出力端子、T 1、T 2 をホール電圧出力端子として、T 3、T 4 間に入力電圧 V_{in} を印加すると、出力端子には電圧 $-V_h + V_{os}$ が発生する。S 1 ~ S 4 はセンサ端子切替手段であり、切替信号発生器 11 により N 1 あるいは N 2 の端子が選択される。

10

【 0 0 0 6 】

以上の 2 方向に電流を流したときの出力電圧を減算することによりオフセット電圧 V_{os} はキャンセルされ、磁場に比例した出力電圧 $2V_h$ を得ることができる（例えば、特許文献 1 参照）。

20

しかし、このオフセットキャンセル回路でオフセット電圧を完全にキャンセルすることができない。その理由を以下で説明する。

【 0 0 0 7 】

ホール素子は、図 5 に示す等価回路で表される。即ち、ホール素子は、4 つの端子を、4 つの抵抗 R_1 、 R_2 、 R_3 、 R_4 で接続したブリッジ回路として表わすことが可能である。前記のとおり 2 方向に電流を流したときの出力電圧を減算することによりオフセット電圧をキャンセルすることをこのモデルにより説明する。

【 0 0 0 8 】

ホール素子の一方の一对の端子 T 1、T 2 に電圧 V_{in} を印加すると、他方の一对の端子 T 3、T 4 間には、ホール電圧

30

$$V_{outa} = (R_2 \cdot R_4 - R_1 \cdot R_3) / (R_1 + R_4) / (R_2 + R_3) \cdot V_{in}$$

が出力される。一方、端子 T 3、T 4 に電圧 V_{in} を印加すると、T 1、T 2 にはホール電圧

$$V_{outb} = (R_1 \cdot R_3 - R_2 \cdot R_4) / (R_3 + R_4) / (R_1 + R_2) \cdot V_{in}$$

が出力される。

そこで 2 方向の出力電圧の差をとると、

$$V_{outa} - V_{outb} = (R_1 - R_3) \cdot (R_2 - R_4) \cdot (R_2 \cdot R_4 - R_1 \cdot R_3) / (R_1 + R_4) / (R_2 + R_3) / (R_3 + R_4) / (R_1 + R_2) \cdot V_{in}$$

となる。したがって、オフセット電圧は各々の等価回路の抵抗 R_1 、 R_2 、 R_3 、 R_4 が異なる場合でも $R_1 = R_3$ あるいは $R_2 = R_4$ であればオフセットをキャンセルすることができる。この場合、電圧を印加する端子を変えても各抵抗値は変化しないことを前提としている。しかし、この前提を満たさない場合、例えば一方向において $R_1 = R_3$ とした場合でも、他方向においてこの関係を満たすことができなくなった場合、前記の差分をゼロとすることができないため、オフセットをキャンセルすることができなくなる。電圧の印加方向によりオフセットキャンセルができなくなる原因のひとつについて、さらに具体的に説明する。

40

【 0 0 0 9 】

ホール素子の構造は一般的にホール素子磁気感受部となる N 型の不純物領域の周辺部は分離のため P 型の不純物領域に囲まれている。ホール電流印加端子に電圧を印加すると、

50

ホール素子磁気感受部とその周辺部の境界では空乏層が広がる。空乏層中にはホール電流は流れないため、空乏層が広がっている領域ではホール電流は抑制され、抵抗は増加する。また、空乏層幅は印加電圧に依存する。そのため、図8で示す等価回路の抵抗R1、R2、R3、R4が電圧印加方向により値が変化するためオフセットキャンセル回路で磁気オフセットキャンセルができない場合が生ずる。

【0010】

素子周辺及び素子上部に空乏層制御電極を配置し、空乏層がホール素子内へ延びることを各々の電極に印加する電圧を調節することにより空乏層を抑制する方法が採られる場合もある（例えば、特許文献2参照）。

【先行技術文献】

【特許文献】

【0011】

【特許文献1】特開平06-186103号公報

【特許文献2】特開平08-330646号公報

【発明の概要】

【発明が解決しようとする課題】

【0012】

ホール素子10内の、温度が一様ではなく、分布を持つ場合、ホール素子10内の抵抗も温度が一様でないので、抵抗値も一様ではなくなり、抵抗値が低い場所と抵抗値の高い場所が存在することとなる。ここでスピニングカレントによるオフセットキャンセルを行おうとすると、前記抵抗R1、R2、R3、R4は温度により抵抗値が変化しており、オフセットキャンセルができなくなっている。

【0013】

このため、ホール素子とホール素子を駆動する回路のうち発熱源となる素子を有するホールセンサでは、発熱の影響によりホール素子10内に温度分布が生じ、特許文献1のスピニングカレント法によるオフセット電圧除去ができない。

【0014】

また、特許文献2の方法により、抵抗値を調整することが可能であるが、複数の空乏層制御電極を用い、複雑な制御回路も必要とするため、チップサイズが大きくなり、コストアップにつながる等といった難点がある。

【0015】

そこで、ホール素子を駆動する回路のうち発熱源となる素子を有するホールセンサにおいて、複雑な補正回路や距離を離すなどチップ面積の増大をさせずに、発熱の影響によりホール素子120内に温度分布が生じても、スピニングカレントによるオフセットキャンセルが可能なホールセンサを提供することを目的とする。

【課題を解決するための手段】

【0016】

上記の課題を解決するため、本発明は以下のような構成をした。

即ち、半導体基板と、

前記半導体基板上に設けられた、4本の対称軸を持つホール素子と、

前記ホール素子に配置された、制御電流入力端子及びホール電圧出力端子を兼ねる二対の端子と、

前記ホール素子の周囲の前記半導体基板上に設けられた発熱源となる素子と、

4本の対称軸を持つように、前記ホール素子の外側となる前記半導体基板上に配置された複数の温度センサと、
を有するホールセンサとした。

【発明の効果】

【0017】

上記手段を用いることにより、ホール素子を駆動する回路のうち発熱源となる素子を有するホールセンサにおいて、発熱の影響によりホール素子内に温度分布が生じても、スピ

10

20

30

40

50

ニングカレントによるオフセット電圧を除去することができる。

【0018】

また、複雑な回路を用いたり、前記発熱源とホール素子間距離を離したりしないため、オフセット電圧除去が可能でかつ、チップサイズを小さく、コストを抑制することができる。

【図面の簡単な説明】

【0019】

【図1】本発明の実施形態に係るホールセンサの平面図である。

【図2】発熱源が一つの場合にホール素子に流す電流の向きとの関係について示した図である。

【図3】理想的なホール効果の原理について説明するための図である。

【図4】スピニングカレントによるオフセット電圧の除去方法を説明するための図である。

【図5】ホール素子のオフセット電圧を説明するための等価回路の図である。

【図6】スピニングカレントによるオフセット電圧と温度分布の関係を示したグラフである。

【発明を実施するための形態】

【0020】

以下、図面を参照しながら本発明を実施するための形態について詳細に説明する。

図1は本発明に係る実施形態を表すホールセンサの平面図である。ホールセンサは磁気を感じるホール素子とホール素子を駆動あるいは制御する回路からなっている。

【0021】

まず、ホール素子の平面形状について説明する。図1に示すようにホール素子120は半導体基板上に正方形のN型不純物領域121からなる磁気感受部と正方形の磁気感受部の各頂点に配置された同一形状のN型高濃度不純物領域の制御電流入力端子及びホール電圧出力端子110A, 110B, 110C, 110Dを有する。正方形のホール素子120とすることにより、4本の対称軸を持つ対称性を有する、ホール素子となる。

【0022】

そして、ホール素子の周辺には温度センサ140A, 140B, 140C, 140Dが配置されている。温度センサはホール素子120と同一基板上に作成されたPN接合やポリシコンの抵抗から形成することができる。温度センサは図1に示すようにホール素子120の周囲に近接して、4つ以上配置する。図1ではホール素子120の各辺中央部の外側に隣接して温度センサを配置している。温度センサを配置する位置は図1に示すようにホール素子120の各辺中央部だけに限らない。ホール素子120の各頂点に隣接して配置したり、各辺に隣接して複数配置したりしても良い。配置についてはホール素子と同様の対称性を有するようにすることが好ましい。

【0023】

次に、図2は発熱源がひとつの場合に発熱源の位置とホール素子に流す電流の向きとの関係について示した図である。この図を用いて、発熱源がある場合にホール素子に流す電流の向きを設定する原理を説明する。

【0024】

ホール素子120が形成された半導体基板上には、ホール素子120を駆動するための回路が設けられている。そして、この回路の中にはさらに発熱源130となる素子がホール素子の外側ではあるが近くにあるとする。例えば、半導体ホールセンサの内部回路が、電源電圧でなく、ボルテージレギュレータにより電源電圧を降圧して生成した内部電源電圧を使用する場合にはボルテージレギュレータが発熱源となりうる。このほか大電流が流れる抵抗素子なども発熱源となりうる。

【0025】

発熱源が一つの場合、図2のようにホール素子120にスピニングカレント法による2方向の電流 J_{S1} 及び J_{S2} のベクトル和 V_C の延長線上に発熱源130の中心を合わせ

10

20

30

40

50

る。これによりホール素子のオフセット除去が可能となる。オフセット除去が可能となる理由については後述する。ここで、発熱源の中心とは発熱源を上から見て温度勾配をあらわす等温線を描いたときに等温線の頂上にあたる温度の最も高い点あるいは領域を意味するとする。

【 0 0 2 6 】

そして、発熱源が複数ある場合や動作条件により発熱源が移動するような場合において、スピニングカレント法によるオフセット除去を可能とするためには、まず上記複数の温度センサにより、ホール素子 1 2 0 周辺の温度を測定する。そして、スピニングカレント法によるホール素子 1 2 0 に流す 2 方向の電流 J_{S1} と J_{S2} のベクトル和 V_C が、各々の温度センサで測定された温度の中で最大値と最小値を結んだ直線、即ち、測定値における温度勾配が最大となる方向、に対して平行となるように、2 方向の電流を設定することで、先に説明した発熱源が一つの場合と同様にしてオフセットの除去が可能となる。

10

【 0 0 2 7 】

以下、上記形態によりホール素子のオフセットが除去される原理を等価回路により説明する。

図 1 のホール素子 1 2 0 の N 型高濃度不純物領域の制御電流端子及びホール電圧出力端子 1 1 0 A、1 1 0 B、1 1 0 C、1 1 0 D は、それぞれ図 4 の T 1、T 3、T 2、T 4 に接続される。図 5 の等価回路を用いると、ここでは室温で温度勾配がない場合は $R_2 = R_4$ が成り立っているとする。このためスピニングカレントによりオフセットをキャンセルすることが可能であることになる。次に、各抵抗の温度が異なっていたり温度勾配があったりすると、各抵抗値は異なってしまう。即ち、 R_2 は R_2 となり、 R_4 は R_4 となるとする。温度勾配があれば一般には $R_2 \neq R_4$ となってしまう。なお、ここで、 $R_1 \neq R_3$ であり、温度勾配が生じて $R_1 \neq R_3$ である。

20

【 0 0 2 8 】

先に用いた式を再び用いて説明すると、室温で温度勾配がない場合、一方の一对の端子 T 1、T 2 に電圧 V_{in} を印加すると、ホール素子制御電流 J_{S1} が流れ、他方の一对の端子 T 3、T 4 間には、ホール電圧

$$V_{outa} = (R_2 \cdot R_4 - R_1 \cdot R_3) / (R_1 + R_4) / (R_2 + R_3) \cdot V_{in}$$

が出力される。一方、端子 T 3、T 4 に電圧 V_{in} を印加すると、電流 J_{S2} が流れ、T 1、T 2 にはホール電圧

30

$$V_{outb} = (R_1 \cdot R_3 - R_2 \cdot R_4) / (R_3 + R_4) / (R_1 + R_2) \cdot V_{in}$$

が出力される。

【 0 0 2 9 】

ここでこのままスピニングカレントによる 2 方向の出力電圧の差をとると、温度勾配がない状態では上記仮定により $R_2 = R_4$ であるので、以下の式においてオフセット電圧をゼロとすることができる。

$$V_{outa} - V_{outb} = (R_1 - R_3) \cdot (R_2 - R_4) \cdot (R_2 \cdot R_4 - R_1 \cdot R_3) / (R_1 + R_4) / (R_2 + R_3) / (R_3 + R_4) / (R_1 + R_2) \cdot V_{in}$$

しかし、温度勾配が生ずると、抵抗値は異なってしまう、 R_2 は R_2 となり、 R_4 は R_4 となる。そのため、出力電圧の差は以下の式で表される値となり、ゼロとすることはできなくなる。

40

$$V_{outa} - V_{outb} = (R_1 - R_3) \cdot (R_2 - R_4) \cdot (R_2 \cdot R_4 - R_1 \cdot R_3) / (R_1 + R_4) / (R_2 + R_3) /$$

$$(R_3 + R_4) / (R_1 + R_2) \cdot V_{in}$$

しかし、ホール素子と発熱源の位置関係を図 2 のようにスピニングカレント法による 2 方向のホール素子制御電流 J_{S1} 及び J_{S2} のベクトル和 V_C の延長線上に発熱源 1 3 0 の中心を合わせることで、抵抗 R_2 、 R_4 は発熱の影響を受けて $R_2 \neq R_4$ となっても、2 方向のホール素子制御電流 J_{S1} 及び J_{S2} のベクトル和 V_C に沿った直線に対し、対称に配置されているので、同じ温度勾配のもとにあることとなり、 $R_2 = R_4$ の関係を維持したまま、 $R_2 = R_4$ となることが可能である。

したがって、出力電圧の差をとると

50

$V_{out} = V_{outa} - V_{outb} = 0$

となり、スピニングカレントによるオフセット電圧が除去可能となる。

【0030】

また、図6はホール素子内の最大と最小の温度差とスピニングカレントによるオフセット除去後のオフセットの磁場換算値を示した実験図である。凡例Aは図6(A)に示される配置を取った場合の測定結果、凡例Bは図6(B)に示されるようにホール素子制御電流ベクトル和VC1に対して垂直方向に発熱源を配置した場合の測定結果である。図6の測定結果からもホール素子と発熱源の位置関係を適切に設定することによりオフセットを除去することが可能であることがわかる。

【0031】

なお、ホール素子は図1に示した正方形のホール素子120だけに限らない。十字型の磁気感受部とその4つの端部にN型高濃度不純物領域のホール電流制御電極及びホール電圧出力端子を有するホール素子のように同様に4本の対称軸を持つ対称性を有するホール素子であれば本発明の適用が可能である。

【符号の説明】

【0032】

10、120 ホール素子

110、110A、110B、110C、110D N型高濃度不純物領域

121 N型不純物領域

130 ホール素子駆動回路発熱源

140A、140B、140C、140D 温度センサ

11A、11B、11C、11D ホール電圧出力端子及び制御電流入力端子

2、12 電源

3、13 電圧計

11 切替信号発生器

S1、S2、S3、S4 センサ端子切替手段

T1、T2、T3、T4 端子

R1、R2、R3、R4 抵抗

JS1、JS2 ホール素子の制御電流

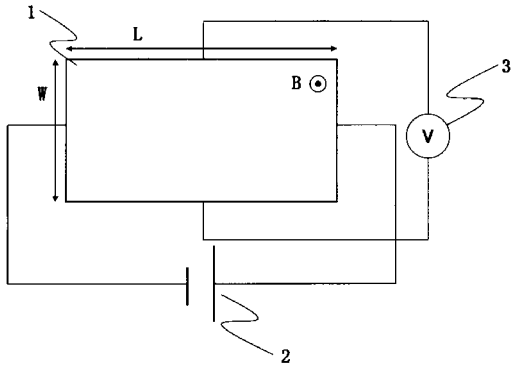
VC ホール素子の制御電流のベクトル和

10

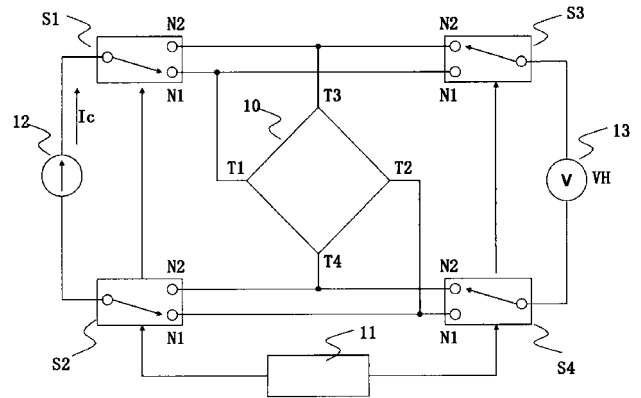
20

30

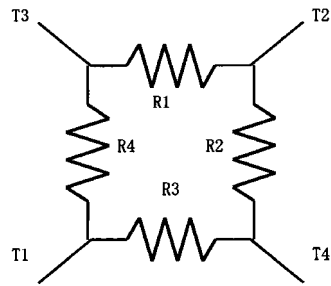
【 図 3 】



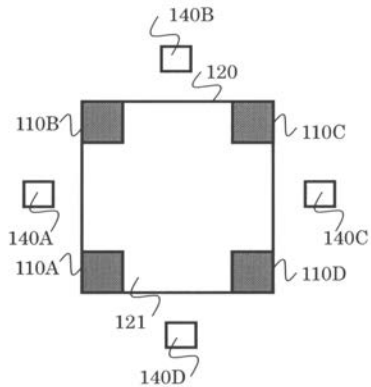
【 図 4 】



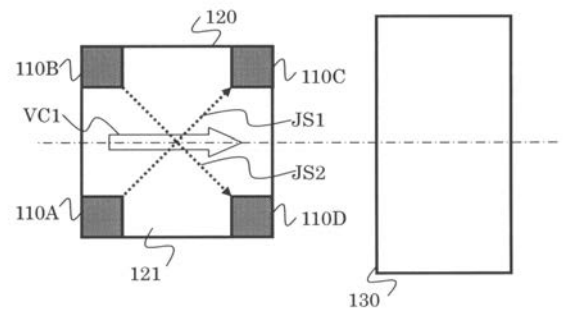
【 図 5 】



【 図 1 】



【 図 2 】



【 図 6 】

