



NR 904.676

INTERNAT. KLASSIF.: H04M

MINISTERIE VAN ECONOMISCHE ZAKEN

TER INZAGE
GELEGD OP:

27 Oktober 1986

De Minister van Economische Zaken,

Gezien de octrooiwet van 24 mei 1854;

Gezien het proces-verbaal op 25 April 1986 te 15 u 45

ter griffie van het provinciaal Bestuur van Antwerpen opgemaakt

BESLUIT:

ARTIKEL 1.- Er wordt aan : BELL TELEPHONE MANUFACTURING COMPANY N.V.
Francis Wellesplein 1, Antwerpen(BELGIE)vert. door M. Snoekx, Francis Wellesplein 1, B-2018 Antwerpen
een uitvindingsoctrooi verleend voor: TELECOMMUNICATIESCHAKELSYSTEEM. (UITV.: F.
Van den Brande; M. Gruszecki; M. Coenen)ARTIKEL 2.- Dit octrooi wordt hem verleend zonder vooronderzoek, op zijn eigen
verantwoording, zonder waarborg hetzij voor de wezenlijkheid, de nieuwigheid of de
verdiensten der uitvinding, hetzij voor de nauwkeurigheid der beschrijving, en onverminderd
de rechten van de derden.Bij dit besluit moet het dubbel gevoegd blijven van de beschrijving en van de tekeningen der
uitvinding, door de belanghebbende getekend, en tot staving van zijn octrooiaanvraag ingediend.

Brussel, de 27 Oktober 1986

BIJ SPECIALE MACHTIGING:

De Directeur

L. WUYTS

904876

- 1 -

UITVINDINGSOKTROOI

BELL TELEPHONE MANUFACTURING COMPANY
Naamloze Vennootschap

Francis Wellesplein 1

B-2018 Antwerpen
België

TELECOMMUNICATIESCHAKELSYSTEEM

Uitvinders: F. VAN DEN BRANDE - M. GRUSZECKI - M. COENEN

- 2 -

De onderhavige uitvinding heeft betrekking op een telecommunicatieschakelsysteem welke omvat : een aantal eindketens, een aantal eerste processors die elk aan een stel eindketens van dit aantal zijn toegevoegd, minstens
5 één tweede processor toegevoegd aan dit aantal eerste processors, eerste overdrachtmiddelen voor de overdracht van toestanden van een eindketen naar de toegevoegde eerste processor, en tweede overdrachtmiddelen voor de overdracht van data vanuit elke eerste processor, onder
10 de besturing van inhibiteermiddelen bevat in elke eerste processor, naar deze tweede processor en van deze tweede processor naar deze eerste processor.

Een dergelijk systeem is reeds bekend uit het Belgisch octrooischrift nr. 858 959. Daarin wordt de
15 toestand van elk van de eindketens van een stel, dat aan een eerste processor toegevoegd, regelmatig afgetast en in eerste opslagmiddelen van deze processor opgeslagen. Als deze processor dan een verandering in deze toestand vaststelt slaat hij de gewijzigde toestand op in tweede
20 opslagmiddelen, voor overdracht naar de tweede processor, enkel als een zogenaamde toelatingsbit voor de betrokken eindketen en die het inhibiteermiddel vormt in de bekrachtigde toestand is. Dit betekent dat de aan een eindketen toegevoegde toelatingsbit in feite de
25 overdracht van een gewijzigde toestand van deze eindketen naar de tweede processor bestuurt. Als zij op een regelmatige aftasting van de toestanden gesteund is, vermindert de overdracht van enkel de gewijzigde

toestanden in plaats van de toestanden zelf de
hoeveelheid data die tussen de eerste en tweede processor
vloeit en dit maakt in zekere mate een vermindering van
de verwerkingscapaciteit van deze tweede processor
5 mogelijk, hoewel deze capaciteit tamelijk groot moet zijn
gezien de tweede processor alle eerste processors
bestuurt.

Gezien de toelatingsbits in een eerste processor
de lokale overdracht van gewijzigde toestanden naar de
10 tweede processor besturen, heeft de lokale besturing van
deze bits in de eerste processor het schijnbaar voordeel
van eenvoudig te zijn. Er doen zich dan echter
complicaties voor omdat de werking van het systeem dan
geblokkeerd kan worden, gezien elke eerste processor de
15 overdracht van data voort kan zetten zelfs als de tweede
processor niet in staat is om de ontvangen data te
verwerken.

Een doelstelling van de uitvinding bestaat erin
een telecommunicatieschakelsysteem van het hierboven
20 beschreven type te verschaffen, maar dat dit nadeel niet
vertoont.

Volgens de uitvinding wordt deze doelstelling
bereikt doordat deze inhibiteermiddelen vanuit deze
tweede processor via deze tweede overdrachtmiddelen
25 bestuurd worden.

Op deze wijze kunnen één of meer tweede processors
op een gecentraliseerde wijze de overdracht besturen van
toestandsdata, die hen door elk van de eerste processors
overgedragen worden. Ze kunnen daarom in zekere mate de
30 hoeveelheid werk regelen die hen door deze eerste
processors aangeboden wordt en ze kunnen aldus een
blokkering van het systeem verhinderen.

Een ander kenmerkende eigenschap van het
onderhavige telecommunicatiesysteem is dat deze tweede
35 processor een bijbehorend geheugen heeft waarin data zijn

opgeslagen die betrekking hebben op de toestanden van
deze eindketens en op de werkbelastingstoestand van deze
tweede processor, welke de besturing van deze
inhibiteermiddelen in functie van deze opgeslagen data
5 uitvoert.

Op deze wijze kan de tweede processor de
overdracht van toestandsdata naar zichzelf besturen in
functie, zowel van zijn eigen werkbelastingstoestand als
van de toestanden van alle aan hem toegevoegde
10 eindketens.

Een verder kenmerk van het onderhavige
telecommunicatieschakelsysteem is dat als deze tweede
processor uit deze opgeslagen data en uit deze
toestandsdata, die door een eerste processor naar hem
15 worden overgedragen, afleidt dat een door deze eerste
processor bestuurd eindketen een oproep heeft ingeleid
dan activeert deze tweede processor de inhibiteermiddelen
voor deze eindketen in deze eerste processor voor de duur
van een tijdsinterval.

20 Een ander kenmerk van het onderhavige
telecommunicatieschakelsysteem is dat als deze tweede
processor een door deze eindketen ingeleide oproep heeft
vastgesteld, hij deze werkbelastingstoestandsdata
raadpleegt en afhankelijk of hij al of niet overbelast is
25 beslist hij dan om deze inhibiteermiddelen van de eerste
processor toegevoegd aan deze eindketen respectievelijk
na een eerste en een tweede genoemd tijdsinterval te
deactiveren.

Nog een ander kenmerk van het onderhavige
30 telecommunicatieschakelsysteem is dat als deze
werkbelastingstoestand aangeeft dat deze tweede processor
niet overbelast is, dan bestuurt deze tweede processor
binnen dit tweede tijdsinterval de verbinding van
kiestoon met deze eindketen en brengt in dit eerste
35 geheugen deze eindketen in een kiespulstoestand waardoor

wordt aangeduid dat op kiespulsen gewacht wordt.

Op deze wijze wordt een eerste processor, toegevoegd aan een oproepende eindketen, verhinderd om data over te dragen naar de tweede processor, die niet overbelast is, vooraleer kiestoon te hebben ontvangen. Dit is bijzonder nuttig in het geval de tweede processor dicht bij zijn overbelastingstoestand werkt. Inderdaad, in deze omstandigheden kan de verbinding van kiestoon aan een eindketen met een betrekkelijk grote vertraging 10 gebeuren, als gevolg waarvan een met deze keten verbonden abonnee met nummervorming zou kunnen starten vooraleer kiestoon te hebben ontvangen, waarbij de voortgebrachte kiesimpulsen een processoroverbelasting zouden kunnen veroorzaken als er geen voorzorgen genomen worden.

15 Er dient opgemerkt dat de gecentraliseerde besturing van de inhibiteermiddelen door de tweede processor verkozen wordt over een gedistribueerde besturing door elke eerste processor, gezien dit een verhoging van de verwerkingscapaciteit van elke eerste 20 processor zou vereisen en het opslaan van kenmerkende data over het systeem in elke dergelijke eerste processor noodzakelijk zou maken.

De hierboven vermelde en andere doeleinden en kenmerken van de uitvinding zullen duidelijker worden en 25 de uitvinding zelf zal het best begrepen worden aan de hand van de hiernavolgende beschrijving van een uitvoeringsvoorbeeld en van de bijbehorende tekeningen waarin :

Fig. 1 een schematisch zicht is van een 30 telecommunicatieschakelsysteem volgens de uitvinding;

Fig. 2 de keten DPTCO van Fig. 1 in meer detail voorstelt;

Fig. 3 het verloop toont van een programma MPC dat in het geheugen MEM van TCEA in Fig. 2 is 35 opgeslagen.

Het in Fig. 1 getoonde telecommunicatieschakelsysteem is van het type beschreven in het hierboven vermelde Belgisch octrooischrift nr. 989.959 en omvat een schakelnetwerk SNW, dat via

5 verbindingen X en Y gekoppeld is met twee eindbesturingsinrichtingen TCEA en TCEB, die elk met ieder van 32 besturingsketens DPTC0/31 via vier verbindingslijnen TINA/B, TOUTA/B, C4096A/B en FA/B gekoppeld zijn. Elk van deze besturingsketens DPTC0/31

10 is met een toebehorende transcodeer- en filterketen TCF0/31 via twee verbindingslijnen LIN0/31 en LOUT0/31 verbonden. Elk toegevoegd paar van een DPTC0/31 en een TCF0/31 is gemeenschappelijk aan 16 lijn- of eindketens, welke elk de serieverbinding omvatten van een DPTC0/31,

15 een TCF0/31, een numeriek-signaalprocessor DSP0/511 en een abonneelijntussenketen SLIC0/511, welke met een telecommunicatielijn TL0/511 gekoppeld is. Meer in het bijzonder, DPTC0 en TCF0 die onderling verbonden zijn door LIN0 en LOUT0 zijn gemeenschappelijk aan 16

20 lijnketens (zoals door de multipelpijlen is aangeduid), welke verder DSP0/15 en SLIC0/15 omvatten, die respektievelijk met de telecommunicatielijnen TL0/15 gekoppeld zijn. Op gelijke wijze zijn DPTC31 en TCF31, die door LIN31 en LOUT31 onderling verbonden zijn,

25 gemeenschappelijk aan 16 lijnketens welke DSP496/511 en SLIC496/511 omvatten die respektievelijk met de telecommunicatielijnen TL496/511 gekoppeld zijn. Iedere DPTC0/31 is ook met de bijbehorende 16

numeriek-signaalprocessors verbonden via een stel van drie verbindingslijnen COV0/31, COD0/31 en CIN0/31. Meer

30 in het bijzonder, DPTC0 is verbonden met DSP0/15 via COV0, COD0 en CIN0, en DPTC31 is verbonden met DSP496/511 via COV31, COD31 en CIN31.

De hierboven vermelde besturingsketens DPTC0/31

35 zijn bijvoorbeeld van het type beschreven in het

laatstgenoemde Belgisch octrooischrift, terwijl de
transcodeer- en filterketens TCF0/31 van het type zijn
beschreven in de Belgische octrooischriften 897.711 en
897.773. De SLIC0/511 kunnen bijvoorbeeld van het type
5 zijn beschreven in de Belgische octrooischriften 898.049,
898.050, 898.051 en 898.052. De
eindbesturingsinrichtingen TCEA en TCEB zijn bijvoorbeeld
van het type beschreven in het artikel "ITT 1240 Digital
Exchange Hardware Description" door S. DAS en anderen,
10 gepubliceerd in Electrical Communication, Vol. 56, nrs
2/9, blz. 135-147.

TINA/B en TOUTA/B, die tot elk van DPTC0 tot
DPTC31 toegang hebben, zijn verbindingslijnen die
gebruikt worden op basis van tijdsverdelingsmultiplex of
15 TDM, welke freems van 32 TCE kanalen CH0/31 omvat. Deze
freems zijn afgebakend door freempulsen FA/B, die over de
freemgeleiders FA/B vanuit TCEA/B naar DPTC0/31
overgedragen worden. Elk kanaal bestaat uit 16
tijdsleuven TS0/15 bepaald door 4,096 MHz klokpulsen
20 C4096A/B die vanuit TCEA/B naar DPTC0/31 op de
klokgeleiders C4096A/B overgedragen worden. De kanalen 0
en 16 worden respectievelijk gebruikt voor
synchronisatie- en besturingsdoeleinden, terwijl de
andere normaliter gebruikt worden voor de overdracht van
25 spraak. Er dient opgemerkt dat de TCE kanalen van TINA,
TOUTA fase-asynchroon zijn met deze van TINB, TOUTB omdat
TCEA en TCEB onafhankelijk van elkaar werken.

LIN0/31 en LOUT0/31 zijn verbindingslijnen die
ieder ook gebruikt worden op een TDM basis, welke bestaat
30 uit freems van 32 kanalen CH0/31, waarbij de freems door
lokaal opgewekte freempulsen afgebakend worden. Ieder
kanaal bestaat uit 16 tijdsleuven bepaald door lokaal
opgewekte 4,096 MHz klokpulsen en wordt gebruikt voor de
overdracht van 8 bits, zodat de bitsnelheid gelijk is aan
35 2,048 Mbit/sec. Omdat elk paar LIN/OUTgeleiders gebruikt

wordt voor 32 kanalen en tot 16 telecommunicatielijnen toegang heeft, zijn twee dergelijke kanalen permanent aan elk telecommunicatielijns toegewezen.

COV0/31 en COD0/31 zijn geleiders die op een TDM
5 basis gebruikt worden om 7 bytes (BYTE0/6) van drijfbits en één byte (BYTE7) van aftastbits per lijn van de overeenkomstige DPTC0/31 naar de toegevoegde DSP0/511 op een snelheid van 4,096 Mbit/sec. over te dragen.

CIN0/31 zijn geleiders die elk gebruikt worden op
10 een TDM basis, welke bestaat uit freems van 16 kanalen in één byte (BYTE7) van aftastbits van de overeenkomstige telecommunicatielijns TL0/511 naar de toegevoegde DPTC0/31 op een snelheid van 1,024 Mbit/sec. over te dragen. Eén van de bits van de aftastbyte BYTE7 voor een lijn is de
15 haakschakelaarcontactbit SHD, welke de open (AFHAAK) of gesloten (AANHAAK) toestand van deze schakelaar en de toegevoegde lijn aangeeft.

Er wordt nu verwezen naar Fig. 2, welke de besturingsketen DPTC0 en de eindbesturingsinrichting TCEA
20 van Fig. 1 in meer detail voorstelt.

De eindbesturingsinrichting TCEA omvat een eindtussenketen TI en een microprocessor MP met zijn bijbehorend geheugen MEM, die alle door een gemeenschappelijke bus BI verbonden zijn. In het
25 geheugen MEM zijn, onder meer, een overbelastingsbesturingsprogramma OVLD en een verschiltoestandbesturingsprogramma MCP, waarvan het verloop in Fig. 3 is voorgesteld, opgeslagen. Het omvat verder een lijnstatusregister LSR waarin
30 lijntoestandsinformatie, lijnparkeercondities en lijnkiespulscondities, zoals CJ (TL0), PRK (TL0) en DPS (TL0) voor lijn TL0 kunnen worden opgeslagen. Het programma OVLD is bijvoorbeeld van het type beschreven in het artikel "System 12 Traffic Overload Control" door G.
35 Morales Andrès en anderen, Electrical Communication, Vol.

59, nrs 01/2, 1985, blz. 74 tot 79. Zoals daarin beschreven, beslist een processor om alle oproepen die van lokale lijnen uitgaan te verwerpen indien het belastingsstatusniveau een voorafbepaalde waarde
5 overschrijdt.

De besturingsketen DPTCO omvat voornamelijk :

- een besturingsinrichting CD waarmee TCEA verbonden is via TOUTA, TINA, 4096A en FA en welke een besturingsgeheugen CAM en een dynamisch RAM geheugen
10 DRAM omvat;
- een serieel-in-parallel-uit register CINSIPO verbonden, enerzijds met de ingangsklem CINO en, anderzijds, via leesdraad RCIN met de besturingsinrichting CD;
- 15 - een parallel-in-serieel-uit register OLDCINPISO verbonden met de besturingsinrichting CD via de schrijfdraad WCINOLD;
- een aftastbyte-analyseketen SBA verbonden met CINSIPO en OLDCINPISO, met FIFOAC en FIFOB via de
20 respektieve schrijfdraden WFIFOA/B, en met de besturingsinrichting CD via de draden ACT, ASS, MMIE, C en RSTATUS;
- de FIFO registers FIFOA en FIFOB verbonden met de besturingsinrichting CD via de respektieve leesdraden
25 RFIFOA en RFIFOB;
- de FIFO besturingsketens FIFOAC en FIFOB die met CD verbonden zijn via de respektieve draden FFEA en FFEB die dienen om aan te geven dat FIFOA respektievelijk FIFOB al (1) of niet (0) leeg is; en
- 30 - een data-overdrachtbus B2 die CINSIPO, OLDCINPISO, FIFOA, FIFOB en CD onderling verbindt.

Voor elk van de 16 lijnen TL0/15, die aan DPTCO zijn toegevoegd, zijn in de DRAM de reeds vermelde 8 bytes opgeslagen, d.w.z. 7 drijfbytes BYTE0/6 en 1
35 aftastbyte BYTE7 die bijvoorbeeld een

haakschakelaarcontactbit SHD, een overstroombit, enz. omvat. De besturingsinrichting CD is in staat data uit de DRAM te lezen en hen in de OLDCINPISO via de bus B2 in te schrijven door WCINOLD te bekrachtigen. CD is ook in staat om data uit CINSIPO te lezen, door bekrachtiging van RCIN, en om hen via dezelfde bus B2 in de DRAM te schrijven.

In de CAM zijn voor elk van de 16 lijnen TLO/15 die aan DPTCO zijn toegevoegd een toewijzingsbit ASS, een activiteitsbit ACT en een toelatingsbit MMIE opgeslagen. Een lijn is al of niet toegewezen aan TCEA of TCEB volgens de volgende kode :

	ACT	ASS	
	0	0	niet toegewezen
15	1	0	aan TCEA toegewezen
	1	1	aan TCEB toegewezen

De toelatingsbit MMIE wordt gebruikt om aan te duiden dat verschil informatie MMI van de bijbehorende lijn, afgeleid uit vroeger en nieuw ontvangen aftastbytes, al of niet naar TCEA of/en TCEB dient overgedragen te worden. Meer in het bijzonder :

- als MMIE=1 is en
 - ACT=0 en ASS=0 dient MMI data zowel in FIFOA als in FIFOB geschreven te worden;
 - 25 ACT=1 en ASS=0 dient MMI data alleen in FIFOA geschreven te worden;
 - ACT=1 en ASS=1 dient MMI data alleen in FIFOB geschreven te worden;
- als MMIE=0 dient MMI data noch in FIFOA noch
 - 30 in FIFOB te worden geschreven.

De werking van het hierboven beschreven systeem is in het kort als volgt, in de veronderstelling dat een abonnee verbonden met de lijn TLO een oproep maakt door zijn microtelefoon af te haken.

35 De 16 DSP0/15, die aan DPTCO zijn toegevoegd

zenden op continu wijze bytes van aftastdata van de
lijnen TL0/15 naar DPTC0 via de verbindingslijn CIN0.
Deze lijn wordt gebruikt op een TDM basis met freems van
16 kanalen en met een bitsnelheid van 1,024 Mbit/sec.

5 Deze continu bitstroom wordt aan CINSIPO toegevoerd en
telkens er daarin een nieuwe aftastbyte voor een lijn,
bv. voor TL0, wordt ingevoerd leest de
besturingsinrichting CD de voorgaande of oude aftastbyte
BYTE7 van de betrokken lijn uit de DRAM en schrijft deze
10 bytes via de bus B2 in de OLDCINPISO onder de besturing
van WCINOLD. Overeenkomstige bits van de nieuwe en oude
aftastbytes worden dan vergeleken in de
aftastbyte-analyseketen SBA, die bovendien een
leesstatiesignaal RSTATUS voortbrengt. Als dti signaal
15 door de besturingsinrichting CD ontvangen wordt leest
deze de rij van de CAM uit die met de betrokken lijn TL0
overeenkomt en voert de bits ACT, ASS en MMIE daarvan toe
aan SBA. SBA kan aldus beslissen wat er met de
vergeleken data gedaan dient te worden. Er wordt
20 verondersteld dat men voor de lijn TL0 heeft : ACT=0,
ASS=0 en MMIE=1. ACT=ASS=0 geeft aan dat de lijn TL0 nog
niet aan TCEA of TCEB werd toegewezen en MMIE=1 duidt aan
dat MMI data voor deze lijn TL0 zowel naar TCEA als naar
TCEB dienen te worden overgedragen.

25 Omdat de lijn TL0 een oproep heeft ingeleid werd
de waarde SHD=1 in de CINSIPO geschreven, zodat een
verschil vastgesteld wordt tussen de bits SHD opgeslagen
in CINSIPO en OLDCINPISO. Daarom wordt de volgende
verschilinformatiebyte door FIFOAC en FIFOBC in FIFOA en
30 FIFOB geschreven onder de respektieve besturing van
WFIFOA en WFIFOB voortgebracht door SBA :

L, N, B waarin :

- L de lijnidentiteit TL0 is;
- N de nieuwe status 1 van de bit SHD is;
- 35 - B de positie is in de aftastbyte van de gewijzigde bit

SHD.

Nadat aldus minstens één verschil informatiebyte in FIFOA en FIFOB werd geschreven worden de uitgangsimpulsen FFEA en FFEB van FIFOAC en FIFOBC gedeactiveerd, om aan
5 te duiden dat de overeenkomstige registers FIFOA en FIFOB niet meer leeg zijn en om de besturingsinrichting CD ervan op de hoogte te brengen dat in DPTC0 MMI data respektievelijk naar TCEA en TCEB overgedragen dienen te worden.

10 Nadat alle 8 bits van een aftastbyte BYTE7 werden geanalyseerd schrijft de CD de inhoud van CINSIPO in de DRAM, en na de gedeactiveerde signalen FFEA en FFEB ontvangen te hebben draagt CD een voorafbepaalde kode (het zogenaamde MMI alarm) over zowel naar TCEA als naar
15 TCEB om aan te duiden dat MMI data in DPTC0 beschikbaar is. Als gevolg van de ontvangst van deze kode zendt zowel TCEA als TCEB naar DPTC0/31 een aanvraag tot overdracht van deze data. Om reden van eenvoud wordt in hetgeen volgt hierna alleen TCEA beschouwd. Na de
20 ontvangst van deze aanvraag door TCEA bekrachtigt DPTC0 het FIFO leessignaal RFIFOA. Door middel van dit signaal leest de CD bijvoorbeeld de hierboven genoemde MMI byte, die betrekking heeft op lijn TL0, uit FIFOA en draagt deze data samen met de identiteit van DPTC0 over naar
25 TCEA in een TOUTA kanaal 16. Hetzelfde gebeurt met alle in FIFOA opgeslagen bytes.

In hetgeen volgt worden enkel de genoemde MMI data betreffende de bit SHD=1 van lijn TL0 beschouwd. Hierbij wordt verwezen naar Fig. 3 die het verloop van een
30 verschilbesturingsprogramma MCP toont, dat is opgeslagen in het geheugen MEM welke aan de microprocessor MP in TCEA toegevoegd.

Als TCEA deze data ontvangt gaat hij na of SHD=1 voor TL0 met het begin van een nieuwe oproep overeenkomt,
35 zoals aangeduid met NC in Fig. 3. Dit onderzoek wordt

gedaan door gebruik te maken van de informatie CI (TL0) die in LSR is opgeslagen. Omdat TL0 inderdaad een nieuwe oproep heeft ingeleid, zoals aangegeven door Y, beslist TCEA om de lijn TL0 te bewaken. Met dit doel draagt hij

5 naar DPTC0/31 passende instructies over waarin, onder meer, de identiteiten van DPTC0 en van TL0 en een nieuwe waarde van de activiteitsbit ACT zijn bepaald. In antwoord op deze instructies schrijft de besturingsinrichting CD van DPTC0 de bits ACT=1 en ASS=0

10 voor lijn TL0 in de CAM, waardoor wordt aangegeven dat TCEA aan TL0 is toegewezen. Eén van de laatstgenoemde naar DPTC0/31 gestuurde instructies is een schrijf machtiging/belet instructie MMIE=0, die bepaalt dat de bit MMIE voor de lijn TL0 in de toestand 0 gebracht moet

15 worden om DPTC0 te beletten dat verdere verschillinformatie betreffende TL0 naar TCEA overgedragen wordt. Zoals reeds hierboven beschreven wordt dit gedaan om te beletten dat de microprocessor MP van TCEA belast wordt met de verwerking van verschillinformatie

20 voortgebracht vooraleer kiestoon aan de oproepende lijn TL0 werd gelegd. Er dient evenwel opgemerkt dat hoewel de overdracht naar TCEA van verschillinformatie voor de lijn TL0 belet wordt, de CD deze data in de DRAM opslaat.

Het programma MCP roept dan het

25 overbelastingsbesturingsprogramma OVLD op om na te gaan of de oproep uitgaande van de lijn TL0 al of niet door de microprocessor MP kan worden behandeld.

Als er overbelasting is (Y) brengt de microprocessor MP de lijn TL0 in de parkeertoestand PRK

30 (TL0) in het register LSR van het geheugen MEM en zendt naar DPTC0 een instructie BYTE7 waarin bepaald wordt dat voor TL0 de laatste aftastbyte BYTE7 uit de DRAM gelezen moet worden en naar TCEA moet worden overgedragen, alsook een andere instructie MMIE=1 die bepaalt dat voor TL0 de

35 MMIE bit op 1 gebracht dient te worden. Door de lijn TL0

in de parkeertoestand PRK te brengen wacht men tot SHD=0 voor deze lijn en negeert men alle andere toestandsveranderingen betreffende deze lijn. Als de MMIE bit voor de lijn TLO opnieuw op 1 gebracht wordt, 5 wordt de overdracht van verschil informatie, meer in het bijzonder betreffende bit SHD, voor deze lijn en van DPTC0 naar TCEA opnieuw toegelaten. Tenslotte wordt de uitlezing van BYTE7 voor lijn TLO, en meer in het bijzonder bit SHD daarvan, uitgevoerd om na te gaan of 10 deze lijn nog steeds in de afhaaktoestand is of niet. Deze toestand kan inderdaad gewijzigd zijn geweest en niet naar de TCEA zijn overgedragen omdat bit MMIE=0.

In het geval het antwoord van het overbelastingsbesturingsprogramma OVLD aangeeft dat er 15 geen overbelasting is (N), bestuurt de microprocessor MP het aanleggen DTC van kiestoon op de lijn TLO en zendt de hierboven vermelde instructies BYTE7 en MMIE=1 naar DPTC0. Hij brengt ook de lijn TLO in de kiespulsafvastconditie DPS in het register LSR van het 20 geheugen MEM. In deze conditie DPS wacht de processor op kiespulsen.

Uit hetgeen voorafgaat volgt dat afhankelijk van het feit of de processor MP overbelast is of niet, de bit MMI weer gelijk 1 gemaakt wordt een eerste of tweede 25 tijdsinterval nadat hij 0 werd gemaakt.

Bij ontvangst van de laatste aftastbyte BYTE7 in TCEA gaat de microprocessor MP na of de daarin aanwezige bit SHD voor lijn TLO gelijk is aan 1 (AFHAAK) of niet (INHAAK) :

- 30 - in het bevestigend geval (Y) wordt er niets gedaan zodat de lijn TLO in de parkeerconditie PRK of in de kiespulsafvastconditie DPS blijft;
- in het negatief geval (N) wordt de AANHAAK conditie als geldig beschouwd en bestuurt de microprocessor MP 35 de overdracht naar DPTC0 van een instructie ACT=0 om

de lijn TLO af te schakelen door daarin te bepalen dat de activiteitsbit ACT in de CAM nul=0 gemaakt moet worden. De microprocessor MP schrapt ook de lijn TLO uit het register LSR, zoals aangeduid door DPRK en

5 DDPS's in Fig. 3.

Als op een zeker ogenblik een verschil informatie SHD=0 voor de lijn TLO in TCEA wordt ontvangen, gaat het verschilbesturingsprogramma MCP na of deze lijn al of niet in de parkeerconditie PRK is :

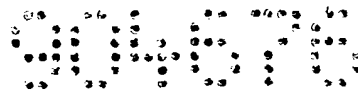
- 10 - in het bevestigend geval Y wordt een persistentie-timering PT gestart;
- in het negatief geval zal de microprocessor MP verder gaan met de kiespulsafasting zoals aangeduid met PDPS.

15 Als de persistentie-tijd beëindigd is wordt de AANHAAK-conditie als geldig beschouwd en wordt de hierboven vermelde instructie ACT=0 naar DPTCO overgedragen teneinde de lijn TLO af te schakelen door in de CAM de activiteitsbit ACT op nul te brengen. Ook

20 wordt de lijn TLO uit het register LSR van MEM geschrapt, zoals aangeduid met DPRK.

Hoewel de principes van de uitvinding hierboven zijn beschreven aan de hand van bepaalde uitvoeringsvormen en wijzigingen daarvan, is het

25 duidelijk dat de beschrijving slechts bij wijze van voorbeeld is gegeven en de uitvinding niet daartoe is beperkt.



- 16 -

CONCLUSIES

1. Telecommunicatieschakelsysteem welke omvat :
een aantal eindketens (TL0/511), een aantal eerste
processors (DPTC0/31) die elk aan een stel
5 (TL0-15/TL496-511) eindketens van dit aantal zijn
toegevoegd, minstens één tweede processor (TCEA/B)
toegevoegd aan dit aantal eerste processors (DPTC0/31),
eerste overdrachtmiddelen (CIN0/31) voor de overdracht
van toestanden (SHD-MMI) van een eindketen naar de
10 toegevoegde eerste processor, en tweede
overdrachtmiddelen (TINA, TOUTA) voor de overdracht van
data vanuit elke eerste processor, onder de besturing van
inhibiteermiddelen (MMIE) bevat in elke eerste processor,
naar deze tweede processor en van deze tweede processor
15 naar deze eerste processor, met het kenmerk, dat deze
inhibiteermiddelen (MMIE) vanuit deze tweede processor
(TCEA) via deze tweede overdrachtmiddelen (TINA, TOUTA)
bestuurd worden.

2. Telecommunicatieschakelsysteem volgens
20 conclusie 1, met het kenmerk, dat deze tweede processor
(TCEA) een bijbehorend geheugen (MEM) heeft waarin data
zijn opgeslagen (LSR) die betrekking hebben op de
toestanden van deze eindketens (TL0/511) en op de
werkbelastingstoestand van deze tweede processor (TCEA),
25 welke de besturing van deze inhibiteermiddelen in functie
van deze opgeslagen data uitvoert.

3. Telecommunicatieschakelsysteem volgens
conclusie 2, met het kenmerk, dat als deze tweede

processor (TCEA) uit deze opgeslagen data (LSR) en uit deze toestandsdata (SHD-MMI), die door een eerste processor (DPTC0) naar hem worden overgedragen, afleidt dat een door deze eerste processor bestuurd eindketen
5 (TL0) een oproep (SHD=1) heeft ingeleid dan activeert (MMIE=0) deze tweede processor de inhibiteermiddelen (MMIE) voor deze eindketen (TL0) in deze eerste processor (DPTC0) voor de duur van een tijdsinterval.

4. Telecommunicatieschakelsysteem volgens
10 conclusie 3, met het kenmerk, dat als deze tweede processor (TCEA) een door deze eindketen (TL0) ingeleide oproep (SHD=1) heeft vastgesteld (NC-Y), hij deze werkbelastingstoestandsdata (OVLD) raadpleegt en afhankelijk of hij al of niet overbelast is beslist hij
15 om deze inhibiteermiddelen (MMIE) van de eerste processor (DPTC0), toegevoegd aan deze eindketen (TL0), respektievelijk na een eerste en een tweede genoemd tijdsinterval te deactiveren (MMIE=1).

5. Telecommunicatieschakelsysteem volgens
20 conclusie 4, met het kenmerk, dat als deze werkbelastingstoestand (OVLD) aanduidt dat deze tweede processor (TCEA) niet overbelast is, bestuurt deze tweede processor (TCEK) binnen dit tweede tijdsinterval de verbinding (DTC) van kiestoon met deze eindketen (TL0) en
25 brengt in dit eerste geheugen (MEM) deze eindketen in een kiespulstoestand (DTS) waardoor wordt aangeduid dat op kiespulsen gewacht worden.

6. Telecommunicatieschakelsysteem volgens
conclusie 4, met het kenmerk, dat als deze
30 werkbelastingstoestand (OVLD) aanduidt dat deze tweede processor (TCEA) overbelast is, brengt deze tweede processor (TCEA) binnen dit eerste tijdsinterval deze oproepende eindketen (TL0) in een parkeertoestand (PRK) in dit eerste geheugen (MEM) waardoor wordt aangeduid dat
35 op het einde van de oproep gewacht wordt.

7. Telecommunicatieschakelsysteem volgens conclusie 1, met het kenmerk, dat elk van deze eerste processors (DPTC0/31) in staat is deze toestanden te verwerken en toestandswijzigingen (SHD-MMI) aan deze
5 tweede processor mede te delen.

8. Telecommunicatieschakelsysteem volgens conclusies 5, 6 en 7, met het kenmerk, dat bij de ontvangst van een gewijzigde toestand (SHD=0), voor deze eindketen (TL0), volgend op deze (SHD=1) welke het begin
10 van een oproep aanduidt, deze tweede processor (TCEA) nagaat of deze eindketen al of niet in de parkeertoestand (PRK) is en afhankelijk van het feit of het antwoord bevestigend of negatief is start hij een persistentie-timering (PT) of behoudt hij de eindketen
15 (L0) in de kiespulstoestand (DPS).

9. Telecommunicatieschakelsysteem volgens conclusie 8, met het kenmerk, dat deze tweede processor (TCEA) de afschakeling (ACT=0) van deze eindketen (TL0) na het verstrijken van deze persistentie-timering (PT)
20 bestuurt.

10. Telecommunicatieschakelsysteem volgens conclusie 4, met het kenmerk, dat elk (DPTC0) van deze eerste processors (DPTC0/31) een bijbehorend tweede geheugen (DRAM) heeft waarin deze toestanden (SHD-BYTE7)
25 van de eindketens van het bijbehorende stel (TL0/15) zijn opgeslagen, en dat deze tweede processor (TCEA) binnen het eerste of tweede tijdsinterval aan de eerste processor (DPC0), die aan deze oproepende eindketen (TL0) is toegevoegd, vraagt om deze toestand (SHD-BYTE7)
30 daarvan over te dragen, waarbij deze tweede processor deze eindketen (TL0) enkel afschakelt als deze toestand aangeeft dat de eindketen (TL0) niet langer (SHD=0) in de oproeptoestand (SHD=1) is.

904576

- 19 -

Zijnde een totaal van 19 bladzijden.

Antwerpen, 25 april 1986

5

DUPLIKATA
Gelijkkluidend aan het origineel

Bij volmacht van :

BELL TELEPHONE MANUFACTURING COMPANY

Naamloze Vennootschap

M. Smolme

