



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2019년09월27일
(11) 등록번호 10-2026592
(24) 등록일자 2019년09월23일

- (51) 국제특허분류(Int. Cl.)
H04L 5/00 (2006.01) H04B 7/212 (2006.01)
H04L 5/14 (2006.01) H04W 72/04 (2009.01)
- (52) CPC특허분류
H04L 5/0048 (2013.01)
H04B 7/212 (2013.01)
- (21) 출원번호 10-2019-7013724
- (22) 출원일자(국제) 2017년11월15일
심사청구일자 2019년05월13일
- (85) 번역문제출일자 2019년05월13일
- (65) 공개번호 10-2019-0058659
- (43) 공개일자 2019년05월29일
- (86) 국제출원번호 PCT/US2017/061856
- (87) 국제공개번호 WO 2018/093938
국제공개일자 2018년05월24일
- (30) 우선권주장
62/422,180 2016년11월15일 미국(US)
15/812,994 2017년11월14일 미국(US)
- (56) 선행기술조사문헌
US20160135147 A1
US20140293942 A1
US20120163437 A1
Huawei et al., R1-1608836, Discussion on time domain structures, 3GPP TSG RAN WG1 #86bis

- (73) 특허권자
퀄컴 인코포레이티드
미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775
- (72) 발명자
아카라카란 소니
미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775
루오 타오
미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775
(뒷면에 계속)
- (74) 대리인
특허법인코리아나

전체 청구항 수 : 총 30 항

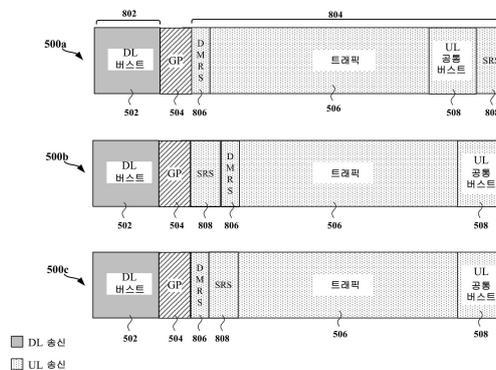
심사관 : 노상민

(54) 발명의 명칭 개선된 디코딩 타임라인을 위한 탐색 공간 및 사운딩 레퍼런스 신호 배치의 최적화

(57) 요약

본 개시의 양태들은 디코딩 타임라인을 개선하기 위해 슬롯 내에서 사운딩 레퍼런스 신호(SRS)를 전략적으로 배치하기 위한 기법들을 제공하도록 구성된 무선 통신 시스템들에 관련된다. 본 개시의 양태들은 추가로, 디코딩 타임라인을 개선하기 위해 슬롯 내에서 물리 다운링크 제어 채널(PDCCH) 탐색 공간을 최적화하도록 구성된 (뒷면에 계속)

대표도



무선 통신 시스템들에 관련된다. 특징들은 또한, 업링크 사용자 데이터 트래픽 및 대응하는 업링크 복조 레퍼런스 신호 (DMRS) 이후와 같이 슬롯의 말단부 근처에 SRS 를 배치하는 것을 포함할 수도 있다. 부가적으로, 특징들은 또한, 슬롯의 적어도 슬롯 인덱스에 기초하여 슬롯 내의 PDCCH 탐색 공간을 식별하는 것을 포함할 수도 있다. 다른 양태들, 실시형태들, 및 특징들이 또한 주장되고 설명된다.

(52) CPC특허분류

H04L 5/005 (2013.01)

H04L 5/0051 (2013.01)

H04L 5/0053 (2013.01)

H04L 5/1469 (2013.01)

H04W 72/042 (2013.01)

H04W 72/0446 (2013.01)

(72) 발명자

천 완시

미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775

수 하오

미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775

갈 피터

미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775

황 이

미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775

왕 쉐츄

미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775

박 세용

미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775

명세서

청구범위

청구항 1

시간 분할 듀플렉스 (TDD) 캐리어를 활용하는 셀에서의 무선 통신의 방법으로서,

상기 TDD 캐리어는 복수의 슬롯들을 포함하고,

상기 방법은,

상기 복수의 슬롯들의 슬롯의 다운링크 제어 영역에서 다운링크 제어 정보를 수신하는 단계;

상기 슬롯의 업링크 영역에서 업링크 정보를 송신하는 단계로서, 상기 업링크 정보는 상기 다운링크 제어 정보에 대응하는 업링크 사용자 데이터 트래픽 또는 업링크 제어 정보 중 적어도 하나를 포함하는, 상기 업링크 정보를 송신하는 단계; 및

상기 슬롯의 상기 업링크 영역에서 사운딩 레퍼런스 신호를 송신하는 단계를 포함하고,

상기 사운딩 레퍼런스 신호는 상기 업링크 정보를 송신하기 전에 또는 상기 업링크 정보를 송신한 후에 송신되는, 무선 통신의 방법.

청구항 2

제 1 항에 있어서,

상기 슬롯의 상기 업링크 영역에서 업링크 복조 레퍼런스 신호를 송신하는 단계를 더 포함하고,

상기 업링크 복조 레퍼런스 신호는 상기 업링크 정보를 송신하기 전에 송신되는, 무선 통신의 방법.

청구항 3

제 2 항에 있어서,

상기 업링크 복조 레퍼런스 신호를 송신하는 단계는,

상기 사운딩 레퍼런스 신호를 송신하기 전에 상기 업링크 복조 레퍼런스 신호를 송신하는 단계를 더 포함하는, 무선 통신의 방법.

청구항 4

제 3 항에 있어서,

상기 사운딩 레퍼런스 신호를 송신하는 단계는,

상기 업링크 정보를 송신하기 전에 상기 사운딩 레퍼런스 신호를 송신하는 단계를 더 포함하는, 무선 통신의 방법.

청구항 5

제 3 항에 있어서,

상기 사운딩 레퍼런스 신호를 송신하는 단계는,

상기 업링크 정보를 송신한 후에 상기 사운딩 레퍼런스 신호를 송신하는 단계를 더 포함하는, 무선 통신의 방법.

청구항 6

제 2 항에 있어서,

상기 슬롯의 상기 업링크 복조 레퍼런스 신호를, 인접 셀 내에서 송신된 추가적인 슬롯의 다운링크 복조 레퍼런

스 신호와 정렬시키는 단계를 더 포함하는, 무선 통신의 방법.

청구항 7

제 2 항에 있어서,

상기 업링크 복조 레퍼런스 신호를 송신하는 단계는,

상기 사운딩 레퍼런스 신호를 송신한 이후에 상기 업링크 복조 레퍼런스 신호를 송신하는 단계를 더 포함하는, 무선 통신의 방법.

청구항 8

제 1 항에 있어서,

상기 슬롯에서 상기 사운딩 레퍼런스 신호의 위치를 표시하는 사운딩 레퍼런스 신호 정보를 수신하는 단계를 더 포함하는, 무선 통신의 방법.

청구항 9

제 8 항에 있어서,

상기 사운딩 레퍼런스 신호 정보를 수신하는 단계는,

상기 복수의 슬롯들 중 하나 이상의 슬롯들의 상기 다운링크 제어 영역에서 상기 다운링크 제어 정보 내의 상기 사운딩 레퍼런스 신호 정보를 수신하는 단계를 더 포함하는, 무선 통신의 방법.

청구항 10

제 8 항에 있어서,

상기 사운딩 레퍼런스 신호 정보를 수신하는 단계는,

무선 리소스 제어 구성 메시지, 마스터 정보 블록, 또는 시스템 정보 블록 중 하나 이상을 통해 상기 사운딩 레퍼런스 신호 정보를 수신하는 단계를 더 포함하는, 무선 통신의 방법.

청구항 11

무선 통신 네트워크 내의 스케줄링된 엔티티로서,

프로세서;

상기 프로세서에 통신가능하게 커플링된 메모리; 및

상기 프로세서에 통신가능하게 커플링된 트랜시버를 포함하고,

상기 프로세서는,

시간 분할 듀플렉스 (TDD) 캐리어의 복수의 슬롯들의 슬롯의 다운링크 제어 영역에서 다운링크 제어 정보를 수신하고;

상기 슬롯의 업링크 영역에서, 상기 다운링크 제어 정보에 대응하는 업링크 사용자 데이터 트래픽 및 업링크 제어 정보를 송신하고; 그리고

상기 슬롯의 상기 업링크 영역에서 사운딩 레퍼런스 신호를 송신하도록

구성되고,

상기 사운딩 레퍼런스 신호는 상기 업링크 사용자 데이터 트래픽 및 상기 업링크 제어 정보 양자 모두를 송신하기 전에 또는 상기 업링크 사용자 데이터 트래픽 및 상기 업링크 제어 정보 양자 모두를 송신한 후에 송신되는, 무선 통신 네트워크 내의 스케줄링된 엔티티.

청구항 12

제 11 항에 있어서,

상기 프로세서는 추가로,

상기 사운딩 레퍼런스 신호를 송신하기 전에 또는 상기 사운딩 레퍼런스 신호를 송신한 후에 상기 슬롯의 상기 업링크 영역에서 업링크 복조 레퍼런스 신호를 송신하도록 구성되고;

상기 업링크 복조 레퍼런스 신호는 업링크 정보를 송신하기 전에 송신되는, 무선 통신 네트워크 내의 스케줄링된 엔티티.

청구항 13

제 12 항에 있어서,

상기 프로세서는 추가로,

상기 슬롯의 상기 업링크 복조 레퍼런스 신호를, 인접 셀 내에서 송신된 추가적인 슬롯의 다운링크 복조 레퍼런스 신호와 정렬시키도록 구성되는, 무선 통신 네트워크 내의 스케줄링된 엔티티.

청구항 14

제 11 항에 있어서,

상기 슬롯에서 상기 사운딩 레퍼런스 신호의 위치를 표시하는 사운딩 레퍼런스 신호 정보를 수신하는 것을 더 포함하는, 무선 통신 네트워크 내의 스케줄링된 엔티티.

청구항 15

시간 분할 듀플렉스 (TDD) 캐리어를 활용하는 셀에서의 무선 통신의 방법으로서,

상기 TDD 캐리어는 복수의 슬롯들을 포함하고,

상기 방법은,

상기 복수의 슬롯들의 슬롯을 수신하는 단계로서, 상기 슬롯은 물리 다운링크 제어 채널 (PDCCH) 을 포함하고, 상기 PDCCH 는 하나 이상의 스케줄링된 엔티티들의 세트에 대한 다운링크 제어 정보 (DCI) 를 포함하는, 상기 슬롯을 수신하는 단계;

상기 슬롯에 관련된 슬롯 정보에 기초하여 상기 슬롯 내의 리소스 엘리먼트들의 세트를 포함하는 탐색 공간을 식별하는 단계로서, 상기 슬롯 정보는 상기 슬롯의 적어도 하나의 속성을 표시하고, 상기 슬롯의 상기 적어도 하나의 속성은 상기 슬롯의 슬롯 타입, 상기 슬롯에서 스케줄링되는 스케줄링된 엔티티들의 수, 또는 상기 슬롯의 슬롯 인덱스 중 적어도 하나를 포함하는, 상기 탐색 공간을 식별하는 단계; 및

적어도 하나의 유효한 DCI 가 상기 하나 이상의 스케줄링된 엔티티들의 세트의 스케줄링된 엔티티에 대해 존재하는지 여부를 결정하기 위해 상기 리소스 엘리먼트들의 세트 내의 복수의 디코딩 후보들을 블라인드 디코딩하는 단계를 포함하는, 무선 통신의 방법.

청구항 16

제 15 항에 있어서,

개별 탐색 공간들 및 상기 개별 탐색 공간들의 각각에 대한 대응하는 슬롯 정보를 표시하는 탐색 공간 정보를 수신하는 단계를 더 포함하는, 무선 통신의 방법.

청구항 17

제 15 항에 있어서,

상기 탐색 공간을 식별하는 단계는,

상기 슬롯이 업링크 중심 슬롯을 포함함을 상기 슬롯 정보가 표시할 경우, 리소스 엘리먼트들의 제 1 세트를 포함하는 제 1 탐색 공간을 식별하는 단계; 및

상기 슬롯이 다운링크 중심 슬롯을 포함함을 상기 슬롯 정보가 표시할 경우, 리소스 엘리먼트들의 제 2 세트를 포함하는 제 2 탐색 공간을 식별하는 단계를 더 포함하는, 무선 통신의 방법.

청구항 18

제 17 항에 있어서,

상기 제 1 탐색 공간은 상기 제 2 탐색 공간과는 상이한, 무선 통신의 방법.

청구항 19

제 17 항에 있어서,

상기 복수의 슬롯들 중 이전 슬롯 내에서 상기 슬롯 정보를 수신하는 단계를 더 포함하는, 무선 통신의 방법.

청구항 20

제 15 항에 있어서,

상기 탐색 공간을 식별하는 단계는,

리소스 엘리먼트들의 제 1 세트를 포함하는 제 1 탐색 공간을 식별하는 단계로서, 상기 제 1 탐색 공간은 상기 슬롯의 제 1 속성에 대응하는, 상기 제 1 탐색 공간을 식별하는 단계;

리소스 엘리먼트들의 제 2 세트를 포함하는 제 2 탐색 공간을 식별하는 단계로서, 상기 제 2 탐색 공간은 상기 제 1 탐색 공간 내에 있고, 상기 리소스 엘리먼트들의 제 1 세트는 상기 리소스 엘리먼트들의 제 2 세트를 포함하고, 상기 제 2 탐색 공간은 상기 슬롯의 제 2 속성에 대응하는, 상기 제 2 탐색 공간을 식별하는 단계; 및

상기 슬롯 정보가 상기 제 1 속성 또는 상기 제 2 속성 중 어느 하나도 표시하지 못할 경우, 상기 리소스 엘리먼트들의 제 1 세트 내의 상기 복수의 디코딩 후보들을 블라인드 디코딩하는 단계를 더 포함하는, 무선 통신의 방법.

청구항 21

제 15 항에 있어서,

상기 슬롯 정보는 상기 슬롯에서 스케줄링되는 상기 스케줄링된 엔티티들의 수를 표시하고,

상기 탐색 공간을 식별하는 단계는,

상기 스케줄링된 엔티티들의 수가 스케줄링된 엔티티들의 임계 수보다 작을 경우, 리소스 엘리먼트들의 제 1 세트를 포함하는 제 1 탐색 공간을 식별하는 단계; 및

상기 스케줄링된 엔티티들의 수가 상기 스케줄링된 엔티티들의 임계 수보다 클 경우, 리소스 엘리먼트들의 제 2 세트를 포함하는 제 2 탐색 공간을 식별하는 단계를 더 포함하고,

상기 제 1 탐색 공간은 상기 제 2 탐색 공간보다 작은, 무선 통신의 방법.

청구항 22

제 15 항에 있어서,

상기 탐색 공간을 식별하는 단계는,

상기 슬롯이 2 이상의 미니-슬롯들을 포함함을 상기 슬롯 정보가 표시할 경우, 리소스 엘리먼트들의 제 1 세트를 포함하는 제 1 탐색 공간을 식별하는 단계; 및

상기 슬롯이 미니-슬롯들을 결여함을 상기 슬롯 정보가 표시할 경우, 리소스 엘리먼트들의 제 2 세트를 포함하는 제 2 탐색 공간을 식별하는 단계를 더 포함하고,

상기 제 1 탐색 공간은 상기 제 2 탐색 공간보다 큰, 무선 통신의 방법.

청구항 23

제 15 항에 있어서,

상기 슬롯의 상기 적어도 하나의 속성은 상기 스케줄링된 엔티티에 특정한 사용자 특정 슬롯 속성을 포함하고,

상기 탐색 공간을 식별하는 단계는,

상기 사용자 특정 슬롯 속성에 더 기초하여 상기 슬롯 내의 탐색 공간을 식별하는 단계를 더 포함하는, 무선 통신의 방법.

청구항 24

제 15 항에 있어서,

상기 탐색 공간이 비어있을 경우 상기 리소스 엘리먼트들의 세트의 블라인드 디코딩을 금지하는 단계를 더 포함하는, 무선 통신의 방법.

청구항 25

제 15 항에 있어서,

상기 탐색 공간은 공통 탐색 공간 또는 사용자 특정 탐색 공간 중 하나 이상을 포함하는, 무선 통신의 방법.

청구항 26

무선 통신 네트워크 내의 스케줄링된 엔티티로서,

프로세서;

상기 프로세서에 통신가능하게 커플링된 메모리; 및

상기 프로세서에 통신가능하게 커플링된 트랜시버를 포함하고,

상기 프로세서는,

시간 분할 듀플렉스 (TDD) 캐리어의 복수의 슬롯들의 슬롯을 수신하는 것으로서, 상기 슬롯은 물리 다운링크 제어 채널 (PDCCH) 을 포함하고, 상기 PDCCH 는 하나 이상의 스케줄링된 엔티티들의 세트에 대한 다운링크 제어 정보 (DCI) 를 포함하는, 상기 슬롯을 수신하고;

상기 슬롯에 관련된 슬롯 정보에 기초하여 상기 슬롯 내의 리소스 엘리먼트들의 세트를 포함하는 탐색 공간을 식별하는 것으로서, 상기 슬롯 정보는 상기 슬롯의 적어도 하나의 속성을 표시하고, 상기 슬롯의 상기 적어도 하나의 속성은 상기 슬롯의 슬롯 타입, 상기 슬롯에서 스케줄링되는 스케줄링된 엔티티들의 수, 또는 상기 슬롯의 슬롯 인덱스 중 적어도 하나를 포함하는, 상기 탐색 공간을 식별하고; 그리고

적어도 하나의 유효한 DCI 가 상기 하나 이상의 스케줄링된 엔티티들의 세트의 스케줄링된 엔티티에 대해 존재하는지 여부를 결정하기 위해 상기 리소스 엘리먼트들의 세트 내의 복수의 디코딩 후보들을 블라인드 디코딩하도록

구성되는, 무선 통신 네트워크 내의 스케줄링된 엔티티.

청구항 27

제 26 항에 있어서,

상기 프로세서는 추가로,

상기 슬롯이 업링크 중심 슬롯을 포함함을 상기 슬롯 정보가 표시할 경우, 리소스 엘리먼트들의 제 1 세트를 포함하는 제 1 탐색 공간을 식별하고; 그리고

상기 슬롯이 다운링크 중심 슬롯을 포함함을 상기 슬롯 정보가 표시할 경우, 리소스 엘리먼트들의 제 2 세트를 포함하는 제 2 탐색 공간을 식별하도록

구성되고,

상기 제 1 탐색 공간은 상기 제 2 탐색 공간과는 상이한, 무선 통신 네트워크 내의 스케줄링된 엔티티.

청구항 28

제 26 항에 있어서,

상기 슬롯 정보는 상기 슬롯에서 스케줄링되는 상기 스케줄링된 엔티티들의 수를 표시하고,

상기 프로세서는 추가로,

상기 스케줄링된 엔티티들의 수가 스케줄링된 엔티티들의 임계 수보다 작을 경우, 리소스 엘리먼트들의 제 1 세트를 포함하는 제 1 탐색 공간을 식별하고; 그리고

상기 스케줄링된 엔티티들의 수가 상기 스케줄링된 엔티티들의 임계 수보다 클 경우, 리소스 엘리먼트들의 제 2 세트를 포함하는 제 2 탐색 공간을 식별하도록

구성되고,

상기 제 1 탐색 공간은 상기 제 2 탐색 공간보다 작은, 무선 통신 네트워크 내의 스케줄링된 엔티티.

청구항 29

제 26 항에 있어서,

상기 프로세서는 추가로,

상기 슬롯이 2 이상의 미니-슬롯들을 포함함을 상기 슬롯 정보가 표시할 경우, 리소스 엘리먼트들의 제 1 세트를 포함하는 제 1 탐색 공간을 식별하고; 그리고

상기 슬롯이 미니-슬롯들을 결여함을 상기 슬롯 정보가 표시할 경우, 리소스 엘리먼트들의 제 2 세트를 포함하는 제 2 탐색 공간을 식별하도록

구성되고,

상기 제 1 탐색 공간은 상기 제 2 탐색 공간보다 큰, 무선 통신 네트워크 내의 스케줄링된 엔티티.

청구항 30

제 26 항에 있어서,

상기 프로세서는 추가로,

상기 탐색 공간이 비어있을 경우 상기 리소스 엘리먼트들의 세트의 블라인드 디코딩을 금지하도록 구성되는, 무선 통신 네트워크 내의 스케줄링된 엔티티.

발명의 설명

기술 분야

[0001] 관련 출원들에 대한 상호 참조

[0002] 본 출원은 2016년 11월 15일자로 미국 특허상표청에 출원된 가출원 제62/422,180호, 및 2017년 11월 14일자로 미국 특허상표청에 출원된 정규출원 제15/812,994호의 이익 및 우선권을 주장하며, 그 전체 내용들은 그 전체로 및 모든 적용가능한 목적들로 하기에 충분히 개시된 것처럼 본 명세서에 참조로 통합된다.

[0003] 하기에 논의되는 기술은 일반적으로 무선 통신 시스템들에 관한 것으로서, 더 상세하게는, 무선 통신 시스템들에 있어서 슬롯 내의 물리 다운링크 제어 채널 (PDCCH) 에 대한 탐색 공간 및 사운딩 레퍼런스 신호의 배치의 최적화에 관한 것이다.

배경 기술

[0004] 진화된 UMTS 지상 무선 액세스 네트워크 (eUTRAN, 또한 LTE 로서도 일반적으로 공지됨) 에 대한 표준들을 따르는 제 4 세대 (4G) 무선 통신 네트워크에서는, 정보의 공중경유 (over-the-air) 송신들이 다양한 물리 채널들 또는 신호들에 할당된다. 매우 일반적으로, 이들 물리 채널들 또는 신호들은 사용자 데이터 트래픽 및 제어 정보를 운반한다. 예를 들어, 물리 다운링크 공유 채널 (PDSCH) 은 다운링크 채널을 갖는 메인 사용자 데이터 트래픽인 한편, 물리 업링크 공유 채널 (PUSCH) 은 업링크 채널을 갖는 메인 사용자 데이터 트래픽이다. 물리 다운링크 제어 채널 (PDCCH) 은 시간-주파수 리소스들의 다운링크 할당들 및/또는 업링크 허여들을 사용자 장비 (UE) 또는 UE들의 그룹에 제공하는 다운링크 제어 정보 (DCI) 를 운반한다. 물리 업링크 제어 채널

(PUCCH)은 확인응답 정보, 채널 품질 정보, 스케줄링 요청들, 및 다중입력 다중출력 (MIMO) 피드백 정보를 포함하는 업링크 제어 정보를 운반한다.

[0005] 부가적으로, 다양한 업링크 및 다운링크 신호들이 채널 추정 및 코히어런트 복조를 돕기 위해 사용될 수도 있다. 그러한 신호들의 예들은 다운링크 레퍼런스 신호들, 복조 레퍼런스 신호들 및 사운딩 레퍼런스 신호들을 포함한다. 다수의 기존의 시스템들에 있어서, 이들 채널들 및 신호들은 프레임들로 시간-분할되고, 프레임들은 서브프레임들, 슬롯들, 및 심볼들로 더 세분된다.

[0006] 일반적으로, 서브프레임들 또는 슬롯들은 제어 정보가 데이터 정보와 시간 분할 멀티플렉싱 (TDM) 되는 패턴을 따를 수도 있으며, 제어 정보는 서브프레임 또는 슬롯의 시작부 및/또는 말단부에서 송신된다. 차세대 (예를 들어, 5G 또는 뉴 라디오) 무선 통신 네트워크들은 제어 정보에 대한 더 낮은 오버헤드, 더 낮은 레이턴시, 더 짧은 심볼 지속기간들, 및 더 높은 피크 데이터 레이트들을 제공하면서 여전히 더 높은 신뢰도를 요구할 수도 있다. 셀 내의 디코딩 타임라인을 개선하기 위한 효율적인 기법들은 무선 통신 네트워크들이 이들 엄격한 조건들 중 하나 이상을 만족시킬 수 있게 할 수도 있다.

발명의 내용

해결하려는 과제

[0007] 다음은 본 개시의 하나 이상의 양태들의 기본적인 이해를 제공하기 위하여 본 개시의 그 하나 이상의 양태들의 간략화된 개요를 제시한다. 이러한 개요는 본 개시의 모든 고려된 특징들의 광범위한 개관이 아니며, 본 개시의 모든 양태들의 핵심적인 또는 결정적인 엘리먼트들을 식별하지도 않고 본 개시의 임의의 또는 모든 양태들의 범위를 기술하지도 않도록 의도된다. 이 개요의 유일한 목적은, 추후 제시되는 더 상세한 설명의 서두로서의 형태로 본 개시의 하나 이상의 양태들의 일부 개념들을 제시하는 것이다.

[0008] 본 개시의 다양한 양태들은 디코딩 타임라인을 개선하기 위해 슬롯 내에서 사운딩 레퍼런스 신호 (SRS)를 전략적으로 배치하기 위한 기법들을 제공한다. 본 개시의 양태들은 추가로, 디코딩 타임라인을 개선하기 위해 슬롯 내에서 물리 다운링크 제어 채널 (PDCCH) 탐색 공간을 최적화하기 위한 기법들을 제공한다.

과제의 해결 수단

[0009] 본 개시의 일 양태에 있어서, 무선 통신의 방법이 시간 분할 듀플렉스 (TDD) 캐리어를 활용하는 셀에서 제공되며, 여기서, TDD 캐리어는 복수의 슬롯들을 포함한다. 그 방법은 복수의 슬롯들의 슬롯의 다운링크 제어 영역에서 다운링크 제어 정보를 수신하는 단계, 슬롯의 업링크 영역에서 다운링크 제어 정보에 대응하는 업링크 사용자 데이터 트래픽 또는 업링크 제어 정보 중 적어도 하나를 포함하는 업링크 정보를 송신하는 단계, 및 슬롯의 업링크 영역에서 사운딩 레퍼런스 신호를 송신하는 단계를 포함한다. 그 방법에 있어서, 사운딩 레퍼런스 신호는 업링크 정보를 송신하기 전에 또는 업링크 정보를 송신한 후에 송신된다.

[0010] 본 개시의 다른 양태는 무선 통신 네트워크 내의 스케줄링된 엔티티를 제공한다. 스케줄링된 엔티티는 트랜시버, 메모리, 및 트랜시버 및 메모리에 통신가능하게 커플링된 프로세서를 포함한다. 프로세서는, 명령들의 세트들을 실행하는 것 및 상기 실행을 가능하게 하는 내부 하드웨어를 포함하는 것이 가능한 프로세서 회로 또는 회로부로서 구성될 수 있다. 프로세서는 시간 분할 듀플렉스 (TDD) 캐리어의 복수의 슬롯들의 슬롯의 다운링크 제어 영역에서 다운링크 제어 정보를 수신하도록 구성된다. 프로세서는 추가로, 슬롯의 업링크 영역에서 다운링크 제어 정보에 대응하는 업링크 사용자 데이터 트래픽 또는 업링크 제어 정보 중 적어도 하나를 포함하는 업링크 정보를 송신하고, 그리고 슬롯의 업링크 영역에서 사운딩 레퍼런스 신호를 송신하도록 구성된다. 사운딩 레퍼런스 신호는 업링크 정보를 송신하기 전에 또는 업링크 정보 양자를 송신한 후에 송신된다.

[0011] 본 개시의 다른 양태는 무선 통신 네트워크 내의 스케줄링된 엔티티 장치를 제공한다. 스케줄링된 엔티티 장치는, 복수의 슬롯들의 슬롯의 다운링크 제어 영역에서 다운링크 제어 정보를 수신하는 수단; 슬롯의 업링크 영역에서 다운링크 제어 정보에 대응하는 업링크 사용자 데이터 트래픽 또는 업링크 제어 정보 중 적어도 하나를 포함하는 업링크 정보를 송신하는 수단, 및 슬롯의 업링크 영역에서 사운딩 레퍼런스 신호를 송신하는 수단을 포함한다. 사운딩 레퍼런스 신호는 업링크 정보를 송신하기 전에 또는 업링크 정보를 송신한 후에 송신된다.

[0012] 본 개시의 다른 양태는 시간 분할 듀플렉스 (TDD) 캐리어를 활용하는 셀에서 무선 통신의 방법을 제공되며, 여기서, TDD 캐리어는 복수의 슬롯들을 포함한다. 그 방법은 복수의 슬롯들의 슬롯을 수신하는 단계를 포함하

고, 여기서, 슬롯은 물리 다운링크 제어 채널 (PDCCH) 을 포함하고, PDCCH 는 하나 이상의 스케줄링된 엔티티들의 세트에 대한 다운링크 제어 정보 (DCI) 를 포함한다. 그 방법은 슬롯에 관련된 슬롯 정보에 기초하여 슬롯 내의 리소스 엘리먼트들의 세트를 포함하는 탐색 공간을 식별하는 단계를 더 포함하고, 여기서, 슬롯 정보는 슬롯의 적어도 하나의 속성을 표시하고, 슬롯의 적어도 하나의 속성은 슬롯의 슬롯 타입, 슬롯에서 스케줄링되는 스케줄링된 엔티티들의 수, 또는 슬롯의 슬롯 인덱스 중 적어도 하나를 포함한다. 그 방법은 적어도 하나의 유효한 DCI 가 하나 이상의 스케줄링된 엔티티들의 세트의 스케줄링된 엔티티에 대해 존재하는지 여부를 결정하기 위해 리소스 엘리먼트들의 세트 내의 복수의 디코딩 후보들을 블라인드 디코딩하는 단계를 더 포함한다.

[0013] 본 개시의 다른 양태는 무선 통신 네트워크 내의 스케줄링된 엔티티를 제공한다. 스케줄링된 엔티티는 트랜시버, 메모리, 및 트랜시버 및 메모리에 통신가능하게 커플링된 프로세서를 포함한다. 프로세서는, 명령들의 세트들을 실행하는 것 및 상기 실행을 가능하게 하는 내부 하드웨어를 포함하는 것이 가능한 프로세서 회로 또는 회로부로서 구성될 수 있다. 프로세서는 복수의 슬롯들의 슬롯을 수신하도록 구성되고, 여기서, 슬롯은 물리 다운링크 제어 채널 (PDCCH) 을 포함하고, PDCCH 는 하나 이상의 스케줄링된 엔티티들의 세트에 대한 다운링크 제어 정보 (DCI) 를 포함한다. 프로세서는 추가로, 슬롯에 관련된 슬롯 정보에 기초하여 슬롯 내의 리소스 엘리먼트들의 세트를 포함하는 탐색 공간을 식별하도록 구성되고, 여기서, 슬롯 정보는 슬롯의 적어도 하나의 속성을 표시하고, 슬롯의 적어도 하나의 속성은 슬롯의 슬롯 타입, 슬롯에서 스케줄링되는 스케줄링된 엔티티들의 수, 또는 슬롯의 슬롯 인덱스 중 적어도 하나를 포함한다. 프로세서는 추가로, 적어도 하나의 유효한 DCI 가 하나 이상의 스케줄링된 엔티티들의 세트의 스케줄링된 엔티티에 대해 존재하는지 여부를 결정하기 위해 리소스 엘리먼트들의 세트 내의 복수의 디코딩 후보들을 블라인드 디코딩하도록 구성된다.

[0014] 본 개시의 다른 양태는 무선 통신 네트워크 내의 스케줄링된 엔티티 장치를 제공한다. 스케줄링된 엔티티 장치는 복수의 슬롯들의 슬롯을 수신하는 수단을 포함하고, 여기서, 슬롯은 물리 다운링크 제어 채널 (PDCCH) 을 포함하고, PDCCH 는 하나 이상의 스케줄링된 엔티티들의 세트에 대한 다운링크 제어 정보 (DCI) 를 포함한다. 스케줄링된 엔티티 장치는 슬롯에 관련된 슬롯 정보에 기초하여 슬롯 내의 리소스 엘리먼트들의 세트를 포함하는 탐색 공간을 식별하는 수단을 더 포함하고, 여기서, 슬롯 정보는 슬롯의 적어도 하나의 속성을 표시하고, 슬롯의 적어도 하나의 속성은 슬롯의 슬롯 타입, 슬롯에서 스케줄링되는 스케줄링된 엔티티들의 수, 또는 슬롯의 슬롯 인덱스 중 적어도 하나를 포함한다. 스케줄링된 엔티티 장치는 적어도 하나의 유효한 DCI 가 하나 이상의 스케줄링된 엔티티들의 세트의 스케줄링된 엔티티에 대해 존재하는지 여부를 결정하기 위해 리소스 엘리먼트들의 세트 내의 복수의 디코딩 후보들을 블라인드 디코딩하는 수단을 더 포함한다.

[0015] 본 발명의 이들 및 다른 양태들은 뒤이어지는 상세한 설명의 검토 시 더 충분히 이해되게 될 것이다. 본 발명의 다른 양태들, 특징들, 및 실시형태들은, 첨부 도면들과 함께 본 발명의 특정한 예시적인 실시형태들의 다음의 설명을 검토할 시, 당업자에게 자명하게 될 것이다. 본 발명의 특징들이 하기의 특정 실시형태들 및 도면들에 대해 논의될 수도 있지만, 본 발명의 모든 실시형태들은 본 명세서에서 논의된 유리한 특징들 중 하나 이상을 포함할 수 있다. 즉, 하나 이상의 실시형태들이 특정한 유리한 특징들을 갖는 것으로서 논의될 수도 있지만, 그러한 특징들의 하나 이상이 또한, 본 명세서에서 논의된 본 발명의 다양한 실시형태들에 따라 사용될 수도 있다. 유사한 방식으로, 예시적인 실시형태들은 디바이스, 시스템, 또는 방법 실시형태들로서 하기에 논의될 수도 있지만, 그러한 예시적인 실시형태들은 다양한 디바이스들, 시스템들, 및 방법들에서 구현될 수 있음이 이해되어야 한다.

도면의 간단한 설명

- [0016] 도 1 은 무선 액세스 네트워크의 일 예를 예시한 개념 다이어그램이다.
- 도 2 는 하나 이상의 스케줄링된 엔티티들과 통신하는 스케줄링 엔티티의 일 예를 개념적으로 예시한 블록 다이어그램이다.
- 도 3 은 직교 주파수 분할 멀티플렉싱 (OFDM) 을 활용하는 에어 인터페이스에서의 무선 리소스들의 구성을 예시한 개략 다이어그램이다.
- 도 4 는 본 개시의 일부 양태들에 따른, 일부 네트워크들에서 사용될 수도 있는 슬롯의 일 예를 예시한 다이어그램이다.
- 도 5 는 본 개시의 일부 양태들에 따른, 일부 네트워크들에서 사용될 수도 있는 슬롯의 다른 예를 예시한 다이

어그램이다.

도 6 은 본 개시의 일부 양태들에 따른, 프로세싱 시스템을 채용한 스케줄링 엔티티를 위한 하드웨어 구현의 일 예를 예시한 블록 다이어그램이다.

도 7 은 본 개시의 일부 양태들에 따른, 프로세싱 시스템을 채용한 스케줄링된 엔티티를 위한 하드웨어 구현의 일 예를 예시한 블록 다이어그램이다.

도 8 은 본 개시의 일부 양태들에 따른, 사운딩 레퍼런스 신호의 상이한 배치들을 포함한 슬롯들의 예들을 예시한 다이어그램이다.

도 9 는 본 개시의 일부 양태들에 따른, 업링크 중심 슬롯에서의 사운딩 레퍼런스 신호의 최적화된 배치로의 무선 통신을 위한 예시적인 프로세스를 예시한 플로우 차트이다.

도 10 은 본 개시의 일부 양태들에 따른, 업링크 중심 슬롯에서의 사운딩 레퍼런스 신호의 최적화된 배치로의 무선 통신을 위한 다른 예시적인 프로세스를 예시한 플로우 차트이다.

도 11 은 본 개시의 일부 양태들에 따른, 업링크 중심 슬롯에서의 사운딩 레퍼런스 신호의 최적화된 배치로의 무선 통신을 위한 다른 예시적인 프로세스를 예시한 플로우 차트이다.

도 12 는 본 개시의 일부 양태들에 따른, 업링크 중심 슬롯에서의 사운딩 레퍼런스 신호의 최적화된 배치로의 무선 통신을 위한 다른 예시적인 프로세스를 예시한 플로우 차트이다.

도 13 은 본 개시의 일부 양태들에 따른, 슬롯 정보 및 최적화된 탐색 공간을 포함한 슬롯의 일 예를 예시한 다이어그램이다.

도 14 는 본 개시의 일부 양태들에 따른, 슬롯 정보 및 최적화된 탐색 공간을 포함한 슬롯들의 일 예를 예시한 다이어그램이다.

도 15 는 본 개시의 일부 양태들에 따른, 슬롯들에서의 최적화된 탐색 공간들로의 무선 통신을 위한 예시적인 프로세스를 예시한 플로우 차트이다.

도 16 은 본 개시의 일부 양태들에 따른, 슬롯들에서의 최적화된 탐색 공간들로의 무선 통신을 위한 다른 예시적인 프로세스를 예시한 플로우 차트이다.

도 17 은 본 개시의 일부 양태들에 따른, 슬롯들에서의 최적화된 탐색 공간들로의 무선 통신을 위한 다른 예시적인 프로세스를 예시한 플로우 차트이다.

도 18 은 본 개시의 일부 양태들에 따른, 슬롯들에서의 최적화된 탐색 공간들로의 무선 통신을 위한 예시적인 프로세스를 예시한 플로우 차트이다.

발명을 실시하기 위한 구체적인 내용

[0017] 첨부 도면들과 관련하여 하기에 기재된 상세한 설명은 다양한 구성들의 설명으로서 의도되며, 본 명세서에 설명된 개념들이 실시될 수도 있는 유일한 구성들만을 나타내도록 의도되지 않는다. 상세한 설명은 다양한 개념들의 철저한 이해를 제공할 목적으로 특정 상세들을 포함한다. 하지만, 이들 개념들은 이들 특정 상세들 없이도 실시될 수도 있음이 당업자에게 명백할 것이다. 일부 경우들에 있어서, 널리 공지된 구조들 및 컴포넌트들은 그러한 개념들을 불명료하게 하는 것을 회피하기 위하여 블록 다이어그램 형태로 도시된다.

[0018] 본 개시 전반에 걸쳐 제시된 다양한 개념들은 매우 다양한 원격통신 시스템들, 네트워크 아키텍처들, 및 통신 표준들에 걸쳐 구현될 수도 있다. 이제 도 1 을 참조하면, 제한없는 예시적인 예로서, 무선 액세스 네트워크 (100) 의 개략도가 제공된다. 일부 예들에 있어서, 무선 액세스 네트워크 (100) 는 계속적인 진화된 무선 통신 기술들을 채용한 네트워크일 수도 있다. 이는, 예를 들어, (예컨대, 3GPP, www.3gpp.org 에 의해 발행된) 표준들의 세트에 기초한 제 5 세대 (5G) 또는 뉴 라디오 (NR) 무선 통신 기술을 포함할 수도 있다. 예를 들어, LTE-어드밴스드 이후 3GPP 에 의해 또는 CDMA2000 이후 3GPP2 에 의해 정의된 표준들은 5G 로 간주될 수도 있다. 표준들은 또한 Verizon Technical Forum 및 Korea Telecom SIG 에 의해 명시된 프리(pre)-3GPP 노력들을 포함할 수도 있다.

[0019] 다른 예들에 있어서, 무선 액세스 네트워크 (100) 는 제 3 세대 (3G) 무선 통신 기술 또는 제 4 세대 (4G) 무선 통신 기술을 채용한 네트워크일 수도 있다. 예를 들어, 제 3 세대 파트너십 프로젝트 (3GPP) 및 제 3 세대

파트너십 프로젝트 2 (3GPP2) 에 의해 공표된 표준들은 롱 텀 에볼루션 (LTE), LTE-어드밴스드, 진화된 패킷 시스템 (EPS), 및 유니버설 모바일 원격통신 시스템 (UMTS) 을 포함하지만 이에 한정되지 않는 3G 또는 4G 로 간주될 수도 있다. 상기 열거된 3GPP 표준들 중 하나 이상에 기초한 다양한 무선 액세스 기술들의 추가적인 예들은 유니버설 지상 무선 액세스 (UTRA), 진화된 유니버설 지상 무선 액세스 (eUTRA), 일반 패킷 무선 서비스 (GPRS) 및 EDGE (Enhanced Data Rates for GSM Evolution) 를 포함하지만 이에 한정되지 않는다. 제 3 세대 파트너십 프로젝트 2 (3GPP2) 에 의해 정의된 그러한 레거시 표준들의 예들은 CDMA2000 및 울트라 모바일 브로드밴드 (UMB) 를 포함하지만 이에 한정되지 않는다. 3G/4G 무선 통신 기술을 채용한 표준들의 다른 예들은 IEEE 802.16 (WiMAX) 표준 및 다른 적합한 표준들을 포함한다.

[0020] 양태들 및 실시형태들이 일부 예들에 대한 예시에 의해 본 출원에서 설명되지만, 당업자는 추가적인 구현들 및 사용 케이스들이 다수의 상이한 배열들 및 시나리오들에서 발생할 수도 있음을 이해할 것이다. 본 명세서에서 설명된 혁신들은 다수의 상이한 플랫폼 타입들, 디바이스들, 시스템들, 형상들, 사이즈들, 패키징 배열들에 걸쳐 구현될 수도 있다. 예를 들어, 실시형태들 및/또는 사용들은 집적화된 칩 실시형태들 및 다른 비-모듈-컴포넌트 기반 디바이스들 (예를 들어, 최종 사용자 디바이스들, 차량들, 통신 디바이스들, 컴퓨팅 디바이스들, 산업용 장비, 소매/구매 디바이스들, 의료용 디바이스들, AI 가능식 디바이스들 등) 을 통해 발생할 수도 있다. 일부 예들이 사용 케이스들 또는 어플리케이션들에 특별히 관한 것일 수도 있거나 것이 아닐 수도 있지만, 설명된 혁신들의 광범위한 적용가능성이 발생할 수도 있다. 구현들은 칩 수준 또는 모듈형 컴포넌트들로부터 비-모듈형, 비-칩수준 구현들까지의 범위에 이를 수도 있고, 추가로, 설명된 혁신들의 하나 이상의 양태들을 통합한 집성형, 분산형, 또는 OEM 디바이스들 또는 시스템들까지의 범위에 이를 수도 있다. 일부 실제 설정들에 있어서, 설명된 양태들 및 특징들을 통합한 디바이스들은 또한, 청구되고 설명된 실시형태들의 구현 및 실시를 위한 추가적인 컴포넌트들 및 특징들을 반드시 포함할 수도 있다. 예를 들어, 무선 신호들의 송신 및 수신은 아날로그 및 디지털 목적을 위한 다수의 컴포넌트들 (예컨대, 안테나, RF 체인들, 전력 증폭기들, 변조기들, 버퍼, 프로세서(들), 인터리버, 가산기들/합산기들 등을 포함한 하드웨어 컴포넌트들) 을 반드시 포함한다. 본 명세서에서 설명된 혁신들은 가변하는 사이즈들, 형상들 및 구성의 광범위한 디바이스들, 칩 수준 컴포넌트들, 시스템들, 분산형 배열들, 최종 사용자 디바이스들 등에서 실시될 수도 있음이 의도된다.

[0021] 무선 액세스 네트워크 (100) 에 의해 커버된 지리적 영역은, 하나의 액세스 포인트 또는 기지국으로부터 지리적 영역에 걸쳐 브로드캐스트된 식별 (identification) 에 기초하여 사용자 장비 (UE) 에 의해 고유하게 식별될 수 있는 다수의 셀룰러 영역들 (셀들) 로 분할될 수도 있다. 도 1 은 매크로셀들 (102, 104, 및 106), 및 소형 셀 (108) 을 예시하며, 이들 각각은 하나 이상의 섹터들 (도시 안됨) 을 포함할 수도 있다. 섹터는 셀의 서브-영역이다. 하나의 셀 내의 모든 섹터들은 동일한 기지국에 의해 서빙된다. 섹터 내의 무선 링크는 그 섹터에 속하는 단일의 논리적 식별에 의해 식별될 수 있다. 섹터들로 분할되는 셀에 있어서, 셀 내의 다중의 섹터들은 안테나들의 그룹들에 의해 형성될 수 있으며, 각각의 안테나는 셀의 일부분에서의 UE들과의 통신을 책임진다.

[0022] 일반적으로, 개별 기지국 (BS) 은 각각의 셀을 서빙한다. 대체로, 기지국은 하나 이상의 셀들에서 UE 로 또는 UE 로부터의 무선 송신 및 수신을 책임지는 무선 액세스 네트워크에서의 네트워크 엘리먼트이다. BS 는 또한 베이스 트랜시버 스테이션 (BTS), 무선 기지국, 무선 트랜시버, 트랜시버 기능부, 기본 서비스 세트 (BSS), 확장형 서비스 세트 (ESS), 액세스 포인트 (AP), 노드B (NB), e노드B (eNB), g노드B (gNB) 또는 일부 다른 적합한 전문용어로서 당업자에 의해 지칭될 수도 있다.

[0023] 도 1 에 있어서, 2개의 기지국들 (110 및 112) 이 셀들 (102 및 104) 에 도시되며; 셀 (106) 내의 원격 무선 헤드 (RRH) (116) 를 제어하는 제 3 기지국 (114) 이 도시된다. 즉, 기지국은 통합된 안테나를 가질 수 있거나 또는 피더 케이블들에 의해 안테나 또는 RRH 에 접속될 수 있다. 예시된 예에 있어서, 기지국들 (110, 112, 및 114) 이 큰 사이즈를 갖는 셀들을 지원하기 때문에, 셀들 (102, 104, 및 106) 은 매크로셀들로서 지칭될 수도 있다. 추가로, 기지국 (118) 은, 하나 이상의 매크로셀들과 중첩할 수도 있는 소형 셀 (108) (예컨대, 마이크로셀, 피코셀, 펌토셀, 홈 기지국, 홈 노드B, 홈 e노드B 등) 에 도시된다. 이 예에 있어서, 기지국 (118) 이 상대적으로 작은 사이즈를 갖는 셀을 지원하기 때문에, 셀 (108) 은 소형 셀로서 지칭될 수도 있다. 셀 사이징은 시스템 설계 뿐 아니라 컴포넌트 제약들에 따라 수행될 수 있다. 무선 액세스 네트워크 (100) 는 임의의 수의 무선 기지국들 및 셀들을 포함할 수도 있음이 이해되어야 한다. 추가로, 주어진 셀의 사이즈 또는 커버리지 영역을 확장하기 위해 중계 노드가 전개될 수도 있다. 기지국들 (110, 112, 114, 118) 은 임의의 수의 모바일 장치들을 위해 코어 네트워크에 무선 액세스 포인트들을 제공한다.

- [0024] 도 1 은, 기지국으로서 기능하도록 구성될 수도 있는 쿼드콥터 또는 드론 (120) 을 더 포함한다. 즉, 일부 예들에 있어서, 셀이 반드시 정지식일 필요는 없을 수도 있고, 셀의 지리적 영역은 쿼드콥터 (120) 와 같은 모바일 기지국의 위치에 따라 이동할 수도 있다.
- [0025] 일반적으로, 기지국들은 네트워크의 백홀 부분 (도시 안됨) 과의 통신을 위한 백홀 인터페이스를 포함할 수도 있다. 백홀은 기지국과 코어 네트워크 (도시 안됨) 사이의 링크를 제공할 수도 있으며, 일부 예들에 있어서, 백홀은 개별 기지국들 사이의 상호접속을 제공할 수도 있다. 코어 네트워크는 무선 통신 시스템의 부분일 수도 있고 무선 액세스 네트워크에서 사용되는 무선 액세스 기술과는 독립적일 수도 있다. 임의의 적합한 전송 네트워크를 사용하는 직접 물리적 접속, 가상 네트워크 등과 같은 다양한 타입들의 백홀 인터페이스들이 채용될 수도 있다.
- [0026] 다중의 모바일 장치들에 대한 무선 통신을 지원하는 무선 액세스 네트워크 (100) 가 예시된다. 모바일 장치는 제 3 세대 파트너십 프로젝트 (3GPP) 에 의해 공표된 표준들 및 사양들에서 사용자 장비 (UE) 로서 일반적으로 지칭되지만, 또한, 이동국 (MS), 가입자국, 모바일 유닛, 가입자 유닛, 무선 유닛, 원격 유닛, 모바일 디바이스, 무선 디바이스, 무선 통신 디바이스, 원격 디바이스, 모바일 가입자국, 액세스 단말기 (AT), 모바일 단말기, 무선 단말기, 원격 단말기, 핸드셋, 단말기, 사용자 에이전트, 모바일 클라이언트, 클라이언트, 또는 일부 다른 적합한 전문용어로서 당업자에 의해 지칭될 수도 있다. UE 는 네트워크 서비스들로의 액세스를 사용자에게 제공하는 장치일 수도 있다.
- [0027] 본 문서 내에서, "모바일" 장치는 이동할 능력을 반드시 가질 필요는 없고, 정지식일 수도 있다. 용어 '모바일 장치' 또는 '모바일 디바이스' 는 다양한 어레이의 디바이스들 및 기술들을 넓게 지칭한다. 예를 들어, 모바일 장치의 일부 비제한적인 예들은 모바일, 셀룰러 (셀) 폰, 스마트 폰, 세션 개시 프로토콜 (SIP) 폰, 랩톱, 개인용 컴퓨터 (PC), 노트북, 넷북, 스마트북, 태블릿, 개인용 디지털 보조기 (PDA), 및 예를 들어, "사물 인터넷" (IoT) 에 대응하는 광범위한 어레이의 임베디드 시스템들을 포함한다. 모바일 장치는 부가적으로, 자동차 또는 다른 수송 차량, 원격 센서 또는 액추에이터, 로봇 또는 로봇틱스 디바이스, 위성 무선기기, 글로벌 포지셔닝 시스템 (GPS) 디바이스, 오브젝트 추적 디바이스, 드론, 멀티-콥터, 쿼드-콥터, 원격 제어 디바이스, 소비자 및/또는 착용가능 디바이스, 예컨대, 안경류, 착용가능 카메라, 가상 현실 디바이스, 스마트 시계, 헬스 또는 피트니스 추적기, 디지털 오디오 플레이어 (예컨대, MP3 플레이어), 카메라, 게임 콘솔, 의료용 디바이스, 이식가능 디바이스들, 산업용 장비, 및 사용자들에 의한 사용을 위해 사이징, 형상화, 및 구성된 다수의 다른 디바이스들일 수도 있다.
- [0028] 무선 액세스 네트워크 (100) 내에서, 셀들은, 각각의 셀의 하나 이상의 섹터들과 통신할 수도 있는 UE들을 포함할 수도 있다. 예를 들어, UE들 (122 및 124) 은 기지국 (110) 과 통신할 수도 있고; UE들 (126 및 128) 은 기지국 (112) 과 통신할 수도 있고; UE들 (130 및 132) 은 RRH (116) 에 의해 기지국 (114) 과 통신할 수도 있고; UE (134) 는 기지국 (118) 과 통신할 수도 있으며; UE (136) 는 모바일 기지국 (120) 과 통신할 수도 있다. 여기서, 각각의 기지국 (110, 112, 114, 118, 및 120) 은 개별 셀들에서의 모든 UE들에 대해 코어 네트워크 (도시 안됨) 로의 액세스 포인트를 제공하도록 구성될 수도 있다. UE들은 통신을 돕기 위해 사이징, 형상화, 및 배열된 다수의 하드웨어 구조 컴포넌트들을 포함할 수도 있고; 그러한 컴포넌트들은 서로 전기적으로 커플링된 안테나들, 안테나 어레이들, RF 체인들, 증폭기들, 하나 이상의 프로세서들 등을 포함할 수 있다.
- [0029] 다른 예에 있어서, 모바일 네트워크 노드 (예를 들어, 쿼드콥터 (120)) 가 UE 로서 기능하도록 구성될 수도 있다. 예를 들어, 쿼드콥터 (120) 는 기지국 (110) 과 통신함으로써 셀 (102) 내에서 동작할 수도 있다. 본 개시의 일부 양태들에 있어서, 2 이상의 UE (예를 들어, UE들 (126 및 128)) 는, 기지국 (예를 들어, 기지국 (112)) 을 통해 그 통신을 중계하지 않고도 피어 투 피어 (P2P) 또는 사이드링크 신호들 (127) 을 이용하여 서로 통신할 수도 있다.
- [0030] 기지국 (예를 들어, 기지국 (110)) 으로부터 하나 이상의 UE들 (예를 들어, UE들 (122 및 124)) 로의 제어 정보 및/또는 트래픽 정보 (예를 들어, 사용자 데이터 트래픽) 의 유니캐스트 또는 브로드캐스트 송신들은 다운링크 (DL) 송신으로서 지칭될 수도 있는 한편, UE (예를 들어, UE (122)) 에서 발신하는 제어 정보 및/또는 트래픽 정보의 송신들은 업링크 (UL) 송신들로서 지칭될 수도 있다. 부가적으로, 업링크 및/또는 다운링크 제어 정보 및/또는 트래픽 정보는 프레임들, 서브프레임들, 슬롯들, 및/또는 심볼들로 시간분할될 수도 있다. 본 명세서에서 사용된 바와 같이, 심볼은, 직교 주파수 분할 멀티플렉싱된 (OFDM) 파형에서, 서브캐리어 당 하나의 리소스 엘리먼트 (RE) 를 운반하는 시간의 유닛을 지칭할 수도 있다. 슬롯은 7 또는 14개의 OFDM 심볼들을 운반할 수도 있다. 서브프레임은 1ms 의 지속기간을 지칭할 수도 있다. 다중의 서브프레임들 또는 슬롯

들은, 단일의 프레임 또는 무선 프레임을 형성하도록, 함께 그룹화될 수도 있다. 물론, 이들 정의들은 요구되지 않으며, 파형들을 편성하기 위한 임의의 적합한 방식이 활용될 수도 있으며, 파형의 다양한 시간 분할들은 임의의 적합한 지속기간을 가질 수도 있다.

[0031] 무선 액세스 네트워크 (100) 에서의 에어 인터페이스는, 다양한 디바이스들의 동시 통신을 가능하게 하기 위해 하나 이상의 멀티플렉싱 및 다중 액세스 알고리즘들을 활용할 수도 있다. 예를 들어, UE들 (122 및 124) 로부터 기지국 (110) 으로의 업링크 (UL) 또는 역방향 링크 송신들을 위한 다중 액세스는 시간 분할 다중 액세스 (TDMA), 코드 분할 다중 액세스 (CDMA), 주파수 분할 다중 액세스 (FDMA), 직교 주파수 분할 다중 액세스 (OFDMA), 스파스 코드 다중 액세스 (SCMA), 이산 푸리에 변환 확산 직교 주파수 분할 다중 액세스 (DFT-s-OFDMA), 리소스 확산 다중 액세스 (RSMA), 또는 다른 적합한 다중 액세스 방식들을 활용하여 제공될 수도 있다.

추가로, 기지국 (110) 으로부터 UE들 (122 및 124) 로의 다운링크 (DL) 또는 순방향 링크 송신들을 멀티플렉싱하는 것은 시간 분할 멀티플렉싱 (TDM), 코드 분할 멀티플렉싱 (CDM), 주파수 분할 멀티플렉싱 (FDM), 직교 주파수 분할 멀티플렉싱 (OFDM), 스파스 코드 멀티플렉싱 (SCM), 이산 푸리에 변환 확산 직교 주파수 분할 멀티플렉싱 (DFT-s-OFDM) 또는 다른 적합한 멀티플렉싱 방식들을 활용하여 제공될 수도 있다.

[0032] 추가로, 무선 액세스 네트워크 (100) 에서의 에어 인터페이스는 하나 이상의 듀플렉싱 알고리즘들을 활용할 수도 있다. 듀플렉스는, 엔드포인트들 양자가 양방향들로 서로 통신할 수 있는 포인트-투-포인트 통신 링크를 지칭한다. 풀 듀플렉스 (full duplex) 는 엔드포인트들 양자가 서로 동시에 통신할 수 있음을 의미한다.

하프 듀플렉스 (half duplex) 는 오직 하나의 엔드포인트만이 정보를 다른 엔드포인트에 한번에 전송할 수 있음을 의미한다. 무선 링크에 있어서, 풀 듀플렉스 채널은 일반적으로 송신기 및 수신기의 물리적 격리, 및 적합한 간섭 소거 기술들에 의존한다. 풀 듀플렉스 에플리케이션은, 주파수 분할 듀플렉스 (FDD) 또는 시간 분할 듀플렉스 (TDD) 를 활용함으로써 무선 링크들을 위해 자주 구현된다. FDD 에 있어서, 상이한 방향들에서의 송신들은 상이한 캐리어 주파수들에서 동작한다. TDD 에 있어서, 주어진 채널 상의 상이한 방향들에서의 송신들은 시간 분할 멀티플렉싱을 이용하여 서로 분리된다. 즉, 일부 시간들에서, 채널은 일 방향에서의 송신들에 전용되는 한편, 다른 시간들에서, 채널은 다른 방향에서의 송신들에 전용되고, 여기서, 방향은 매우 빠르게, 예를 들어, 서브프레임 당 수회 변할 수도 있다.

[0033] 무선 액세스 네트워크 (100) 에 있어서, UE 가 그의 위치와 독립적으로, 이동하는 동안 통신할 수 있는 능력은 이동성 (mobility) 으로서 지칭된다. 제어 평면 및 사용자 평면 기능성 양자에 대한 보안 컨텍스트를 관리하는 보안 컨텍스트 관리 기능부 (SCMF) 및 인증을 수행하는 보안 앵커 기능부 (SEAF) 를 포함할 수도 있는, 액세스 및 이동성 관리 기능부 (AMF) 의 제어 하에서, UE 와 무선 액세스 네트워크 사이의 다양한 물리 채널들이 일반적으로 설정되고, 유지되고, 그리고 해제된다. 본 개시의 다양한 양태들에 있어서, 무선 액세스 네트워크 (100) 는, 이동성 및 핸드오버들 (즉, 하나의 무선 채널로부터 다른 무선 채널로의 UE 의 접속의 전송) 을 가능하게 하도록, DL 기반 이동성 또는 UL 기반 이동성을 활용할 수도 있다. DL 기반 이동성을 위해 구성된 네트워크에 있어서, 스케줄링 엔티티와의 호 동안, 또는 임의의 다른 시간에, UE 는 그 서빙 셀로부터의 신호의 다양한 파라미터들 뿐 아니라 이웃 셀들의 다양한 파라미터들을 모니터링할 수도 있다. 이들 파라미터들의 품질에 의존하여, UE 는 이웃 셀들 중 하나 이상과의 통신을 유지할 수도 있다. 이 시간 동안, UE 가 하나의 셀로부터 다른 셀로 이동하면, 또는 이웃 셀로부터의 신호 품질이 주어진 시간량 동안 서빙 셀로부터의 신호 품질을 초과하면, UE 는 서빙 셀로부터 이웃 (타겟) 셀로의 핸드오프 또는 핸드오버를 착수할 수도 있다. 예를 들어, UE (124) 는 그 서빙 셀 (102) 에 대응하는 지리적 영역으로부터 이웃 셀 (106) 에 대응하는 지리적 영역으로 이동할 수도 있다. 이웃 셀 (106) 로부터의 신호 강도 또는 품질이 주어진 시간량 동안 그 서빙 셀 (102) 의 신호 강도 또는 품질을 초과할 때, UE (124) 는 이 상태를 표시하는 리포팅 메시지를 그 서빙 기지국 (110) 으로 송신할 수도 있다. 응답하여, UE (124) 는 핸드오버 커맨드를 수신할 수도 있고, UE 는 셀 (106) 로의 핸드오버를 겪을 수도 있다.

[0034] UL 기반 이동성을 위해 구성된 네트워크에 있어서, 각각의 UE 로부터의 UL 레퍼런스 신호들이 각각의 UE 에 대한 서빙 셀을 선택하기 위해 네트워크에 의해 활용될 수도 있다. 일부 예들에 있어서, 기지국들 (110, 112, 및 114/116) 은 통합된 동기화 신호들 (예컨대, 통합된 프라임리 동기화 신호들 (PSS들), 통합된 세컨더리 동기화 신호들 (SSS들) 및 통합된 물리 브로드캐스트 채널들 (PBCH)) 을 브로드캐스트할 수도 있다. UE들 (122, 124, 126, 128, 130, 및 132) 은 통합된 동기화 신호들을 수신하고, 동기화 신호들로부터 캐리어 주파수 및 서브프레임/슬롯 타이밍을 도출하고, 도출한 타이밍에 응답하여, 업링크 파일럿 또는 레퍼런스 신호를 송신할 수도 있다. UE (예컨대, UE (124)) 에 의해 송신된 업링크 파일럿 신호는 무선 액세스 네트워크 (100) 내의 2 이상의 셀들 (예컨대, 기지국들 (110 및 114/116)) 에 의해 동시에 수신될 수도 있다. 셀들의 각각

은 파일럿 신호의 강도를 측정할 수도 있으며, 무선 액세스 네트워크 (예컨대, 코어 네트워크 내의 기지국들 (110 및 114/116) 및/또는 중앙 노드 중 하나 이상) 는 UE (124) 에 대한 서빙 셀을 결정할 수도 있다. UE (124) 가 무선 액세스 네트워크 (100) 를 통해 이동함에 따라, 네트워크는 UE (124) 에 의해 송신된 업링크 파일럿 신호를 계속 모니터링할 수도 있다. 이웃 셀에 의해 측정된 파일럿 신호의 신호 강도 또는 품질이 서빙 셀에 의해 측정된 신호 강도 또는 품질을 초과할 때, 무선 액세스 네트워크 (100) 는, UE (124) 에게 통지하거나 통지함이 없이, UE (124) 를 서빙 셀로부터 이웃 셀로 핸드오버할 수도 있다.

[0035] 비록 기지국들 (110, 112, 및 114/116) 에 의해 송신된 동기화 신호가 통합될 수도 있지만, 동기화 신호는 특정 셀을 식별하기 보다는, 오히려, 동일한 주파수 상에서 및/또는 동일한 타이밍으로 동작하는 다중의 셀들의 구역 (zone) 을 식별할 수도 있다. 5G 네트워크들 또는 다른 차세대 통신 네트워크들에서의 구역들의 사용은 업링크 기반 이동성 프레임워크를 가능하게 하고 UE 및 네트워크 양자 모두의 효율을 개선시키는데, 왜냐하면 UE 와 네트워크 사이에서 교환될 필요가 있는 이동성 메시지들의 수가 감소될 수도 있기 때문이다.

[0036] 다양한 구현들에 있어서, 무선 액세스 네트워크 (100) 에서의 에어 인터페이스는 허가 스펙트럼, 비허가 스펙트럼, 또는 공유 스펙트럼을 활용할 수도 있다. 허가 스펙트럼은, 일반적으로, 정부 규제 기관으로부터 라이선스를 구매하는 모바일 네트워크 오퍼레이터에 의한 스펙트럼의 일부분의 배타적 사용을 제공한다. 비허가 스펙트럼은 정부 허여된 라이선스에 대한 필요없이 스펙트럼의 일부분의 공유 사용을 제공한다. 일부 기술적인 규칙들에 대한 준수가 일반적으로 비허가 스펙트럼에 액세스하는데 여전히 요구되지만, 일반적으로, 임의의 오퍼레이터 또는 디바이스가 액세스를 획득할 수도 있다. 공유 스펙트럼은 허가 스펙트럼과 비허가 스펙트럼 사이에 있을 수도 있으며, 여기서, 기술적인 규칙들 또는 한계들이 스펙트럼에 액세스하는데 요구될 수도 있지만, 스펙트럼은 다중의 오퍼레이터들 및/또는 다중의 RAT들에 의해 여전히 공유될 수도 있다. 예를 들어, 허가 스펙트럼의 일부분에 대한 라이선스의 보유자는 허가 공유 액세스 (LSA) 를 제공하여 그 스펙트럼을, 예를 들어, 액세스를 획득하기 위한 적합한 라이선스 취득자 결정형 조건들을 가진 다른 당사자들과 공유할 수도 있다.

[0037] 일부 예들에 있어서, 에어 인터페이스로의 액세스는 스케줄링될 수도 있으며, 여기서, 스케줄링 엔티티 (예컨대, 기지국) 는 그 서비스 영역 또는 셀 내의 일부 또는 모든 디바이스들 및 장비 사이의 통신을 위해 리소스들 (예컨대, 시간-주파수 리소스들) 을 할당한다. 본 개시 내에서, 하기에서 더 논의되는 바와 같이, 스케줄링 엔티티는 하나 이상의 스케줄링된 엔티티들에 대한 리소스들을 스케줄링, 할당, 재구성, 및 해제하는 것을 책임질 수도 있다. 즉, 스케줄링된 통신에 대해, UE들 또는 스케줄링된 엔티티들은 스케줄링 엔티티에 의해 할당된 리소스들을 활용한다.

[0038] 기지국들이 스케줄링 엔티티로서 기능할 수도 있는 유일한 엔티티들은 아니다. 즉, 일부 예들에 있어서, UE 가 하나 이상의 스케줄링된 엔티티들 (예컨대, 하나 이상의 다른 UE들) 에 대한 리소스들을 스케줄링하는 스케줄링 엔티티로서 기능할 수도 있다. 다른 예들에 있어서, 사이드링크 신호들이 기지국으로부터의 스케줄링 또는 제어 정보에 반드시 의존하는 일없이도 UE들 사이에서 사용될 수도 있다. 예를 들어, UE들 (140 및 142) 과 통신하는 UE (138) 가 예시된다. 일부 예들에 있어서, UE (138) 는 스케줄링 엔티티 또는 프라이머리 사이드링크 디바이스로서 기능하고 있고, UE들 (140 및 142) 은 스케줄링된 엔티티 또는 비-프라이머리 (예컨대, 세컨더리) 사이드링크 디바이스로서 기능할 수도 있다. 또다른 예에 있어서, UE 는 디바이스-투-디바이스 (D2D), 피어-투-피어 (P2P), 또는 V2V (vehicle-to-vehicle) 네트워크에서, 및/또는 메시 네트워크에서 스케줄링 엔티티로서 기능할 수도 있다. 메시 네트워크 예에 있어서, UE들 (140 및 142) 은 스케줄링 엔티티 (138) 와 통신하는 것에 부가하여 옵션적으로 서로 직접 통신할 수도 있다.

[0039] 따라서, 시간-주파수 리소스들로의 스케줄링된 액세스를 갖고 셀룰러 구성, P2P 구성, 또는 메시 구성을 갖는 무선 통신 네트워크에 있어서, 스케줄링 엔티티 및 하나 이상의 스케줄링된 엔티티들은 스케줄링된 리소스들을 활용하여 통신할 수도 있다. 이제 도 2 를 참조하면, 블록 다이어그램은 스케줄링 엔티티 (202) 및 복수의 스케줄링된 엔티티들 (204) (예컨대, 204a 및 204b) 을 예시한다. 여기서, 스케줄링 엔티티 (202) 는 기지국 (110, 112, 114, 및/또는 118) 에 대응할 수도 있다. 추가적인 예들에 있어서, 스케줄링 엔티티 (202) 는 UE (138), 쿼드콥터 (120), 또는 무선 액세스 네트워크 (100) 에서의 임의의 다른 적합한 노드에 대응할 수도 있다. 유사하게, 다양한 예들에 있어서, 스케줄링된 엔티티 (204) 는 UE (122, 124, 126, 128, 130, 132, 134, 136, 138, 140, 및 142), 또는 무선 액세스 네트워크 (100) 에서의 임의의 다른 적합한 노드에 대응할 수도 있다.

[0040] 도 2 에 예시된 바와 같이, 스케줄링 엔티티 (202) 는 트래픽 (206) 을 하나 이상의 스케줄링된 엔티티들 (204)

로 브로드캐스트할 수도 있다 (트래픽은 다운링크 트래픽으로서 지칭될 수도 있음). 대체로, 스케줄링 엔티티 (202) 는 다운링크 송신들을 포함한 무선 통신 네트워크에서의 트래픽, 및 일부 예들에서, 하나 이상의 스케줄링된 엔티티들로부터 스케줄링 엔티티 (202) 로의 업링크 트래픽 (210) 을 스케줄링하는 것을 책임지는 노드 또는 디바이스이다. 대체로, 스케줄링된 엔티티 (204) 는 스케줄링 엔티티 (202) 와 같은 무선 통신 네트워크에서의 다른 엔티티로부터 스케줄링 정보 (예컨대, 허여), 동기화 또는 타이밍 정보, 또는 다른 제어 정보를 포함하지만 이에 한정되지 않는 제어 정보를 수신하는 노드 또는 디바이스이다.

[0041] 일부 예들에 있어서, 제 1 스케줄링된 엔티티 (204a) 및 제 2 스케줄링된 엔티티 (204b) 와 같은 스케줄링된 엔티티들이 직접 D2D 통신을 위해 사이드링크 신호들을 활용할 수도 있다. 사이드링크 신호들은 사이드링크 트래픽 (214) 및 사이드링크 제어 (216) 를 포함할 수도 있다. 사이드링크 제어 정보 (216) 는, 일부 예들에서, 송신 요청 (RTS), 소스 송신 신호 (STS), 및/또는 방향 선택 신호 (DSS) 와 같은 요청 신호를 포함할 수도 있다. 요청 신호는, 사이드링크 채널을 사이드링크 신호에 대해 이용가능하게 유지하기 위한 시간의 지속기간을 요청하기 위해 스케줄링된 엔티티 (204) 에 대해 제공할 수도 있다. 사이드링크 제어 정보 (216) 는 CTS (clear-to-send) 및/또는 목적지 수신 신호 (DRS) 와 같은 응답 신호를 더 포함할 수도 있다. 응답 신호는, 예컨대, 시간의 요청된 지속기간 동안 사이드링크 채널의 이용가능성을 표시하기 위해 스케줄링된 엔티티 (204) 에 대해 제공할 수도 있다. 요청 및 응답 신호들의 교환 (예컨대, 핸드셰이크) 은 사이드링크 통신들을 수행하는 상이한 스케줄링된 엔티티들로 하여금 사이드링크 트래픽 정보 (214) 의 통신 전에 사이드링크 채널의 이용가능성을 협상할 수 있게 할 수도 있다.

[0042] 무선 액세스 네트워크 (100) 에서의 에어 인터페이스는 하나 이상의 듀플렉싱 알고리즘들을 활용할 수도 있다. 듀플렉스는, 엔드포인트들 양자가 양방향들로 서로 통신할 수 있는 포인트-투-포인트 통신 링크를 지칭한다. 풀 듀플렉스는 엔드포인트들 양자가 서로 동시에 통신할 수 있음을 의미한다. 하프 듀플렉스는 오직 하나의 엔드포인트만이 정보를 다른 엔드포인트에 한번에 전송할 수 있음을 의미한다. 무선 링크에 있어서, 풀 듀플렉스 채널은 일반적으로 송신기 및 수신기의 물리적 격리, 및 적합한 간섭 소거 기술들에 의존한다. 풀 듀플렉스 예플레이션은, 주파수 분할 듀플렉스 (FDD) 또는 시간 분할 듀플렉스 (TDD) 를 활용함으로써 무선 링크들을 위해 자주 구현된다. FDD 에 있어서, 상이한 방향들에서의 송신들은 상이한 캐리어 주파수들에서 동작한다. TDD 에 있어서, 주어진 채널 상의 상이한 방향들에서의 송신들은 시간 분할 멀티플렉싱을 이용하여 서로 분리된다. 즉, 일부 시간들에서, 채널은 일 방향에서의 송신들에 전용되는 한편, 다른 시간들에서, 채널은 다른 방향에서의 송신들에 전용되고, 여기서, 방향은 매우 빠르게, 예를 들어, 슬롯 당 수회 변할 수도 있다.

[0043] 본 개시의 다양한 양태들이 도 3 에 개략적으로 예시된 OFDM 파형을 참조하여 설명될 것이다. 본 개시의 다양한 양태들은 본 명세서에서 하기에서 설명된 바와 실질적으로 동일한 방식으로 SC-FDMA 파형에 적용될 수도 있음이 당업자에 의해 이해되어야 한다. 즉, 본 개시의 일부 예들은 명료화를 위해 OFDM 링크에 초점을 맞출 수도 있지만, 동일한 원리들이 SC-FDMA 파형들에도 물론 적용될 수도 있음이 이해되어야 한다.

[0044] 이제 도 3 을 참조하면, OFDM 리소스 그리드를 도시한 예시적인 DL 서브프레임 (302) 의 확대도가 예시된다. 하지만, 당업자가 용이하게 인식할 바와 같이, 임의의 특정 어플리케이션에 대한 PHY 송신 구조는, 임의의 수의 팩터들에 의존하여, 본원에서 설명된 예로부터 변할 수도 있다. 여기서, 시간은 OFDM 심볼들의 단위들로 수평 방향에 있고; 주파수는 서브캐리어들의 단위들로 수직 방향에 있다.

[0045] 리소스 그리드 (304) 는 주어진 안테나 포트에 대한 시간-주파수 리소스들을 개략적으로 나타내기 위해 사용될 수도 있다. 즉, 이용가능한 다중의 안테나 포트들을 갖는 다중입력 다중출력 (MIMO) 구현에 있어서, 대응하는 다중 개수의 리소스 그리드들 (304) 이 통신을 위해 이용가능할 수도 있다. 리소스 그리드 (304) 는 다중의 리소스 엘리먼트들 (RE들) (306) 로 분할된다. 1 서브캐리어 × 1 심볼인 RE 는 시간-주파수 그리드의 최소의 이산 부분이며, 물리 채널 또는 신호로부터의 데이터를 나타내는 단일의 복수 값을 포함한다. 특정 구현에서 활용되는 변조에 의존하여, 각각의 RE 는 정보의 하나 이상의 비트들을 나타낼 수도 있다. 일부 예들에 있어서, RE들의 블록은, 주파수 도메인에서 임의의 적당한 수의 연속적인 서브캐리어들을 포함하는 물리 리소스 블록 (PRB) 또는 더 간단히 리소스 블록 (RB) (308) 으로서 지칭될 수도 있다. 일 예에 있어서, RB 는 12개의 서브캐리어들을 포함할 수도 있으며, 이는 사용된 뉴머롤로지 (numerology) 에 독립적인 수이다. 일부 예들에 있어서, 뉴머롤로지에 의존하여, RB 는 시간 도메인에서 임의의 적당한 수의 연속적인 OFDM 심볼들을 포함할 수도 있다. 본 개시 내에서, RB (308) 와 같은 단일 RB 가 전체적으로 단일 방향의 통신 (주어진 디바이스에 대한 송신 또는 수신 중 어느 하나) 에 대응한다고 가정된다.

- [0046] UE 는 일반적으로 리소스 그리드 (304) 의 오직 서브세트만을 활용한다. RB 는 UE 에 할당될 수 있는 리소스들의 최소 단위일 수도 있다. 따라서, UE 에 대해 스케줄링되는 RB들이 많을수록, 그리고 에어 인터페이스에 대해 선택된 변조 방식이 높을수록, UE 에 대한 데이터 레이트가 높아진다.
- [0047] 이 예시에 있어서, RB (308) 는 서브프레임 (302) 의 전체 대역폭보다 적게 점유하는 것으로서 도시되며, 일부 서브캐리어들은 RB (308) 상부 및 하부에 예시된다. 주어진 구현에 있어서, 서브프레임 (302) 은 임의의 수의 하나 이상의 RB들 (308) 에 대응하는 대역폭을 가질 수도 있다. 추가로, 이 예시에 있어서, RB (308) 는 서브프레임 (302) 의 전체 지속기간보다 적게 점유하는 것으로서 도시되지만, 이는 단지 하나의 가능한 예일 뿐이다.
- [0048] 각각의 1 ms 서브프레임 (302) 은 하나 또는 다중의 인접한 슬롯들로 이루어질 수도 있다. 도 4 에 도시된 예에 있어서, 하나의 서브프레임 (302) 은, 예시적인 예로서, 4개의 슬롯들 (310) 을 포함한다. 일부 예들에 있어서, 슬롯은 주어진 사이클릭 프리픽스 (CP) 길이를 갖는 OFDM 심볼들의 명시된 수에 따라 정의될 수도 있다. 예를 들어, 슬롯은 통상의 CP 를 갖는 7 또는 14개의 OFDM 심볼들을 포함할 수도 있다. 추가적인 예들은 더 짧은 지속기간 (예컨대, 하나 또는 2개의 OFDM 심볼들) 을 갖는 미니-슬롯들을 포함할 수도 있다. 이들 미니-슬롯들은, 일부 경우들에서, 동일한 또는 상이한 UE들에 대한 진행중인 슬롯 송신들을 위해 스케줄링된 리소스들을 점유하여 송신될 수도 있다.
- [0049] 슬롯들 (310) 중 하나의 확대도는 제어 영역 (312) 및 데이터 영역 (314) 을 포함하는 슬롯 (310) 을 예시한다. 일반적으로, 제어 영역 (312) 은 제어 채널들 (예컨대, PDCCH) 을 운반할 수도 있으며, 데이터 영역 (314) 은 데이터 채널들 (예컨대, PDSCH 또는 PUSCH) 을 운반할 수도 있다. 물론, 슬롯은 모든 DL, 모든 UL, 또는 적어도 하나의 DL 부분 및 적어도 하나의 UL 부분을 포함할 수도 있다. 도 3 에 예시된 구조는 사실상 단지 예시적인 것일 뿐이며, 상이한 슬롯 구조들이 활용될 수도 있고, 제어 영역(들) 및 데이터 영역(들)의 각각의 하나 이상을 포함할 수도 있다.
- [0050] 도 3 에 예시되지는 않지만, RB (308) 내의 다양한 RE들 (306) 은 제어 채널들, 공유 채널들, 데이터 채널들 등을 포함한 하나 이상의 물리 채널들을 운반하도록 스케줄링될 수도 있다. RB (308) 내의 다른 RE들 (306) 은 또한, 복조 레퍼런스 신호 (DMRS), 제어 레퍼런스 신호 (CRS), 또는 사운딩 레퍼런스 신호 (SRS) 를 포함하지만 이에 한정되지 않는 레퍼런스 신호들 또는 파일럿들을 운반할 수도 있다. 이들 파일럿들 또는 레퍼런스 신호들은, RB (308) 내에서 제어 및/또는 데이터 채널들의 코히어런트 복조/검출을 가능하게 할 수도 있는 대응하는 채널의 채널 추정을 수행하기 위해 수신 디바이스에 대해 제공할 수도 있다.
- [0051] DL 송신에 있어서, 송신 디바이스 (예컨대, 스케줄링 엔티티 (202)) 는 (예컨대, 제어 영역 (312) 내에서) 하나 이상의 RE들 (306) 을 할당하여, PBCH; PSS; SSS; 제어 포맷 표시자 (CFI) 를 운반하는 물리 제어 포맷 표시자 채널 (PCFICH); 물리 하이브리드 자동 반복 요청 (HARQ) 표시자 채널 (PHICH); 및/또는 물리 다운링크 제어 채널 (PDCCH) 등과 같은 하나 이상의 DL 제어 채널들을 포함한 DL 제어 정보 (208) 를 하나 이상의 스케줄링된 엔티티들 (204) 로 운반할 수도 있다. PCFICH 는 수신 디바이스가 PDCCH 를 수신 및 디코딩하는 것을 돕기 위한 정보를 제공한다. 서브프레임 또는 슬롯에서의 제어 OFDM 심볼들의 수 (N) 는 PCFICH 에서의 CFI 에 의해 시그널링된다. CFI 의 값은 채널 대역폭에 의존할 수도 있다. 예를 들어, 1.4 MHz 의 채널 대역폭에 대해, CFI 값은 (각각, 2, 3, 또는 4개의 제어 OFDM 심볼들을 표시하는) 2, 3, 또는 4 일 수도 있는 반면, 3 MHz 의 채널 대역폭에 대해, CFI 값은 (각각, 1, 2 또는 3개의 제어 OFDM 심볼들을 표시하는) 1, 2, 또는 3 일 수도 있다. 1.4 MHz 채널은, 주파수 도메인에서 더 적은 서브캐리어들이 존재하기 때문에, 3 MHz 채널보다 더 많은 제어 OFDM 심볼들을 요구할 수도 있다. CFI 값은 기지국 (스케줄링 엔티티) 에 의해 결정되고, 예를 들어, 셀에서의 활성 접속들의 수에 의존할 수도 있다.
- [0052] PCFICH 는, 예를 들어, 서브프레임 또는 슬롯의 제 1 OFDM 심볼에서 16개의 리소스 엘리먼트들 (RE들) 을 점유할 수도 있다. 16개의 RE들은 4개의 리소스 엘리먼트 그룹들 (REG들) 로 분할되며, 이들은 제 1 OFDM 심볼 내에 분산된다. PCFICH 의 각각의 REG 의 정확한 위치는 물리적 셀 ID, 리소스 블록 당 주파수 캐리어들의 수 및 채널 대역폭에서의 리소스 블록들의 수로부터 결정될 수도 있다.
- [0053] PDCCH 는 DL 및 UL 송신들에 대한 전력 제어 커맨드들, 스케줄링 정보, 허여, 및/또는 RE들의 할당을 포함하지만 이에 한정되지 않는 다운링크 제어 정보 (DCI) 를 운반한다. PDCCH 는 서브프레임 또는 슬롯의 제어 섹션에서 인접한 제어 채널 엘리먼트들 (CCE들) 의 집성을 통해 송신될 수도 있다. 일부 예들에 있어서, 하나의 CCE 는 9개의 연속적인 리소스 엘리먼트 그룹들 (REG들) 을 포함하며, 여기서, 각각의 REG 는 4개의 리소스 엘리먼트들 (RE들) 을 포함한다. 따라서, 하나의 CCE 는 36개의 RE들을 포함할 수도 있다. 일부 예들에

있어서, PDCCH 는, PDCCH 포맷 (또는 집성 레벨) 에 의존하여, 가변 수의 CCE들로부터 구축될 수도 있다. 각각의 PDCCH 포맷 (또는 집성 레벨) 은 상이한 DCI 길이를 지원한다. 일부 예들에 있어서, 각각, 1, 2, 4, 또는 8개의 인접한 CCE들에 대응하는 1, 2, 4 및 8 의 PDCCH 집성 레벨들이 지원될 수도 있다.

[0054] PDCCH 내의 DCI 는 하나 이상의 스케줄링된 엔티티들에 대한 다운링크 리소스 할당들 및/또는 업링크 리소스 할당들을 제공한다. 다중의 PDCCH들은 각각의 서브프레임 또는 슬롯으로 송신될 수도 있고, 각각의 PDCCH 는 사용자 특정 DCI 또는 공통 DCI (예컨대, 스케줄링된 엔티티들의 그룹에 브로드캐스트된 제어 정보) 를 운반할 수도 있다. 각각의 DCI 는, UE 로 하여금 PDCCH 에서 전송된 제어 정보의 타입을 결정하게 하기 위해, 특정 사용자 RNTI 또는 그룹 RNTI 일 수도 있는 무선 네트워크 임시 식별자 (RNTI) 와 스크램블링되는 사이클릭 리턴던시 체크 (CRC) 비트를 더 포함할 수도 있다.

[0055] UE 는 PDCCH 의 특정 집성 레벨을 알지 못하거나 또는 다중의 PDCCH들이 서브프레임 또는 슬롯에서 UE 에 대해 존재할 수도 있는지 여부를 알지 못하기 때문에, UE 는 PCFICH 의 CFI 에 의해 식별된 제 1 의 N개의 제어 OFDM 심볼들 내에서 다양한 디코딩 후보들의 블라인드 디코딩을 수행할 수도 있다. 각각의 디코딩 후보는 가정된 DCI 길이 (예를 들어, PDCCH 집성 레벨) 에 기초하여 하나 이상의 연속적인 CCE들의 집합을 포함한다. 블라인드 디코딩들의 수를 제한하기 위해, UE 특정 탐색 공간 및 공통 탐색 공간이 정의될 수도 있다. 탐색 공간들은, UE 가 각각의 PDCCH 포맷 조합에 대해 수행하는 블라인드 디코딩들의 수를 제한한다. 공통 탐색 공간은, UE들의 그룹에 공통인 제어 정보를 전송하기 위해 사용된 CCE들로 이루어진다. 따라서, 공통 탐색 공간은 셀에서의 모든 UE들에 의해 모니터링되고 서브프레임들 또는 슬롯들 사이에서 정적일 수도 있다. UE 특정 탐색 공간은 특정 UE들에 대한 제어 정보를 전송하기 위해 사용된 CCE들로 이루어진다. UE 특정 탐색 공간의 시작 포인트 (오프셋 또는 인덱스) 는 각각의 UE 에 대해 상이할 수도 있으며, 각각의 UE 는 다중의 UE 특정 탐색 공간들 (예를 들어, 각각의 집성 레벨에 대해 하나) 을 가질 수도 있다. UE 는, 적어도 하나의 유효한 DCI 가 UE 특정 탐색 공간(들) 내에서 UE 에 대해 존재하는지 여부를 결정하기 위해, 모든 집성 레벨들 및 대응하는 UE 특정 탐색 공간들에 걸쳐 블라인드 디코딩을 수행할 수도 있다.

[0056] 따라서, PDCCH 디코드 복잡도는 상이한 DCI 길이들의 수 그리고 공통 및 UE 특정 탐색 공간들의 사이즈들에 의해 도출될 수도 있다. 차세대 액세스 네트워크들에 있어서, 더 많은 또는 상이한 DCI 길이들이, 상이한 타입들의 사용자 데이터 트래픽 및 상이한 대역폭들을 지원하기 위해 요구될 수도 있다. 예를 들어, 업링크 허여들에 대해, 추가적인 DCI 길이들이 OFDM 및 SC-FDM 송신들 양자 모두를 지원하기 위해 필요할 수도 있다. 다른 예로서, 셀에서의 사용자 데이터 트래픽이 다운링크-중량형이면, 업링크 슬롯들에서의 탐색 공간이 UE 디코드 복잡도를 감소하기 위해 제한될 필요가 있을 수도 있다. PDCCH 프로세싱 타임라인이 사용자 데이터 트래픽 디코딩 타임라인에 영향을 미치기 때문에, 본 개시의 다양한 양태들에서, 탐색 공간은 사용자 데이터 트래픽 디코딩 타임라인을 개선하도록 최적화될 수도 있다.

[0057] PHICH 는 확인응답 (ACK) 또는 부정 확인응답 (NACK) 과 같은 HARQ 피드백 송신물들을 운반한다. HARQ 는 당업자에게 널리 공지된 기법이며, 여기서, 패킷 송신들의 무결성은 수신측에서, 예컨대, 체크섬 또는 사이클릭 리턴던시 체크 (CRC) 와 같은 임의의 적합한 무결성 체크 메커니즘을 활용하여, 정확도에 대해 체크될 수도 있다. 송신의 무결성이 확인되면, ACK 가 송신될 수도 있는 반면, 확인되지 않으면, NACK 가 송신될 수도 있다. NACK 에 응답하여, 송신 디바이스는, 체이스 결합, 중분 리턴던시 등을 구현할 수도 있는 HARQ 재송신물을 전송할 수도 있다.

[0058] UL 송신에 있어서, 송신 디바이스 (예컨대, 스케줄링된 엔티티 (204)) 는, 물리 업링크 제어 채널 (PUCCH) 과 같은 하나 이상의 UL 제어 채널들을 포함한 UL 제어 정보 (212) 를 스케줄링 엔티티 (202) 로 운반하기 위해 하나 이상의 RE들 (306) 을 활용할 수도 있다. UL 제어 정보는 파일럿들, 레퍼런스 신호들, 및 업링크 데이터 송신물들을 디코딩하는 것을 가능하게 하거나 또는 돕도록 구성된 정보를 포함한 다양한 패킷 타입들 및 카테고리들을 포함할 수도 있다. 일부 예들에 있어서, 제어 정보 (212) 는 스케줄링 요청 (SR), 즉, 업링크 송신들을 스케줄링하기 위한 스케줄링 엔티티 (202) 에 대한 요청을 포함할 수도 있다. 여기서, 제어 채널 (212) 상에서 송신된 SR 에 응답하여, 스케줄링 엔티티 (202) 는 업링크 패킷 송신들에 대한 리소스들을 스케줄링할 수도 있는 다운링크 제어 정보 (208) 를 송신할 수도 있다. UL 제어 정보는 또한, HARQ 피드백, 채널 상태 피드백 (CSF), 또는 임의의 다른 적합한 UL 제어 정보를 포함할 수도 있다.

[0059] 제어 정보에 추가하여, (예컨대, 데이터 영역 (314) 내의) 하나 이상의 RE들 (306) 이 사용자 데이터 트래픽에 대해 할당될 수도 있다. 그러한 트래픽은 하나 이상의 트래픽 채널들, 예컨대, DL 송신에 대해, 물리 다운링크 공유 채널 (PDSCH); 또는 UL 송신에 대해, 물리 업링크 공유 채널 (PUSCH) 상에서 운반될 수도 있다.

일부 예들에 있어서, 데이터 영역 (314) 내의 하나 이상의 RE들 (306) 은 주어진 셀로의 액세스를 가능하게 할 수도 있는 정보를 운반하는 시스템 정보 블록들 (SIB들) 을 운반하도록 구성될 수도 있다.

[0060] 업링크에서 송신된 레퍼런스 신호들의 2개의 주요 타입들은 업링크 복조 레퍼런스 신호 (DMRS) 및 사운딩 레퍼런스 신호 (SRS) 를 포함한다. 업링크 DMRS 는 PUSCH 및/또는 PUCCH 에서 업링크 송신들의 코히어런트 복조를 가능하게 한다. SRS 는 업링크 채널을 추정하기 위해 스케줄링 엔티티에 의해 사용될 수도 있으며, 이는 업링크 스케줄링, 전력 제어, 및 다운링크에서의 다이버시티 송신을 용이하게 할 수도 있다. 본 개시의 다양한 양태들에 있어서, 업링크 서브프레임 또는 슬롯 내의 SRS 의 위치는 업링크 사용자 데이터 트래픽의 디코딩 타임라인을 개선하도록 최적화될 수도 있다.

[0061] 도 4 및 도 5 는 일부 네트워크들에서 사용될 수도 있는 슬롯들 (400 및 500) 의 예들을 예시한다. 일부 예들에 있어서, 도 4 및 도 5 에 도시된 슬롯들 (400 및 500) 의 각각은 시간 도메인에서 송신 및 수신 부분들로 분할된 시간-주파수 리소스들을 포함하는 시간 분할 듀플렉싱된 슬롯이다. 예를 들어, 각각의 슬롯은 주파수 도메인에서의 복수의 연속적인 서브캐리어들 및 시간 도메인에서의 복수의 OFDM 심볼들을 포함할 수도 있다. 서브캐리어들의 수는, 예를 들어, 네트워크에 의해 지원되는 시스템 대역폭 또는 특정 스케줄링된 엔티티에 의해 지원되는 디바이스 대역폭에 의해 결정될 수도 있다. 각각의 슬롯 내의 OFDM 심볼들의 수는, 예를 들어, 네트워크에서의 시스템 요건들 및/또는 현재 슬롯을 위해 활용된 특정 슬롯 구조에 기초하여 결정될 수도 있다.

[0062] 도 4 는 본 개시의 일부 양태들에 따른, 다운링크 (DL) 중심 슬롯 (400) 의 일 예를 예시한 다이어그램이다. 도 4 에 도시된 예에 있어서, 시간은 수평축을 따라 예시되는 한편, 주파수는 수직축을 따라 예시된다. DL 중심 슬롯 (400) 의 시간-주파수 리소스들은 DL 버스트 (402), DL 트래픽 영역 (404) 및 UL 버스트 (408) 로 분할될 수도 있다.

[0063] DL 버스트 (402) 는 DL 중심 슬롯의 초기 또는 시작 부분에 존재할 수도 있다. DL 버스트 (402) 는 하나 이상의 채널들에 임의의 적합한 DL 정보를 포함할 수도 있다. 일부 예들에 있어서, DL 버스트 (402) 는 DL 중심 슬롯의 다양한 부분들에 대응하는 다양한 스케줄링 정보 및/또는 제어 정보를 포함할 수도 있다. 일부 구성들에 있어서, DL 버스트 (402) 는 물리 DL 제어 채널 (PDCCH) 일 수도 있다. DL 중심 슬롯은 또한, DL 트래픽 영역 (404) 을 포함할 수도 있다. DL 트래픽 영역 (404) 은 종종, DL 중심 슬롯의 페이로드로서 지칭될 수도 있다. DL 트래픽 영역 (404) 은 DL 사용자 데이터 트래픽을 스케줄링 엔티티 (202) (예컨대, gNB) 로부터 스케줄링된 엔티티 (204) (예컨대, UE) 로 통신하는데 활용되는 통신 리소스들을 포함할 수도 있다. 일부 구성들에 있어서, DL 트래픽 영역 (404) 은 물리 DL 공유 채널 (PDSCH) 을 포함할 수도 있다.

[0064] UL 버스트 (408) 는, 예를 들어, PUCCH 내에 업링크 제어 정보 (UCI) 를 포함할 수도 있다. 일부 예들에 있어서, UCI 는 DL 중심 슬롯의 다양한 다른 부분들에 대응하는 피드백 정보를 포함할 수도 있다. 예를 들어, UCI 는 제어 영역 (402) 및/또는 DL 트래픽 영역 (404) 에 대응하는 피드백 정보를 포함할 수도 있다. 피드백 정보의 비한정적인 예들은 ACK 신호, NACK 신호, HARQ 표시자, 및/또는 다양한 다른 적합한 타입들의 피드백 정보를 포함할 수도 있다. UCI 는 또한, 업링크 사용자 데이터 트래픽, 채널 품질 정보 (CQI), 다중입력 다중출력 (MIMO) 파라미터들, 및 다양한 다른 적합한 타입들의 정보에 대한 스케줄링 요청들을 포함할 수도 있다. UL 버스트 (406) 는 물리 랜덤 액세스 채널 (PRACH) 에 대한 랜덤 액세스 채널 (RACH) 절차들에 관한 정보와 같은 하나 이상의 다른 채널들에서의 다른 타입들의 정보를 더 포함할 수도 있다.

[0065] 도 4 에 예시된 바와 같이, DL 트래픽 영역 (404) 의 말단부는 UL 버스트 (408) 의 시작부로부터 시간적으로 분리될 수도 있다. 이러한 시간 분리는 갭, 가드 주기, 가드 인터벌, 및/또는 다양한 다른 적합한 용어들로서 종종 지칭될 수도 있으며, 이하에서는, 가드 주기 (GP) (406) 로서 지칭된다. 이러한 분리는 DL 통신 (예컨대, 스케줄링된 엔티티 (204) (예컨대, UE) 에 의한 수신 동작) 으로부터 UL 통신 (예컨대, 스케줄링된 엔티티 (204) (예컨대, UE) 에 의한 송신) 으로의 스위치-오버를 위한 시간을 제공한다. 당업자는 전술한 것이 DL 중심 슬롯의 단지 하나의 예일 뿐이며, 유사한 특징들을 갖는 대안적인 구조들이 본 명세서에서 설명된 양태들로부터 반드시 이탈할 필요없이도 존재할 수도 있음을 이해할 것이다.

[0066] 도 5 는 본 개시의 일부 양태들에 따른, 업링크 (UL) 중심 슬롯 (500) 의 일 예를 도시한 다이어그램이다. 도 5 에 도시된 예에 있어서, 시간은 수평축을 따라 예시되는 한편, 주파수는 수직축을 따라 예시된다. UL 중심 슬롯 (500) 의 시간-주파수 리소스들은 DL 버스트 (502), UL 트래픽 영역 (506) 및 UL 버스트 (508) 로 분할될 수도 있다.

- [0067] DL 버스트 (502) 는 UL 중심 슬롯의 초기 또는 시작 부분에 존재할 수도 있다. 도 5 에서의 DL 버스트 (502) 는 도 4 을 참조하여 상기 설명된 DL 버스트 (402) 와 유사할 수도 있다. UL 중심 슬롯은 또한, UL 트래픽 영역 (506) 을 포함할 수도 있다. UL 트래픽 영역 (506) 은 종종, UL 중심 슬롯의 페이로드로서 지칭될 수도 있다. UL 트래픽 영역 (506) 은 UL 사용자 데이터 트래픽을 스케줄링된 엔티티 (204) (예컨대, UE) 로부터 스케줄링 엔티티 (202) (예컨대, gNB) 로 통신하는데 활용되는 통신 리소스들을 포함할 수도 있다. 일부 구성들에 있어서, UL 트래픽 영역 (506) 은 물리 UL 공유 채널 (PUSCH) 일 수도 있다. 부가적으로, 일부 예들에 있어서, PUSCH 는 추가로, 피드백 정보, 스케줄링 요청들, 또는 비주기적 CQI 리포트와 같은 다양한 UCI 를 운반할 수도 있다. 도 5 에서의 UL 버스트 (508) 는 도 4 을 참조하여 상기 설명된 UL 버스트 (408) 와 유사할 수도 있다.
- [0068] 도 5 에 예시된 바와 같이, DL 버스트 (502) 의 말단부는 UL 트래픽 영역 (506) 의 시작부로부터 시간적으로 분리될 수도 있다. 이러한 시간 분리는 갭, 가드 주기, 가드 인터벌, 및/또는 다양한 다른 적합한 용어들로서 종종 지칭될 수도 있으며, 이하에서는, 가드 주기 (GP) (504) 로서 지칭된다. 이러한 분리는 DL 통신 (예컨대, 스케줄링된 엔티티 (204) (예컨대, UE) 에 의한 수신 동작) 으로부터 UL 통신 (예컨대, 스케줄링된 엔티티 (204) (예컨대, UE) 에 의한 송신 동작) 으로의 스위치-오버를 위한 시간을 제공한다. 당업자는 전술한 것이 UL 중심 슬롯의 단지 하나의 예일 뿐이며, 유사한 특징들을 갖는 대안적인 구조들이 본 명세서에서 설명된 양태들로부터 반드시 일탈할 필요없이도 존재할 수도 있음을 이해할 것이다. 일부 예들에 있어서, UL 중심 슬롯 (500) 은 DL 버스트 (502) 및 UL 트래픽 영역 (506) 또는 UL 버스트 (508) 중 오직 하나만을 포함할 수도 있다 (예컨대, 슬롯의 UL 영역은 오직 UL 제어 정보만을 포함할 수도 있음).
- [0069] 도 6 은 프로세싱 시스템 (614) 을 채용한 스케줄링 엔티티 (600) 에 대한 하드웨어 구현의 일 예를 예시한 블록 다이어그램이다. 예를 들어, 스케줄링 엔티티 (600) 는 도 1 및/또는 도 2 에 예시된 바와 같은 기지국 일 수도 있다. 다른 예에 있어서, 스케줄링 엔티티 (600) 는 도 1 및/또는 도 2 에 예시된 바와 같은 사용자 장비일 수도 있다.
- [0070] 스케줄링 엔티티 (600) 는 하나 이상의 프로세서들 (604) 을 포함하는 프로세싱 시스템 (614) 으로 구현될 수도 있다. 프로세서들 (604) 의 예들은 마이크로프로세서들, 마이크로제어기들, 디지털 신호 프로세서들 (DSP들), 필드 프로그래밍가능 게이트 어레이들 (FPGA들), 프로그래밍가능 로직 디바이스들 (PLD들), 상태 머신들, 게이트형 로직, 이산 하드웨어 회로들, 및 본 개시 전반에 걸쳐 설명된 다양한 기능성을 수행하도록 구성된 다른 적합한 하드웨어를 포함한다. 다양한 예들에 있어서, 스케줄링 엔티티 (600) 는 본 명세서에서 설명된 기능들 중 임의의 하나 이상을 수행하도록 구성될 수도 있다. 즉, 프로세서 (604) 는, 스케줄링 엔티티 (600) 에서 활용되는 바와 같이, 하기에서 설명되는 프로세스들 중 임의의 하나 이상을 구현하도록 사용될 수도 있다. 프로세서 (604) 는, 일부 경우들에서, 기저대역 또는 모뎀 칩을 통해 구현될 수도 있으며, 다른 구현들에서, 프로세서 (604) 는 그 자체가 기저대역 또는 모뎀 칩과 별개의 또는 그와 상이한 다수의 디바이스들을 포함할 수도 있다 (예를 들어, 그러한 시나리오에서는, 본 명세서에서 논의된 실시형태들을 달성하기 위해 협력하여 작동할 수도 있음). 그리고 상기 언급된 바와 같이, RF 체인들, 전력 증폭기들, 변조기들, 버퍼들, 인터리버들, 가산기들/합산기들 등을 포함하여 기저대역 모뎀 프로세서 외부의 다양한 하드웨어 배열들 및 컴포넌트들이 구현들에서 사용될 수 있다.
- [0071] 이 예에 있어서, 프로세싱 시스템 (614) 은 버스 (602) 에 의해 일반적으로 표현되는 버스 아키텍처로 구현될 수도 있다. 버스 (602) 는 프로세싱 시스템 (614) 의 특정 어플리케이션 및 전체 설계 제약들에 의존하는 임의의 수의 상호접속 버스들 및 브리지들을 포함할 수도 있다. 버스 (602) 는 (프로세서 (604) 에 의해 일반적으로 표현된) 하나 이상의 프로세서들, 메모리 (605), 및 (컴퓨터 관독가능 매체 (606) 에 의해 일반적으로 표현된) 컴퓨터 관독가능 매체들을 포함한 다양한 회로들을 함께 통신가능하게 커플링시킨다. 버스 (602) 는 또한, 당업계에 널리 공지되고 따라서 어떠한 추가로 설명되지 않을 타이밍 소스들, 주변기기들, 전압 레귤레이터들, 및 전력 관리 회로들과 같은 다양한 다른 회로들을 링크시킬 수도 있다. 버스 인터페이스 (608) 는 버스 (602) 와 트랜시버 (610) 간의 인터페이스를 제공한다. 트랜시버 (610) 는 송신 매체 상으로 다양한 다른 장치와 통신하는 수단을 제공한다. 장치의 본성에 의존하여, 옵션적인 사용자 인터페이스 (612) (예컨대, 키패드, 디스플레이, 스피커, 마이크로폰, 조이스틱) 가 또한 제공될 수도 있다.
- [0072] 프로세서 (604) 는 버스 (602) 를 관리하는 것, 및 컴퓨터 관독가능 매체 (606) 상에 저장된 소프트웨어의 실행을 포함한 일반 프로세싱을 책임진다. 소프트웨어는, 프로세서 (604) 에 의해 실행될 경우, 프로세싱 시스템 (614) 으로 하여금 임의의 특정 장치에 대해 하기에서 설명되는 다양한 기능들을 수행하게 한다. 컴퓨터 관독가능 매체 (606) 및 메모리 (605) 는 또한, 소프트웨어를 실행할 경우 프로세서 (604) 에 의해 조작되는 데

이터를 저장하기 위해 사용될 수도 있다.

[0073] 프로세싱 시스템에서의 하나 이상의 프로세서들 (604) 은 소프트웨어를 실행할 수도 있다. 소프트웨어는, 소프트웨어, 펌웨어, 미들웨어, 마이크로코드, 하드웨어 디스크립션 언어, 또는 기타 등등으로서 지칭되든 아니든, 명령들, 명령 세트들, 코드, 코드 세그먼트들, 프로그램 코드, 프로그램들, 서브프로그램들, 소프트웨어 모듈들, 어플리케이션들, 소프트웨어 어플리케이션들, 소프트웨어 패키지들, 루틴들, 서브루틴들, 오브젝트들, 실행가능물들, 실행 스템들, 절차들, 함수들 등을 의미하도록 넓게 해석될 것이다. 소프트웨어는 컴퓨터 관독가능 매체 (606) 상에 상주할 수도 있다.

[0074] 컴퓨터 관독가능 매체 (606) 는 비일시적인 컴퓨터 관독가능 매체일 수도 있다. 비일시적인 컴퓨터 관독가능 매체는, 예로서, 자기 저장 디바이스 (예를 들어, 하드 디스크, 플로피 디스크, 자기 스트립), 광학 디스크 (예를 들어, 콤팩트 디스크 (CD) 또는 디지털 다기능 디스크 (DVD)), 스마트 카드, 플래시 메모리 디바이스 (예를 들어, 카드, 스틱, 또는 키 드라이브), 랜덤 액세스 메모리 (RAM), 관독 전용 메모리 (ROM), 프로그래밍가능 ROM (PROM), 소거가능한 PROM (EPROM), 전기적으로 소거가능한 PROM (EEPROM), 레지스터, 착탈가능 디스크, 및 컴퓨터에 의해 액세스 및 관독될 수도 있는 소프트웨어 및/또는 명령들을 저장하기 위한 임의의 다른 적합한 매체를 포함한다. 컴퓨터 관독가능 매체는 또한, 예로서, 캐리어파, 송신 라인, 및 컴퓨터에 의해 액세스 및 관독될 수도 있는 소프트웨어 및/또는 명령들을 송신하기 위한 임의의 다른 적합한 매체를 포함할 수도 있다.

컴퓨터 관독가능 매체 (606) 는 프로세싱 시스템 (614) 내에 상주할 수도 있거나, 프로세싱 시스템 (614) 의 부에 있을 수도 있거나, 또는 프로세싱 시스템 (614) 을 포함한 다중의 엔티티들에 걸쳐 분산될 수도 있다.

컴퓨터 관독가능 매체 (606) 는 컴퓨터 프로그램 제품에서 구현될 수도 있다. 예로서, 컴퓨터 프로그램 제품은 패키징 재료들에 컴퓨터 관독가능 매체를 포함할 수도 있다. 당업자는 전체 시스템에 부과된 전체 설계 제약들 및 특정 어플리케이션에 의존하여 본 개시 전반에 걸쳐 제시되는 설명된 기능성을 최상으로 구현할 수 있는 방법을 인식할 것이다.

[0075] 본 개시의 일부 양태들에 있어서, 프로세서 (604) 는 다양한 기능들을 위해 구성된 회로부를 포함할 수도 있다.

예를 들어, 프로세서 (604) 는 시간-주파수 리소스들 (예컨대, 하나 이상의 리소스 엘리먼트들의 세트) 의 리소스 할당 또는 허여를 발생, 스케줄링, 및 수정하도록 구성되는 리소스 할당 및 스케줄링 회로부 (641) 를 포함할 수도 있다. 예를 들어, 리소스 할당 및 스케줄링 회로부 (641) 는, 사용자 데이터 트래픽 및/또는 제어 정보를 다중의 UE들 (스케줄링된 엔티티들) 로 및/또는 로부터 운반하기 위해, 복수의 시간 분할 듀플렉스 (TDD) 및/또는 주파수 분할 듀플렉스 (FDD) 서브프레임들 또는 슬롯들 내에서 시간-주파수 리소스들을 스케줄링할 수도 있다.

[0076] 리소스 할당 및 스케줄링 회로부 (641) 는 추가로, 업링크 중심 슬롯 내에서 사운딩 레퍼런스 신호 (SRS) 및 업링크 복조 레퍼런스 신호 (DMRS) 를 스케줄링하도록 구성될 수도 있다. 일부 예들에 있어서, SRS 는 업링크 중심 슬롯의 업링크 영역의 말단부에서 스케줄링될 수도 있다. 예를 들어, SRS 는 업링크 정보 (예컨대, 업링크 사용자 데이터 트래픽 또는 업링크 제어 정보 중 적어도 하나) 의 송신 이후에 스케줄링될 수도 있다.

업링크 중심 슬롯의 말단부에서 SRS 를 스케줄링하는 것은, 업링크 사용자 데이터 트래픽을 프로세싱하고 그리고 후속 슬롯 (예컨대, 다음 슬롯 또는 임의의 다른 후속 슬롯) 에의 삼입을 위한 확인응답 정보를 발생하기 위해, 스케줄링 엔티티에 대해 더 많은 시간을 제공할 수도 있다.

[0077] 일부 예들에 있어서, SRS 는 업링크 중심 슬롯의 업링크 영역의 시작부에서 스케줄링될 수도 있다. 예를 들어, SRS 는 업링크 정보 (예컨대, 업링크 사용자 데이터 트래픽 또는 업링크 제어 정보 중 적어도 하나) 의 송신 이전에 스케줄링될 수도 있다. 업링크 영역의 시작부에서 SRS 를 스케줄링하는 것은, 업링크 허여 시 업링크 사용자 데이터를 송신하기 전에 PDCCH 내의 업링크 허여를 디코딩 및 프로세싱하기 위해, 스케줄링된 엔티티에 대해 더 많은 시간을 제공할 수도 있다.

일부 예들에 있어서, SRS 는, 업링크 사용자 데이터 트래픽 및 업링크 제어 정보 (예컨대, PUSCH/PUCCH) 에 대해 더 양호한 업링크 채널 추정을 제공하도록 DMRS 이전에 배치될 수도 있다. 일부 예들에 있어서, SRS 는, 인접 셀에서 송신된 다운링크 중심 슬롯과 업링크 중심 슬롯 사이의 DMRS 정렬을 가능하게 하도록 DMRS 이후에 배치될 수도 있다. 리소스 할당 및 스케줄링 회로부 (641) 는 추가로, 리소스 할당 및 스케줄링 소프트웨어 (651) 와 협력하여 동작할 수도 있다.

[0078] 프로세서 (604) 는 다운링크 사용자 데이터 트래픽 및 제어 신호들/채널들을 발생 및 송신하도록 구성된 다운링크 (DL) 트래픽 및 제어 채널 발생 및 송신 회로부 (642) 를 더 포함할 수도 있다. 예를 들어, DL 트래픽 및 제어 채널 발생 및 송신 회로부 (642) 는 마스터 정보 블록들 (MIB들), 마스터 또는 다른 시스템 정보 블록들 (SIB들), 및/또는 무선 리소스 제어 (RRC) 접속 또는 구성 메시지들, 및 다양한 채널들, 예컨대, (MIB 및/또

는 SIB 를 운반할 수도 있는) PBCH, PSS, SSS, 및/또는 물리 하이브리드 자동 반복 요청 (HARQ) 표시자 채널 (PHICH) 을 발생하도록 구성될 수도 있다.

[0079] DL 트래픽 및 제어 채널 발생 및 송신 회로부 (642) 는 추가로, 업링크 중심 슬롯 내에서 SRS 의 위치 (배치) 를 표시하는 사운딩 레퍼런스 신호 (SRS) 정보 (635) 를 발생하고 SRS 정보 (635) 를 셀 내의 스케줄링된 엔티티들에 브로드캐스트하도록 구성될 수도 있다. 일부 예들에 있어서, SRS 정보 (635) 는 하나 이상의 슬롯들의 다운링크 제어 영역 내에서 (예컨대, PDCCH 의 DCI 내에서) 동적으로 송신될 수도 있다. 다른 예들에 있어서, SRS 정보 (635) 는 MIB, SIB, 및/또는 RRC 구성 메시지 내에서 준정적으로 송신될 수도 있다. SRS 정보 (635) 는, 예를 들어, 메모리 (605) 내에 유지될 수도 있다.

[0080] DL 트래픽 및 제어 채널 발생 및 송신 회로부 (642) 는 추가로, 다운링크 사용자 데이터 트래픽을 포함한 물리 다운링크 공유 채널 (PDSCH) 을 발생하도록 구성될 수도 있다. 부가적으로, DL 트래픽 및 제어 채널 발생 및 송신 회로부 (642) 는, DL 사용자 데이터 트래픽 및/또는 제어 정보에 할당된 리소스들에 따라, DL 사용자 데이터 트래픽 및/또는 제어 정보를 스케줄링하고 DL 사용자 데이터 트래픽 및/또는 제어 정보를 하나 이상의 서브프레임들 또는 슬롯들 내의 시간 분할 듀플렉스 (TDD) 또는 주파수 분할 듀플렉스 (FDD) 캐리어 상으로 배치하도록, 리소스 할당 및 스케줄링 회로부 (641) 와 협력하여 동작할 수도 있다. DL 트래픽 및 제어 채널 발생 및 송신 회로부 (642) 는 추가로, 시간 분할 멀티플렉싱 (TDM), 코드 분할 멀티플렉싱 (CDM), 주파수 분할 멀티플렉싱 (FDM), 직교 주파수 분할 멀티플렉싱 (OFDM), 스파스 코드 멀티플렉싱 (SCM), 또는 다른 적합한 멀티플렉싱 방식들을 활용하여 DL 송신들을 멀티플렉싱하도록 구성될 수도 있다.

[0081] DL 트래픽 및 제어 채널 발생 및 송신 회로부 (642) 는 추가로, 제어 포맷 표시자 (CFI) 를 포함한 물리 제어 포맷 표시자 채널 (PCFICH) 을 발생하도록 구성될 수도 있다. CFI 는 현재의 서브프레임 또는 슬롯에서 N개의 제어 OFDM 심볼들을 운반할 수도 있다. DL 트래픽 및 제어 채널 발생 및 송신 회로부 (642) 는, 예를 들어, 채널 대역폭 및/또는 셀에서의 활성 접속들 (예컨대, 활성 UE들) 의 수에 기초하여 CFI 의 값을 결정할 수도 있다. 예를 들어, 1.4 MHz 의 채널 대역폭에 대해, CFI 값은 (각각, 2, 3, 또는 4개의 제어 OFDM 심볼들을 표시하는) 2, 3, 또는 4 일 수도 있는 반면, 3 MHz 의 채널 대역폭에 대해, CFI 값은 (각각, 1, 2 또는 3 개의 제어 OFDM 심볼들을 표시하는) 1, 2, 또는 3 일 수도 있다. DL 트래픽 및 제어 채널 발생 및 송신 회로부 (642) 는 추가로, 현재의 서브프레임 또는 슬롯의 제 1 OFDM 심볼 내에 분산된 4개의 리소스 엘리먼트 그룹들 (REG들) 의 세트에 PCFICH 를 맵핑하기 위해 리소스 할당 및 스케줄링 회로부 (641) 와 협력하여 동작할 수도 있다.

[0082] DL 트래픽 및 제어 채널 발생 및 송신 회로부 (642) 는 추가로, 다운링크 제어 정보 (DCI) 를 포함한 물리 다운링크 제어 채널 (PDCCH) 을 발생하도록 구성될 수도 있다. 일부 예들에 있어서, DCI 는 다운링크 데이터에 대한 다운링크 리소스들의 할당 또는 하나 이상의 스케줄링된 엔티티들에 대한 업링크 또는 사이드링크 리소스들의 허여를 표시하는 제어 정보를 포함할 수도 있다. DL 트래픽 및 제어 채널 발생 및 송신 회로부 (642) 는 추가로, UE ID (예컨대, 특정 UE ID 또는 그룹 UE ID) 로 스크램블링되는 DCI 내의 CRC 코드를 발생할 수도 있다.

[0083] DL 트래픽 및 제어 채널 발생 및 송신 회로부 (642) 는 추가로, 슬롯의 제 1 의 N개의 OFDM 심볼들에서의 인접한 제어 채널 엘리먼트들 (CCE들) 의 집성에 PDCCH 를 맵핑하기 위해 리소스 할당 및 스케줄링 회로부 (641) 와 협력하여 동작할 수도 있으며, 여기서, N 은 CFI 에 의해 결정된다. 일부 예들에 있어서, PDCCH 를 송신하는데 사용되는 CCE들의 수는 DCI 길이에 기초하여 가변적일 수도 있다. 부가적으로, PDCCH 에 할당된 CCE들은 공통 또는 UE 특정 탐색 공간에 대응할 수도 있다. 본 개시의 다양한 양태들에 있어서, 탐색 공간의 사이즈는 하나 이상의 고정된 또는 시변하는 파라미터들에 기초하여 최적화될 수도 있다. 예를 들어, PDCCH 에 할당된 탐색 공간의 사이즈는, 하기에서 더 설명되는 바와 같이, 슬롯에 관련된 슬롯 정보에 기초하여 선택될 수도 있다. DL 트래픽 및 제어 채널 발생 및 송신 회로부 (642) 는 추가로, DL 데이터 및 제어 채널 발생 및 송신 소프트웨어 (652) 와 협력하여 동작할 수도 있다.

[0084] 프로세서 (604) 는, 각각 상이한 슬롯 정보에 대응하는 하나 이상의 탐색 공간들을 정의하도록 구성된 탐색 공간 관리 회로부 (643) 를 더 포함할 수도 있다. 예를 들어, 슬롯 정보는 슬롯의 타입 (예컨대, 업링크 중심 또는 다운링크 중심), 슬롯에서 송신된 사용자 데이터 트래픽의 타입, 슬롯에서 서빙되는 스케줄링된 엔티티들의 수 (예컨대, 슬롯에서 사용자 데이터 트래픽을 송신/수신하는 스케줄링된 엔티티들의 수), 슬롯 내에 포함된 미니-슬롯들의 수, 사용자 특정 슬롯 속성들, 및/또는 슬롯을 식별하는 슬롯 인덱스를 포함하지만 이에 한정되지 않는 슬롯의 하나 이상의 속성들을 표시할 수도 있다.

- [0085] 일부 예들에 있어서, (예컨대, DL 버스트에서 송신된 PDCCH 내의) 하나 이상의 업링크 탐색 공간들은 업링크 중심 슬롯들에 대해 정의될 수도 있고, (예컨대, DL 버스트에서 송신된 PDCCH 내의) 하나 이상의 다운링크 탐색 공간들은 다운링크 중심 슬롯들에 대해 정의될 수도 있다. 업링크 및 다운링크 탐색 공간들의 사이즈는 동일하거나 상이할 수도 있다. 일부 예들에 있어서, 업링크 및 다운링크 탐색 공간들은 공통 탐색 공간들과 연관된다. 다른 예들에 있어서, 업링크 및 다운링크 탐색 공간 사이즈들은 UE 특정 탐색 공간들과 연관된다. 부가적으로, 다중의 업링크 탐색 공간들 및 다운링크 탐색 공간들은 각각 특정 DCI 사이즈 (집성 레벨)에 대해 정의될 수도 있다. 집성 레벨들은 업링크 및 다운링크 상에서 동일하거나 또는 업링크 및 다운링크 상에서 상이할 수도 있다. 예를 들어, 업링크 상에서 OFDM 및 SC-FDM 송신들 양자 모두를 지원하기 위해 다운링크 중심 슬롯들에 대한 것보다 업링크 중심 슬롯들에 대해 정의된 더 많은 업링크 탐색 공간들 (예컨대, 더 많은 집성 레벨들)이 존재할 수도 있다. 다른 예로서, 하나 이상의 감소된 사이즈의 업링크 탐색 공간들은 업링크 중심 슬롯들에서 탐색 공간을 제한하도록 정의되고, 이에 의해, PDCCH 디코딩 복잡도를 감소시킬 수도 있다. 이는, 예를 들어, 다량의 다운링크 사용자 데이터 트래픽을 갖는 셀들에서 유리할 수도 있다.
- [0086] 일부 예들에 있어서, 탐색 공간들은, 하나 이상의 탐색 공간들이 다른 탐색 공간의 서브세트들이 되도록 정의될 수도 있다. 예를 들어, 큰 탐색 공간은 슬롯의 제 1 속성에 대응하여 정의될 수도 있고, 큰 탐색 공간 내의 더 작은 탐색 공간은 슬롯의 제 2 속성에 대응하여 정의될 수도 있다. 이 예에 있어서, 큰 탐색 공간에 대해 정의된 리소스 엘리먼트들 (CCE들)은 작은 탐색 공간에 대해 정의된 리소스 엘리먼트들 (CCE들)을 포함할 수도 있다. 일부 예들에 있어서, 큰 탐색 공간은 다운링크 중심 슬롯에 대응할 수도 있는 한편, 더 작은 탐색 공간은 업링크 중심 슬롯에 대응할 수도 있다. 다운링크 중심 탐색 공간 내에서 업링크 중심 탐색 공간을 정의함으로써, 스케줄링된 엔티티는, 슬롯의 타입 (예컨대, 업링크 중심 또는 다운링크 중심)이 알려지지 않으면 필요한 디코딩 후보들을 여전히 블라인드 디코딩 가능할 수도 있다.
- [0087] 일부 예들에 있어서, 상이한 탐색 공간들은 슬롯에서 서빙되는 스케줄링된 엔티티들의 상이한 수들 (예컨대, 슬롯에서 사용자 데이터 트래픽을 송신/수신하는 스케줄링된 엔티티들의 상이한 수들)에 대해 정의될 수도 있다. 예를 들어, 스케줄링된 엔티티들의 임계 수가 슬롯에 대해 정의될 수도 있다. 슬롯에서 사용자 데이터 트래픽을 송신/수신하는 스케줄링된 엔티티들의 수가 스케줄링된 엔티티들의 임계 수보다 크면 (또는 크거나 같으면), 슬롯에서 송신될 필요가 있는 DCI의 수를 수용하기 위해 더 큰 탐색 공간이 활용될 수도 있다. 하지만, 슬롯에서 사용자 데이터 트래픽을 송신/수신하는 스케줄링된 엔티티들의 수가 스케줄링된 엔티티들의 임계 수보다 작으면 (또는 작거나 같으면), 더 작은 탐색 공간이 활용될 수도 있다.
- [0088] 일부 예들에 있어서, 탐색 공간들은 특정 슬롯들에 대해 정의될 수도 있다. 예를 들어, 하나 이상의 슬롯들에 대한 탐색 공간 사이즈는, 특정 탐색 공간이 슬롯을 식별하는 특정 슬롯 인덱스와 연관될 수도 있도록 미리 정의될 수도 있다. 일 예로서, 하나 이상의 슬롯들은 큰 대역폭의 사용자 데이터 트래픽을 위해 예약될 수도 있고, 특정 탐색 공간이 이들 슬롯들에 대해 정의될 수도 있다. 일반적으로, 큰 대역폭의 사용자 데이터 트래픽을 운반하는 슬롯에 의해 서빙되는 스케줄링된 엔티티들의 수가 적을 수도 있으며, 따라서, 더 작은 탐색 공간이 이러한 타입의 슬롯에 대해 정의될 수도 있다.
- [0089] 일부 예들에 있어서, 탐색 공간들은, 슬롯이 미니-슬롯들을 포함하는지 여부에 기초하여 정의될 수도 있다. 슬롯이 2 이상의 미니-슬롯들을 포함하면, 각각은 별도의 스케줄링을 요구할 수 있으며, 따라서, 슬롯에서 필요한 PDCCH 리소스들의 양을 증가시킬 수도 있다. 따라서, 미니-슬롯들을 포함하는 슬롯에 대한 탐색 공간 사이즈는, 어떠한 미니-슬롯들도 포함하지 않는 슬롯보다 클 수도 있다. 부가적으로, 탐색 공간 사이즈는 슬롯 내에 포함된 미니-슬롯들의 수에 기초하여 변할 수도 있다.
- [0090] 일부 예들에 있어서, 상이한 탐색 공간 사이즈들은 모든 스케줄링된 엔티티들에 대해 또는 오직 특정 스케줄링된 엔티티들에 대해서만 정의될 수도 있다. 예를 들어, 슬롯에서의 공통 및/또는 UE 특정 탐색 공간은 각각의 스케줄링된 엔티티에 대해 별도로 구성될 수도 있거나 또는 모든 스케줄링된 엔티티들에 대해 동일할 수도 있다. 부가적으로, 상이한 탐색 공간 사이즈들은 상기 열거된 슬롯 속성들 중 2개 이상에 기초하여 또는 임의의 다른 적합한 슬롯 속성에 기초하여 정의될 수도 있다.
- [0091] 일부 예들에 있어서, 하나 이상의 슬롯들의 탐색 공간은 비어있을 수도 있다. 예를 들어, 반지속적 스케줄링 (SPS)에 있어서, 스케줄링된 엔티티는 다운링크 할당들 또는 업링크 허여들의 주기성으로 사전 구성될 수도 있다. 일단 구성되면, 스케줄링된 엔티티는, 주기성에 따라, 정규의 인터벌로 다운링크 송신물들을 수신하거나 또는 정규의 인터벌로 업링크 송신물들을 송신할 수도 있다. 따라서, SPS 동안, 리소스 할당들은 고정

된 상태로 남아 있을 수도 있고, 그에 따라, DCI 는 SPS 송신물들을 운반하는 슬롯들 내에 포함될 필요가 없을 수도 있다.

[0092] 일부 예들에 있어서, 탐색 공간 관리 회로부 (643) 는 개별 탐색 공간들 및 개별 탐색 공간들의 각각에 대한 대응하는 슬롯 정보 (예컨대, 슬롯 속성들) 를, 메모리 (605) 내의 탐색 공간 정보 (630) 로서 유지할 수도 있다.

탐색 공간 관리 회로부 (643) 는 추가로, 탐색 공간 정보를 셀 내의 스케줄링된 엔티티에 준정적으로 송신하기 위해 DL 트래픽 및 제어 채널 발생 및 송신 회로부 (642) 와 협력하여 동작할 수도 있다. 예를 들어, 탐색 공간 관리 회로부 (643) 는 MIB, SIB, 및/또는 RRC 구성 메시지 내의 탐색 공간 정보를 송신할 수도 있다.

[0093] 일부 예들에 있어서, 하나 이상의 슬롯 속성들에 대한 슬롯 정보는 셀에서 고정될 수도 있고, 따라서, 스케줄링된 엔티티로 하여금 수신된 탐색 공간 정보에 기초하여 특정 슬롯에 대한 탐색 공간을 식별할 수 있게 할 수도 있다.

예를 들어, 하나 이상의 슬롯들은 다운링크 중심 또는 업링크 중심으로서 또는 큰 대역폭의 사용자 데이터 트래픽을 운반하는 것으로서 고정될 수도 있고, 따라서, 스케줄링된 엔티티로 하여금 슬롯 인덱스에 대한 지식으로 탐색 공간을 식별할 수 있게 할 수도 있다.

[0094] 일부 예들에 있어서, 탐색 공간 관리 회로부 (643) 는, 슬롯에 대한 슬롯 정보 (예컨대, 선택된 탐색 공간에 대응하는 슬롯 속성들) 를 스케줄링된 엔티티들로 송신하기 위해 DL 트래픽 및 제어 채널 발생 및 송신 회로부 (642) 와 협력하여 동작하도록 구성될 수도 있다.

현재 슬롯에 대한 슬롯 정보는 이전 슬롯 내에서, 또는 예를 들어 PCFICH 와 같은 현재 슬롯 내에서 송신된 오버헤드 채널 내에서, 송신될 수도 있다. 예를 들어, 이러한 오버헤드 채널은, 현재 슬롯이 다운링크 중심 슬롯인지 또는 업링크 중심 슬롯인지를 표시할 수도 있다.

탐색 공간 관리 회로부 (643) 는 추가로, 탐색 공간 관리 소프트웨어 (653) 와 협력하여 동작할 수도 있다.

[0095] 프로세서 (604) 는, 하나 이상의 스케줄링된 엔티티들로부터 업링크 제어 채널들 및 업링크 트래픽 채널들을 수신 및 프로세싱하도록 구성된 업링크 (UL) 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (644) 를 더 포함할 수도 있다.

예를 들어, UL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (644) 는 스케줄링된 엔티티로부터 스케줄링 요청을 수신하도록 구성될 수도 있다. UL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (644) 는 추가로, 스케줄링 요청을 프로세싱을 위해 리소스 할당 및 스케줄링 회로부 (641) 에 제공하도록 구성될 수도 있다. UL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (644) 는 추가로, 하나 이상의 스케줄링된 엔티티들로부터 업링크 사용자 데이터 트래픽을 수신하도록 구성될 수도 있다.

[0096] 본 개시의 다양한 양태들에 있어서, UL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (644) 는 추가로, 셀에서 브로드캐스트된 SRS 정보 (635) 에 따라 슬롯의 업링크 영역 내에서 사운딩 레퍼런스 신호 (SRS) 를 수신하도록 구성될 수도 있다.

일반적으로, UL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (644) 는 수신된 UL 제어 정보에 따라 UL 트래픽 송신들, DL 트래픽 송신들 및/또는 DL 트래픽 재송신들을 스케줄링하도록 리소스 할당 및 스케줄링 회로부 (641) 와 협력하여 동작할 수도 있다. UL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (644) 는 추가로, UL 트래픽 및 제어 채널 수신 및 프로세싱 소프트웨어 (654) 와 협력하여 동작할 수도 있다.

[0097] 도 7 은 프로세싱 시스템 (714) 을 채용한 예시적인 스케줄링된 엔티티 (700) 에 대한 하드웨어 구현의 일 예를 예시한 개념 다이어그램이다. 본 개시의 다양한 양태들에 따르면, 엘리먼트, 또는 엘리먼트의 임의의 부분, 또는 엘리먼트들의 임의의 조합은, 하나 이상의 프로세서들 (704) 을 포함하는 프로세싱 시스템 (714) 으로 구현될 수도 있다.

예를 들어, 스케줄링된 엔티티 (700) 는 도 1 및 도 2 중 임의의 하나 이상에서 예시된 바와 같은 사용자 장비 (UE) 일 수도 있다.

[0098] 프로세싱 시스템 (714) 은 버스 인터페이스 (708), 버스 (702), 메모리 (705), 프로세서 (704), 및 컴퓨터 판독 가능 매체 (706) 를 포함하여, 도 6 에 예시된 프로세싱 시스템 (614) 과 실질적으로 동일할 수도 있다. 더욱이, 스케줄링된 엔티티 (700) 는 도 6 에서 상기 설명된 것들과 실질적으로 유사한 사용자 인터페이스 (712) 및 트랜시버 (710) 를 포함할 수도 있다.

즉, 프로세서 (704) 는, 스케줄링된 엔티티 (700) 에서 활용된 바와 같이, 하기에서 설명되는 프로세스들 중 임의의 하나 이상을 구현하는데 사용될 수도 있다.

[0099] 본 개시의 일부 양태들에 있어서, 프로세서 (704) 는, UL 제어 채널 상에서 업링크 제어/피드백/확인응답 정보를 발생 및 송신하도록 구성된 업링크(UL) 트래픽 및 제어 채널 발생 및 송신 회로부 (741) 를 포함할 수도 있다.

예를 들어, UL 트래픽 및 제어 채널 발생 및 송신 회로부 (741) 는 업링크 제어 채널 (예컨대, 물리 업링크 제어 채널 (PUCCH)) 을 발생 및 송신하도록 구성될 수도 있다. UL 트래픽 및 제어 채널 발생 및 송신 회로부 (741) 는 추가로, 업링크 허여에 따라 UL 트래픽 채널 (예컨대, PUSCH) 상에서 업링크 사용자 데이터 트

래픽을 발생 및 송신하도록 구성될 수도 있다.

- [0100] UL 트래픽 및 제어 채널 발생 및 송신 회로부 (741) 는 추가로, 업링크 중심 슬롯 내에서 사운딩 레퍼런스 신호 및 복조 레퍼런스 신호를 발생 및 송신하도록 구성될 수도 있다. 일부 예들에 있어서, SRS 는 업링크 중심 슬롯의 업링크 영역의 시작부 또는 말단부에서 송신될 수도 있다. 예를 들어, SRS 는 업링크 정보 (예컨대, 업링크 사용자 데이터 트래픽 및 업링크 제어 정보 중 적어도 하나) 의 송신 이전 또는 이후에 송신될 수도 있다. 일부 예들에 있어서, SRS 는, 업링크 사용자 데이터 트래픽 및 업링크 제어 정보 (예컨대, PUSCH/PUCCH) 에 대해 더 양호한 업링크 채널 추정을 제공하도록 DMRS 이전에 배치될 수도 있다. 일부 예들에 있어서, SRS 는, 인접 셀에서 송신된 다운링크 중심 슬롯과 업링크 중심 슬롯 사이의 DMRS 정렬을 가능하게 하도록 DMRS 이후에 배치될 수도 있다. UL 트래픽 및 제어 채널 발생 및 송신 회로부 (741) 는 UL 트래픽 및 제어 채널 발생 및 송신 소프트웨어 (751) 와 협력하여 동작할 수도 있다.
- [0101] 프로세서 (704) 는 트래픽 채널 (예컨대, PDSCH) 상에서 다운링크 사용자 데이터 트래픽을 수신 및 프로세싱하고 그리고 하나 이상의 다운링크 제어 채널들 상에서 제어 정보를 수신 및 프로세싱하도록 구성된 다운링크 (DL) 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 를 더 포함할 수도 있다. 예를 들어, DL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 는 현재 슬롯 내에서 물리 제어 포맷 표시자 채널 (PCFICH), 물리 하이브리드 자동 반복 요청 (HARQ) 표시자 채널 (PHICH), 또는 물리 다운링크 제어 채널 (PDCCH) 중 하나 이상을 수신하도록 구성될 수도 있다. 일부 예들에 있어서, 수신된 다운링크 사용자 데이터 트래픽 및/또는 제어 정보는 메모리 (705) 내의 데이터 버퍼 (715) 에 일시적으로 저장될 수도 있다.
- [0102] DL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 는 추가로, 업링크 중심 슬롯 내에서 SRS 의 위치 (배치) 를 표시하는 사운딩 레퍼런스 신호 (SRS) 정보 (735) 를 수신하도록 구성될 수도 있다. 일부 예들에 있어서, SRS 정보 (735) 는 하나 이상의 슬롯들의 다운링크 제어 영역 내에서 (예컨대, PDCCH 의 DCI 내에서) 동적으로 수신될 수도 있다. 다른 예들에 있어서, SRS 정보 (735) 는 MIB, SIB, 및/또는 RRC 구성 메시지 내에서 준정적으로 수신될 수도 있다. DL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 는 추가로, SRS 및 DMRS 를 발생 및 송신할 때 UL 트래픽 및 제어 채널 발생 및 송신 회로부 (741) 에 의한 사용을 위해 예를 들어 메모리 (705) 내에 SRS 정보 (735) 를 저장하도록 구성될 수도 있다.
- [0103] DL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 는 추가로, 슬롯에 관련된 슬롯 정보에 기초하여 슬롯의 제 1 의 N개의 심볼들 내의 (예를 들어, 제어 영역 내의) 하나 이상의 탐색 공간들을 식별하도록 구성될 수도 있다. 슬롯 정보는 슬롯의 타입 (예컨대, 업링크 중심 또는 다운링크 중심), 슬롯에서 송신된 사용자 데이터 트래픽의 타입, 슬롯에서 서빙되는 스케줄링된 엔티티들의 수 (예컨대, 슬롯에서 사용자 데이터 트래픽을 송신/수신하는 스케줄링된 엔티티들의 수), 슬롯 내에 포함된 미니-슬롯들의 수, 사용자 특정 슬롯 속성들, 및/또는 슬롯을 식별하는 슬롯 인덱스를 포함하지만 이에 한정되지 않는 슬롯의 하나 이상의 속성들을 표시할 수도 있다. 슬롯 정보는 알려질 수도 있거나 (예컨대, 슬롯 인덱스가 알려질 수도 있음), 현재 슬롯 내에서 (예컨대, PCFICH 와 같은 오버헤드 채널 내에서) 수신될 수도 있거나, 또는 이전 슬롯 내에서 (예컨대, 이전 슬롯의 PDCCH 또는 다른 제어 신호 내에서) 수신될 수도 있다.
- [0104] DL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 는 추가로, 예를 들어, 메모리 (705) 에 저장될 수도 있는 탐색 공간 정보 (730) 와 슬롯에 대한 슬롯 정보를 비교하도록 구성될 수도 있다. 탐색 공간 정보 (730) 는 개별 탐색 공간들 및 개별 탐색 공간들의 각각에 대한 대응하는 슬롯 정보를 표시할 수도 있다. 일부 예들에 있어서, DL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 는 하나 이상의 브로드캐스트 신호들 내의 탐색 공간 정보 (730) 를 수신할 수도 있다. 예를 들어, 탐색 공간 정보 (730) 는 하나 이상의 MIB들, SIB들, 및/또는 RRC 구성 메시지들 내에서 수신될 수도 있다. DL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 는 현재 슬롯 내의 특정 탐색 공간(들)을 식별하기 위해 현재 슬롯의 슬롯 정보를 탐색 공간 정보 (730) 와 비교할 수도 있다. 식별된 탐색 공간(들)은 공통 탐색 공간들 및/또는 UE 특정 탐색 공간들일 수도 있다. 부가적으로, 각각의 탐색 공간에 대한 슬롯의 제어 영역 내의 시작 포인트 (또는 오프셋) 는 스케줄링된 엔티티에 특정될 수도 있다.
- [0105] 각각의 탐색 공간은 복수의 디코딩 후보들을 포함하는 리소스 엘리먼트들 (예컨대, 인접한 CCE들) 의 세트에 대응한다. 각각의 식별된 탐색 공간에 대해, DL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 는 추가로, 탐색 공간 내의 리소스 엘리먼트들을 복조하고, 디코딩 후보들의 블라인드 디코딩을 수행하여 적어도 하나의 유효한 DCI 가 탐색 공간 내에 스케줄링된 엔티티 (700) 에 대해 존재하는지 여부를 결정하도록 구성될 수도 있다. 예를 들어, 각각의 디코딩 후보에 대해, DL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 는

CRC 가 적절한 UE ID (예컨대, 스케줄링된 엔티티 (700) 에 특정한 ID 또는 스케줄링된 엔티티와 연관된 그룹 ID) 로 성공적으로 디코딩되었는지 여부를 체크하고, 성공적으로 디코딩되었으면, 디코딩 후보가 유효한 DCI 를 나타냄 (예컨대, 스케줄링된 엔티티에 대한 DCI 를 갖는 PDCCH를 포함함) 을 결정할 수도 있다.

[0106] 일부 예들에 있어서, DL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 는, 슬롯이 업링크 중심 슬롯임을 슬롯 정보가 표시할 경우, (예컨대, DL 버스트에서 송신된 PDCCH 내의) 하나 이상의 업링크 탐색 공간들을 식별하도록 구성될 수도 있다. DL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 는, 슬롯이 다운링크 중심 슬롯임을 슬롯 정보가 표시할 경우, (예컨대, DL 버스트에서 송신된 PDCCH 내의) 하나 이상의 다운링크 탐색 공간들을 식별하도록 구성될 수도 있다. 업링크 및 다운링크 탐색 공간들의 사이즈는 동일하거나 상이할 수도 있다. 일부 예들에 있어서, 업링크 및 다운링크 탐색 공간들은 공통 탐색 공간들과 연관된다. 다른 예들에 있어서, 업링크 및 다운링크 탐색 공간 사이즈들은 UE 특정 탐색 공간들과 연관된다.

[0107] 일부 예들에 있어서, DL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 는, 다른 탐색 공간의 서브세트들인 하나 이상의 탐색 공간들을 식별하도록 구성될 수도 있다. 예를 들어, DL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 는, 슬롯이 다운링크 중심 슬롯임을 슬롯 정보가 표시할 경우 큰 탐색 공간을 식별하고, 슬롯이 업링크 중심 슬롯임을 슬롯 정보가 표시할 경우 큰 탐색 공간 내의 더 작은 탐색 공간을 식별하도록 구성될 수도 있다. 이 예에 있어서, 큰 탐색 공간에 대해 정의된 리소스 엘리먼트들 (CCE들) 은 작은 탐색 공간에 대해 정의된 리소스 엘리먼트들 (CCE들) 을 포함할 수도 있다. 다운링크 탐색 공간 내에서 업링크 탐색 공간을 정의함으로써, 스케줄링된 엔티티는, 현재 슬롯이 다운링크 중심인지 또는 업링크 중심인지를 슬롯 정보가 표시하지 못할 경우 필요한 디코딩 후보들을 여전히 블라인드 디코딩 가능할 수도 있다. 예를 들어, 스케줄링된 엔티티가, 슬롯이 다운링크 중심인지 또는 업링크 중심인지를 결정하기 위해 PCFICH 와 같은 오버헤드 채널을 디코딩할 수 없으면, 스케줄링된 엔티티는 정확한 디코딩 후보들을 여전히 블라인드 디코딩 가능할 수도 있다.

[0108] 일부 예들에 있어서, DL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 는, 현재 슬롯에서 사용자 데이터 트래픽을 송신/수신하는 스케줄링된 엔티티들의 수에 기초하여 하나 이상의 탐색 공간들을 식별하도록 구성될 수도 있다. 일부 예들에 있어서, 슬롯 정보는 스케줄링된 엔티티들의 수를 표시할 수도 있고, DL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 는 스케줄링된 엔티티들의 수를 스케줄링된 엔티티들의 임계 수와 비교할 수도 있다. 슬롯에서 사용자 데이터 트래픽을 송신/수신하는 스케줄링된 엔티티들의 수가 스케줄링된 엔티티들의 임계 수보다 크면 (또는 크거나 같으면), 큰 탐색 공간이 식별될 수도 있는 반면, 슬롯에서 사용자 데이터 트래픽을 송신 또는 수신하는 스케줄링된 엔티티들의 수가 스케줄링된 엔티티들의 임계 수보다 작으면 (또는 작거나 같으면), 더 작은 탐색 공간이 식별될 수도 있다. 일부 예들에 있어서, 슬롯 정보는 스케줄링된 엔티티들의 수가 임계치보다 큰지 또는 작은지를 표시할 수도 있다.

[0109] 일부 예들에 있어서, DL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 는, 슬롯을 식별하는 슬롯 인덱스에 기초하여 하나 이상의 탐색 공간들을 식별하도록 구성될 수도 있다. 일 예로서, 하나 이상의 슬롯들은 큰 대역폭의 사용자 데이터 트래픽을 위해 예약될 수도 있고, 특정 탐색 공간이 이들 슬롯들에 대해 활용될 수도 있다. 일반적으로, 큰 대역폭의 사용자 데이터 트래픽을 운반하는 슬롯에 의해 서빙되는 스케줄링된 엔티티들의 수가 적을 수도 있으며, 따라서, 더 작은 탐색 공간이 이러한 타입의 슬롯에 대해 식별될 수도 있다.

[0110] 일부 예들에 있어서, DL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 는, 슬롯이 미니-슬롯들을 포함하는지 여부에 기초하여 하나 이상의 탐색 공간들을 식별하도록 구성될 수도 있다. 예를 들어, 슬롯이 2 이상의 미니-슬롯들을 포함함을 슬롯 정보가 표시하면, 어떠한 미니-슬롯들도 포함하지 않는 슬롯과 비교하여 더 큰 탐색 공간이 식별될 수도 있다. 부가적으로, 슬롯 정보는 추가로, 미니-슬롯들의 수를 표시할 수도 있고, DL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 는 슬롯 내에 포함된 미니-슬롯들의 수에 기초하여 상이한 탐색 공간들을 식별하도록 구성될 수도 있다.

[0111] 일부 예들에 있어서, DL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 는, 탐색 공간이 스케줄링된 엔티티를 위해 별도로 구성될 수도 있는지 여부에 기초하여 하나 이상의 탐색 공간들을 식별하도록 구성될 수도 있다. 일부 예들에 있어서, 현재 슬롯의 탐색 공간은 비어있을 수도 있다. 탐색 공간이 비어있으면, DL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 는 제어 영역에서의 임의의 탐색 공간들의 블라인드 디코딩을 금지하도록 구성될 수도 있다. DL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 는 DL 트래픽 및 제어 채널 수신 및 프로세싱 소프트웨어 (752) 와 협력하여 동작할 수도 있다.

[0112] 도 8 은 본 개시의 양태들에 따른, 업링크 중심 슬롯 (500) 내의 사운딩 레퍼런스 신호 (808) 의 상이한 배치들

을 포함한 슬롯들의 예들을 예시한다. 업링크 중심 슬롯 (500) 은 다운링크 제어 영역 (802) 및 업링크 영역 (804) 을 포함한다. 다운링크 제어 영역 (802) 은, 스케줄링 엔티티가 다운링크 제어 정보를 송신할 수도 있는 다운링크 (DL) 버스트 (502) 를 포함할 수도 있다. GP (504) 이후, 업링크 영역 (804) 내에서, 스케줄링 엔티티는 업링크 복조 레퍼런스 신호 (806), 사운딩 레퍼런스 신호 (808), UL 트래픽 영역 (506) 에서의 업링크 사용자 데이터 트래픽 및 UL 제어 영역 (UL 공통 버스트) (508) 에서의 업링크 제어 정보를 송신할 수도 있다.

- [0113] 일부 예들에 있어서, SRS (808) 는 업링크 영역 (804) 의 말단부에 또는 업링크 영역 (804) 의 시작부 근처에 위치될 수도 있다. 예를 들어, 업링크 중심 슬롯 (500a) 에 도시된 바와 같이, SRS (808) 는 UL 트래픽 영역 (506) 및 UP 공통 버스트 (508) 이후에 위치될 수도 있다. 업링크 중심 슬롯의 말단부에서 SRS (808) 를 송신함으로써, 스케줄링 엔티티는 UL 트래픽 영역 (506) 에서 업링크 사용자 데이터 트래픽을 프로세싱하고 따라서 다음 슬롯 이전에 확인응답 정보를 발생하기 위해 더 많은 시간을 제공받을 수도 있다.
- [0114] 업링크 중심 슬롯 (500b) 에 의해 예시된 예에 있어서, SRS 는 업링크 영역 (804) 의 시작부에 위치될 수도 있다. 이 예에 있어서, SRS 는, 업링크 사용자 데이터 트래픽 및 업링크 제어 정보 (예컨대, PUSCH/PUCCH) 에 대해 더 양호한 업링크 채널 추정을 제공하도록 DMRS (806) 이전에 배치될 수도 있다. 업링크 중심 슬롯 (500c) 에 의해 예시된 예에 있어서, SRS (808) 는, 인접 셀에서 송신된 다운링크 중심 슬롯과 업링크 중심 슬롯 사이의 DMRS 정렬을 가능하게 하도록 DMRS (806) 이후에 배치될 수도 있다.
- [0115] 도 9 는 본 개시의 일 양태에 따른, 업링크 중심 슬롯에서의 사운딩 레퍼런스 신호의 최적화된 배치로의 무선 통신을 위한 프로세스 (900) 를 예시한 플로우 차트이다. 하기에 설명되는 바와 같이, 일부 또는 모든 예시된 특징들은 본 개시의 범위 내의 특정 구현에서 생략될 수도 있고, 일부 예시된 특징들은 모든 실시형태들의 구현을 위해 요구되지 않을 수도 있다. 일부 예들에 있어서, 프로세스 (900) 는 도 7 에 예시된 스케줄링 엔티티에 의해 실행될 수도 있다. 일부 예들에 있어서, 프로세스 (900) 는 하기에 설명되는 기능들 또는 알고리즘을 실행하기 위한 임의의 적합한 장치 또는 수단에 의해 실행될 수도 있다.
- [0116] 블록 902 에서, 스케줄링 엔티티는 업링크 중심 슬롯의 다운링크 (DL) 제어 영역에서 다운링크 제어 정보를 수신할 수도 있다. 예를 들어, 도 7 과 관련하여 상기 도시되고 설명된 DL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 는 다운링크 제어 정보를 수신할 수도 있다. 일부 예들에 있어서, 프로세스는 블록 904 로 진행할 수도 있고, 여기서, 스케줄링 엔티티는 그 후 업링크 중심 슬롯의 업링크 (UL) 영역에서 업링크 정보 (예컨대, 업링크 사용자 데이터 트래픽 또는 업링크 제어 정보 중 적어도 하나) 를 송신할 수도 있다. 블록 906 에서, 스케줄링 엔티티는 그 후 업링크 중심 슬롯의 UL 영역의 말단부에서 사운딩 레퍼런스 신호 (SRS) 를 송신할 수도 있다. 예를 들어, 스케줄링 엔티티는 업링크 정보의 송신 이후 SRS 를 송신할 수도 있다.
- [0117] 다른 예들에 있어서, 블록 902 에서의 다운링크 제어 정보의 수신 이후, 프로세스는 블록 908 로 진행할 수도 있고, 여기서, 스케줄링 엔티티는 업링크 중심 슬롯의 UL 영역의 시작부 근처에서 SRS 를 송신할 수도 있다. 블록 910 에서, 스케줄링 엔티티는 그 후 업링크 중심 슬롯의 UL 영역에서 업링크 정보를 송신할 수도 있다. 따라서, 업링크 사용자 데이터 트래픽 및/또는 업링크 제어 정보는 SRS 의 송신 이후에 송신될 수도 있다. 예를 들어, 도 7 과 관련하여 상기 도시되고 설명된 UL 트래픽 및 제어 채널 발생 및 송신 회로부 (741) 는 업링크 사용자 데이터 트래픽, 업링크 제어 정보, 및 SRS 를 발생 및 송신할 수도 있다.
- [0118] 도 10 은 본 개시의 일 양태에 따른, 업링크 중심 슬롯에서의 사운딩 레퍼런스 신호의 최적화된 배치로의 무선 통신을 위한 프로세스 (1000) 를 예시한 플로우 차트이다. 하기에 설명되는 바와 같이, 일부 또는 모든 예시된 특징들은 본 개시의 범위 내의 특정 구현에서 생략될 수도 있고, 일부 예시된 특징들은 모든 실시형태들의 구현을 위해 요구되지 않을 수도 있다. 일부 예들에 있어서, 프로세스 (1000) 는 도 7 에 예시된 스케줄링 엔티티에 의해 실행될 수도 있다. 일부 예들에 있어서, 프로세스 (1000) 는 하기에 설명되는 기능들 또는 알고리즘을 실행하기 위한 임의의 적합한 장치 또는 수단에 의해 실행될 수도 있다.
- [0119] 블록 1002 에서, 스케줄링 엔티티는 업링크 중심 슬롯의 DL 제어 영역에서 다운링크 제어 정보를 수신할 수도 있다. 예를 들어, 도 7 과 관련하여 상기 도시되고 설명된 DL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 는 다운링크 제어 정보를 수신할 수도 있다. 1004 에서, 스케줄링 엔티티는 업링크 중심 슬롯의 UL 영역 내에서 복조 레퍼런스 신호 (DMRS) 를 송신할 수도 있다. DMRS 는, 예를 들어, 업링크 중심 슬롯의 UL 트래픽 영역의 시작부에서 또는 그 근처에서 송신될 수도 있다. 예를 들어, 도 7 과 관련하여 상기 도시되고 설명된 UL 트래픽 및 제어 채널 발생 및 송신 회로부 (741) 는 업링크 중심 슬롯의 업링크 영역 내에서

DMRS 를 발생 및 송신할 수도 있다.

- [0120] 일부 예들에 있어서, 프로세스는 블록 1006 으로 진행할 수 있고, 여기서, 스케줄링된 엔티티는 그 후 업링크 중심 슬롯의 UL 영역 내의 DMRS 의 송신 이후에 SRS 를 송신할 수도 있다. 블록 1008 에서, 스케줄링된 엔티티는 그 후 업링크 중심 슬롯의 UL 영역에서 업링크 정보 (예컨대, 업링크 사용자 데이터 트래픽 또는 업링크 제어 정보 중 적어도 하나) 를 송신할 수도 있다. 따라서, 업링크 정보는 SRS 및 DMRS 의 송신 이후에 송신될 수도 있다.
- [0121] 다른 예들에 있어서, DMRS 의 송신 이후, 블록 1010 에서, 스케줄링된 엔티티는 업링크 중심 슬롯의 UL 영역에서 업링크 정보를 송신할 수도 있다. 블록 1012 에서, 스케줄링된 엔티티는 그 후 업링크 중심 슬롯의 UL 영역의 말단부에서 SRS 를 송신할 수도 있다. 예를 들어, 스케줄링된 엔티티는 업링크 사용자 데이터 트래픽 및/또는 업링크 제어 정보의 송신 이후 SRS 를 송신할 수도 있다. 예를 들어, 도 7 과 관련하여 상기 도 7 시되고 설명된 UL 트래픽 및 제어 채널 발생 및 송신 회로부 (741) 는 업링크 사용자 데이터 트래픽, 업링크 제어 정보, 및 SRS 를 발생 및 송신할 수도 있다.
- [0122] 도 11 은 본 개시의 일 양태에 따른, 업링크 중심 슬롯에서의 사운딩 레퍼런스 신호의 최적화된 배치로의 무선 통신을 위한 프로세스 (1100) 를 예시한 플로우 차트이다. 하기에서 설명되는 바와 같이, 일부 또는 모든 예시된 특징들은 본 개시의 범위 내의 특정 구현에서 생략될 수도 있고, 일부 예시된 특징들은 모든 실시형태들의 구현을 위해 요구되지 않을 수도 있다. 일부 예들에 있어서, 프로세스 (1100) 는 도 7 에 예시된 스케줄링된 엔티티에 의해 실행될 수도 있다. 일부 예들에 있어서, 프로세스 (1100) 는 하기에서 설명되는 기능들 또는 알고리즘을 실행하기 위한 임의의 적합한 장치 또는 수단에 의해 실행될 수도 있다.
- [0123] 블록 1102 에서, 스케줄링된 엔티티는 업링크 중심 슬롯의 DL 제어 영역에서 다운링크 제어 정보를 수신할 수도 있다. 예를 들어, 도 7 과 관련하여 상기 도시되고 설명된 DL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 는 다운링크 제어 정보를 수신할 수도 있다. 블록 1104 에서, 스케줄링된 엔티티는 업링크 중심 슬롯의 UL 영역의 시작부에서 또는 그 근처에서 SRS 를 송신할 수도 있다. 블록 1106 에서, 스케줄링된 엔티티는 그 후 SRS 의 송신 이후 업링크 중심 슬롯의 UL 영역 내에서 DMRS 를 송신할 수도 있다.
- [0124] 블록 1108 에서, 스케줄링된 엔티티는 그 후 업링크 중심 슬롯의 UL 영역에서 업링크 정보 (예컨대, 업링크 사용자 데이터 트래픽 또는 업링크 제어 정보 중 적어도 하나) 를 송신할 수도 있다. 따라서, 업링크 정보는 SRS 및 DMRS 양자의 송신 이후에 송신될 수도 있다. 예를 들어, 도 7 과 관련하여 상기 도시되고 설명된 UL 트래픽 및 제어 채널 발생 및 송신 회로부 (741) 는 업링크 사용자 데이터 트래픽, 업링크 제어 정보, DMRS, 및 SRS 를 발생 및 송신할 수도 있다.
- [0125] 도 12 는 본 개시의 일 양태에 따른, 업링크 중심 슬롯에서의 사운딩 레퍼런스 신호의 최적화된 배치로의 무선 통신을 위한 프로세스 (1200) 를 예시한 플로우 차트이다. 하기에서 설명되는 바와 같이, 일부 또는 모든 예시된 특징들은 본 개시의 범위 내의 특정 구현에서 생략될 수도 있고, 일부 예시된 특징들은 모든 실시형태들의 구현을 위해 요구되지 않을 수도 있다. 일부 예들에 있어서, 프로세스 (1200) 는 도 7 에 예시된 스케줄링된 엔티티에 의해 실행될 수도 있다. 일부 예들에 있어서, 프로세스 (1200) 는 하기에서 설명되는 기능들 또는 알고리즘을 실행하기 위한 임의의 적합한 장치 또는 수단에 의해 실행될 수도 있다.
- [0126] 블록 1202 에서, 스케줄링된 엔티티는 업링크 중심 슬롯 내의 SRS 의 위치를 표시하는 SRS 정보를 수신할 수도 있다. 일부 예들에 있어서, SRS 정보는 하나 이상의 슬롯들의 DL 제어 영역 내에서 수신될 수도 있다. 다른 예들에 있어서, SRS 정보는 무선 리소스 제어 구성 메시지, 마스터 정보 블록, 또는 시스템 정보 블록 중 하나 이상을 통해 수신될 수도 있다. 블록 1204 에서, 스케줄링된 엔티티는 업링크 중심 슬롯의 DL 제어 영역에서 다운링크 제어 정보를 수신할 수도 있다. 예를 들어, 도 7 과 관련하여 상기 도시되고 설명된 DL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 는 SRS 정보 및 다운링크 제어 정보를 수신할 수도 있다.
- [0127] 일부 예들에 있어서, 프로세스는 블록 1206 으로 진행할 수도 있고, 여기서, 스케줄링된 엔티티는 그 후 업링크 중심 슬롯의 UL 영역에서 업링크 정보 (예컨대, 업링크 사용자 데이터 트래픽 또는 업링크 제어 정보 중 적어도 하나) 를 송신할 수도 있다. 블록 1208 에서, 스케줄링된 엔티티는 그 후 업링크 중심 슬롯의 UL 영역의 말단부에서 사운딩 레퍼런스 신호 (SRS) 를 송신할 수도 있다. 예를 들어, 스케줄링된 엔티티는 업링크 정보의 송신 이후 SRS 를 송신할 수도 있다.
- [0128] 다른 예들에 있어서, 블록 1204 에서의 다운링크 제어 정보의 수신 이후, 프로세스는 블록 1210 으로 진행할 수도 있고, 여기서, 스케줄링된 엔티티는 업링크 중심 슬롯의 UL 영역의 시작부 근처에서 SRS 를 송신할 수도 있고

다. 블록 1212 에서, 스케줄링된 엔티티는 그 후 업링크 중심 슬롯의 UL 영역에서 업링크 정보 (예컨대, 업링크 사용자 데이터 트래픽 또는 업링크 제어 정보 중 적어도 하나) 를 송신할 수도 있다. 따라서, 업링크 사용자 데이터 트래픽 및/또는 업링크 제어 정보는 SRS 의 송신 이후에 송신될 수도 있다. 예를 들어, 도 7 과 관련하여 상기 도시되고 설명된 UL 트래픽 및 제어 채널 발생 및 송신 회로부 (741) 는 업링크 사용자 데이터 트래픽, 업링크 제어 정보, 및 SRS 를 발생 및 송신할 수도 있다.

[0129] 일 구성에 있어서, 무선 통신 네트워크 내의 스케줄링된 엔티티 장치는 복수의 슬롯들의 슬롯의 다운링크 제어 영역에서 다운링크 제어 정보를 수신하는 수단, 슬롯의 업링크 영역에서 다운링크 제어 정보에 대응하는 업링크 사용자 데이터 트래픽 또는 업링크 제어 정보 중 적어도 하나를 포함하는 업링크 정보를 송신하는 수단, 및 슬롯의 업링크 영역에서 사운딩 레퍼런스 신호를 송신하는 수단을 포함한다. 사운딩 레퍼런스 신호는 업링크 정보를 송신하기 전에 또는 업링크 정보를 송신한 후에 송신된다.

[0130] 일 양태에 있어서, 슬롯의 다운링크 링크 제어 영역에서 다운링크 제어 정보를 수신하는 전술한 수단, 슬롯의 업링크 영역에서 업링크 정보를 송신하는 수단, 및 슬롯의 업링크 영역에서 사운딩 레퍼런스 신호를 송신하는 수단은 전술한 수단들에 의해 기술된 기능들을 수행하도록 구성된 도 7 에 도시된 트랜시버 (710) 및 프로세서 (들) (704) 일 수도 있다. 예를 들어, 슬롯의 다운링크 제어 영역에서 다운링크 제어 정보를 수신하는 전술한 수단은 도 7 에 도시된 트랜시버 (710) 및 DL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 를 포함할 수도 있다. 다른 예로서, 슬롯의 업링크 영역에서 업링크 정보를 송신하는 전술한 수단 및 슬롯의 업링크 영역에서 사운딩 레퍼런스 신호를 송신하는 수단은 도 7 에 도시된 트랜시버 (710) 및 UL 트래픽 및 제어 채널 발생 및 송신 회로부 (741) 를 포함할 수도 있다. 다른 양태에 있어서, 전술한 수단들은 전술한 수단들에 의해 기술된 기능들을 수행하도록 구성된 회로 또는 임의의 장치일 수도 있다.

[0131] 도 13 은 본 개시의 일부 양태들에 따른, 슬롯 정보 (1302) 및 최적화된 탐색 공간 (1304) 을 포함한 슬롯 (1300) 의 일 예를 예시한 다이어그램이다. 슬롯 (1300) 은 업링크 중심 슬롯 또는 다운링크 중심 슬롯일 수도 있고, 예를 들어, 복수의 슬롯들 내의 현재 슬롯 (예컨대, 슬롯 N) 으로서 스케줄링된 엔티티에 의해 수신될 수도 있다. 슬롯 (1300) (예컨대, 업링크 중심 슬롯 또는 다운링크 중심 슬롯 중 어느 하나) 은 다운링크 제어 정보를 운반하는 DL 버스트 (1306) 를 더 포함할 수도 있다.

[0132] 도 13 에 도시된 예에 있어서, DL 버스트 (1306) 는 슬롯 (1300) 의 하나 이상의 속성들을 표시하는 슬롯 정보 (1302) 를 포함한다. 슬롯 정보 (1302) 내의 속성들의 예들은 슬롯의 타입 (예컨대, 업링크 중심 또는 다운링크 중심), 슬롯에서 송신된 사용자 데이터 트래픽의 타입, 슬롯에서 서빙되는 스케줄링된 엔티티들의 수 (예컨대, 슬롯에서 사용자 데이터 트래픽을 송신/수신하는 스케줄링된 엔티티들의 수), 슬롯 내에 포함된 미니-슬롯들의 수, 사용자 특정 슬롯 속성들, 및/또는 슬롯을 식별하는 슬롯 인덱스를 포함할 수도 있지만 이에 한정되지 않는다.

[0133] 슬롯 정보 (1302) 는, 예를 들어, PCFICH 와 같은 슬롯 (1300) 내에서 송신된 오버헤드 채널 내에서 운반될 수도 있다. 그 후, 슬롯 정보 (1302) 는 슬롯 (1300) 의 제 1 의 N개의 심볼들 내의 (예컨대, DL 버스트 (1306) 내의) 하나 이상의 탐색 공간들 (1304) 을 식별하는데 활용될 수도 있다. 각각의 탐색 공간은 복수의 디코딩 후보들을 포함하는 리소스 엘리먼트들 (예컨대, 인접한 CCE들) 의 세트에 대응한다. 식별된 탐색 공간(들) (1304) 은 공통 탐색 공간들 및/또는 UE 특정 탐색 공간들일 수도 있다.

[0134] 도 14 는 본 개시의 일부 양태들에 따른, 슬롯 정보 (1302) 및 최적화된 탐색 공간 (1304) 을 포함한 슬롯들 (1300a 및 1300b) 의 일 예를 예시한 다이어그램이다. 슬롯들 (1300a 및 1300b) 의 각각은 업링크 중심 슬롯 또는 다운링크 중심 슬롯 중 어느 하나일 수도 있다. 부가적으로, 슬롯들 (1300a 및 1300b) 의 각각은 스케줄링된 엔티티에 의해 수신될 수도 있으며, 여기서, 슬롯 (1300a) 은 슬롯 (1300b) 이전에 수신된다. 예를 들어, 슬롯 (1300a) 은 슬롯 N 에 대응할 수도 있고 슬롯 (1300b) 은 슬롯 N+K 에 대응할 수도 있으며, 여기서, $K \geq 1$ 이다. 따라서, 슬롯 (1300b) 은 슬롯 N 이후 수신된 K개의 슬롯들일 수도 있다. 슬롯들 (1300a 및 1300b) 의 각각 (예컨대, 업링크 중심 슬롯 또는 다운링크 중심 슬롯 중 어느 하나) 은 다운링크 제어 정보를 운반하는 개별 DL 버스트 (1306a 및 1306b) 를 더 포함할 수도 있다.

[0135] 도 14 에 도시된 예에 있어서, 슬롯 (1300a) (슬롯 N) 의 DL 버스트 (1306a) 는 슬롯 (1300b) (슬롯 N+K) 의 하나 이상의 속성들을 표시하는 슬롯 정보 (1302) 를 포함한다. 슬롯 정보 (1302) 내의 속성들의 예들은 슬롯의 타입 (예컨대, 업링크 중심 또는 다운링크 중심), 슬롯에서 송신된 사용자 데이터 트래픽의 타입, 슬롯에서 서빙되는 스케줄링된 엔티티들의 수 (예컨대, 슬롯에서 사용자 데이터 트래픽을 송신/수신하는 스케줄링된 엔티티들의 수), 슬롯 내에 포함된 미니-슬롯들의 수, 사용자 특정 슬롯 속성들, 및/또는 슬롯을 식별하는 슬롯

인덱스를 포함할 수도 있지만 이에 한정되지 않는다.

- [0136] 슬롯 정보 (1302) 는, 예를 들어, 슬롯 (1300a) 의 DL 버스트 (1306a) 내의 PDCCH (예컨대, DCI) 또는 다른 제어 신호 내에서 운반될 수도 있다. 그 후, 슬롯 정보 (1302) 는 슬롯 (1300b) (슬롯 N+K) 의 제 1 의 N개의 심볼들 내의 (예컨대, DL 버스트 (1306b) 내의) 하나 이상의 탐색 공간들 (1304) 을 식별하는데 활용될 수도 있다. 각각의 탐색 공간은 복수의 디코딩 후보들을 포함하는 리소스 엘리먼트들 (예컨대, 인접한 CCE들) 의 세트에 대응한다. 식별된 탐색 공간(들) (1304) 은 공통 탐색 공간들 및/또는 UE 특정 탐색 공간들일 수도 있다.
- [0137] 도 15 는 본 개시의 일 양태에 따른, 슬롯들에서의 최적화된 탐색 공간들로의 무선 통신을 위한 프로세스 (1500) 를 예시한 플로우 차트이다. 하기에서 설명되는 바와 같이, 일부 또는 모든 예시된 특징들은 본 개시의 범위 내의 특정 구현에서 생략될 수도 있고, 일부 예시된 특징들은 모든 실시형태들의 구현을 위해 요구되지 않을 수도 있다. 일부 예들에 있어서, 프로세스 (1500) 는 도 7 에 예시된 스케줄링된 엔티티에 의해 실행될 수도 있다. 일부 예들에 있어서, 프로세스 (1500) 는 하기에서 설명되는 기능들 또는 알고리즘을 실행하기 위한 임의의 적합한 장치 또는 수단에 의해 실행될 수도 있다.
- [0138] 블록 1502 에서, 스케줄링된 엔티티는 다운링크 제어 정보 (DCI) 를 포함한 물리 다운링크 제어 채널을 포함하는 슬롯을 수신할 수도 있다. 예를 들어, 도 7 과 관련하여 상기 도시되고 설명된 DL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 는 슬롯을 수신할 수도 있다.
- [0139] 블록 1504 에서, 스케줄링된 엔티티는 슬롯에 관련된 슬롯 정보에 기초하여 슬롯 내의 (예컨대, 슬롯의 다운링크 제어 영역 내의) 하나 이상의 탐색 공간들을 식별할 수도 있다. 예를 들어, 슬롯 정보는 슬롯의 타입 (예컨대, 업링크 중심 또는 다운링크 중심), 슬롯에서 송신된 사용자 데이터 트래픽의 타입, 슬롯에서 서빙되는 스케줄링된 엔티티들의 수 (예컨대, 슬롯에서 사용자 데이터 트래픽을 송신/수신하는 스케줄링된 엔티티들의 수), 슬롯 내에 포함된 미니-슬롯들의 수, 사용자 특정 슬롯 속성들, 및/또는 슬롯을 식별하는 슬롯 인덱스를 포함하지만 이에 한정되지 않는 슬롯의 하나 이상의 속성들을 표시할 수도 있다. 슬롯 정보는 알려질 수도 있거나 (예컨대, 슬롯 인덱스가 알려질 수도 있음), 현재 슬롯 내에서 (예컨대, PCFICH 와 같은 오버헤드 채널 내에서) 수신될 수도 있거나, 또는 이전 슬롯 내에서 수신될 수도 있다.
- [0140] 일부 예들에 있어서, 스케줄링된 엔티티는 슬롯에 대한 슬롯 정보를, 개별 탐색 공간들 및 개별 탐색 공간들의 각각에 대한 대응하는 슬롯 정보를 표시할 수도 있는 탐색 공간 정보와 비교할 수도 있다. 일부 예들에 있어서, 스케줄링된 엔티티는 하나 이상의 브로드캐스트 신호들 내의 탐색 공간 정보를 수신할 수도 있다. 예를 들어, 탐색 공간 정보는 하나 이상의 MIB들, SIB들, 및/또는 RRC 구성 메시지들 내에서 수신될 수도 있다. 스케줄링된 엔티티는 현재 슬롯 내의 특정 탐색 공간(들)을 식별하기 위해 현재 슬롯의 슬롯 정보를 탐색 공간 정보와 비교할 수도 있다. 식별된 탐색 공간(들)은 공통 탐색 공간들 및/또는 UE 특정 탐색 공간들일 수도 있다. 부가적으로, 각각의 탐색 공간에 대한 슬롯의 제어 영역 내의 시작 포인트 (또는 오프셋) 는 스케줄링된 엔티티에 특정될 수도 있다. 예를 들어, 도 7 과 관련하여 상기 도시되고 설명된 DL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 는 슬롯 정보에 기초하여 슬롯 내의 탐색 공간(들)을 식별할 수도 있다.
- [0141] 각각의 탐색 공간은 복수의 디코딩 후보들을 포함하는 리소스 엘리먼트들 (예컨대, 인접한 CCE들) 의 세트에 대응한다. 각각의 식별된 탐색 공간에 대해, 블록 1506 에서, 스케줄링된 엔티티는 추가로, 적어도 하나의 유효한 DCI 가 탐색 공간 내의 스케줄링된 엔티티에 대해 존재하는지 여부를 결정하기 위해 탐색 공간 내의 디코딩 후보들을 블라인드 디코딩하도록 구성될 수도 있다. 예를 들어, 각각의 디코딩 후보에 대해, 스케줄링된 엔티티는 CRC 가 적절한 UE ID (예컨대, 스케줄링된 엔티티에 특정한 ID 또는 스케줄링된 엔티티와 연관된 그룹 ID) 로 성공적으로 디코딩되었는지 여부를 체크하고, 성공적으로 디코딩되었으면, 디코딩 후보가 유효한 DCI 를 나타냄 (예컨대, 스케줄링된 엔티티에 대한 DCI 를 갖는 PDCCH를 포함함) 을 결정할 수도 있다. 예를 들어, 도 7 과 관련하여 상기 도시되고 설명된 DL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 는 각각의 식별된 탐색 공간 내의 디코딩 후보들의 블라인드 디코딩을 수행할 수도 있다.
- [0142] 도 16 은 본 개시의 일 양태에 따른, 슬롯들에서의 최적화된 탐색 공간들로의 무선 통신을 위한 프로세스 (1600) 를 예시한 플로우 차트이다. 하기에서 설명되는 바와 같이, 일부 또는 모든 예시된 특징들은 본 개시의 범위 내의 특정 구현에서 생략될 수도 있고, 일부 예시된 특징들은 모든 실시형태들의 구현을 위해 요구되지 않을 수도 있다. 일부 예들에 있어서, 프로세스 (1600) 는 도 7 에 예시된 스케줄링된 엔티티에 의해 실행될 수도 있다. 일부 예들에 있어서, 프로세스 (1600) 는 하기에서 설명되는 기능들 또는 알고리즘을 실행하기 위한 임의의 적합한 장치 또는 수단에 의해 실행될 수도 있다.

- [0143] 블록 1602 에서, 스케줄링된 엔티티는 슬롯에 관련된 슬롯 정보를 수신할 수도 있다. 슬롯 정보는 슬롯의 타입 (예컨대, 업링크 중심 또는 다운링크 중심) 을 표시할 수도 있다. 슬롯 정보는 슬롯 자체 내에서 또는 이전 슬롯 내에서 수신될 수도 있다. 예를 들어, 도 7 과 관련하여 상기 도시되고 설명된 DL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 는 슬롯 정보를 수신할 수도 있다.
- [0144] 블록 1604 에서, 스케줄링된 엔티티는 다운링크 제어 정보 (DCI) 를 포함한 물리 다운링크 제어 채널 (PDCCH) 을 포함하는 슬롯 (예컨대, 다운링크 중심 슬롯 또는 업링크 중심 슬롯) 을 수신할 수도 있다. 예를 들어, 도 7 과 관련하여 상기 도시되고 설명된 DL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 는 슬롯을 수신할 수도 있다.
- [0145] 블록 1606 에서, 스케줄링된 엔티티는, 슬롯이 업링크 중심 슬롯임을 슬롯 정보가 표시하는지 여부를 결정할 수도 있다. 슬롯이 업링크 중심 슬롯이면 (블록 1606 의 Y 브랜치), 블록 1608 에서, 스케줄링된 엔티티는 업링크 중심 슬롯에 대한 (예컨대, 슬롯의 다운링크 제어 영역 내에서) 리소스 엘리먼트들의 제 1 세트를 포함하는 제 1 탐색 공간을 식별할 수도 있다. 슬롯이 다운링크 중심 슬롯이면 (블록 1606 의 N 브랜치), 블록 1610 에서, 스케줄링된 엔티티는 다운링크 중심 슬롯에 대한 (예컨대, 슬롯의 다운링크 제어 영역 내에서) 리소스 엘리먼트들의 제 2 세트를 포함하는 제 2 탐색 공간을 식별할 수도 있다. 일부 예들에 있어서, 스케줄링된 엔티티는 슬롯에 대한 슬롯 정보를, 업링크 중심 슬롯들 및 다운링크 중심 슬롯들에 대한 개별 탐색 공간들을 표시할 수도 있는 탐색 공간 정보와 비교할 수도 있다. 일부 예들에 있어서, 제 1 및 제 2 탐색 공간들은 상이할 수도 있다. 예를 들어, 도 7 과 관련하여 상기 도시되고 설명된 DL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 는 슬롯 정보에 기초하여 슬롯 내의 탐색 공간(들)을 식별할 수도 있다.
- [0146] 블록 1612 에서, 스케줄링된 엔티티는 추가로, 적어도 하나의 유효한 DCI 가 식별된 탐색 공간 내의 스케줄링된 엔티티에 대해 존재하는지 여부를 결정하기 위해 식별된 탐색 공간 (예컨대, 제 1 탐색 공간 또는 제 2 탐색 공간) 내의 디코딩 후보들을 블라인드 디코딩하도록 구성될 수도 있다. 예를 들어, 각각의 디코딩 후보에 대해, 스케줄링된 엔티티는 CRC 가 적절한 UE ID (예컨대, 스케줄링된 엔티티에 특정한 ID 또는 스케줄링된 엔티티와 연관된 그룹 ID) 로 성공적으로 디코딩되었는지 여부를 체크하고, 성공적으로 디코딩되었으면, 디코딩 후보가 유효한 DCI 를 나타냄 (예컨대, 스케줄링된 엔티티에 대한 DCI 를 갖는 PDCCH를 포함함) 을 결정할 수도 있다. 예를 들어, 도 7 과 관련하여 상기 도시되고 설명된 DL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 는 식별된 탐색 공간(들) 내의 디코딩 후보들의 블라인드 디코딩을 수행할 수도 있다.
- [0147] 도 17 은 본 개시의 일 양태에 따른, 슬롯들에서의 최적화된 탐색 공간들로의 무선 통신을 위한 프로세스 (1700) 를 예시한 플로우 차트이다. 하기에 설명되는 바와 같이, 일부 또는 모든 예시된 특징들은 본 개시의 범위 내의 특정 구현에서 생략될 수도 있고, 일부 예시된 특징들은 모든 실시형태들의 구현을 위해 요구되지 않을 수도 있다. 일부 예들에 있어서, 프로세스 (1700) 는 도 7 에 예시된 스케줄링된 엔티티에 의해 실행될 수도 있다. 일부 예들에 있어서, 프로세스 (1700) 는 하기에 설명되는 기능들 또는 알고리즘을 실행하기 위한 임의의 적합한 장치 또는 수단에 의해 실행될 수도 있다.
- [0148] 블록 1702 에서, 스케줄링된 엔티티는 슬롯에 관련된 슬롯 정보를 수신할 수도 있다. 슬롯 정보는 슬롯에서 서빙되는 스케줄링된 엔티티들의 수 (예컨대, 슬롯에서 사용자 데이터 트래픽을 송신/수신하는 스케줄링된 엔티티들의 수) 를 표시할 수도 있다. 일부 예들에 있어서, 슬롯 정보는 슬롯 자체 내에서 수신될 수도 있다. 예를 들어, 도 7 과 관련하여 상기 도시되고 설명된 DL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 는 슬롯 정보를 수신할 수도 있다.
- [0149] 블록 1704 에서, 스케줄링된 엔티티는 다운링크 제어 정보 (DCI) 를 포함한 물리 다운링크 제어 채널 (PDCCH) 을 포함하는 슬롯 (예컨대, 다운링크 중심 슬롯 또는 업링크 중심 슬롯) 을 수신할 수도 있다. 예를 들어, 도 7 과 관련하여 상기 도시되고 설명된 DL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 는 슬롯을 수신할 수도 있다.
- [0150] 블록 1706 에서, 스케줄링된 엔티티는, 스케줄링된 엔티티들의 수가 스케줄링된 엔티티들의 임계 수보다 작은지 여부를 결정할 수도 있다. 스케줄링된 엔티티들의 수가 임계치보다 작으면 (또는 작거나 같으면) (블록 1706 의 Y 브랜치), 블록 1708 에서, 스케줄링된 엔티티는 (예컨대, 슬롯의 다운링크 제어 영역 내에서) 리소스 엘리먼트들의 제 1 세트를 포함하는 제 1 탐색 공간을 식별할 수도 있다. 스케줄링된 엔티티들의 수가 임계치보다 크면 (또는 크거나 같으면) (블록 1706 의 N 브랜치), 블록 1710 에서, 스케줄링된 엔티티는 (예컨대, 슬롯의 다운링크 제어 영역 내에서) 리소스 엘리먼트들의 제 2 세트를 포함하는 제 2 탐색 공간을 식별할 수도 있다. 일부 예들에 있어서, 스케줄링된 엔티티는 슬롯에 대한 슬롯 정보를, 스케줄링된 엔티티들의 수에 기

초하여 개별 탐색 공간들을 표시할 수도 있는 탐색 공간 정보와 비교할 수도 있다. 일부 예들에 있어서, 제 2 탐색 공간 사이즈는, 슬롯에서 송신될 필요가 있는 DCI 의 수를 수용하기 위해 제 1 탐색 공간 사이즈보다 더 크다. 예를 들어, 도 7 과 관련하여 상기 도시되고 설명된 DL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 는 슬롯 정보에 기초하여 슬롯 내의 탐색 공간(들)을 식별할 수도 있다.

[0151] 블록 1712 에서, 스케줄링된 엔티티는 추가로, 적어도 하나의 유효한 DCI 가 식별된 탐색 공간 내의 스케줄링된 엔티티에 대해 존재하는지 여부를 결정하기 위해 식별된 탐색 공간 (예컨대, 제 1 탐색 공간 또는 제 2 탐색 공간) 내의 디코딩 후보들을 블라인드 디코딩하도록 구성될 수도 있다. 예를 들어, 각각의 디코딩 후보에 대해, 스케줄링된 엔티티는 CRC 가 적절한 UE ID (예컨대, 스케줄링된 엔티티에 특정한 ID 또는 스케줄링된 엔티티와 연관된 그룹 ID) 로 성공적으로 디코딩되었는지 여부를 체크하고, 성공적으로 디코딩되었으면, 디코딩 후보가 유효한 DCI 를 나타냄 (예컨대, 스케줄링된 엔티티에 대한 DCI 를 갖는 PDCCH를 포함함) 을 결정할 수도 있다. 예를 들어, 도 7 과 관련하여 상기 도시되고 설명된 DL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 는 식별된 탐색 공간(들) 내의 디코딩 후보들의 블라인드 디코딩을 수행할 수도 있다.

[0152] 도 18 은 본 개시의 일 양태에 따른, 슬롯들에서의 최적화된 탐색 공간들로의 무선 통신을 위한 프로세스 (1800) 를 예시한 플로우 차트이다. 하기에서 설명되는 바와 같이, 일부 또는 모든 예시된 특징들은 본 개시의 범위 내의 특정 구현에서 생략될 수도 있고, 일부 예시된 특징들은 모든 실시형태들의 구현을 위해 요구되지 않을 수도 있다. 일부 예들에 있어서, 프로세스 (1800) 는 도 7 에 예시된 스케줄링된 엔티티에 의해 실행될 수도 있다. 일부 예들에 있어서, 프로세스 (1800) 는 하기에서 설명되는 기능들 또는 알고리즘을 실행하기 위한 임의의 적합한 장치 또는 수단에 의해 실행될 수도 있다.

[0153] 블록 1802 에서, 스케줄링된 엔티티는 슬롯에 관련된 슬롯 정보를 수신할 수도 있다. 슬롯 정보는 슬롯이 미니-슬롯들을 포함하는지 여부를 표시할 수도 있고, 미니-슬롯을 포함하면, 슬롯에서의 미니-슬롯들의 수를 표시할 수도 있다. 일부 예들에 있어서, 슬롯 정보는 슬롯 자체 내에서 수신될 수도 있다. 예를 들어, 도 7 과 관련하여 상기 도시되고 설명된 DL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 는 슬롯 정보를 수신할 수도 있다.

[0154] 블록 1804 에서, 스케줄링된 엔티티는 다운링크 제어 정보 (DCI) 를 포함한 물리 다운링크 제어 채널 (PDCCH) 을 포함하는 슬롯 (예컨대, 다운링크 중심 슬롯 또는 업링크 중심 슬롯) 을 수신할 수도 있다. 예를 들어, 도 7 과 관련하여 상기 도시되고 설명된 DL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 는 슬롯을 수신할 수도 있다.

[0155] 블록 1806 에서, 스케줄링된 엔티티는 슬롯이 미니-슬롯들 (예컨대, 2 이상의 미니-슬롯들) 을 포함하는지 여부를 결정할 수도 있다. 슬롯이 미니-슬롯들을 포함하면 (블록 1806 의 Y 브랜치), 블록 1808 에서, 스케줄링된 엔티티는 (예컨대, 슬롯의 다운링크 제어 영역 내에서) 리소스 엘리먼트들의 제 1 세트를 포함하는 제 1 탐색 공간을 식별할 수도 있다. 슬롯이 미니-슬롯들을 결여하면 (블록 1806 의 N 브랜치), 블록 1810 에서, 스케줄링된 엔티티는 (예컨대, 슬롯의 다운링크 제어 영역 내에서) 리소스 엘리먼트들의 제 2 세트를 포함하는 제 2 탐색 공간을 식별할 수도 있다. 일부 예들에 있어서, 스케줄링된 엔티티는 슬롯에 대한 슬롯 정보를, 슬롯이 미니-슬롯들을 포함하는지 여부에 기초하여 개별 탐색 공간들을 표시할 수도 있는 탐색 공간 정보와 비교할 수도 있다. 일부 예들에 있어서, 미니-슬롯들의 각각의 별도의 스케줄링을 요구하고, 따라서, 슬롯에서 필요한 PDCCH 리소스들의 양을 증가시킬 수도 있기 때문에, 제 1 탐색 공간의 사이즈는 제 2 탐색 공간보다 크다. 부가적으로, 제 1 탐색 공간 사이즈는 슬롯 내에 포함된 미니-슬롯들의 수에 기초하여 변할 수도 있다. 예를 들어, 도 7 과 관련하여 상기 도시되고 설명된 DL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 는 슬롯 정보에 기초하여 슬롯 내의 탐색 공간(들)을 식별할 수도 있다.

[0156] 블록 1812 에서, 스케줄링된 엔티티는 추가로, 적어도 하나의 유효한 DCI 가 식별된 탐색 공간 내의 스케줄링된 엔티티에 대해 존재하는지 여부를 결정하기 위해 식별된 탐색 공간 (예컨대, 제 1 탐색 공간 또는 제 2 탐색 공간) 내의 디코딩 후보들을 블라인드 디코딩하도록 구성될 수도 있다. 예를 들어, 각각의 디코딩 후보에 대해, 스케줄링된 엔티티는 CRC 가 적절한 UE ID (예컨대, 스케줄링된 엔티티에 특정한 ID 또는 스케줄링된 엔티티와 연관된 그룹 ID) 로 성공적으로 디코딩되었는지 여부를 체크하고, 성공적으로 디코딩되었으면, 디코딩 후보가 유효한 DCI 를 나타냄 (예컨대, 스케줄링된 엔티티에 대한 DCI 를 갖는 PDCCH를 포함함) 을 결정할 수도 있다. 예를 들어, 도 7 과 관련하여 상기 도시되고 설명된 DL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 는 식별된 탐색 공간(들) 내의 디코딩 후보들의 블라인드 디코딩을 수행할 수도 있다.

[0157] 일 구성에 있어서, 무선 통신 네트워크 내의 스케줄링된 엔티티 장치는 복수의 슬롯들의 슬롯을 수신하는 수단

을 포함하고, 여기서, 슬롯은 물리 다운링크 제어 채널 (PDCCH) 을 포함하고, PDCCH 는 하나 이상의 스케줄링된 엔티티들의 세트에 대한 다운링크 제어 정보 (DCI) 를 포함한다. 스케줄링된 엔티티 장치는 슬롯에 관련된 슬롯 정보에 기초하여 슬롯 내의 리소스 엘리먼트들의 세트를 포함하는 탐색 공간을 식별하는 수단을 더 포함하고, 여기서, 슬롯 정보는 슬롯의 적어도 하나의 속성을 표시하고, 슬롯의 적어도 하나의 속성은 슬롯의 슬롯 타입, 슬롯에서 스케줄링되는 스케줄링된 엔티티들의 수, 또는 슬롯의 슬롯 인덱스 중 적어도 하나를 포함한다.

스케줄링된 엔티티 장치는 적어도 하나의 유효한 DCI 가 하나 이상의 스케줄링된 엔티티들의 세트의 스케줄링된 엔티티에 대해 존재하는지 여부를 결정하기 위해 리소스 엘리먼트들의 세트 내의 복수의 디코딩 후보들을 블라인드 디코딩하는 수단을 더 포함한다.

[0158] 일 양태에 있어서, 슬롯을 수신하고, 슬롯 내의 리소스 엘리먼트들의 세트를 포함하는 탐색 공간을 식별하고, 리소스 엘리먼트들의 세트 내의 복수의 디코딩 후보들을 블라인드 디코딩하는 전술한 수단은 도 7 에 도시된 트랜시버 (710) 및 프로세서(들) (704) 일 수도 있다. 예를 들어, 전술한 수단들은 도 7 에 도시된 트랜시버 (710) 및 DL 트래픽 및 제어 채널 수신 및 프로세싱 회로부 (742) 를 포함할 수도 있다. 다른 양태에 있어서, 전술한 수단들은 전술한 수단들에 의해 기술된 기능들을 수행하도록 구성된 회로 또는 임의의 장치일 수도 있다.

[0159] 무선 통신 네트워크의 수개의 양태들이 예시적인 구현을 참조하여 제시되었다. 당업자가 용이하게 인식할 바와 같이, 본 개시 전반에 걸쳐 설명된 다양한 양태들은 다른 원격통신 시스템들, 네트워크 아키텍처들, 및 통신 표준들로 확장될 수도 있다.

[0160] 예로서, 다양한 양태들은 롱 텀 에블루션 (LTE), 진화된 패킷 시스템 (EPS), 유니버설 모바일 원격통신 시스템 (UMTS), 및/또는 모바일용 글로벌 시스템 (GSM) 과 같은, 3GPP 에 의해 정의된 다른 시스템들 내에서 구현될 수도 있다. 다양한 양태들은 또한, CDMA2000 및/또는 EV-DO (Evolution-Data Optimized) 와 같은, 제 3 세대 파트너십 프로젝트 2 (3GPP2) 에 의해 정의된 시스템들로 확장될 수도 있다. 다른 예들은 IEEE 802.11 (Wi-Fi), IEEE 802.16 (WiMAX), IEEE 802.20, 초광대역 (UWB), 블루투스, 및/또는 다른 적합한 시스템들을 채용한 시스템들 내에서 구현될 수도 있다. 채용된 실제 원격통신 표준, 네트워크 아키텍처, 및/또는 통신 표준은 시스템에 부과된 전체 설계 제약들 및 특정 어플리케이션에 의존할 것이다.

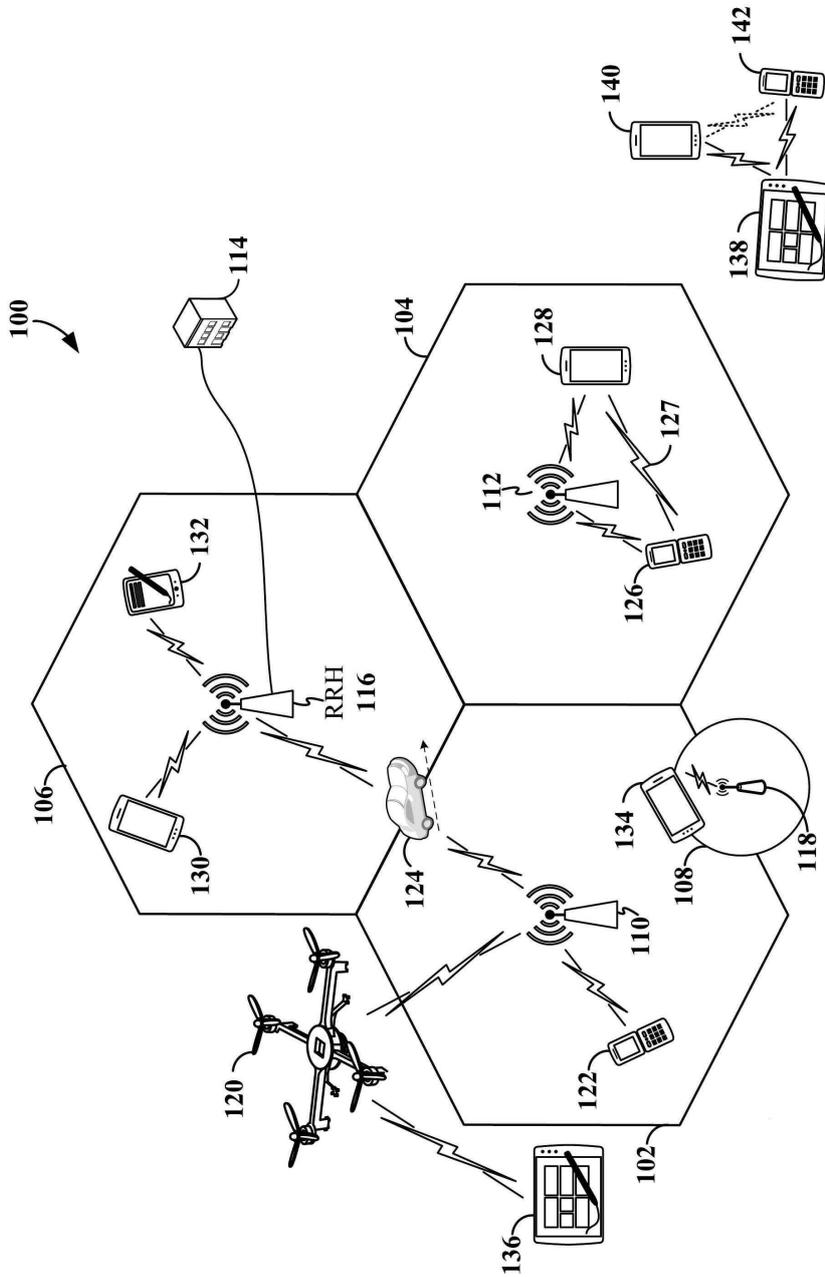
[0161] 본 개시 내에서, 단어 "예시적인" 은 “예, 사례, 또는 예시로서 기능함” 을 의미하도록 사용된다. "예시적인" 것으로서 본 명세서에서 설명된 임의의 구현 또는 양태는 본 개시의 다른 양태들에 비해 반드시 선호되거나 유리한 것으로서 해석될 필요는 없다. 유사하게, 용어 "양태들" 은 본 개시의 모든 양태들이 논의된 특징, 이점 또는 동작 모드를 포함해야 함을 요구하지는 않는다. 용어 "커플링된" 은 2개의 오브젝트들 간의 직접 또는 간접 커플링을 지칭하도록 본 명세서에서 사용된다. 예를 들어, 오브젝트 A 가 물리적으로 오브젝트 B 를 터치하고 오브젝트 B 가 오브젝트 C 를 터치하면, 오브젝트들 A 및 C 는, 서로 물리적으로 직접 터치하지 않더라도, 서로 커플링된 것으로 여전히 간주될 수도 있다. 예를 들어, 비록 제 1 오브젝트가 제 2 오브젝트와 전혀 직접 물리적으로 접촉하지 않더라도, 제 1 오브젝트는 제 2 오브젝트에 커플링될 수도 있다. 용어들 "회로" 및 "회로부" 는 넓게 사용되며, 그리고 접속 및 구성될 경우 전자 회로들의 타입에 관한 한정없이 본 개시에서 설명된 기능들의 수행을 가능케 하는 전기 디바이스들 및 컨덕터들의 하드웨어 구현들 뿐 아니라, 프로세서에 의해 실행될 경우 본 개시에서 설명된 기능들의 수행을 가능케 하는 정보 및 명령들의 소프트웨어 구현들 양자를 포함하도록 의도된다.

[0162] 도 1 내지 도 18 에 예시된 컴포넌트들, 단계들, 특징들 및/또는 기능들 중 하나 이상은 단일 컴포넌트, 단계, 특징, 또는 기능으로 재배열 및/또는 결합되거나, 또는 수개의 컴포넌트들, 단계들, 또는 기능들로 구현될 수도 있다. 추가적인 엘리먼트들, 컴포넌트들, 단계들, 및/또는 기능들이 또한, 본 명세서에 개시된 신규한 특징들로부터 일탈함없이 추가될 수도 있다. 도 1, 도 2, 도 6, 및/또는 도 7 에 예시된 장치, 디바이스들, 및/또는 컴포넌트들은 본 명세서에서 설명된 방법들, 특징들, 또는 단계들 중 하나 이상을 수행하도록 구성될 수도 있다. 본 명세서에서 설명된 신규한 알고리즘들은 또한 소프트웨어에서 효율적으로 구현되고/되거나 하드웨어에 임베딩될 수도 있다.

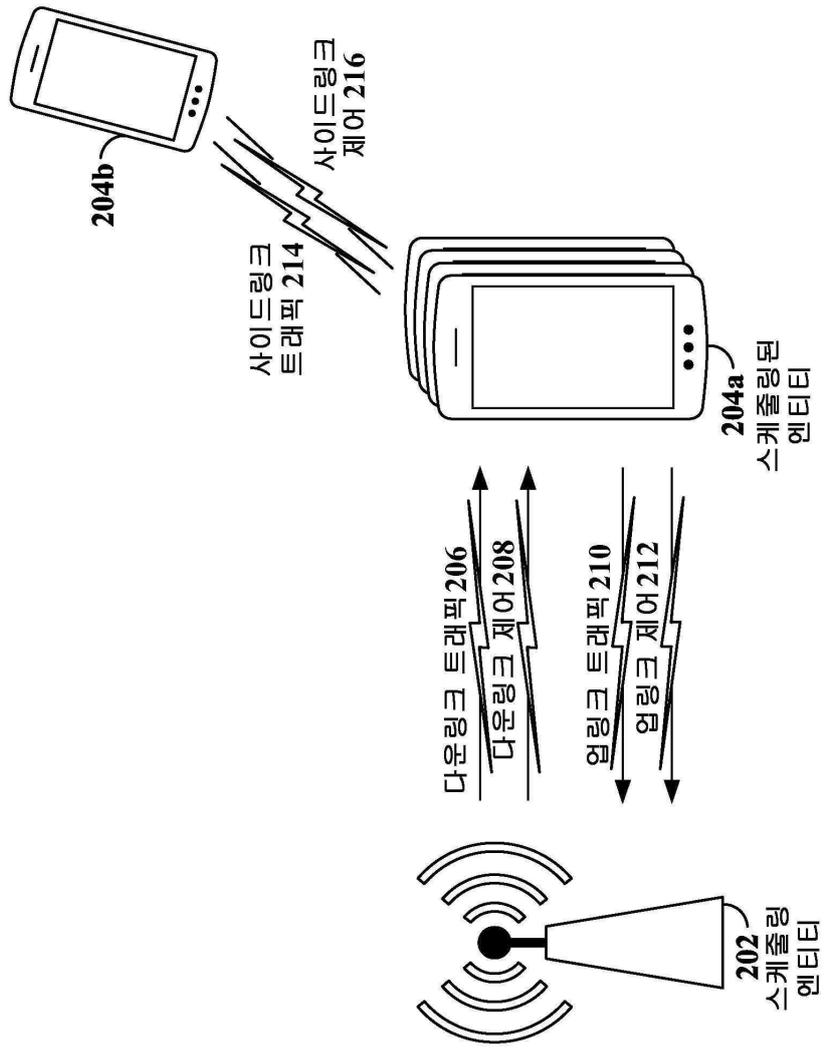
[0163] 개시된 방법들에서의 단계들의 특정 순서 또는 계위는 예시적인 프로세스들의 예시임이 이해되어야 한다. 설계 선호도들에 기초하여, 방법들에서의 단계들의 특정 순서 또는 계위가 재배열될 수도 있음이 이해된다. 첨부한 방법 청구항들은 다양한 단계들의 엘리먼트들을 샘플 순서로 제시하며, 그 안에 명확하게 기재되지 않으면, 제시된 특정 순서 또는 계위로 한정되도록 의도되지 않는다.

도면

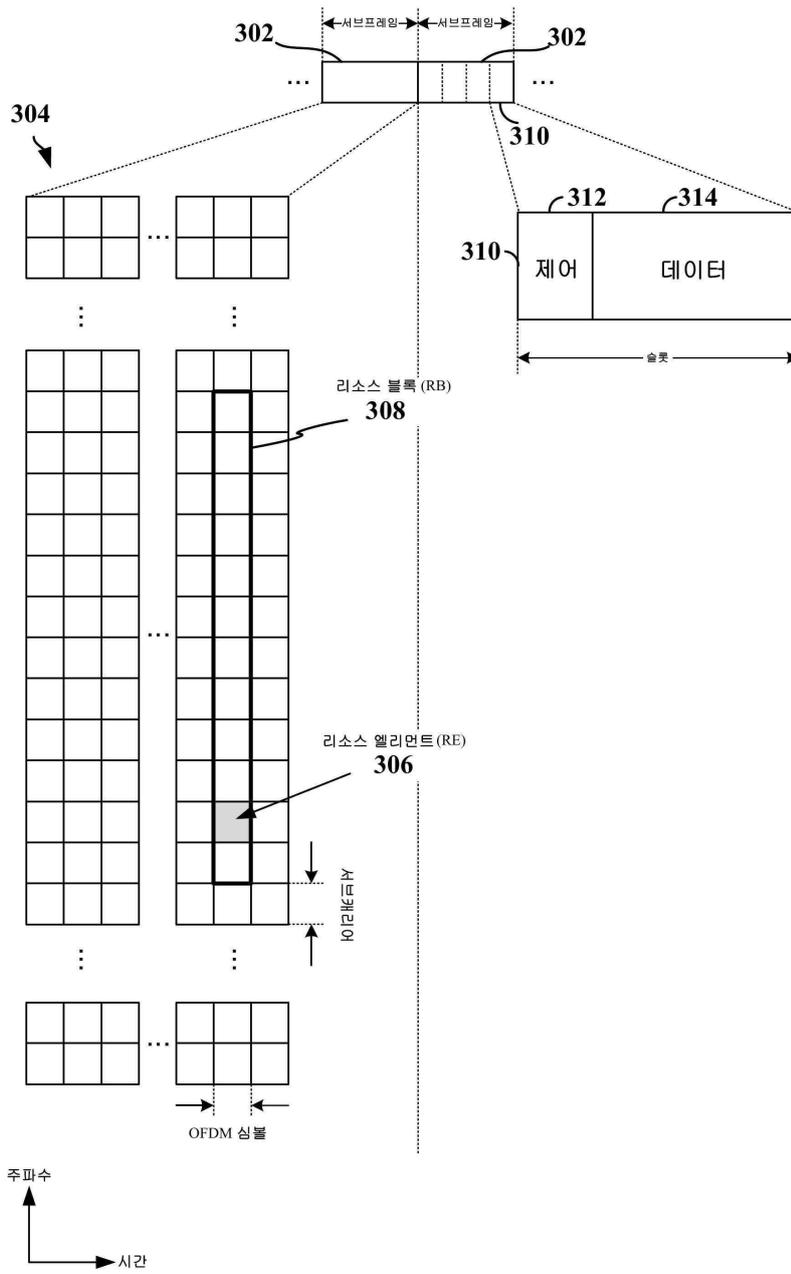
도면1



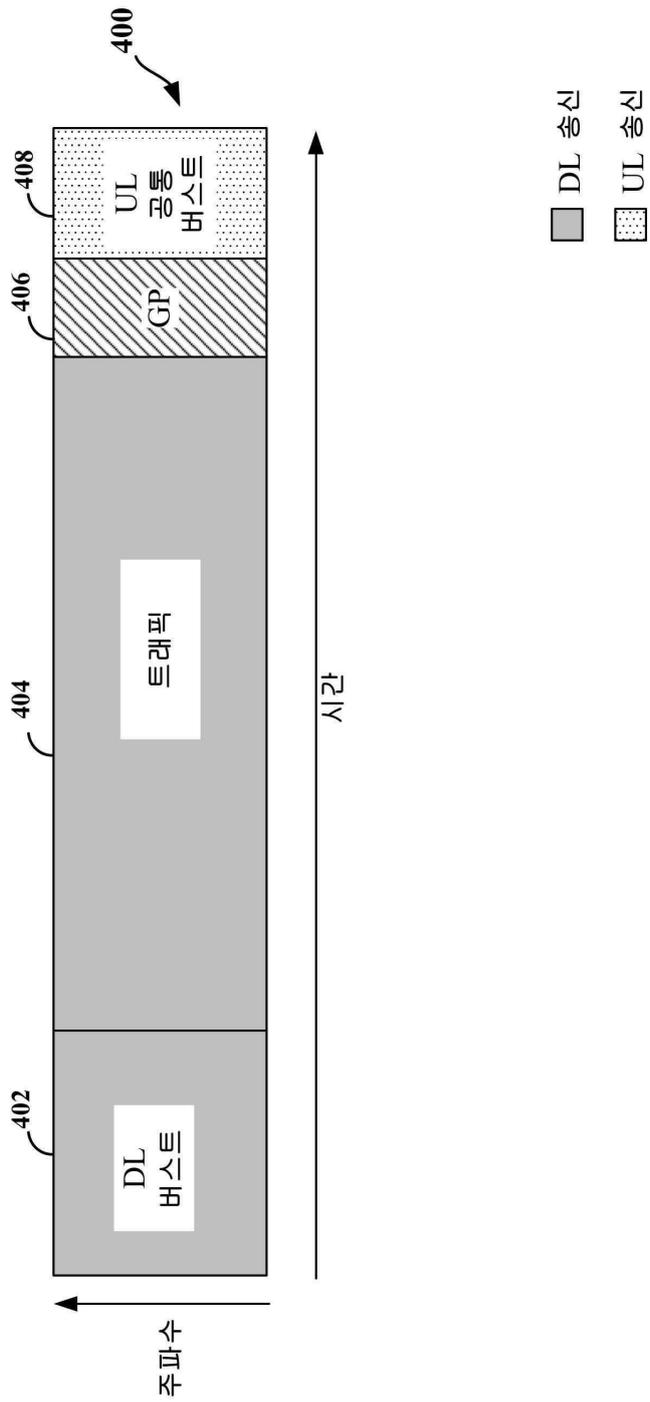
도면2



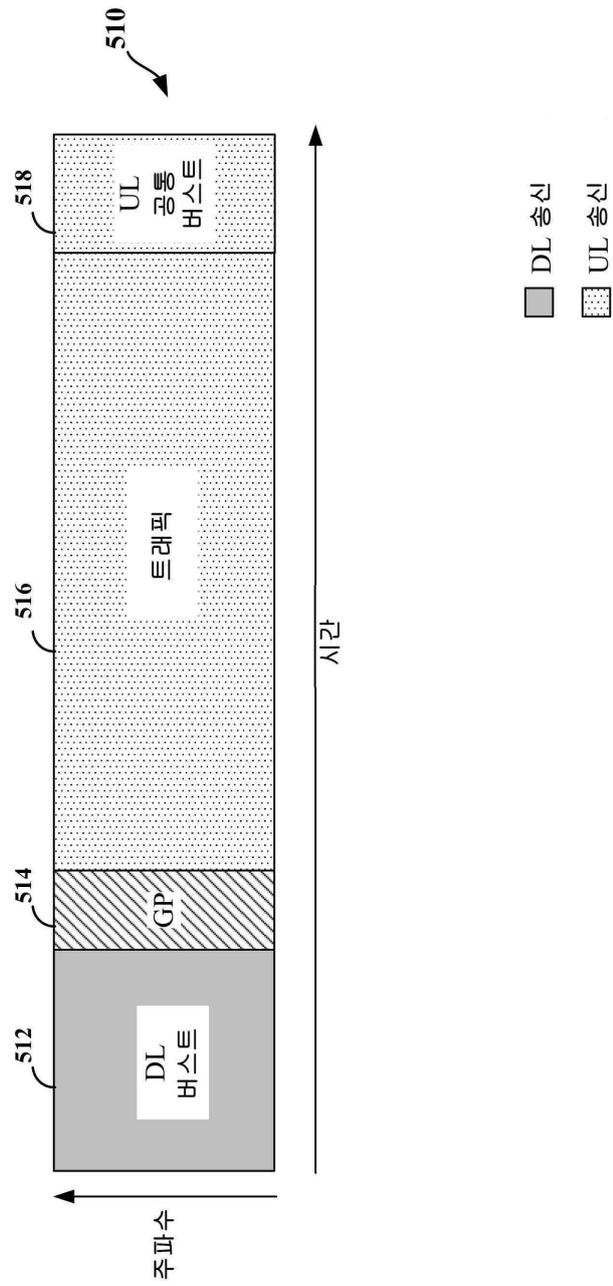
도면3



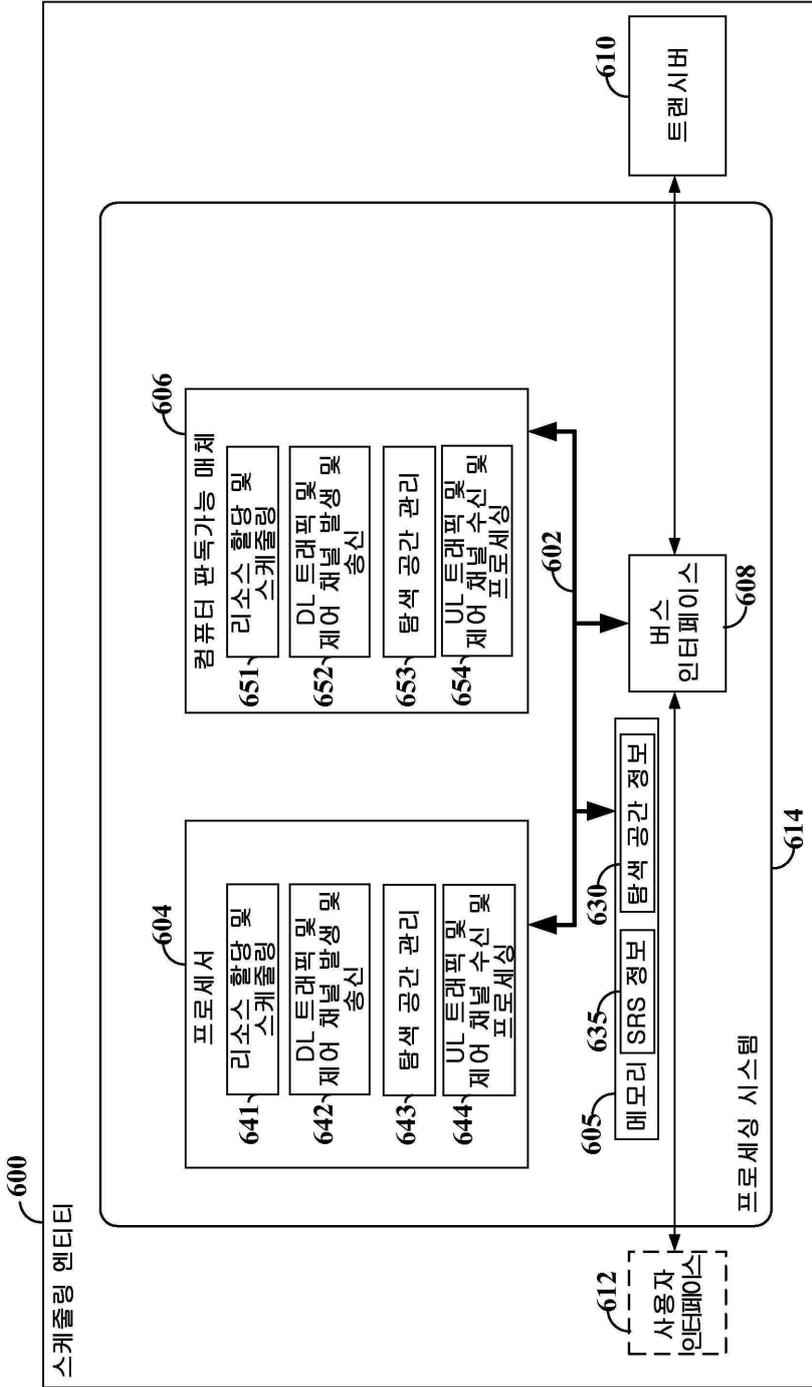
도면4



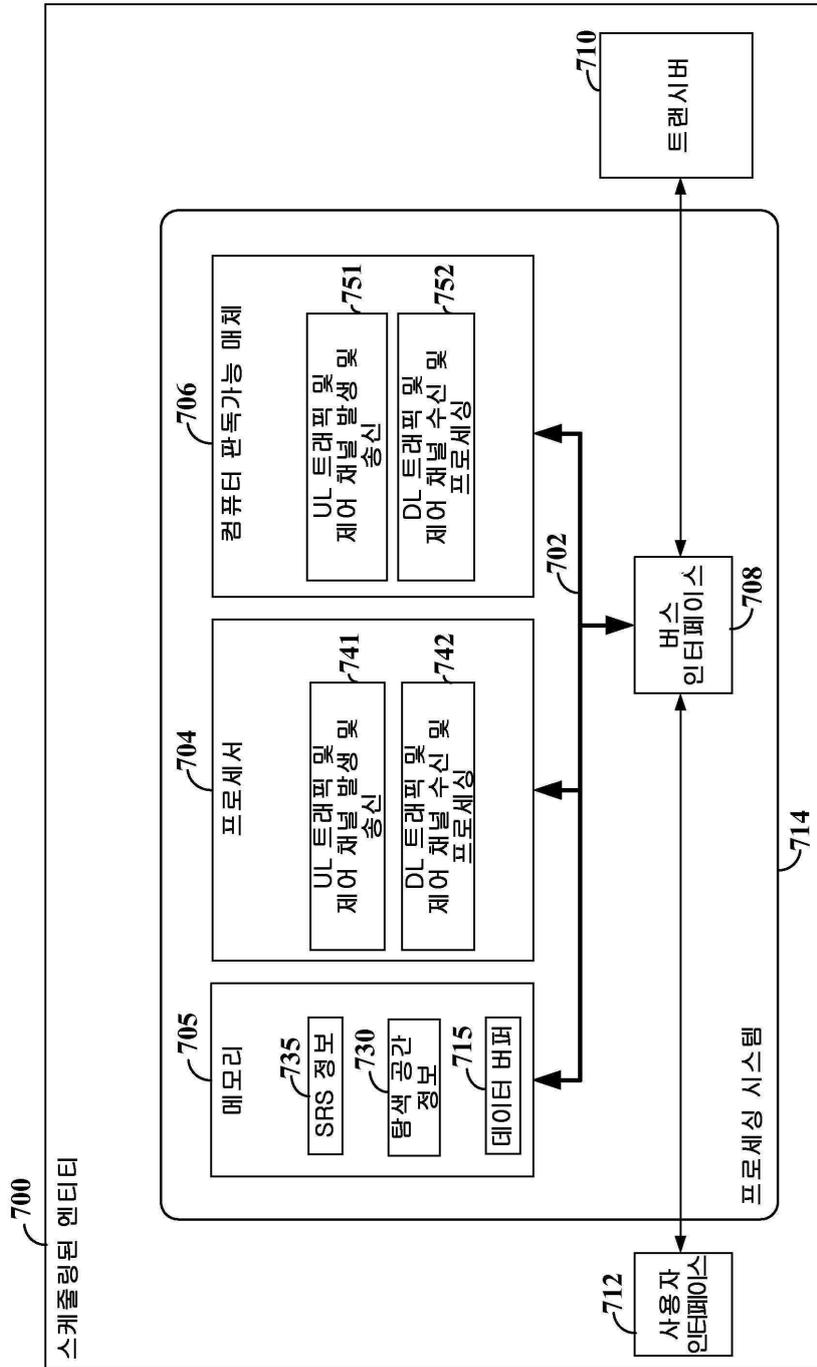
도면5



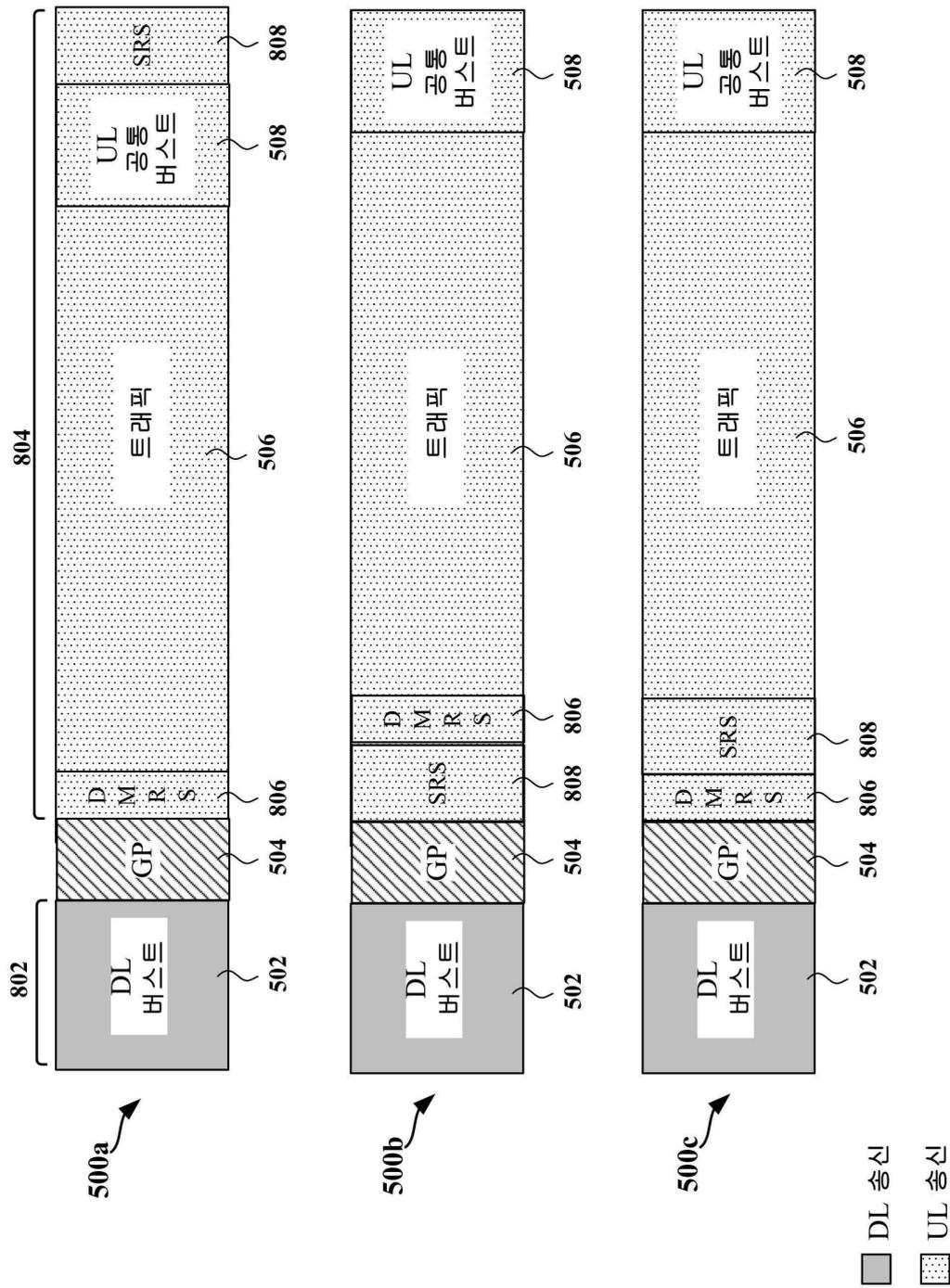
도면6



도면7

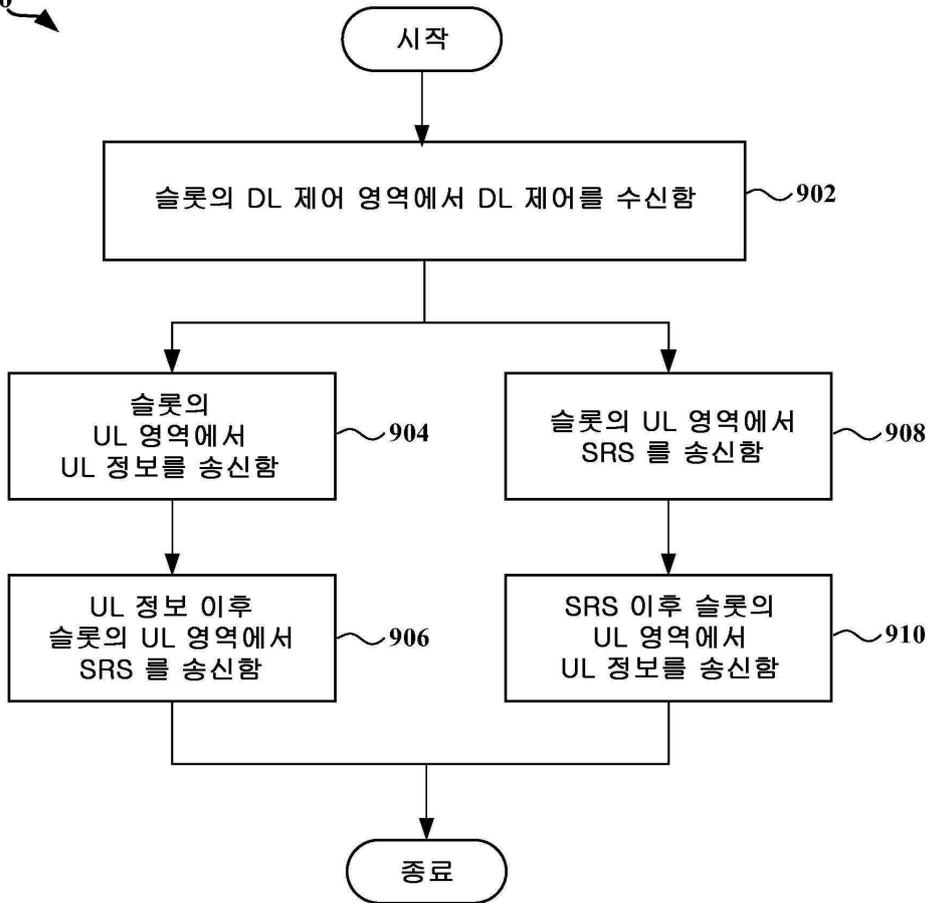


도면8



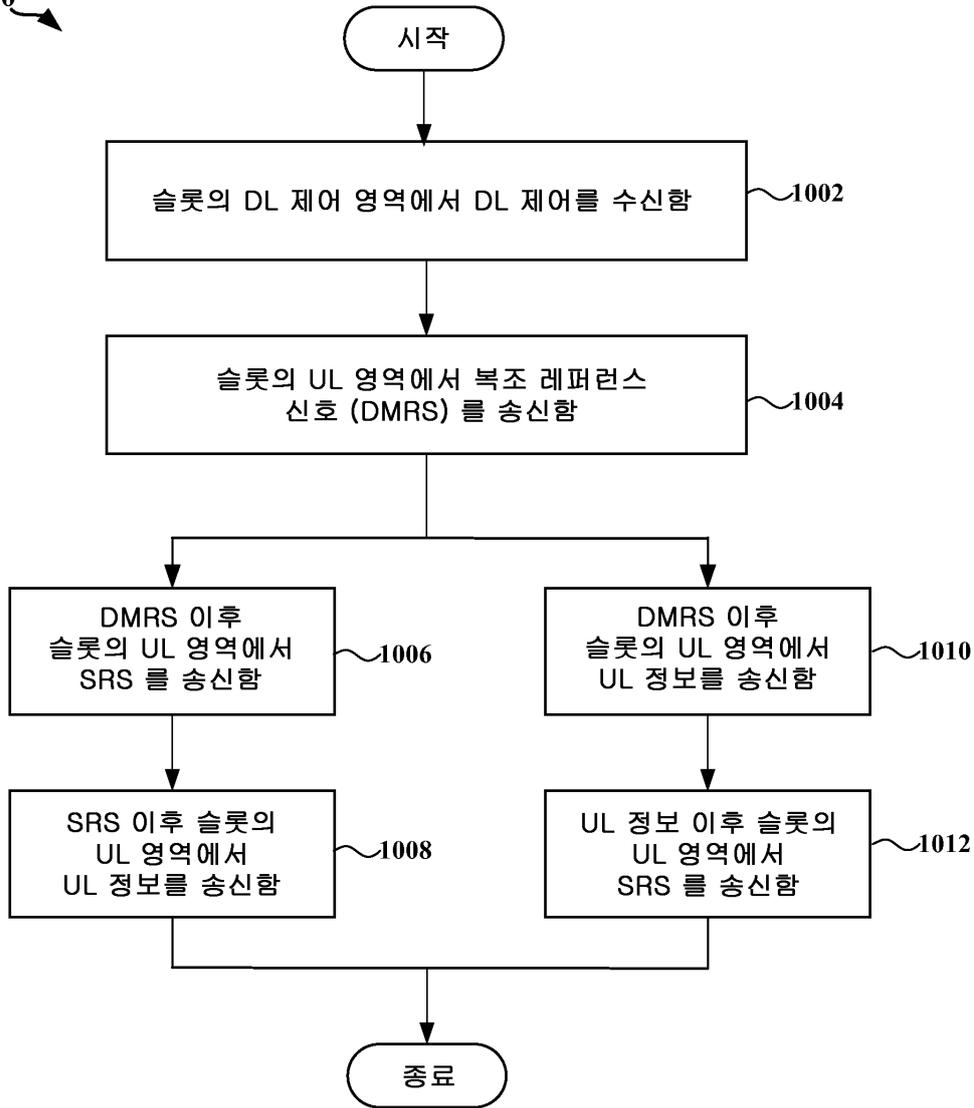
도면9

900 ↗



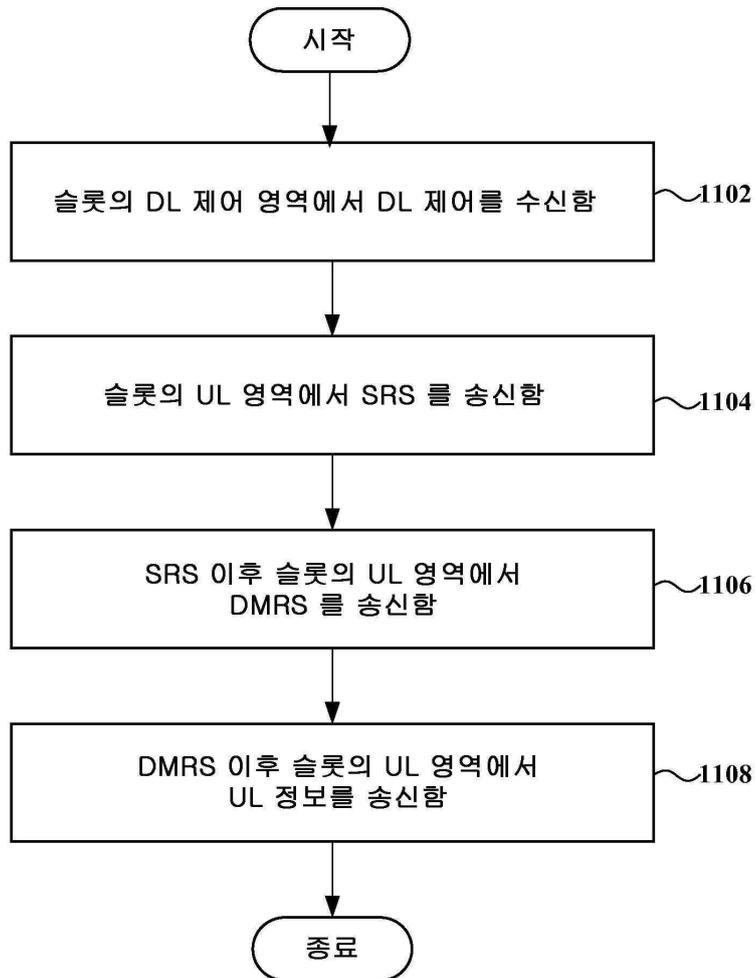
도면10

1000 ↗



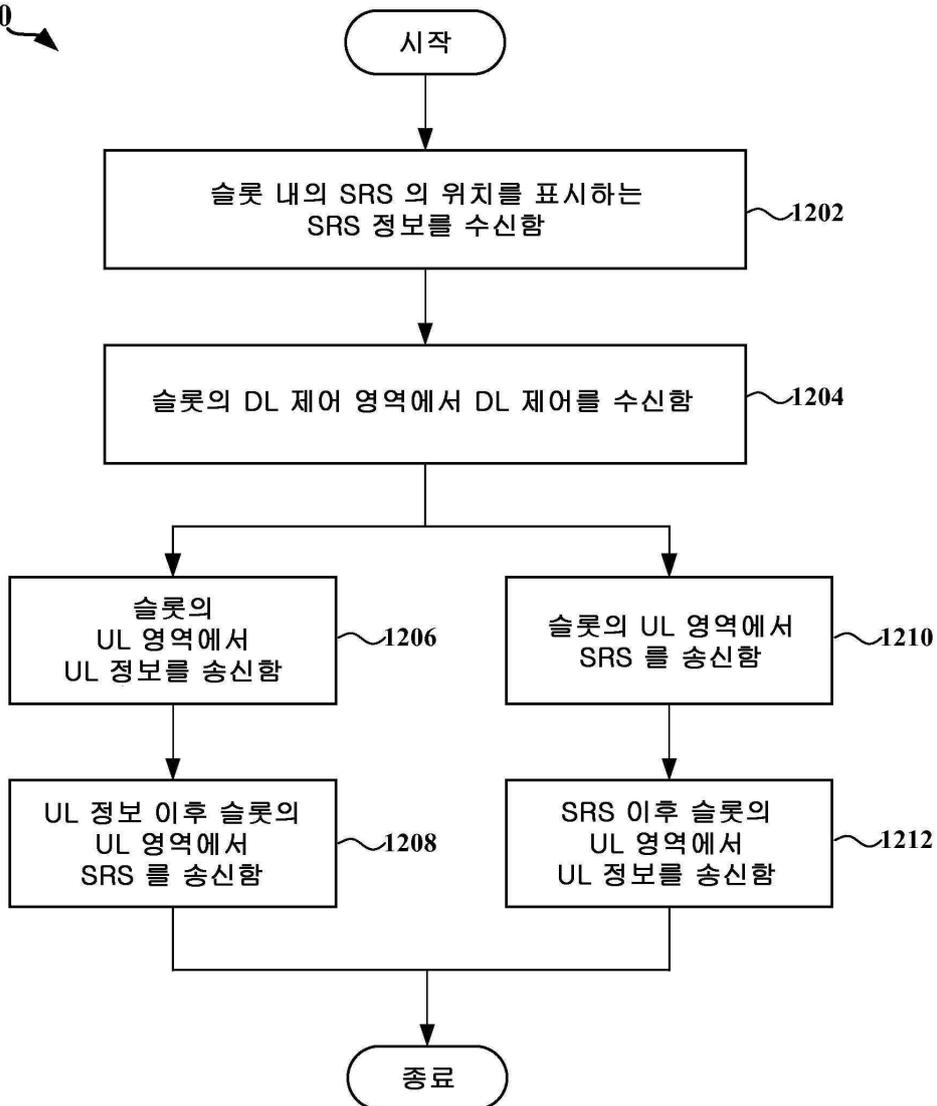
도면11

1100 ↗

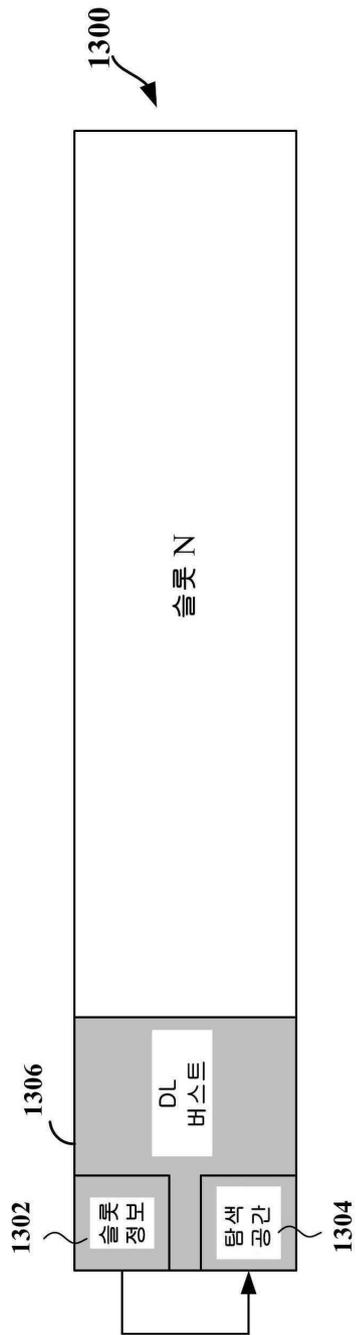


도면12

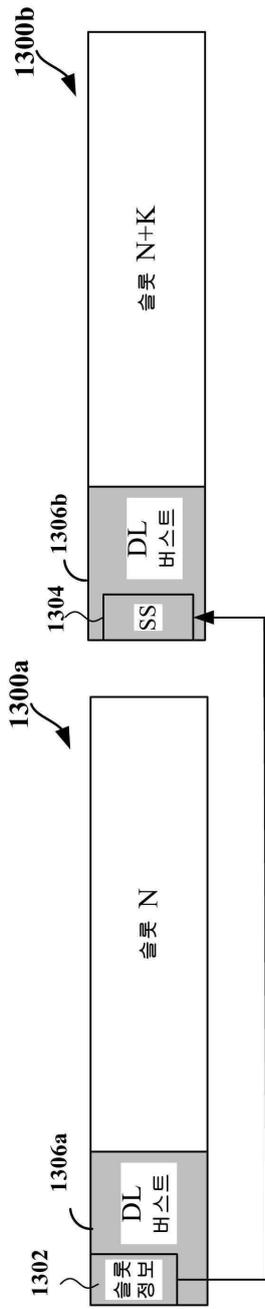
1200 ↘



도면13

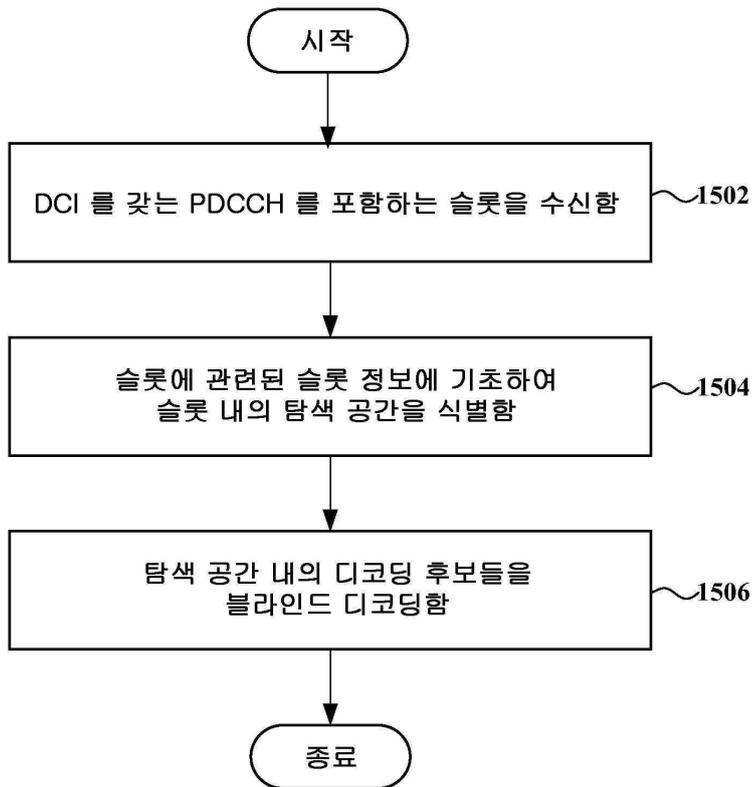


도면14



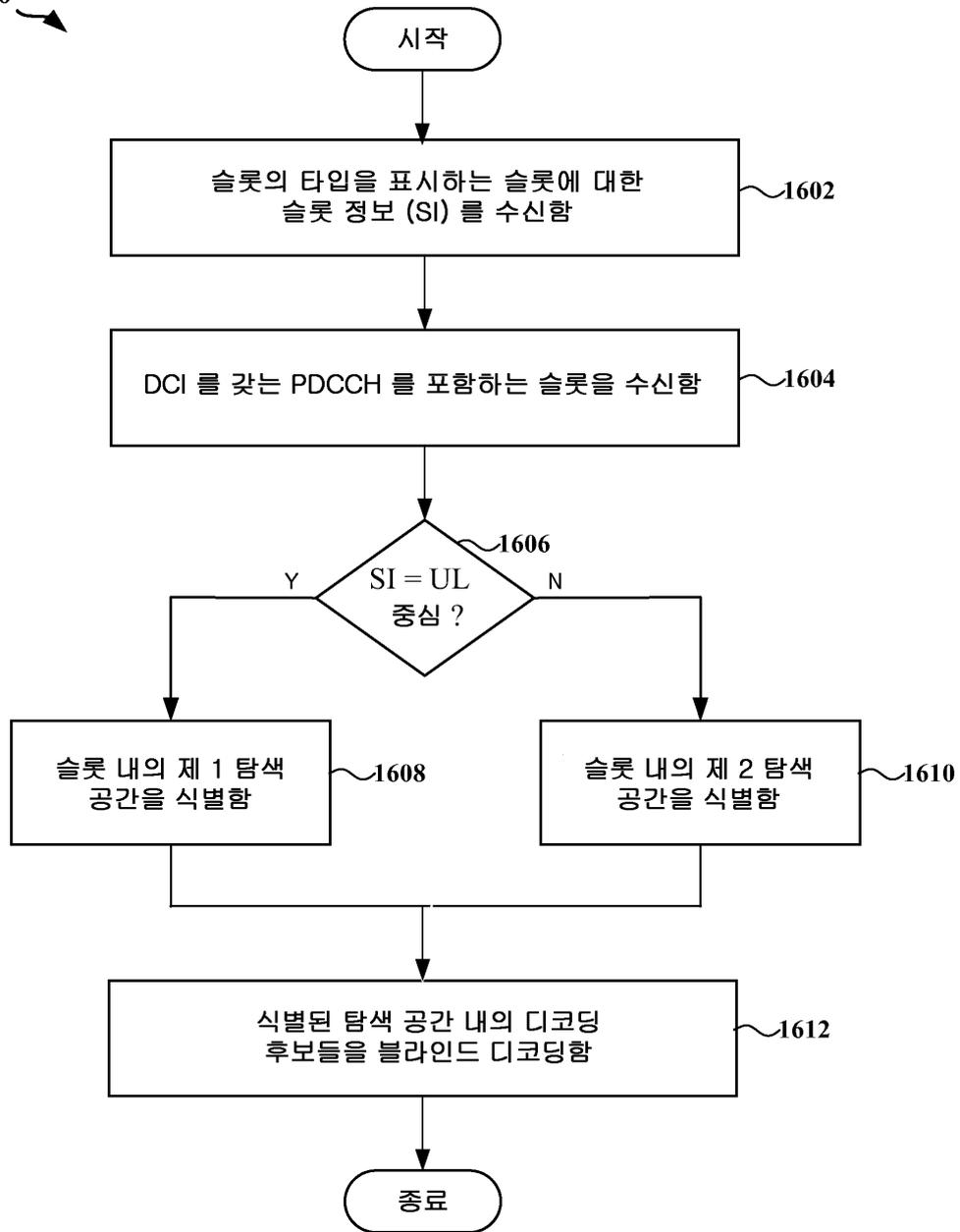
도면15

1500



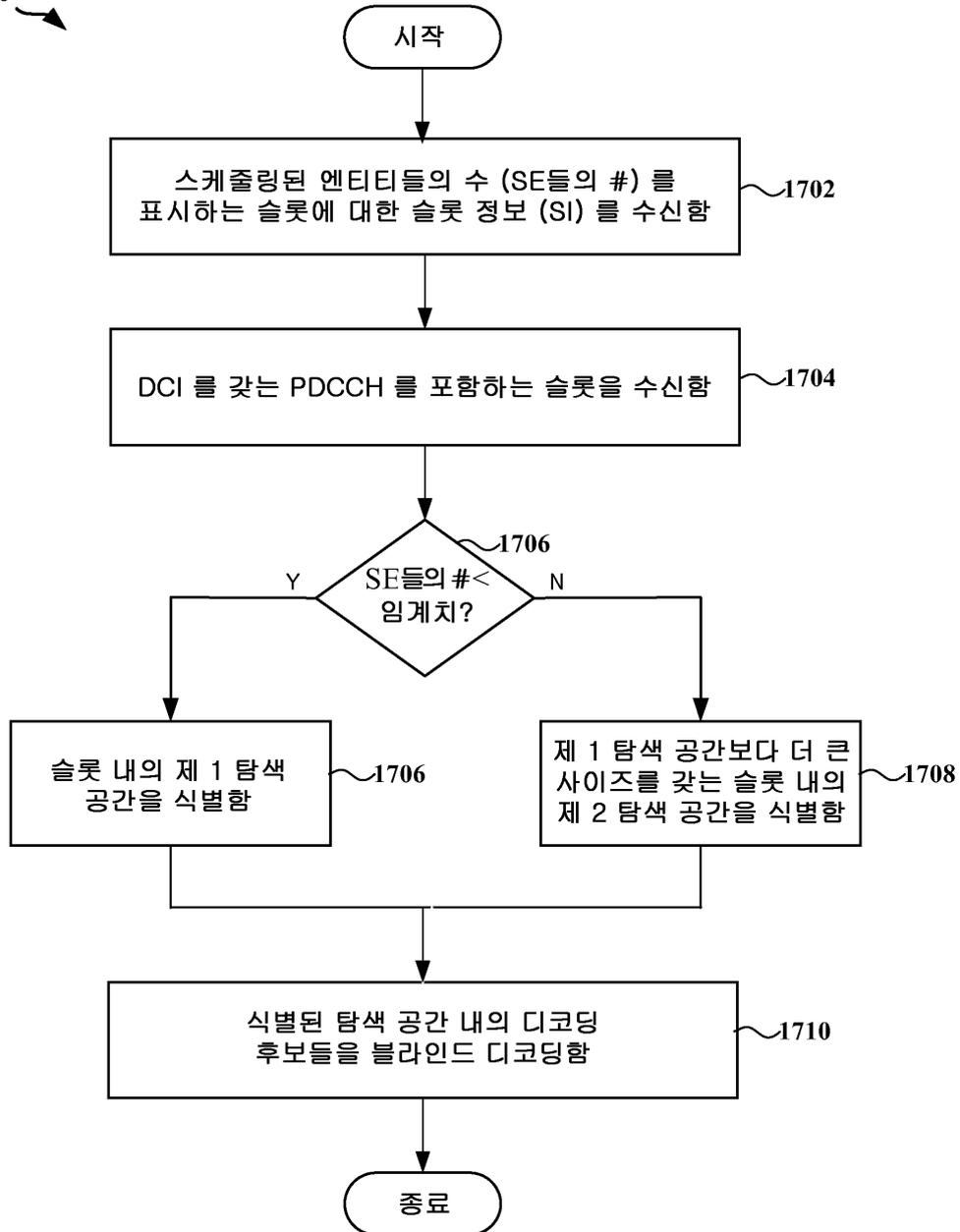
도면16

1600 →



도면17

1700



도면18

1800

