



(12) 发明专利

(10) 授权公告号 CN 103578978 B

(45) 授权公告日 2016. 05. 18

(21) 申请号 201310487942. 2

CN 203118957 U, 2013. 08. 07,

(22) 申请日 2013. 10. 17

CN 101582456 A, 2009. 11. 18,

(73) 专利权人 北京时代民芯科技有限公司

CN 102832121 A, 2012. 12. 19,

地址 100076 北京市丰台区东高地四营门北路 2 号

CN 102569067 A, 2012. 07. 11,

专利权人 北京微电子技术研究所

US 6054369 A, 2000. 04. 25,

审查员 梁庆然

(72) 发明人 殷丽 王传敏 王成杰 刘燕

杨小兵 姚全斌

(74) 专利代理机构 中国航天科技专利中心

11009

代理人 范晓毅

(51) Int. Cl.

H01L 21/329(2006. 01)

(56) 对比文件

CN 102496572 A, 2012. 06. 13,

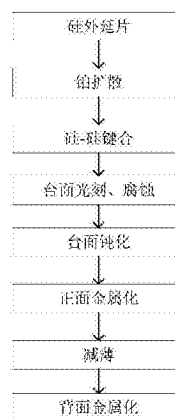
权利要求书1页 说明书6页 附图3页

(54) 发明名称

一种基于硅基键合材料的高压快恢复二极管制造方法

(57) 摘要

本发明涉及一种基于硅基键合材料的高压快恢复二极管制造方法,包括以下工序:选取硅外延片、铂扩散、P+ 阳极区硅-硅键合、台面制造、硅槽钝化、正面金属化、减薄、背面金属化,本发明工艺流程中在形成 P+ 阳极区之前在 N- 层表面进行铂扩散工艺,使高浓度复合中心尽可能分布在 N- 层靠近 PN 结附近的区域,而在 P+ 层靠近 PN 结附近不引入或引入很低浓度的复合中心,即实现了复合中心的类似局域分布,有利于实现正向压降和反向恢复时间的更佳折衷,并可减小少子寿命、缩短反向恢复时间,同时可降低复合中心对漏电的影响,有利于提高产品成品率,用来制造体积小、成品率高、一致性好、可靠性高的高压快恢复二极管芯片。



1. 一种基于硅基键合材料的高压快恢复二极管制造方法,其特征在于:包括如下步骤:

(1)、在N型硅外延材料的N-面(2)上淀积一层金属铂,然后在900~1000°C下进行铂扩散,时间为30~60min;

(2)、将步骤(1)中经铂扩散后的圆片通过硅-硅键合工艺键合一层重掺杂P+硅材料(1),形成P+阳极区;

(3)、在圆片的P+阳极区上依次制备氧化层(8)和氮化硅层(7),作为台面腐蚀的掩蔽层,然后进行光刻,接着采用湿法腐蚀工艺形成硅台面结构,最后采用干法刻蚀工艺去掉台面上的氧化硅层(8)和氮化硅层(7);

(4)、在步骤(3)得到的圆片表面依次制备磷硅玻璃、二氧化硅作为钝化层(6),或者依次制备二氧化硅、氮化硅作为钝化层(6);

(5)、对经步骤(4)处理的圆片经光刻、腐蚀后形成阳极接触窗口,然后表面淀积金属,光刻、腐蚀后形成阳极金属电极(4);

(6)、将步骤(5)得到的圆片从N+面(3)进行减薄;

(7)、将减薄后的圆片的N+面(3)淀积金属,形成阴极金属电极(5)。

2. 根据权利要求1所述的一种基于硅基键合材料的高压快恢复二极管制造方法,其特征在于:所述步骤(1)中N型硅外延材料结构为N+N-或N+NN-型,其中N-层厚度为10~100 $\mu\text{m}$ ;所述N型硅外延材料的N-面(2)上淀积的金属铂厚度为50~500 $\mu\text{m}$ 。

3. 根据权利要求1所述的一种基于硅基键合材料的高压快恢复二极管制造方法,其特征在于:所述步骤(2)中的硅-硅键合工艺具体为:将经铂扩散后的硅片与P+硅材料(1)贴合,将贴合好的硅片与P+硅材料(1)在N<sub>2</sub>环境下经过30min~120min的高温退火处理,使P+硅材料与硅片成为一体。

4. 根据权利要求1所述的一种基于硅基键合材料的高压快恢复二极管制造方法,其特征在于:所述步骤(3)中硅台面结构的台面高度H为50~100 $\mu\text{m}$ 。

5. 根据权利要求1所述的一种基于硅基键合材料的高压快恢复二极管制造方法,其特征在于:所述步骤(3)中作为台面腐蚀掩蔽层的氧化层(8)厚度为0.3~0.5 $\mu\text{m}$ ,氮化硅层(7)厚度为0.5~1.0 $\mu\text{m}$ 。

6. 根据权利要求1所述的一种基于硅基键合材料的高压快恢复二极管制造方法,其特征在于:所述步骤(4)中钝化层(6)的厚度为1.0~3.0 $\mu\text{m}$ 。

7. 根据权利要求1所述的一种基于硅基键合材料的高压快恢复二极管制造方法,其特征在于:所述步骤(5)中形成阳极金属电极(4)的具体方法为:首先进行阳极接触窗口的光刻、腐蚀,形成阳极欧姆接触窗口,接着依次蒸发钛、镍、银金属层,金属层总厚度为1.0~3.0 $\mu\text{m}$ ,然后光刻、腐蚀金属,形成阳极金属电极(4)。

8. 根据权利要求1所述的一种基于硅基键合材料的高压快恢复二极管制造方法,其特征在于:所述步骤(6)中减薄之后圆片的总厚度为200~300 $\mu\text{m}$ 。

9. 根据权利要求1所述的一种基于硅基键合材料的高压快恢复二极管制造方法,其特征在于:所述步骤(7)中淀积的金属依次为钛、镍、银金属层,金属层总厚度为1.0~3.0 $\mu\text{m}$ ,形成阴极金属电极(5)。

## 一种基于硅基键合材料的高压快恢复二极管制造方法

### 技术领域

[0001] 本发明涉及一种基于硅基键合材料的高压快恢复二极管制造方法,属于功率半导体器件领域。

### 背景技术

[0002] 快恢复二极管由于具有开关性能好、反向恢复时间短、正向电流大、反向耐压高、体积小、安装简便等优点,广泛地应用于脉宽调制器、开关电源、不间断电源等装置中,作高频、高压、大电流整流、续流及保护用,已成为应用装置中不可或缺的组成部分。

[0003] 现代电力电子应用装置对快恢复二极管性能的主要要求有:反向恢复时间要短,以减小二极管开关损耗的提高电路工作频率;正向压降要小,以减小二极管的通态损耗;反向漏电流要小,以减小断态损耗;软度因子要大,以保证整个电路的稳定性。

[0004] 在快恢复二极管的制造中,减小反向恢复时间的方法是在器件内部引入复合中心。目前广泛使用的贵金属掺杂,就是通过向器件中掺杂金、铂等重金属杂质作为复合中心,减小少子寿命,以达到缩小反向恢复时间的目的。但这种复合中心的引入往往是在整个器件中引入大范围的复合中心,由于贵金属杂质具有很高的扩散系数,所以复合中心均匀分布于整个器件内部。这种在整个器件中引入大范围的复合中心的制造方法,在提高二极管开关性能的同时,会引起器件其他参数的劣化,如反向漏电流增大、软击穿、低合格率等。

[0005] 研究表明,对于快恢复二极管来说,减小少子寿命、缩短反向恢复时间最有效的复合中心是存在于N层并且靠近PN结附近的复合中心。相关文献(Victor A.K.Temple, "Optimizing Carrier Lifetime Profiles for Improved Trade-Off Time and Forward Drop", IEEE Trans.On Electron Devices, VOL.ED-30, NO.7, 782(1983))就复合中心的空间分布对快恢复二极管正向压降和关断损耗的影响进行了详细分析和阐述。

[0006] 对于台面高压快恢复二极管,器件结构如图1所示。台面快恢复二极管芯片传统制造方法是选用N型硅直拉单晶片,包括选取硅单晶片、磷扩散、磨片、硼扩散、铂扩散、减薄、金属化等工序,即采用三重扩散方法形成P+NN+结构,具体做法是采用N型直拉单晶硅作为原始硅片,首先在高温(不低于1250°C)条件下进行磷预淀积,形成高浓度的N+层,接着圆片另一面喷砂磨片,再进行硼淀积,然后在高温(不低于1250°C)、长时间(几十甚至上百小时)条件下进行硼扩散和磷再分布,形成高浓度的P+层,从而形成P+NN+结构。硅-硅直接键合(Silicon Direct Bonding,简称SDB)技术是将两个抛光硅片经化学清洗和活化处理后在室温下粘贴在一起,再经过高温退火处理,使键合界面发生物理化学反应,形成强度很大的化学共价键连接,增加键合强度而形成一个整体。硅-硅键合工艺通常分为三步:第一步,两片表面平整洁净抛光硅片经适当表面清洗与活化,使硅片表面成为亲水面;第二步,室温下直接键合使两硅片在室温下依靠短程的分子间作用力吸合在一起;第三步,高温退火处理,使界面发生物理化学反应,增加键合强度而形成整体。该技术具有工艺简单,两键合硅片的晶向、电阻率和导电类型可自由选择,与半导体工艺完全兼容,并且键合强度大,键合后的界面可以承受磨片、抛光和高温处理等优点。自1985年Lasky首次报道以来,该技术得到广

泛重视与快速发展。如今,硅-硅直接键合技术已经广泛应用于SOI、MEMS和电力电子器件等领域。如1986年日本东芝公司已采用SDB技术研制出1800V、10A的IGBT器件(Ohashi H et al.Proc.IEEE IEDM,1986:210-213)

[0007] 经检索,目前涉及台面快恢复二极管芯片制造方法的专利和文献,如CN101188199A《一种快恢复硅整流二极管芯片的制造方法》、华中科技大学硕士学位论文《掺铂超快恢复二极管制备技术及特性的研究》等,都采用以上所述的传统方法。采用这种传统工艺生产台面快恢复二极管芯片的缺点在于:1)芯片结构中的P+和N+结构是通过扩散形成,高温、长时间的扩散必然会引入大量热缺陷,导致材料位错数量增多,影响器件的性能和成品率;2)扩散结的结深与扩散工艺温度、时间密切相关,当扩散温度一定时,只能通过延长扩散时间来提高扩散结的深度,因此不适合加工深结快恢复二极管芯片;3)即使精细控制扩散细节,也很难保证扩散结深、结掺杂浓度及分布的均匀性和一致性,这样生产的芯片性能的稳定性和一致性很难提高;4)传统方法中的掺铂寿命控制方法,在提高二极管开关性能的同时,会引起器件其他参数的劣化,如反向漏电流增大、软击穿、低合格率等。

## 发明内容

[0008] 本发明的目的在于克服现有技术的上述不足,提供一种基于硅基键合材料的高压快恢复二极管制造方法,可用来制造体积小、成品率高、一致性好、可靠性高的高压快恢复二极管芯片。

[0009] 本发明的上述目的主要是通过如下技术方案予以实现的:

[0010] 一种基于硅基键合材料的高压快恢复二极管制造方法,包括如下步骤:

[0011] (1)、在N型硅外延材料的N-面上淀积一层金属铂,然后在900~1000°C下进行铂扩散,时间为30~60min;

[0012] (2)、将步骤(1)中经铂扩散后的圆片通过硅-硅键合工艺键合一层重掺杂P+硅材料,形成P+阳极区;

[0013] (3)、在圆片的P+阳极区上依次制备氧化层和氮化硅层,作为台面腐蚀的掩蔽层,然后进行光刻,接着采用湿法腐蚀工艺形成硅台面结构,最后采用干法刻蚀工艺去掉台上的氧化硅层和氮化硅层;

[0014] (4)、在步骤(3)得到的圆片表面依次制备磷硅玻璃、二氧化硅作为钝化层,或者依次制备二氧化硅、氮化硅作为钝化层;

[0015] (5)、对经步骤(4)处理的圆片经光刻、腐蚀后形成阳极接触窗口,然后表面淀积金属,光刻、腐蚀后形成阳极金属电极;

[0016] (6)、将步骤(5)得到的圆片从N+面进行减薄;

[0017] (7)、将减薄后的圆片的N+面淀积金属,形成阴极金属电极。

[0018] 在上述基于硅基键合材料的高压快恢复二极管制造方法中,步骤(1)中N型硅外延材料结构为N+N-或N+NN-型,其中N-层厚度为10~100 $\mu\text{m}$ ;所述N型硅外延材料的N-面上淀积的金属铂厚度为50~500 $\mu\text{m}$ 。

[0019] 在上述基于硅基键合材料的高压快恢复二极管制造方法中,步骤(2)中的硅-硅键合工艺具体为:将经铂扩散后的硅片与P+硅材料贴合,将贴合好的硅片与P+硅材料在N<sub>2</sub>环境下经过30min~120min的高温退火处理,使P+硅材料与硅片成为一体。

[0020] 在上述基于硅基键合材料的高压快恢复二极管制造方法中,步骤(3)中硅台面结构的台面高度H为50~100 $\mu\text{m}$ 。

[0021] 在上述基于硅基键合材料的高压快恢复二极管制造方法中,步骤(3)中作为台面腐蚀掩蔽层的氧化层厚度为0.3~0.5 $\mu\text{m}$ ,氮化硅层厚度为0.5~1.0 $\mu\text{m}$ 。

[0022] 在上述基于硅基键合材料的高压快恢复二极管制造方法中,步骤(4)中钝化层的厚度为1.0~3.0 $\mu\text{m}$ 。

[0023] 在上述基于硅基键合材料的高压快恢复二极管制造方法中,步骤(5)中形成阳极金属电极的具体方法为:首先进行阳极接触窗口的光刻、腐蚀,形成阳极欧姆接触窗口,接着依次蒸发钛、镍、银金属层,金属层总厚度为1.0~3.0 $\mu\text{m}$ ,然后光刻、腐蚀金属,形成阳极金属电极。

[0024] 在上述基于硅基键合材料的高压快恢复二极管制造方法中,步骤(6)中减薄之后圆片的总厚度为200~300 $\mu\text{m}$ 。

[0025] 在上述基于硅基键合材料的高压快恢复二极管制造方法中,步骤(7)中淀积的金属依次为钛、镍、银金属层,金属层总厚度为1.0~3.0 $\mu\text{m}$ ,形成阴极金属电极。

[0026] 本发明与现有技术相比具有如下有益效果:

[0027] (1)、本发明快恢复二极管制造方法中,铂扩散工序是P+阳极区域形成之前进行,即在PN结形成之前进行铂扩散工艺,有利于高浓度有效复合中心尽可能分布在N层靠近PN结附近的区域,而P+阳极区域是在扩铂之后形成,这样在P+层靠近PN结附近不存在或者分布的复合中心浓度很低,即实现了复合中心的类似局域分布,复合中心的这种局域分布在减小少子寿命、缩短反向恢复时间的同时,有利于折衷反向恢复时间和正向压降性能参数之间矛盾,另外可降低复合中心对漏电的影响,有利于提高产品成品率;

[0028] (2)、本发明快恢复二极管制造方法选用N型硅外延材料(结构为N+N-或N+NN-型)作为初始材料,材料中N+低阻层可直接作为器件阴极欧姆接触区域,与传统技术相比,避免了形成N+区所必需的高温磷扩散工艺过程,简化了工艺;

[0029] (3)、本发明快恢复二极管制造方法中,器件阳极P+区域通过硅-硅键合工艺形成,硅-硅直接键合技术与IC工艺完全兼容,工艺成熟,键合后界面可接受磨片、抛片、化学和高温处理;并且与传统技术相比,避免了形成P+区所必需的长时间高温硼扩散工艺过程,缩短了工艺加工周期;

[0030] (4)、本发明快恢复二极管制造方法中,器件阳极P+区域通过硅-硅键合工艺形成,可通过调整P+键合材料的厚度,方便灵活控制PN结结深,因此非常适合制作对结深有特殊要求的快恢复二极管芯片,尤其适合制作深结台面快恢复二极管芯片;

[0031] (5)、采用本发明快恢复二极管制造方法,器件阳极P+区域通过硅-硅键合工艺形成,与传统技术相比,制备的材料质量高,器件中PN结结深、结掺杂浓度及分布的均匀性和一致性更高,因此器件性能一致性和整体可靠性更好;

[0032] (6)、采用本发明制造的快恢复二极管在反向恢复时间减小的同时,仍具有较低的反向漏电流,使器件的可靠性得到保证,本方法可推广应用到反向工作电压在50~1200V的台面快恢复二极管芯片的研制中。

## 附图说明

- [0033] 图1为本发明快恢复二极管制造流程图；
- [0034] 图2为本发明台面高压快恢复二极管剖面结构图；
- [0035] 图3为本发明初始材料剖面结构图；
- [0036] 图4为本发明制作过程中P+阳极区域键合后剖面结构图；
- [0037] 图5为本发明制作过程中形成台面腐蚀掩蔽层后结构剖面图；
- [0038] 图6为本发明制作过程中腐蚀硅槽后结构剖面图；
- [0039] 图7为本发明制作过程中完成台面钝化保护后结构剖面图；
- [0040] 图8为本发明制作过程中完成减薄、金属化后结构剖面图。
- [0041] 其中：1为阳极P+区域，2为阴极N区域，3为阴极接触N+层，4为阳极金属层，5为阴极金属层，6为钝化保护层，7为氮化硅层，8表示氧化硅层。

### 具体实施方式

[0042] 下面结合附图和具体实施例对本发明作进一步详细的描述：

[0043] 如图2所示为本发明台面高压快恢复二极管剖面结构图，由图可知，快恢复二极管中P+层1和N+层3分别是阳极和阴极的接触层，可与金属电极形成良好欧姆接触，以降低器件正向压降；N高阻层2为低浓度N型杂质高阻层，决定器件的反向耐压值，根据器件反向耐压值的大小，通过对N层的厚度和电阻率精确控制，确保器件反向耐压达到要求；由磷硅玻璃、二氧化硅或氮化硅组成的复合钝化层6可有效保护硅槽斜面上的PN结，增强器件对外来离子玷污的阻断能力，控制和稳定半导体表面的电特性以及防止器件在使用时受到机械和化学的损伤；金属层4和金属层5分别为器件阳极和阴极的金属电极，由钛/镍/银构成的多层复合金属层能够与硅形成良好的欧姆接触，同时与硅具有很好的粘附性，能够满足后道工序实现金属引脚焊接的要求。

[0044] 如图1所示为本发明快恢复二极管制造流程图，本发明快恢复二极管制造过程如下：

[0045] 一、材料选择：N型硅外延材料结构可以为N+N-或N+NN-型，选取<111>晶向、结构为N+N-的硅外延材料（如图3所示为本发明初始材料剖面结构图），N-高阻层2电阻率为 $1\sim 100\ \Omega\cdot\text{cm}$ ，厚度为 $10\sim 100\ \mu\text{m}$ ；

[0046] 二、铂扩散：在外延材料的N-面2蒸发或溅射一层厚度为 $50\sim 500\ \mu\text{m}$ 的金属铂，然后在 $900\sim 1000^\circ\text{C}$ 条件下进行铂扩散，时间为 $30\sim 60\text{min}$ ；

[0047] 三、P+区域键合：选取重掺杂P+硅低阻材料1，将P+硅材料1和经过步骤(2)处理的衬底材料表面清洗与活化，接着放入 $1\sim 2\%$ 的稀释的HF酸溶液中漂洗 $1\sim 2$ 分钟，完全漂去硅片表面的本征氧化层，去离子水冲洗、甩干，然后在室温下将硅片的抛光面贴合在一起，使两硅片在室温下依靠短程分子间作用力吸合在一起，接着将贴合好的硅片在 $\text{N}_2$ 环境下经过 $30\text{min}\sim 120\text{min}$ 的高温退火处理，使P+材料1与衬底材料成为一体，最后对P+面进行磨片，P+区域剩余厚度根据器件结深的要求而定，如图4所示为本发明制作过程中P+阳极区域键合后剖面结构图；

[0048] 四、台面光刻、腐蚀：通过氧化工艺制备一层厚度为 $0.3\sim 0.5\ \mu\text{m}$ 的氧化层8，再通过淀积工艺制备一层厚度为 $0.5\sim 1\ \mu\text{m}$ 氮化硅层7，形成台面腐蚀的掩蔽层，如图5所示为本发明制作过程中形成台面腐蚀掩蔽层后结构剖面图；然后进行光刻，形成台面硅槽腐蚀窗口，

去掉窗口区域光刻胶,接着采用湿法腐蚀工艺形成硅台面结构,如图6所示为本发明制作过程中腐蚀硅槽后结构剖面图,台面的高度H为50~100 $\mu\text{m}$ ,最后采用干法刻蚀工艺依次去掉台面上的氮化硅层7和氧化层8;

[0049] 五、硅槽钝化:采用LPCVD工艺,正面依次淀积磷硅玻璃、二氧化硅,或者依次淀积二氧化硅、氮化硅,经光刻、腐蚀后,形成硅槽钝化保护层6。如图7所示为本发明制作过程中完成台面钝化保护后结构剖面图;

[0050] 六、正面金属化:在圆片硅台面结构的上端面进行阳极接触窗口的光刻、腐蚀,形成阳极欧姆接触窗口,接着依次蒸发钛/镍/银金属层,金属层总厚度为1.0~3.0 $\mu\text{m}$ ,然后光刻、腐蚀金属,形成阳极金属电极4;

[0051] 七、背面减薄:将圆片从背面,即从N<sup>+</sup>面3减薄,减薄之后的厚度为200~300 $\mu\text{m}$ 。

[0052] 八、背面金属化:将减薄后的圆片的N<sup>+</sup>面3淀积钛/镍/银金属层,金属层总厚度为1.0~3.0 $\mu\text{m}$ ,形成阴极金属电极5。如图8所示为本发明制作过程中完成减薄、金属化后结构剖面图。

[0053] 实施例1

[0054] 一、材料选择:选取<111>晶向、结构为N<sup>+</sup>N<sup>-</sup>的硅外延材料,N<sup>-</sup>高阻层电阻率为22  $\Omega \cdot \text{cm}$ ,厚度为55 $\mu\text{m}$ 。

[0055] 二、铂扩散:在外延材料的N<sup>-</sup>面蒸发或溅射一层厚度为500 $\mu\text{m}$ 的金属铂,然后在930 $^{\circ}\text{C}$ 条件下进行铂扩散,时间为30min。

[0056] 三、P<sup>+</sup>区域键合:退火处理条件为1200 $^{\circ}\text{C}$ ,30min,N<sub>2</sub>保护。

[0057] 四、台面光刻、腐蚀:氧化层的厚度为0.5 $\mu\text{m}$ ,氮化硅层的厚度为1 $\mu\text{m}$ ,形成台面腐蚀的掩蔽层,形成硅台面结构的台面高度H为80 $\mu\text{m}$ 。

[0058] 五、硅槽钝化:采用LPCVD工艺,正面依次淀积厚度为0.3 $\mu\text{m}$ 的磷硅玻璃和0.4 $\mu\text{m}$ 的二氧化硅,经光刻、腐蚀后,形成硅槽钝化保护层。

[0059] 六、正面金属化:依次蒸发厚度分别为1KÅ/3KÅ/18KÅ的钛/镍/银金属层,然后光刻、腐蚀金属,形成阳极金属电极;

[0060] 七、背面减薄:将圆片从N<sup>+</sup>面减薄,减薄之后的厚度为210 $\mu\text{m}$ 。

[0061] 八、背面金属化:将减薄后的圆片的N<sup>+</sup>面淀积厚度分别为1KÅ/3KÅ/18KÅ的钛/镍/银金属层,形成阴极金属电极。

[0062] 本实施例制备得到的快恢复二极管,击穿电压 $BV \geq 450\text{V}$ ,反向漏电流 $I_R \leq 5\mu\text{A}@BV=400\text{V}$ ,正向压降 $V_F \leq 1.2\text{V}@I_F=6\text{A}$ ,反向恢复时间 $t_{rr} \leq 30\text{ns}@I_F=I_{RM}=1.0\text{A}$ , $I_{REC}=0.1\text{A}$ , $di/dt=-100\text{A}/\mu\text{s}$ ,器件耐高温特性强,能够通过150 $^{\circ}\text{C}$ 高温、长达1000小时的高温反偏实验。

[0063] 本发明制造方法中铂扩散工序提前至形成PN结之前,即在P<sup>+</sup>阳极区域形成之前进行铂扩散工艺,这样可使高浓度有效复合中心尽可能分布在N层靠近PN结附近的区域,而在P<sup>+</sup>层靠近PN结附近不引入或者引入很低浓度的复合中心,即实现了复合中心的类似局域分布;快恢复二极管中的P<sup>+</sup>阳极区域是采用硅-硅键合工艺形成,通过调整P<sup>+</sup>键合材料的厚度和电阻率,可实现结深几十微米以上的深结,避免了长时间的高温硼扩散工艺过程。

[0064] 以上所述,仅为本发明最佳的具体实施方式,但本发明的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本发明揭露的技术范围内,可轻易想到的变化或替换,

都应涵盖在本发明的保护范围之内。

[0065] 本发明说明书中未作详细描述的内容属于本领域专业技术人员的公知技术。



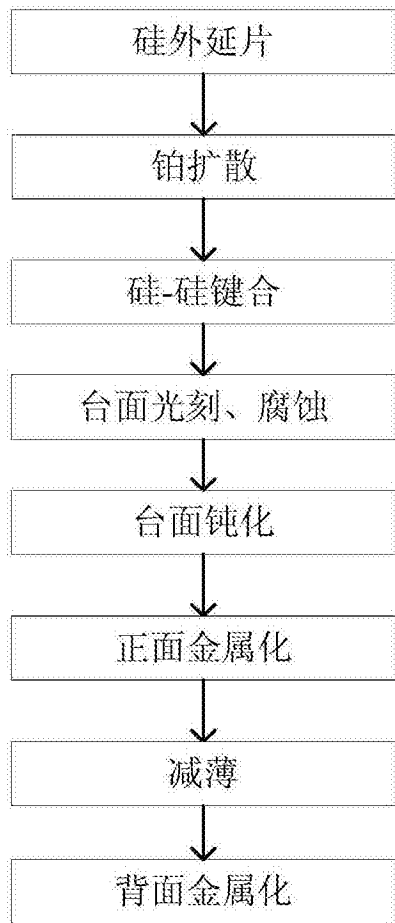


图1

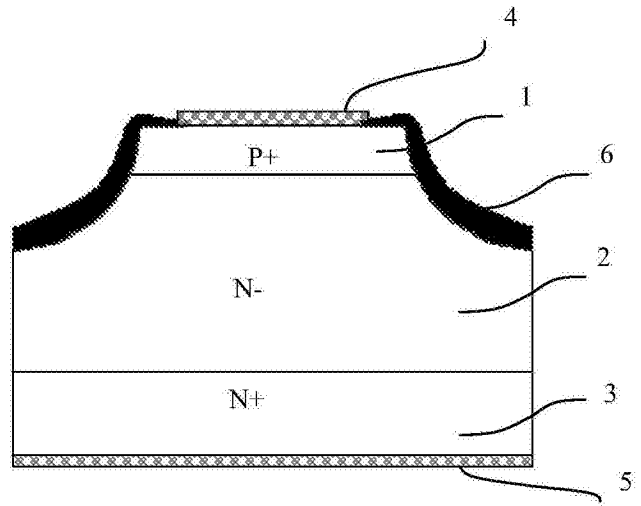


图2

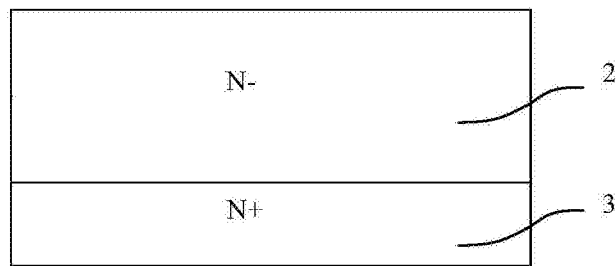


图3

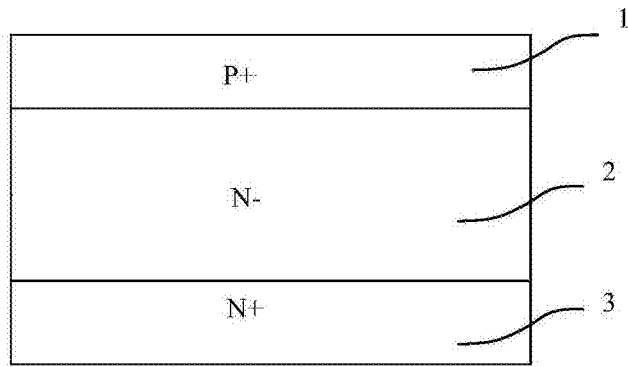


图4

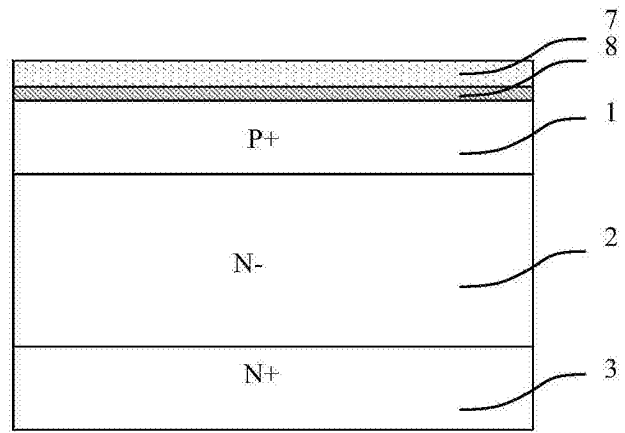


图5

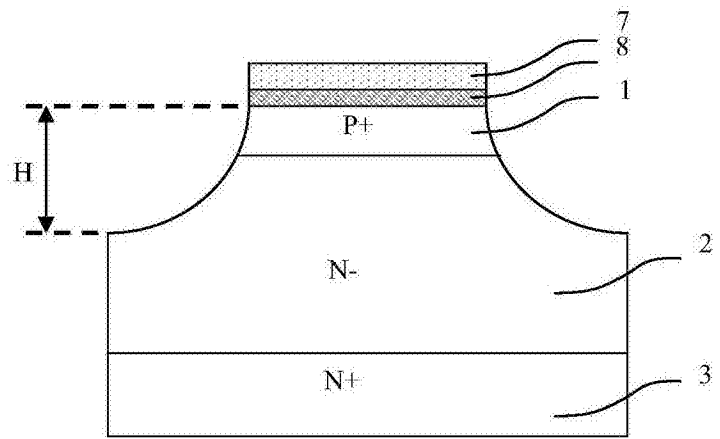


图6

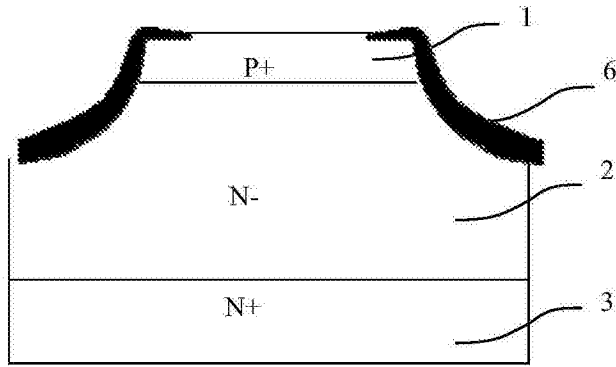


图7

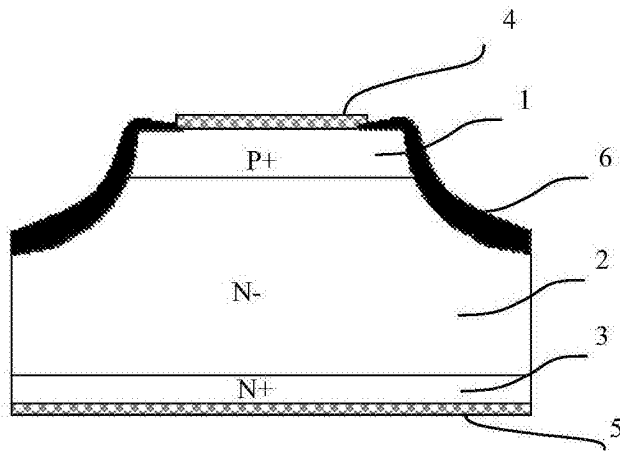


图8