

199946

公告本

申請日期	81.08.21
案 號	81106622
類 別	H03L 2/087

A4

C4

(以上各欄由本局填註)

發明
新型專利說明書

(請先閱讀背面之注意事項再填寫本頁各欄)

一、發明 名稱	中 文	自非等間隔資料恢復計時而具固定增益之鎖相迴路
	英 文	"PHASE LOCKED LOOP HAVING CONSTANT GAIN FOR RECOVERING CLOCK FROM NON-UNIFORMLY SPACED DATA"
二、發明人	姓 名	1. 柯瑞·戴若·彼得森 2. 保羅·賽-喬·張
	籍 貫 (國籍)	1. 美國 2. 香港
	住、居所	1. 美國加州皮森頓市海倫路3565號 2. 美國加州木橋市喬登巷18823號
三、申請人	姓 名 (名稱)	美商孟尼蘇泰礦務及製造公司
	籍 貫 (國籍)	美國
	住、居所 (事務所)	美國明尼蘇答州聖保羅市3M中心
	代表人 姓 名	蓋瑞·萊·格瑞斯渥德

五、發明說明(1)

發明之背景

本發明係概括關於鎖相電路，本發明尤指用以提供計時信號之鎖相電路，而計時信號為與非等間隔數據脈衝所解碼之數據同步者。

鎖相電路使用於磁帶枱及磁碟枱，以恢復由數據儲存介質讀取數據所必要之計時資訊。樣本及保持型式比較器用於由具有非等間隔數據型式之解碼數據產生計時信號。另外，比較器補償儲存介質之速度變化。

美國專利4,644,420號揭示一種數位式鎖相迴路振盪器，此振盪器提供固定之鎖相迴路增益，而與解碼之數據無關。該鎖相迴路有一樣本及保持相位比較器利用一以32倍數據速率工作之電壓控制振盪器。不過，此種振盪器頻率超過現有積體電路技術之實用極限。

本發明為一種使用與現有積體電路技術相容之數位電路自非均等間隔數據脈衝恢復計時之鎖相電路。

發明之概述

因之，本發明之目的為提供一種自非均等間隔數據恢復計時之改良數位式鎖相迴路振盪。

本發明之一項特色為充電泵裝置，此裝置保持固定之迴路增益，而與數據型式無關。

簡言之，本發明提供一種可程式電流源，以使充電泵電流與數據脈衝間之VCO計時週期數成比例。當脈衝間之時間增加時，使迴路濾波器充電之電流增加，而當脈衝間之時間減少時，使迴路濾波器充電之電流減少，因而保持固

五、發明說明(2)

定之迴路增益，而與數據型式無關。

在一項較佳實施例，提供一電壓控制振盪器，用以產生頻率與外加電壓成比例，較佳為等於數據速率之計時。一相位比較器接收並比較數據脈衝及計時之相位，並產生一指示計時在相位為超前或遲後之相位比較信號。提供計數裝置用以接收計時及數據脈衝，並產生數據脈衝間計時循環之計數。一可變電流源提供電流，其大小為與計數成比例，在計時在相位落後數據脈衝時，電流為正，而在計時在相位超前脈衝時，電流為負。可變電流予以加至一電流至電壓轉換器，用以將電流轉換為電壓，以供控制電壓控制振盪器。

由以下之詳細說明及所附之申請專利範圍，配合附圖，將會更容易明白本發明以及其諸多目的及特色。

附圖之簡要說明

圖1A及圖1B為功能方塊圖，示一種鎖相迴路之結構及操作。

圖2為一種根據本發明之固定增益充電泵之示意圖。

圖3例示使用於圖2之固定增益充電泵之計時信號，數據脈衝，及可變電流。

圖4為在本發明實施例所採用之三位元計數器之示意圖。

例證實施例之詳細說明

現請參照附圖，圖1A為一習知鎖相迴路之功能方塊圖。一電壓控制振盪器10產生一輸出計時脈衝CLK，此計時脈

五、發明說明 (3)

衝被反饋通過一 $1/N$ 除法器 12，作為至位比較器 14 之一輸入。相位比較器 14 之另一輸入接收數據。相位比較器然後響應此二輸入，產生一代表數據與被除計時信號間相差之脈衝。來自相位比較器 14 之脈衝然後被加至一充電泵 16，此泵產生一與所加脈衝之持續時間成比例之電壓。如果被除計時落後進入之數據，一正脈衝便加至充電泵 16，如果被除計時超前進入之數據，一負脈衝則將加至充電泵 16。然後施加充電泵 16 所產生之電壓，以控制電壓控制振盪器 10。

圖 1B 為功能圖，例示圖 1A 之電路之開路迴路增益為如下所求得：

$$\text{開路迴路增益 } G = K_p \cdot K_{cp} \cdot K_{lpf} \cdot K_v \cdot K_{pg} \cdot 1/N$$

式中 K_p = 相位比較器增益

K_{cp} = 充電泵增益

K_{lpf} = 迴路濾波器

K_v = VCO 增益

K_{pg} = 脈衝開增益

N = 每數據脈衝之 VCO 之週數。

在數據型式為一致時，迴路增益為固定。但在數據型式不一致時，迴路增益改變，因而導致電壓控制振盪器之不規則操作。

如以上所提及，美國專利 4,644,420 號揭示一種鎖相迴路，此迴路有一樣本及保持相位比較器，以在存在非一致數據型式時，獲致固定之迴路增益。然而，電壓控制振盪

五、發明說明(4)

器必須在頻率高於數據速率32倍工作。在配合供磁帶及碟片上磁性解碼數據之習知數據速率使用時，此種振盪器超過現有積體電路技術之實用極限。

根據本發明，提供一可程式電流源，使電流與數據脈衝間之VCO計時週期數成比例，藉以保持固定之迴路增益，而與數據型式無關。當脈衝間之時間增加時，使迴路濾波器充電之電流增加，而當脈衝間之時間減少時，使迴路濾波器充電之電流減少，以保持固定之迴路增益。

圖2為一根據本發明之固定增益充電泵實施例之示意圖。一延遲數據脈衝及選通VCO計時脈衝作為輸入加至一相位比較器20，並在選通VCO計時脈衝落後數據脈衝時產生一升輸出，而在VCO計時脈衝超前數據脈衝時產生一降輸出。升降輸出控制開關22、24，此二間開控制 I_{cp} 電流源26、28至概括示於30之迴路濾波器電路之連接。在開關22接通時，電流源26供給電流至迴路濾波器30，藉以增加供給至VCO之電壓。反之，在開關24接通時，電流源28自迴路濾波器30取回電流，因而減低至VCO之電壓。至相位轉換器20之數據脈衝輸入被延遲，因而在相位比較器提供更新後重置計數器34。

電流 I_{cp} 之大小由一自可程式電流源32加至電流源26、28之偏壓電流 I_{bias} 所控制。電流源32有多個並聯之或FET可予選擇性接通，以改變施加至電流源26、28之基準 I_{ref} 之大小。電流開關之接通係由一接收VCO計時脈衝及數據脈衝流並計數數據脈衝間計時週期數之三位元計數器

五、發明說明 (5)

34所控制。在每一數據脈衝出現並且循環開始時，便重置計數器。計數器使可程式電流基準定址，電流源然後用以作為供驅動迴路濾波器30之電流源之基準。

圖3例示在圖2之固定增益充電泵所用計時信號，數據脈衝，及可變電流。在一(1, 7)代碼，有脈衝指示"1"，無脈衝則指示"0"。對於有效脈衝型式，計數器將在七個零以後重置。因此，依存在有編碼之"1"而定，數據流在數據脈衝間可能有最多七個零或較小之零。請參照圖3，VCO計時脈衝及一(1, 7)編碼數據流示為數據流在脈衝間有最多七個"0"。在本例，用以使充電泵充電之電流，在重置至值I前，自值I步進至值8I。亦即，充電泵電流為步進，因而最終結果為宛如其在所有有效計時循環更新相同。由於脈衝源在每一正數據脈衝重置，故在重置脈衝後存在一個或多個"1"，將會限制進或出充電泵之電流大小。

以上提及，至相位轉換器之數據脈衝輸入被延遲，因而計數器在相位轉換器提供更新後被重置。

因之，使電流與數據脈衝間之VCO計時週期數成比例，便藉以與數據型式無關而保持固定之迴路增益。

圖4為一配合(1, 7)代碼所採用之三位元計數器之示意圖。計時脈衝予以反相並且加至三D觸發器41、42、43。一重置脈衝(數據脈衝)予以反相並通過D觸發器44加至觸發器41、42、43之重置。觸發器41、42、43之Q及 $\overline{Q}$ 輸出然後予以邏輯式合併，以提供七組控制信號(D2, $\overline{D2}$ -D8，

五、發明說明(6)

D8)，順序控制圖2之 I_{bias} 電流32上之七個電流開關。因之，如在下表中所示，可如在(1, 7)代碼所需，在控制電流源26、28時，施加最多七個電流分級作為偏壓電流：

充電泵操作

數據型式	N	I_{cp}
101	2	$2/8 I_{ref}$
1001	3	$3/8 I_{ref}$
10001	4	$4/8 I_{ref}$
100001	5	$5/8 I_{ref}$
1000001	6	$6/8 I_{ref}$
10000001	7	$7/8 I_{ref}$
100000001	8	$8/8 I_{ref}$

$$K_{cp} \propto I_{cp} \propto N$$

吾人業已說明一種使用可程式電流源及充電泵之改良鎖相迴路振盪器，因而使迴路濾波器充電之電流與數據脈衝間之VCO計時週期數成比例變化，藉以保持固定之迴路增益，而與數據型式無關。計數器型式為容易規劃程式，以適合不同之編碼格式，並且容易配合習知之鎖相電路而採用充電泵電路。雖然本發明為參照一特定實施例予以說明，但該說明為例證本發明，而不解釋為限制本發明。精於此項技藝者可想出各種修改及應用，而不偏離如後附申請專利範圍所界定之本發明之真正精神及範圍。

四、中文發明摘要(發明之名稱：自非等間隔資料恢復計時而具固定增益之鎖相迴路)

一種用以自非等間隔數據脈衝恢復計時之固定迴路增益鎖相迴路利用一程式電流源及充電泵(26、28、32)，進入充電泵之電流因而與數據脈衝間之VCO計時週期數成比例。當脈衝間之時間增加時，使泵充電之電流增加，而當脈衝間之時間減少時，使泵充電之電流減少，以保持固定之迴路增益，而與數據型式無關。

英文發明摘要(發明之名稱："PHASE LOCKED LOOP HAVING CONSTANT GAIN FOR RECOVERING CLOCK FROM NON-UNIFORMLY SPACED DATA")

A constant loop gain phase locked loop for recovering a clock from non-uniformly spaced data pulses utilizes a programmable current source and charge pump (26, 28, 32) whereby the current into the charge pump is proportional to the number of VCO clock periods between data pulses. As the time between pulses increases the current charging the pump increases and when the time between pulses decreases the current charging the pump decreases to maintain a constant loop gain independent of the data pattern.

附註：本案已向 美 國(地區) 申請專利，申請日期 1991.9.16 案號：07/760,789

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

六、申請專利範圍

1. 一種鎖相迴路振盪器包含

一電壓控制振盪器(10)，用以產生一頻率與外加電壓成比例之計時脈衝；

一相位轉換器(14, 20)，用以接收及比較數據脈衝及上述計時脈衝之相位，並產生一指示上述計時脈衝在相位超前或落後上述數據脈衝之相位比較信號；

計數器裝置(34)，用以接收上述計時脈衝及數據脈衝，並產生數據脈衝間計時週期之計數；

一電流至電壓轉換器(16, 30)，用以將電流轉換為電壓，以供控制上述電壓控制振盪器；

一可變電流源(26、28、32)，用以施加電流至上述電流至電壓轉換器，該電流之大小為與上述計數成比例，在上述計時脈衝在相位落後數據脈衝時，上述電流為正進入上述轉換器，而在上述計時脈衝在相位超前數據脈衝時電流負；以及

用以自上述電流至電壓轉換器施加電流至上述電壓控制振盪作為控制電壓之裝置。

2. 一種鎖相迴路振盪器包含

一電壓控制振盪器(10)，用以產生一頻率與外加電壓成比例之計時脈衝；

一相位比較器(14)，有二輸入，用以接收數據脈衝及來自上述電壓控制振盪器之計時脈衝，並在上述計時脈衝落後上述數據脈衝時有一第一輸出，而在計時脈衝超前數據脈衝時有一第二輸出；

199946

六、申請專利範圍

一 可變電流源 (26、28)，用以產生一控制電流；
計數器裝置 (34)，用以接收上述計時脈衝及數據脈衝，
並產生數據脈衝間計時循環之計數；
用以施加上述計數至可變電流源之裝置 (32)，因而上
述控制電流為與上述計數成比例；

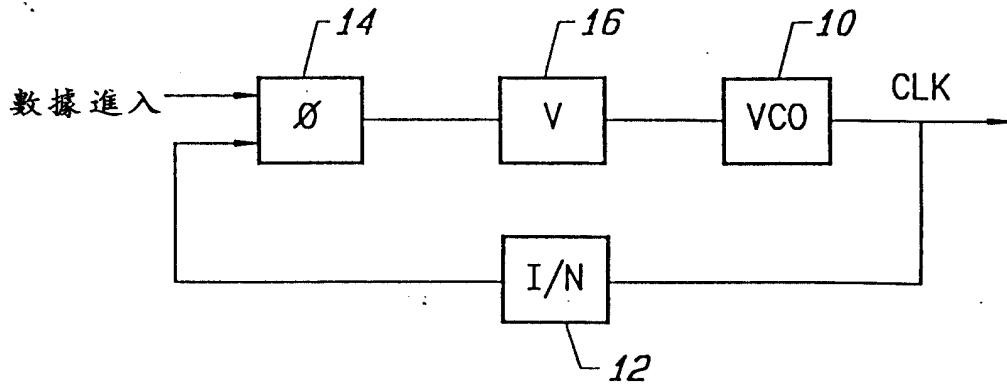
一 電流至電壓轉換器 (30)，用以將電流轉換為電壓；
用以施加充電電流至上述電流至電壓控制器之裝置
(24, 26)，充電電流之大小為與控制電流之大小成比例
，在上述計時脈衝落後數據脈衝時，上述充電電流為正
，而在計時脈衝超前數據脈衝時，充電電流為負，以及

用以自上上述電流至電壓轉換器施加電壓至電壓控制振
盪器作為控制電壓之裝置。

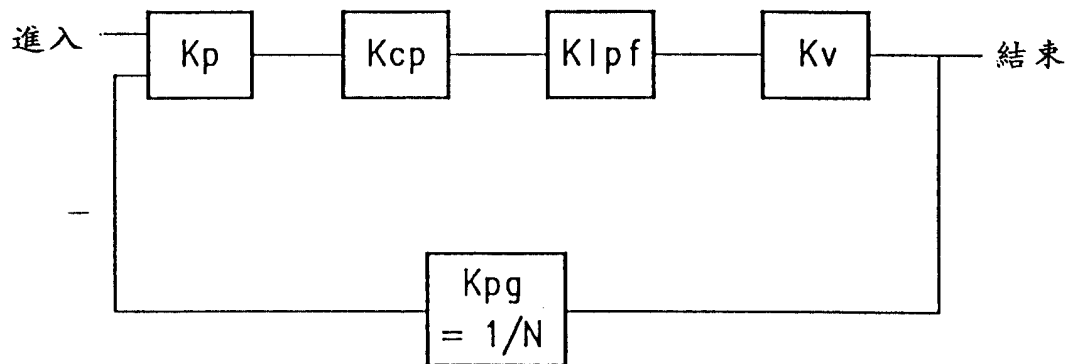
3. 在一種鎖相電路中，一充電泵 (26、28、32) 用以獲得供
電壓控制振盪器 (10) 之控制電壓，此振盪器響應數據脈
衝而產生一計時脈衝，包含
一電流至電壓轉換器 (30)，
計數器裝置 (30)，用以接收上述計時脈衝及數據脈衝，
並產生數據脈衝間計時循環之計數；以及
一可變電流源 (26、28、30)，用以施加電流至上述電流
至電壓轉換器，該電流之大小為與上述計數成比例，在
上述計時脈衝在相位落後數據脈衝時，上述電流為正進
入上述轉換器，而在上述計時脈衝在相位超前數據脈衝
時，則為負離開上述轉換。

199946

2114-9 EIC



1A



1B

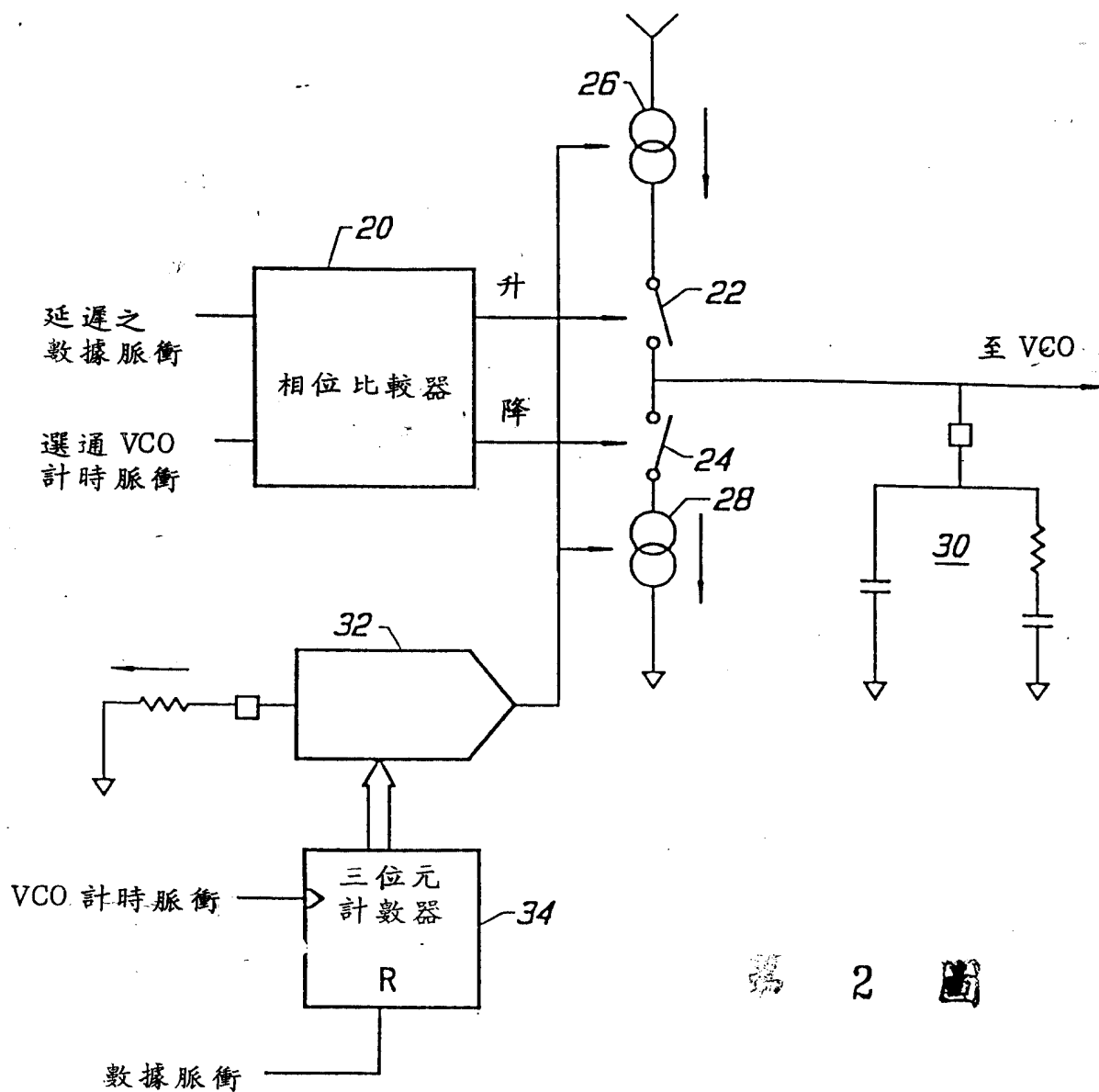


圖 2

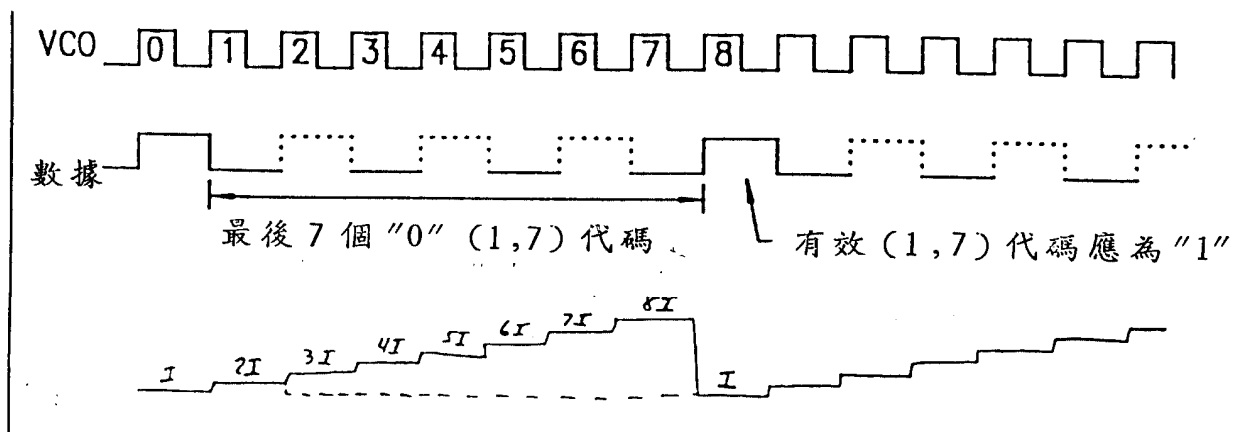


圖 3

199946

