(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第4212366号
(P4212366)
(45)発行日　平成21年1月21日(2009.1.21)　(24)登録日　平成20年11月7日(2008.11.7)

(51)Int.Cl.　F I
H02M 3/28 (2006.01)　H02M 3/28 L
H02M 3/28 P

請求項の数 7　(全 10 頁)

(21)出願番号　特願2003-7727(P2003-7727)
(22)出願日　平成15年1月16日(2003.1.16)
(65)公開番号　特開2004-222429(P2004-222429A)
(43)公開日　平成16年8月5日(2004.8.5)
審査請求日　平成17年7月7日(2005.7.7)

(73)特許権者　000002037
新電元工業株式会社
東京都千代田区大手町２丁目２番１号
(72)発明者　山崎　幸夫
埼玉県飯能市南町１０番１３号新電元工業株式会社工場内

審査官　安池　一貴

(56)参考文献　特開平０９－０９８５７１（ＪＰ，Ａ）
特開平１１－３１３４８０（ＪＰ，Ａ）
特開平０８－１４９８２２（ＪＰ，Ａ）
特開平１１－２９９０９０（ＪＰ，Ａ）
実開昭６１－１８０５９３（ＪＰ，Ｕ）

最終頁に続く

(54)【発明の名称】スイッチング電源装置

(57)【特許請求の範囲】
【請求項１】
主スイッチング素子と一次－二次間がトランスで絶縁されたスイッチング電源回路であって、このスイッチング電源回路の出力電力に合わせて、パルスを前記主スイッチング素子に送信する制御回路を設け、この制御回路に三角波形信号を出力する三角波形発生回路を設け、この三角波形発生回路に、この回路から供給される三角波形信号の周波数を切り替える周波数切替回路を接続し、この周波数切替回路に前記トランスに設けた補助巻線を接続するとともに、三角波形信号と前記補助巻線から供給される基準レベルを比較するパルス発生回路を接続して、出力電力に合わせて前記周波数切替回路の前記基準レベルを補正して、前記パルス発生回路から供給される前記基準レベル信号を検出して、出力電力に合わせて周波数を決定するように構成し、前記スイッチング電源回路の一次側に交流電源と交流スイッチング素子とを設け、前記交流電源の交流入力電圧をコンデンサによって損失少なく低下させてスイッチング電源の整流ブリッジの交流入力端に供給し、且つ大出力が必要な時は前記交流スイッチング素子を短絡状態に制御して交流入力電圧を低下させずにスイッチング電源の整流ブリッジの交流入力端に供給するように構成し、前記整流ブリッジの交流入力の一極並びに他極にそれぞれコンデンサを接続し前記それぞれのコンデンサの他端を前記整流ブリッジとは別の整流ブリッジの交流入力端に接続し、この整流ブリッジの直流端子に前記トランスの補助巻線を接続してあることを特徴とするスイッチング電源装置。
【請求項２】

前記周波数切替回路にフォトカプラで構成したスイッチング素子を設け、このフォトカプラで受けた信号を入力レベルに送信し、この信号を前記交流スイッチング素子で受信して、この交流スイッチング素子のスイッチングのタイミングを制御するようにしてあることを特徴とする請求項１記載のスイッチング電源装置。

【請求項３】

前記周波数切替回路に複数の基準を設け、出力電力を合わせて段階的に周波数を決定するように構成してあることを特徴とする請求項１又は２記載のスイッチング電源装置。

【請求項４】

前記制御回路は、前記主スイッチング素子のゲートパルス信号を検出するパルス検出回路と、このパルス検出回路で検出されたパルス信号を直流信号レベルに変換する直流信号レベル変換回路と、この直流信号レベル変換回路で生成された信号によってスイッチングし、この信号を交流スイッチング素子に送信するスイッチング素子とを備えてあることを特徴とする請求項１乃至３のいずれかに記載のスイッチング電源装置。

【請求項５】

前記交流スイッチング素子はフォトカプラで構成された回路であり、このフォトカプラで受けた入力信号をその回路に送信し、この信号を前記交流スイッチング素子で受信して、前記主スイッチング素子のスイッチングのタイミングを制御するようにしてあることを特徴とする請求項４記載のスイッチング電源装置。

【請求項６】

前記パルス検出回路と前記直流信号レベル変換回路との間にスイッチング素子を備えてある請求項４又は５記載のスイッチング電源装置。

【請求項７】

前記一次側の入力ラインに直列コンデンサを備えてあることを特徴とする請求項１乃至６のいずれかに記載のスイッチング電源装置。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】

本発明は、主スイッチング素子と一次－二次間がトランスで絶縁されたスイッチング電源装置に関するものである。

【０００２】

【従来の技術】

従来のスイッチング電源装置の回路図を図６に示す。このスイッチング電源装置は、主スイッチング素子Ｑ１を備え、一次－二次間がトランスＴ１で絶縁してあるスイッチング電源回路１と、主スイッチング素子Ｑ１のスイッチングのタイミングを制御するためにパルス信号を出力する制御回路ＩＣ３とを備えてある。

【０００３】

このスイッチング電源回路１に備えた一次側のトランスＴ１の巻線の一端に直列に、ＦＥＴからなる主スイッチング素子Ｑ１のドレインを接続してある。また、一次側のトランスＴ１の巻線の他端を第一の整流ブリッジＤ１の直流端子の一極に接続し、この整流ブリッジＤ１の交流端子の一極に直列コンデンサＣ４を接続してある。この直列コンデンサＣ４に並列にフォトカプラＰＣ１を接続してある。この第一の整流ブリッジＤ１の直流端子の他極に主スイッチング素子Ｑ１のソースを接続してある。また、第一の整流ブリッジＤ１の整流作用により直流電源の役割をするよう、この整流ブリッジＤ１の二つの直流端子間に平滑コンデンサＣ８を接続してある。

【０００４】

直列コンデンサＣ４の負荷側から第二の直列コンデンサＣ３を接続し、この直列コンデンサＣ３を第二の整流ブリッジＤ２の交流端子の一極に接続してある。この整流ブリッジＤ２の交流端子の他極を、コンデンサＣ６を介して交流電源の他極側に接続してある。また、第二の整流ブリッジＤ２の整流作用により直流電源の役割をするよう、この整流ブリッジＤ２の二つの直流端子間に平滑コンデンサＣ１１を接続してある。

【０００５】
この第二の整流ブリッジＤ２の直流端子に、制御回路ＩＣ３を接続してある。具体的には、整流ブリッジＤ２の一極を制御回路ＩＣ３の電源入力端子ＶＣＣに、この整流ブリッジＤ２の他極を制御回路ＩＣ３のＧＮＤ端子に、夫々接続してある。また、この制御回路ＩＣ３の出力端子ＯＵＴを主スイッチング素子Ｑ１のゲートに接続してあり、この制御回路ＩＣ３の電流検出端子ＩＳＮＦを主スイッチング素子Ｑ１のソースに接続してある（例として特許文献１参照。）。
【０００６】
スイッチング電源回路１の二次側にスイッチング素子Ｑ４を接続し、このスイッチング素子Ｑ４の入力端子に、スイッチング電源装置に外部装置からの待機信号を送信する待機信号送信回路５を接続してある。また、スイッチング素子Ｑ４の出力端子にはフォトカプラＰＣ１を接続してあり、このフォトカプラＰＣ１で受信した信号を交流スイッチング素子ＰＣ１で受信し、主スイッチング素子Ｑ１のオン・オフのタイミングを制御するようにしてある。
【０００７】
【特許文献１】
特開平１０－１４２２７公報（第３－５頁、第１図）
【０００８】
【発明が解決しようとする課題】
従来の自励方式（リンギング・チョーク・コンバータ）では、周波数制御を利用した間欠モードの電力に限界があり、０．１～０．２Ｗ程度での出力電力である。
【０００９】
また、他励方式では、周波数を切り替える方式のものがなく、無負荷から全負荷まで周波数が一定のため軽負荷（電力使用量の少ない）ときもスイッチングロスが軽減されず、効率が悪化し、消費電力が大きくなるという課題が生じた。
【００１０】
本発明は、上記問題に鑑みてなされたものであり、出力電力に合わせて周波数を切り替えてスイッチングロスを軽減するスイッチング電源装置を提供する。
【００１１】
【課題を解決しようとする手段】
上記目的を達成するためになされた本発明は、出力電力に合わせて周波数を切り替えることにより、スイッチングロスを軽減し、スイッチング電源の変換効率を上げ、軽負荷時の消費電力を軽減できる。また、入力ラインに直列コンデンサを設けた場合に、直列コンデンサの外部信号が不要となり、電源内部検出の利用ができる。
【００１２】
本発明は、スイッチング電源回路の一次側に交流電源と交流スイッチング素子とを設け、前記交流電源の交流入力電圧を前記コンデンサによって損失少なく低下させてスイッチング電源の整流ブリッジの交流入力端に供給し、且つ大出力が必要な時は交流スイッチング素子を短絡状態に制御して交流入力電圧を低下させずにスイッチング電源の整流ブリッジの交流入力端に供給するように構成し、整流ブリッジの交流入力の一極並びに他極にそれぞれコンデンサを接続し、それぞれのコンデンサの他端を整流ブリッジとは別の整流ブリッジの交流入力端に接続し、この整流ブリッジの直流端子に前記トランスの補助巻線を接続してある。このトランスの補助巻線を設けて構成した補助電源は電圧を下げて、駆動損失を低減することができる。
【００１３】
本発明は、周波数切替回路にフォトカプラで構成したスイッチング素子を設け、このフォトカプラで受けた信号を入力レベルに送信し、この信号を前記交流スイッチング素子で受信して、この交流スイッチング素子のスイッチングのタイミングを制御するようにしてあることにより、スイッチング電源回路の出力側に外部信号を受けつける回路を設けることが必要なくなり、部品点数を減らして、低コスト化及び小型化を図ることができる。

【００１４】
【発明の実施の形態】
以下、添付図面を用いて本発明スイッチング電源装置に係る実施例を説明する。図１は本発明に係るスイッチング電源装置の一実施例の回路図であり、図２は本発明スイッチング電源装置の要部の動作波形図を示す。Ｑ１は主スイッチング素子、Ｔ１はトランス、ＰＣはフォトカプラ、Ｃはコンデンサ、Ｄはダイオード、Ｄ１，Ｄ２は整流ブリッジ、Ｒは抵抗、１はスイッチング電源回路、１０は制御回路、１１は三角波形発生回路、１２は周波数切替回路、１３はパルス発生回路、１４はパルス検出回路、１５は直流信号レベル変換回路である。
【００１５】
このスイッチング電源回路１に備えた一次側のトランスＴ１の巻線の一端に直列に、ＦＥＴからなる主スイッチング素子Ｑ１のドレインを接続してある。また、一次側のトランスＴ１の巻線の他端を第一の整流ブリッジＤ１の直流端子の一極に接続し、この整流ブリッジＤ１の交流端子の一極に直列コンデンサＣ４を接続してある。この直列コンデンサＣ４に並列にフォトカプラＰＣ１を接続してある。この第一の整流ブリッジＤ１の直流端子の他極に主スイッチング素子Ｑ１のソースを接続してある。また、第一の整流ブリッジＤ１の整流作用により直流電源の役割をするよう、この整流ブリッジＤ１の二つの直流端子間に平滑コンデンサＣ８を接続してある。
【００１６】
直列コンデンサＣ４の負荷側から第二の直列コンデンサＣ３を接続し、この直列コンデンサＣ３を第二の整流ブリッジＤ２の交流端子の一極に接続してある。この整流ブリッジＤ２の交流端子の他極を、コンデンサＣ６を介して交流電源の他極側に接続してある。
【００１７】
この第二の整流ブリッジＤ２の直流端子に、後述する制御回路１０を接続してある。また、トランスＴ１に補助巻線を設けてあり、この補助巻線は制御回路１０を介して第二の整流ブリッジＤ２の直流端子に接続してある。これにより、トランスＴ１の補助巻線を設けて構成した補助電源の電圧を下げて、駆動損失を低減することができるようにしてある。
【００１８】
制御回路１０はパルス信号を出力してスイッチング電源回路１の主スイッチング素子Ｑ１のスイッチングのタイミングを制御する回路である。この制御回路１０に三角波形信号を出力する三角波形発生回路１１を設けてある。この三角波形発生回路１１はコンデンサを設けてあり、このコンデンサの充放電により、三角波形が発生する。
【００１９】
この三角波形発生回路１１に、この回路１１から供給される三角波形信号の周波数を切り替える周波数切替回路１２を接続してある。この周波数切替回路１２にトランスＴ１に設けた補助巻線を接続してある。この周波数切替回路１２は比較器ＩＣ１Ｃを備え、この比較器ＩＣ１Ｃはトランス１に設けた補助巻線からの基準電力と後述するパルス発生回路１３から供給される出力電力とを比較増幅するように構成してある。この比較器ＩＣ１Ｃの出力にスイッチング素子Ｑ８を接続し、このスイッチング素子Ｑ８を三角波形発生回路１１に接続して、三角波形発生回路１１のコンデンサを充放電させて、出力電力に合わせて周波数を切り替えるようにしてある。
【００２０】
周波数切替回路１２に、三角波形信号の基準レベルを検出するパルス発生回路１３を接続してある。このパルス発生回路１３は、出力電力に合わせて変化する基準レベルと三角波形発生回路１１から供給される三角波形信号との比較によりパルスを発生するように構成してあり、パルス発生回路１３の出力をスイッチング素子Ｑ４，Ｑ５を介して、主スイッチング素子Ｑ１の制御端子に接続される。周波数切替は、出力電力に合わせて変化する基準レベルと出力レベルとで周波数を決定するように構成してある。また、パルス発生回路１３は、発光ダイオードＰＣ２を設けてあり、スイッチング電源回路１の二次側に設け

たフォトダイオードＰＣ２より供給された出力信号を受けるように構成されている。さらに、このパルス発生回路１３は、比較器ＩＣ１Ｄを設けてあり、発光ダイオードＰＣ２から供給された出力信号と三角波形発生回路１１から供給された三角波形信号とを比較し、パルスを発生させて主スイッチング素子Ｑ１をコントロールするように構成してある。

【００２１】

以上のように構成したスイッチング電源装置は以下のように作用する。交流電源ＣＮ１の各極と直列コンデンサＣ４の対応する極板との間を電荷が移動して交流電流が生じる。この交流電流は交流電源ＣＮ１と直列コンデンサＣ４との間を流れる際に第一の整流ブリッジＤ１によって整流される。この整流作用により、平滑コンデンサＣ８は充電され、直流電源として機能する。また、交流電源ＣＮ１と２つの直列コンデンサＣ４，Ｃ３との間に流れる際に第二の整流ブリッジＤ２によって整流される。この整流作用により、平滑コンデンサＣ１１に充電され、直流電源として機能する。

【００２２】

平滑コンデンサＣ８に充電された直流電力は、制御回路１０に備えたパルス発生回路１３から出力される駆動パルスでオン・オフする主スイッチング素子Ｑ１によって断続する一次電流になる。この一次電流はトランスＴ１の一次巻線と主スイッチング素子Ｑ１と一次電流検出抵抗Ｒ１２とからなる直列回路に流れ、トランスＴ１の二次巻線及び補助巻線に誘起する。

【００２３】

図２に示すように、スイッチング電源回路１の二次側に設けたフォトダイオードＰＣ２より供給された出力信号の基準レベルは、パルス発生回路１３に備えた発光ダイオードＰＣ２に入力され、この出力信号と三角波形発生回路１１で発生した三角波形信号とを比較器ＩＣ１Ｄで比較し、出力信号はオン・オフ信号を発し、この出力に設けたスイッチング素子Ｑ４，Ｑ５がオン・オフし、主スイッチング素子Ｑ１がオン・オフする。

【００２４】

一方、スイッチング電源回路１の二次側に設けたフォトダイオードＰＣ２より供給された出力信号は、発光ダイオードＰＣ２を介して、周波数切替回路１２に出力される。ここでは、この出力信号が基準電力と比較器ＩＣ１Ｃで比較され、出力信号が基準電力より上回ると比較器ＩＣ１Ｃはオン信号を発し、この周波数切替回路１２に設けたスイッチング素子Ｑ８がオンし、三角波形発生回路１１に設けたコンデンサに充電される。

【００２５】

スイッチング電源回路１の二次側に設けたフォトダイオードＰＣ２より供給された出力信号は、必ずしも一定ではないため、出力信号の基準レベルが下がる場合がある。この場合、図２に示すように、三角波形信号は一定であるため、三角波形信号が出力信号より上回る時間が増え、主スイッチング素子Ｑ１がオンする時間も増える。このとき、周波数切替回路１２のスイッチング素子Ｑ８はオフする。スイッチング素子Ｑ８はオフすると、三角波形発生回路１１に設けたコンデンサは放電し、これにより、三角波形信号の周波数は高くなる。

【００２６】

逆に出力信号の基準レベルが上がる場合は、三角波形信号が出力信号より下回る時間が増え、主スイッチング素子Ｑ１がオンする時間が減る。これにより、周波数切替回路１２のスイッチング素子Ｑ８はオンする。スイッチング素子Ｑ８がオンすると、三角波形発生回路１１に設けたコンデンサは充電され、これにより、三角波形信号の周波数は低くなる。

【００２７】

本実施例では、トランスＴ１に補助巻線を設け、これが制御回路１０を介して、第二の整流ブリッジＤ２に接続することにより、制御回路１０にはトランスＴ１の補助巻線で誘起された電流と第二の整流ブリッジＤ２で整流された直流電流が供給されることにより、トランスＴ１の補助巻線を設けて構成した補助電源の電圧を下げて、駆動損失を低減することができる。

【００２８】
なお、この本実施例では一次－二次間が絶縁されたトランスＴ１の巻線に直列に接続されるスイッチング素子Ｑ１を備えるスイッチング電源回路を備えてあるが、必ずしも絶縁型のスイッチング電源回路である必要はなく、チョッパ方式非絶縁型のスイッチング電源回路でも応用することができる。
【００２９】
図３には本発明スイッチング電源装置の第二実施例を示してある。この第二実施例は、周波数切替回路１２の比較器ＩＣ１Ｃの出力にフォトダイオードＰＣ１を接続してある。このフォトダイオードＰＣ１は入力ラインに設けた発光ダイオードＰＣ１に入力するように構成してあり、この発光ダイオードＰＣ１で受信した信号が交流スイッチング素子ＰＣ１をコントロールする。交流スイッチング素子ＰＣ１のオン・オフのタイミングを制御するようにしてある。このような構成より、図１図示の実施例で示すスイッチング電源回路１の二次側に設けた外部信号受付回路２が不要になり、スイッチング電源装置の小型化を図ることができる。なお、作用については、図１図示実施例とほぼ同様である。
【００３０】
図４には本発明スイッチング電源装置の第三実施例を示してある。この第三実施例は、周波数切替回路１２に比較器ＩＣ１Ｅを設けてある。この比較器ＩＣ１Ｅの正の入力には新たな基準電力部Ｒ３７，Ｒ３８を接続してあり、第一の基準電力部Ｒ３４，Ｒ３５より低い基準電力に設定してある。また、この比較器ＩＣ１ＥはトランスＴ１に設けた補助巻線からの基準電力とパルス発生回路１３の基準レベルから供給される出力電力とを比較増幅するように構成してある。この比較器ＩＣ１Ｅの出力にスイッチング素子Ｑ９を接続し、このスイッチング素子Ｑ９を三角波形発生回路１１に接続して、三角波形発生回路１１のコンデンサを充電させて、出力電力に合わせて段階的に周波数を切り替えるように構成してある。
【００３１】
以上のように構成したスイッチング電源装置は以下のように作用する。通常は図１図示の第一実施例と同様であるが、比較器ＩＣ１Ｅに接続した基準電力部Ｒ３７，Ｒ３８で設定した基準電力は第一の基準電力部Ｒ３４，Ｒ３５より基準電力を低く設定してあり、第一の基準電力部Ｒ３４，Ｒ３５での出力電力が基準電力より下回り、第二の基準電力部Ｒ３７，Ｒ３８での出力電力が基準電力より上回った場合には、比較器ＩＣ１Ｃはオン信号を発し、この周波数切替回路１２に設けたスイッチ素子Ｑ８はオンし、三角波形発生回路１１に設けたコンデンサに充電される。一方、比較器ＩＣ１Ｅはオフ信号を発し、スイッチング素子Ｑ９がオフし、三角波形発生回路１１に設けたコンデンサは充電しない。この場合は、第一の基準で設定した周波数は低くなる。
【００３２】
さらに、第二の基準電力部Ｒ３７，Ｒ３８での出力電力が基準電力より下回った場合は、比較器ＩＣ１Ｅもオン信号を発し、スイッチング素子Ｑ９もオンし、三角波形発生回路１１に設けたコンデンサに充電される。これにより、三角波形信号の周波数はさらに低くなる。
【００３３】
なお、この本実施例では基準を二段階に設定したが、比較器、基準電力部並びにスイッチング素子を三個以上設けて、三段階以上の基準を設定し、出力電力を合わせて段階的に周波数を決定するように構成することは可能である。
【００３４】
図５には本発明スイッチング電源装置の第四実施例を示してある。この第四実施例は、制御回路１０には図１図示の第一実施例と同様に、三角波形発生回路１１、周波数切替回路１２、並びに、パルス発生回路１３を備えてある。また、制御回路１０には、主スイッチング素子Ｑ１のゲートパルス信号を検出するパルス検出回路１４と、このパルス検出回路１４で検出されたパルス信号を直流信号レベルに変換する直流信号レベル変換回路１５とを設けてある。パルス検出回路１４は制御回路１０に設けたスイッチング素子Ｑ４，Ｑ

５に接続してあり、直流信号レベル変換回路１５はパルス検出回路１４に接続してある。さらに、この直流信号レベル変換回路１５で生成された信号によってスイッチングし、この信号を入力レベルに送信するスイッチング素子ＰＣ１を直流信号レベル変換回路１５に接続してある。

【００３５】

本実施例に係るパルス検出回路１４は抵抗Ｒ１６，Ｒ１７，Ｒ１８とコンデンサＣ７とを備え、この回路の入力部を主スイッチング素子Ｑ１のゲート及び制御回路１０のスイッチング素子Ｑ４，Ｑ５に接続し、この回路の出力部をトランジスタから構成するスイッチング素子Ｑ１０のベースに接続してある。なお、これら抵抗Ｒ１６，Ｒ１７，Ｒ１８並びにコンデンサＣ７の回路配置並びに各素子の抵抗値、容量を任意に設定することにより、パルス信号の検出値を任意に設定することができる。

【００３６】

本実施例に係る直流信号レベル変換回路１５はパルス検出回路１４に備えたスイッチング素子Ｑ１０のコレクタを第一の否定回路ＩＣ２Ａの入力に接続し、この否定回路ＩＣ２Ａの出力を第二の否定回路ＩＣ２Ｂの入力に接続してある。さらに、この否定回路ＩＣ２Ｂの出力を第三の否定回路ＩＣ２Ｃの入力に接続してある。このような構成により、パルス検出回路１４で検出されたパルス信号を直流信号レベルに変換するようにしてある。

【００３７】

直流信号レベル変換回路１５で生成された信号によってオン・オフするスイッチング素子を備えてある。このスイッチング素子はフォトダイオードＰＣ１で構成してある。このフォトダイオードＰＣ１を、直流信号レベル変換回路１５に備えた第三の否定回路ＩＣ２Ｃの出力に、抵抗Ｒ２１を介して接続してある。このフォトダイオードＰＣ１は、ここで受けた信号を入力レベルに設けた発光ダイオードＰＣ１で受信し、この信号が交流スイッチング素子ＰＣ１に送信されて、この交流スイッチング素子ＰＣ１のオン・オフのタイミングを制御するようにしてある。

【００３８】

以上のように構成したスイッチング電源装置は以下のように作用する。なお、三角波形発生回路１１、周波数切替回路１２、並びに、パルス発生回路１３の作用については、図１図示の第一実施例とほぼ同様である。一方、パルス発生回路１３から出力される駆動パルスはスイッチング素子Ｑ４，Ｑ５を介して、パルス検出回路１４で検出される。この回路１４で備えてある抵抗Ｒ１６，Ｒ１７，Ｒ１８並びにコンデンサＣ７により駆動パルスのレベルを調整し、スイッチング素子Ｑ１０で信号が反転して出力される。このスイッチング素子Ｑ１０を介して出力される信号は直流信号レベル変換回路１５に入力される。

【００３９】

直流信号レベル変換回路１５ではスイッチング素子Ｑ１０を介して送信された信号を直流信号レベルに変換する。先ず、スイッチング素子Ｑ１０から送信された信号は第一の否定回路ＩＣ２Ａに入力され、この信号は第二の否定回路ＩＣ２Ｂに入力される。さらに信号は第三の否定回路ＩＣ２Ｃに入力し、三つの否定回路ＩＣ２Ａ，ＩＣ２Ｂ，ＩＣ２Ｃで矩形波信号は直流信号レベルに変換される。

【００４０】

基準レベルに変換された信号はフォトダイオードＰＣ１に送信されて、入力ラインに設けた発光ダイオードＰＣ１に受信される。この受信された信号により交流スイッチング素子ＰＣ１を制御する。

【００４１】

【発明の効果】

本発明によれば、出力電力に合わせて周波数を切り替えることにより、スイッチングロスを軽減し、スイッチング電源の変換効率を上げ、軽負荷時の消費電力を軽減できる効果がある。また、入力ラインに直列コンデンサを設けた場合に、直列コンデンサの外部信号が不要となり、電源内部検出の利用ができる効果がある。

【００４２】

また、スイッチング電源回路の一次側に交流電源と交流スイッチング素子とを設け、前記交流電源の交流入力電圧を前記コンデンサによって損失少なく低下させてスイッチング電源の整流ブリッジの交流入力端に供給し、且つ大出力が必要な時は交流スイッチング素子を短絡状態に制御して交流入力電圧を低下させずにスイッチング電源の整流ブリッジの交流入力端に供給するように構成し、整流ブリッジの交流入力の一極並びに他極にそれぞれコンデンサを接続し、それぞれのコンデンサの他端を整流ブリッジとは別の整流ブリッジの交流入力端に接続し、この整流ブリッジの直流端子に前記トランスの補助巻線を接続してあることにより、トランスの補助巻線を設けて構成した補助電源の電圧を下げて、駆動損失を低減することができる効果がある。

【００４３】

さらに、周波数切替回路にフォトカプラで構成したスイッチング素子を設け、このフォトカプラで受けた信号を入力レベルに送信し、この信号を前記交流スイッチング素子で受信して、この主スイッチング素子のスイッチングのタイミングを制御するようにしてあることにより、スイッチング電源回路の出力側に外部信号を受けつける回路を設けることが必要なくなり、部品点数を減らして、低コスト化及び小型化を図ることができる効果がある。

【図面の簡単な説明】

【図１】　本発明に係るスイッチング電源装置の第一実施例を示す回路図である。

【図２】　本発明に係るスイッチング電源装置の要部の動作波形図である。

【図３】　本発明に係るスイッチング電源装置の第二実施例を示す回路図である。

【図４】　本発明に係るスイッチング電源装置の第三実施例を示す回路図である。

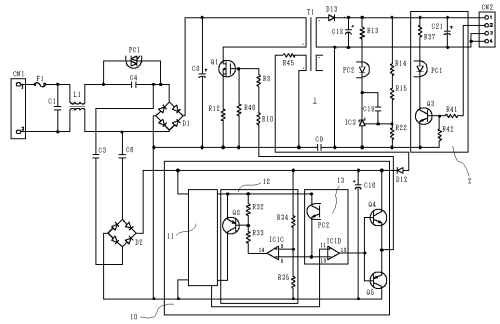
【図５】　本発明に係るスイッチング電源装置の第四実施例を示す回路図である。

【図６】　従来のスイッチング電源装置の回路図である。

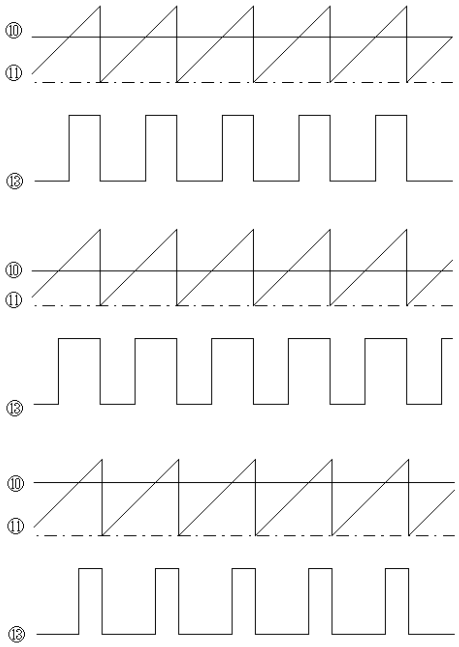
【符号の説明】

Ｑ１　主スイッチング素子
Ｔ１　トランス
ＩＣ２　集積回路
ＩＣ３　制御回路
ＰＣ　フォトカプラ
Ｃ　コンデンサ
Ｄ　ダイオード
Ｄ１，Ｄ２　整流ブリッジ
Ｒ　抵抗
１　スイッチング電源回路
１０　制御回路
１１　三角波形発生回路
１２　周波数切替回路
１３　パルス発生回路
１４　パルス検出回路
１５　直流信号レベル変換回路

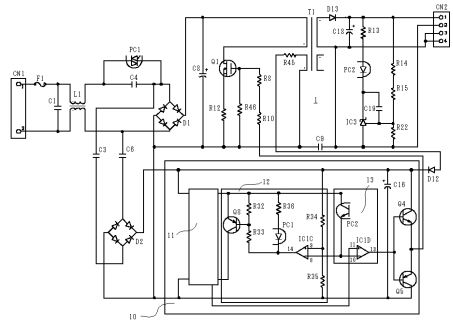
【図１】



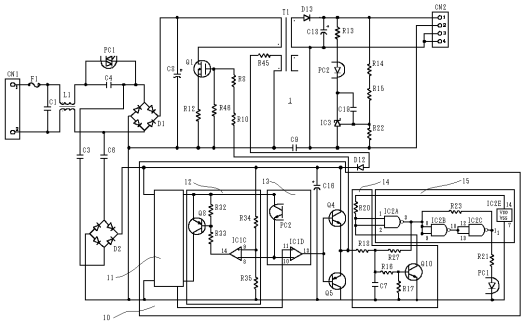
【図２】



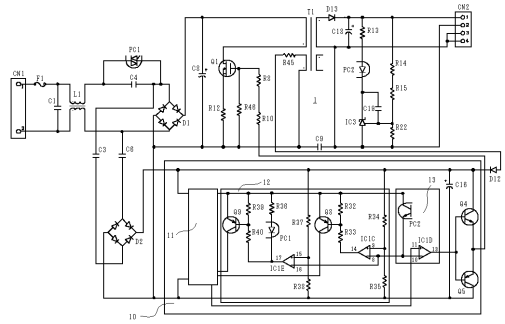
【図３】



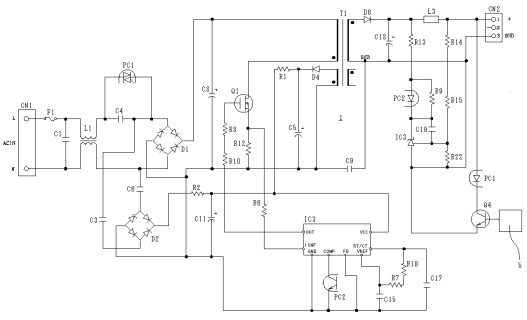
【図５】



【図４】



【図６】



フロントページの続き

(58)調査した分野(Int.Cl., ＤＢ名)
H02M 3/28