

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 1 区分

【発行日】令和 4 年 7 月 13 日(2022.7.13)

【国際公開番号】WO2020/026079

【出願番号】特願 2020-533885(P2020-533885)

【国際特許分類】

G 0 1 B 7/16(2006.01)

H 0 1 M 10/48(2006.01)

H 0 1 L 21/822(2006.01)

H 0 1 L 29/786(2006.01)

10

【F I】

G 0 1 B 7/16 R

H 0 1 M 10/48 A

H 0 1 L 27/04 U

H 0 1 L 27/04 Z

H 0 1 L 29/78 6 1 3 B

H 0 1 L 29/78 6 1 3 Z

H 0 1 L 29/78 6 1 8 B

20

【手続補正書】

【提出日】令和 4 年 7 月 5 日(2022.7.5)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

歪センサと、

30

メモリと、

コンパレータと、を有する異常検知システムであって、

前記メモリは、アナログ電位を保持する機能を有し、

前記コンパレータは、前記歪センサが出力する第 1 電位と、前記メモリが保持している第

2 電位と、を比較する機能を有し、

前記異常検知システムは、前記第 1 電位より高い前記第 2 電位を、前記メモリに保持する

初期化動作を行う機能を有し、

前記第 1 電位が、前記第 2 電位より高い電位となった場合、異常検出信号を出力する、異

常検知システム。

【請求項 2】

40

歪センサと、

メモリと、

コンパレータと、を有する異常検知システムであって、

前記メモリは、アナログ電位を保持する機能を有し、

前記コンパレータは、前記歪センサが出力する第 1 電位と、前記メモリが保持している第

2 電位と、を比較する機能を有し、

前記異常検知システムは、前記第 1 電位より低い前記第 2 電位を、前記メモリに保持する

初期化動作を行う機能を有し、

前記第 1 電位が、前記第 2 電位より低い電位となった場合、異常検出信号を出力する、異

常検知システム。

50

【請求項 3】

歪センサと、
メモリと、
コンパレータと、
発振回路と、
カウンタ回路と、を有する異常検知システムであって、
前記メモリは、アナログ電位を保持する機能を有し、
前記コンパレータは、前記歪センサが出力する第 1 電位と、前記メモリが保持している第 2 電位と、を比較する機能を有し、
前記異常検知システムは、前記第 1 電位より高い前記第 2 電位を、前記メモリに保持する
初期化動作を行う機能を有し、
前記第 1 電位が、前記第 2 電位より高い電位となった場合、前記発振回路は、交流信号を
生成し、
前記カウンタ回路は、前記交流信号の発振回数をカウントする機能を有し、
前記発振回数が所定の回数に達すると、異常検出信号を出力する、異常検知システム。 10

【請求項 4】

歪センサと、
メモリと、
コンパレータと、
発振回路と、 20
カウンタ回路と、を有する異常検知システムであって、
前記メモリは、アナログ電位を保持する機能を有し、
前記コンパレータは、前記歪センサが出力する第 1 電位と、前記メモリが保持している第 2 電位と、を比較する機能を有し、
前記異常検知システムは、前記第 1 電位より低い前記第 2 電位を、前記メモリに保持する
初期化動作を行う機能を有し、
前記第 1 電位が、前記第 2 電位より低い電位となった場合、前記発振回路は、交流信号を
生成し、
前記カウンタ回路は、前記交流信号の発振回数をカウントする機能を有し、
前記発振回数が所定の回数に達すると、異常検出信号を出力する、異常検知システム。 30

【請求項 5】

請求項 1 乃至請求項 4 のいずれか一項において、
前記歪センサは、抵抗素子と、歪センサ素子と、を有し、
前記歪センサ素子は、二次電池に貼り付けられている、異常検知システム。

【請求項 6】

請求項 1 乃至請求項 5 のいずれか一項において、
前記メモリは、トランジスタと、容量素子と、を有し、
前記トランジスタは、チャネル形成領域に金属酸化物を有する、異常検知システム。