



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVEDČENÍU

(61)

(23) Výstavná priorita

(22) Přihlášeno 20 03 81

(21) PV 2032-81

(40) Zveřejněno 27 05 83

(45) Vydáno 01 10 84

224 575

(II)

(B1)

(51) Int. Cl.3 H 03 K 13/32

(75)

Autor vynálezu RABARA VILIAM ing. CSc., ŽILINA

(54) Samotestovateľný logický obvod pre kontrolu kódu 1 zo 4

Vynález sa týka samotestovateľného logického obvodu pre kontrolu kódu 1 zo 4 pozostávajúceho z troch logických úrovní a ôsmich logických členov.

Doteraz známe zapojenie samotestovateľného obvodu pre kontrolu kódu k z n je s použitím samotestovateľného obvodu pre kód 2 zo 4. Na vstup tohoto obvodu musí byť pripojený logický obvod - translátor pre prevod kódu 1 zo 4 na kód 2 zo 4. Počet vstupov všetkých logických členov príslušného obvodu je 20. Nevýhodou tohoto riešenia je cena riešenia, vyčíslená počtom vstupov všetkých logických členov potrebných na realizáciu príslušnej štruktúrnej schémy je 20 vstupov. Počet potrebných logických členov je 10.

Uvedené nedostatky sú odstránené samotestovateľným logickým obvodom pre kontrolu kódu 1 zo 4, pozostávajúceho z logických súčtových členov a logických súčinových členov podľa vynálezu, ktorého podstata je v tom, že prvý blok súčtových členov je prepojený na druhý blok súčtových logických členov, na ktorý je pripojený blok súčinových logických členov. Ďalej blok súčtových logických členov pozostáva z dvoch dvojvstupných súčtových logických členov a druhý blok súčtových logických členov pozostáva zo štyroch dvojvstupných súčtových logických členov a blok súčinových logických členov pozostáva z dvoch súčinových logických členov, pričom obvod obsahuje štyri vstupné svorky a dve výstupné svorky.

Samotestovateľný logický obvod pre kontrolu kódu 1 zo 4 podľa vynálezu je oproti doteraz známym podobným zariadeniam výhodný preto, že

1. vyžaduje iba 16 vstupov logických členov príslušnej štruktúrnej schémy;
2. vyžaduje iba 8 logických členov pre realizáciu logickej schémy.

Na priloženom výkrese je znázornený samotestovateľný logický obvod pre kontrolu kódu 1 zo 4.

Obvod predstavuje realizáciu štruktúrnej logickej schémy, ktorá je zostavená zo súčtových logických členov 11, 12, 21, 22, 23, 24 a zo súčinových logických členov 31 a 32. Všetky sú dvojvstupové a s jedným výstupom.

Do logickej úrovne prvého bloku I súčtových logických členov patria súčtové logické členy 11 a 12, kde vstupy súčtového logického člena 11 sú pripojené na vstupné svorky 1 a 2. Jeho výstup je pripojený na vstupy súčtových logických členov 21 a 22. Vstupy súčtového logického člena 12 sú pripojené na vstupné svorky 3 a 4. Jeho výstup je pripojený na vstupy súčtových logických členov 23 a 24.

Do logickej úrovne druhého bloku II súčtových logických členov patria súčtové logické členy 21, 22, 23 a 24. Vstupy súčtového logického člena 21 sú pripojené na výstup súčtového logického člena 11 a na vstupnú svorku 4. Vstupy súčtového logického člena 22 sú pripojené na výstup súčtového logického člena 11 a na vstupnú svorku 3. Vstupy súčtového logického člena 23 sú pripojené na výstup súčtového logického člena 12 a na vstupnú svorku 2. Vstupy súčtového logického člena 24 sú pripojené na výstup súčtového logického člena 12 a na vstupnú svorku 1.

Do logickej úrovne bloku III súčinových logických členov patria súčinové logické členy 31 a 32. Vstupy súčinového logického člena 31 sú pripojené na výstupy súčtových logických členov 21 a 23. Jeho výstup je pripojený na výstupnú svorku 41. Vstupy súčinového logického člena 32 sú pripojené na výstupy súčtových logických členov 22 a 24. Jeho výstup je pripojený na výstupnú svorku 42.

Doteraz používané riešenie pre kontrolu kódu 1 zo 4 nie je minimálne z hľadiska počtu vstupov logických členov /20/. Nasledujúci návrh má vlastnosť, že počet vstupov logických členov je $4_n = 4 \cdot 4 = 16$, ktorý je nie reálny.

Vstupné premenné x_1, x_2, x_3, x_4 som zaradil do dvoch podmnožín podľa toho, či indexy sú párne /2,4/ alebo nepárne /1,3/. Nasledujúce logické výrazy pre logické funkcie F_1, F_2 majú vlastnosť, že pri inom počte jedničiek vstupného vektora ako jedna /napríklad 0000, 0110/ sa prejaví táto porucha tak, že $F_1 = F_2$. Pri správnom vstupnom signále je $F_1 = \bar{F}_2$:

$$F_1 = x_1 \cdot x_3 + x_2 + x_4$$

$$F_2 = x_2 \cdot x_4 + x_1 + x_3$$

Niektoré logické poruchy v logickej schéme, ktoré odpovedajú týmto výrazom sa neprejavia na výstupe požadovaným spôsobom. Napríklad porucha HO vstupu x_1 súčinového logického člena x_1, x_2 vo výraze pre F_1 sa neprejaví požadovaným spôsobom / $F_1 F_2 = 00$ / pri žiadanom vstupnom vektore kódu 1 zo 4. Tento nedostatok je odstránený pri zavedení nadbytočnosti do výrazov F_1, F_2 :

$$F_1 = [(x_1 + x_2) + x_4] \cdot [(x_3 + x_4) + x_2]$$

$$F_2 = [(x_1 + x_2) + x_3] \cdot [(x_3 + x_4) + x_1]$$

224 575

Realizácia, ktorá odpovedá týmto logickým výrazom je na obr. 1. Riešenie splňuje všetky podmienky samotestovateľného logického obvodu pre kontrolu kódu 1 zo 4.

V prípade chyby vstupného vektora, alebo pri poruche vlastného kontrolného logického obvodu, nadobúdajú výstupné premenné rovnaké hodnoty, a tým detekujú poruchu. V bezporuchovom stave sú tieto výstupné premenné navzájom inverzné.

Samotestovateľný logický obvod pre kontrolu kódu 1 zo 4 nájde široké uplatnenie pri konštrukcii časti počítačov, ako sú: zbernice, kontrola prerušovacieho systému, sekvenčné automaty s detekciou porúch, prevodníky medzi kódmi, prenos dát medzi časťami počítača a tak ďalej.

P R E D M E T V Y N Á L E Z U

224 575

1 Samotestovateľný logický obvod pre kontrolu kódu 1 zo 4 pozostávajúci z logických súčtových členov a z logických súčinových členov vyznačený tým, že prvý blok (I) súčtových logických členov je prepojený na druhý blok (II) súčtových logických členov, na ktorý je pripojený blok (III) súčinových logických členov.

2 Samotestovateľný logický obvod pre kontrolu kódu 1 zo 4 podľa bodu 1 vyznačený tým, že prvá vstupná svorka (1) je pripojená na prvý vstup šiesteho dvojevstupového súčtového logického člena (24) a ďalej je pripojená na prvý vstup prvého dvojevstupového súčtového logického člena (11), ktorého výstup je pripojený na druhý vstup tretieho dvojevstupového súčtového logického člena (21) a na prvý vstup štvrtého dvojevstupového súčtového logického člena (22), ktorého výstup je pripojený na prvý vstup druhého súčinového logického člena (32), ktorého výstup je pripojený na druhú výstupnú svorku (42), pričom druhá vstupná svorka (2) je pripojená na druhý vstup prvého dvojevstupového súčtového logického člena (11) a ďalej je pripojená na prvý vstup piateho dvojevstupového súčtového logického člena (23), ktorého výstup je pripojený na druhý vstup prvého súčinového logického člena (31), ktorého výstup je pripojený na prvú výstupnú svorku (41) pričom tretia vstupná svorka (3) je pripojená na druhý vstup štvrtého dvojevstupového súčtového logického člena (22) a ďalej je pripojená na prvý vstup druhého dvojevstupového súčtového logického člena (12), ktorého výstup je pripojený na druhý vstup piateho dvojevstupového súčtového logického člena (23) a na druhý vstup šiesteho dvojevstupového súčtového logického člena (24), ktorého výstup je pripojený na druhý vstup druhého súčinového logického člena (32), pričom štvrtá vstupná svorka (4) je pripojená na druhý vstup druhého dvojevstupového súčtového logického člena (12) a

224 575

ďalej je pripojená na prvý vstup tretieho dvojvstupového súčtevého logického člena (21), ktorého výstup je pripojený na prvý vstup prvého súčinového logického člena (31).

