

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4137680号
(P4137680)

(45) 発行日 平成20年8月20日(2008.8.20)

(24) 登録日 平成20年6月13日(2008.6.13)

(51) Int.Cl. F I
G O 2 F 1/035 (2006.01) G O 2 F 1/035

請求項の数 1 (全 7 頁)

(21) 出願番号	特願2003-95658 (P2003-95658)	(73) 特許権者	000183266
(22) 出願日	平成15年3月31日(2003.3.31)		住友大阪セメント株式会社
(65) 公開番号	特開2004-302191 (P2004-302191A)		東京都千代田区六番町6番地28
(43) 公開日	平成16年10月28日(2004.10.28)	(74) 代理人	100098383
審査請求日	平成17年6月22日(2005.6.22)		弁理士 杉村 純子
		(74) 代理人	100116687
			弁理士 田村 爾
		(72) 発明者	市川 潤一郎
			東京都千代田区六番町6番地28 住友大 阪セメント株式会社内
		(72) 発明者	山本 太
			東京都千代田区六番町6番地28 住友大 阪セメント株式会社内

最終頁に続く

(54) 【発明の名称】 光制御素子の製造方法

(57) 【特許請求の範囲】

【請求項1】

電気光学効果を有する基板と、該基板上に形成された光導波路と変調用電極とを備えた光制御素子の製造方法において、

該電気光学効果を有する基板は、ニオブ酸リチウム又はタンタル酸リチウムで形成され、

前記光導波路を形成する基板表面に、該基板表面よりMg又はZnをドーブし、

その後、ドライエッチングにより、該基板に溝を形成してリッジ構造を形成するリッジ加工を行い、

さらに、その後に、Mgをドーブした場合には950～1100で、Znをドーブした場合には500～800で、各々5～12時間の加熱処理を行うアニール処理を施すことを特徴とする光制御素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、光制御素子に関し、特に、電気光学効果を有する基板に、光導波路及び変調用電極を備えると共に、該基板表面にリッジ構造を形成した光制御素子に関する。

【0002】

【従来の技術】

光通信、光計測などの技術分野においては、光スイッチや光位相変調器、光強度変調器な

どの光制御素子が多用されている。

光制御素子としては、駆動電圧が小さく、高速動作が可能なものが有用であり、特に、 LiNbO_3 （以下、LNという）などの電気光学効果を有する基板に、光導波路及び変調用電極を形成した光制御素子が注目されている。

また、このような光制御素子においては、変調用電極により発生した電界が、効率良く光導波路に印加されることが必要であり、このための工夫として、例えば特許公報第2550606号公報、特開2001-350050号公報のように、基板表面のリッジ部又はリッジ間に光導波路を形成することが行なわれている。

【0003】

しかしながら、LN変調器のような電気光学効果を有する基板を利用した光制御素子では、該光制御素子に印加される直流電圧、温度変化及び経時変化などにより、該光制御素子に印加される変調電圧のバイアス点が徐々に適正值からずれる現象が生じる。これはDCドリフト現象と呼ばれているものであり、特に、近年の光通信における広帯域化、高速化に伴ない、40GHzにも達する光変調を行なった場合、非常に大きなDCドリフト現象が発生している。

しかも、光制御素子においてリッジ構造を有するものほど、DCドリフトが生じやすく、光制御素子の駆動安定化のためには、このDCドリフト現象を抑制することが不可欠になっている。

【0004】

DCドリフト現象を抑制する方法として、特公平5-78016号公報には、電極間に導電膜を設ける方法が開示されている。これは、基板の温度変動により基板内の分極状態が変化するため、駆動電圧の動作点が変わるのを抑制するものである。

また、本出願人による先の出願である特願2000-399927号（特開2002-202483号公報）では、製造工程中で基板を酸素含有雰囲気中でアニーリングする方法を提案している。これは、基板上に形成したバッファ層に開口を形成する際に、非反応性ドライエッチングを利用するため、バッファ層のオーバーエッチングにより基板内の酸素が欠乏状態となることに起因してDCドリフト現象が発生するのを抑制するものである。

【0005】

【発明が解決しようとする課題】

しかし、上述したDCドリフト現象の抑制方法では、リッジ構造を有する光制御素子において、DCドリフト現象を十分に抑制することができず、特に、広帯域で使用する際には、大きな問題となっていた。

本発明の目的は、上述した問題を解決し、リッジ構造を有する光制御素子におけるDCドリフト現象を抑制すると共に、広帯域においても駆動安定性の高い光制御素子を製造することを可能とする光制御素子の製造方法を提供することである。

【0006】

【課題を解決するための手段】

上記課題を解決するために、請求項1に係る発明では、電気光学効果を有する基板と、該基板上に形成された光導波路と変調用電極とを備えた光制御素子の製造方法において、該電気光学効果を有する基板は、ニオブ酸リチウム又はタンタル酸リチウムで形成され、前記光導波路を形成する基板表面に、該基板表面よりMg又はZnをドーブし、その後、ドライエッチングにより、該基板に溝を形成してリッジ構造を形成するリッジ加工を行い、さらに、その後、Mgをドーブした場合には950～1100で、Znをドーブした場合には500～800で、各々5～12時間の加熱処理を行うアニール処理を施すことを特徴とする。

【0007】

さらに、光制御素子の製造方法において、より好ましくは、Mg又はZnのドーブ量は、該基板中の表面側の濃度が0.5～7重量%であること、また、Mg又はZnをドーブして形成されたDCドリフト防止層の厚さは、基板表面より基板内部に向かって0.5μm以上であることを特徴とする。

10

20

30

40

50

【0008】

本発明者らは、リッジ構造を有する光制御素子において、DCドリフト現象が発生する原因は、基板にリッジ部を形成する際のドライエッチングにより、LN基板を構成するLiが拡散し(Li欠損)、基板表面抵抗が変化することが主因であることを見出した。

そして、請求項1に係る発明のように、基板表面にDCドリフト防止層を形成し、併せてリッジ加工後の基板を、アニール処理することにより、基板内のLi欠損部が回復し、DCドリフト現象が改善されることが判明した。

【0009】

特に、ドリフト防止材料としてMgO又はZnOを選択し、Mg又はZnを基板にドーブすることによりDCドリフト防止層を形成する場合が最も効果的であることが判明した。しかも、MgOを用いた場合は基板表面抵抗の改善に、特に効果があり、DCドリフトに対する長期安定性が優れている。

10

【0010】

DCドリフト防止層の条件としては、基板表面濃度が、0.5~7重量%となるようにドーブすることが好ましく、さらに1~3重量%の場合、特に良好な結果が得られる。基板表面濃度が0.5重量%未満の場合には、DCドリフト防止効果が希薄となり、7重量%より高濃度の場合には、基板が失透し、光導波路を伝播する光の伝播損失が大きくなる。

【0011】

また、DCドリフト防止層の厚さは、基板表面より基板内部に向かって0.5μm以上であることが好ましい。防止層の厚さが0.5μm未満の場合には、DCドリフト防止効果が希薄となる。

20

【0012】

【発明の実施の形態】

以下、本発明を好適例を用いて詳細に説明する。

光制御素子を構成する基板としては、電気光学効果を有する材料、例えば、ニオブ酸リチウム(LiNbO₃;以下、LNという)、タンタル酸リチウム(LiTaO₃)、PLZT(ジルコン酸チタン酸鉛ランタン)から構成され、特に、光導波路デバイスとして構成しやすく、かつ異方性が大きいという理由から、LiNbO₃結晶、LiTaO₃結晶、又はLiNbO₃及びLiTaO₃からなる固溶体結晶を用いることが好ましい。本実施例では、ニオブ酸リチウム(LN)を用いた例を中心に説明する。

30

【0013】

光制御素子は、次のように製造する。

まず、基板表面に光導波路を形成する。光導波路は、Ti熱拡散法、エピタキシャル成長法、及びイオン注入法などいずれの方法をも用いることができる。通常、線幅0.3~10μm、深さ2~10μmの光導波路を基板上に形成する。

【0014】

次に、光導波路中の光の伝播損失を低減させるために、基板上に誘電体SiO₂等のバッファ層を設ける。バッファ層は、SiO₂などの公知の材料から、蒸着法、スパッタリング法、イオンプレーティング法、CVD法など公知の成膜法により、厚さ0.2~2.0μmに形成することができる。

40

【0015】

さらにその上に、信号電極及び接地電極からなる変調用電極を、Auなどの導電性材料から蒸着法並びにメッキ法、又は両者を併用することにより、厚さ15~30μmに形成する。

なお、上記バッファ層を設けずに、基板上に電極を直接形成する方法などもある。

そして、一枚の基板ウェハに複数の光制御素子を作り込み、最後に個々の光変調器のチップに切り離すことにより、光制御素子が製造される。

【0016】

リッジ構造を有する光制御素子の製造方法としては、上記光制御素子の製造工程中に、基板表面に複数本の溝を形成する工程を組み込むことにより、溝で挟まれたリッジ部を形成

50

している。ただし、リッジ部の形成工程が全体の製造工程中のどの過程に組み込まれるかは、光導波路とリッジ部との位置関係に依存する。例えば、光導波路をリッジ部内に形成する場合には、光導波路又はバッファ層を形成した後にリッジ部の形成工程を行い、リッジ間に光導波路を形成する場合には、光導波路形成前にリッジ部の形成工程が組み込まれる。

【0017】

リッジ部の形成方法としては、ウエット又はドライエッチングのように化学的反応を用いる方法や、サンドブラストなどのように機械的切削による方法があるが、本発明に係る課題である、Li欠損は、特にドライエッチングにより発生する。

ドライエッチングには、プラズマ放電中で発生する活性ラジカルを用いたプラズマエッチングと、プラズマエッチングにスパッタリング効果を加えた反応性イオンエッチングがあるが、本発明では、非反応性ドライエッチングにより、リッジ部を形成する。具体的には、バッファ層又は基板上に、クロムマスクを蒸着法などにより、例えば、厚さ0.3~2.1 μm に形成する。その後、該クロムマスク上にフォトレジストを厚さ0.7~1.0 μm に形成した後、フォトリソグラフィによって、前記フォトレジストをパターンニングする。次いで、前記クロムマスクのリッジ部に対応する溝の部分を、ケミカルエッチングによって除去し、残ったフォトレジストは、有機溶剤により除去する。

【0018】

その後、例えば、ECRプラズマ源を用いたドライエッチング装置内に前記クロムマスクを有する基板を設置し、リッジ部に対応する溝部を、深さ1~20 μm までドライエッチングを行う。残ったクロムマスクは、ケミカルエッチングなどにより除去される。

【0019】

非反応性ドライエッチングに用いることのできるエッチングガスは、非反応性のプラズマイオン種を形成するものであれば特に限定されない。しかしながら、エッチングレートが比較的高いこと、及び化学的に安定で取り扱い易いことから、不活性ガスを用いることが好ましい。特に、入手しやすく価格が安いこと、エッチングレートの制御が容易であることの観点から、アルゴンガスを用いることが好ましい。

【0020】

本発明に係る特徴の一つとしては、Mg又はZnを基板表面にドーブすることによりDCドリフト防止層を形成する。

DCドリフト防止層の形成時期は、光制御素子の製造工程中におけるバッファ層又は変調用電極を形成する前であるなら、いずれのタイミングでも組み込み可能である。例えば、光導波路の形成前後、又はリッジ部の形成前後のいずれであっても、DCドリフト防止層が形成可能である。

【0021】

ドリフト防止材料であるMgO又はZnOを用いたドーブ方法としては、熱拡散法、プロトン交換法、エピタキシャル成長法、及びイオン注入法などいずれの方法をも用いることができる。

DCドリフト防止層の条件としては、基板中の表面付近の濃度である基板表面濃度が、0.5~7重量%となるようにドーブすることが好ましく、さらに1~3重量%の場合、特に良好な結果が得られる。基板表面濃度が0.5重量%未満の場合には、DCドリフト防止効果が希薄となり、7重量%より高濃度の場合には、基板が失透し、光導波路を伝播する光の伝播損失が大きくなる。

【0022】

また、DCドリフト防止層の厚さは、基板表面より基板内部に向かって0.5 μm 以上であることが好ましい。防止層の厚さが0.5 μm 未満の場合には、DCドリフト防止効果が希薄となる。

【0023】

本発明に係る他の特徴としては、基板上にリッジ部をドライエッチングにより形成した後に、該基板をアニール処理する。具体的には、基板を管状炉などの電気炉内に設置し、

10

20

30

40

50

Mgをドーブした場合には950～1100、Znをドーブした場合には500～800、各々5～12時間の加熱処理を行う。アニール処理の条件としては、より好ましい処理温度は、Mgをドーブした場合980～1030、Znをドーブした場合600～700であり、より好ましい処理時間は8～10時間である。このアニール処理により、ドライエッチング時に生じた基板表面のLi欠損部は、ある程度回復し、DCドリフト現象の発生を抑制することが可能となる。そして、先のDCドリフト防止層による効果と相まって、優れたDCドリフト防止効果を実現することが可能となる。

アニール処理における加熱温度が、Mgをドーブした場合で950未満、Znをドーブした場合で500未満となる場合には、Li欠損の回復が不十分であり、1100を超えると基板からのLiの外拡散が発生し、好ましくない。

10

また、加熱時間が、5時間未満である場合には、Li欠損の回復が不十分であり、12時間を超えると、光導波路を形成するTiの拡散による光導波路の形状へ変化や光伝播損失の増大、また、ドリフト防止材料であるMgO又はZnOの外拡散や基板からのLiの外拡散などによるDCドリフト防止効果の低下が生じる。

【0024】

【実施例】

以下、実施例により、本発明を具体的に説明する。

(実施例)

実施例においては、上述した光制御素子の製造方法に基づき、図1に示す用なマッハツェンダー型光変調器を形成した。図2は、図1の光変調器の一点鎖線Aで切断した場合の断面図を示す。

20

基板には、Zカット(基板表面に垂直な方向の電界に対して、電気光学効果を最も効果的に発揮するもの)のLN基板を利用した。

【0025】

MgOを基板表面に塗布し、850で5時間、加熱処理することにより、基板内にMgを熱拡散させ、Mgドーブ層10を形成した。次に、該基板内にTi熱拡散法により、線幅7μm、深さ5μmの光導波路2を形成した。(図3参照)

さらに、基板上に、蒸着法によりSiO₂からなるパツファ層5を厚さ0.5μmに形成した。

【0026】

30

次に、ECRプラズマ源を備えるドライエッチング装置を用いると共に、エッチングガスとしてアルゴンガスを用い、上述した方法により、リッジ部に対応する深さ3μmの溝部分6を形成した。

そして、該基板1を、電気炉内に設置し、加熱温度1000、加熱時間9時間のアニール処理を実施した。

【0027】

その後、パツファ層上に下地層としてTi層及びAu層を蒸着法により、形成した後、電極層としてAu層をメッキ法により厚く形成した。さらに、前記Ti層及びAu層にケミカルエッチングを行うことによって分離し、信号電極3及び接地電極4を厚さ20μmに形成した。

40

【0028】

DCドリフト量の計測方法は、上記光変調器に光ファイバを接続し、レーザ光(波長; 1550nm)を該光変調器に入力する。信号電極に、40GHzの変調信号を入力すると共に、所定のDCバイアス電圧を印加しながら、該光変調器からの出射光を光パワーメーターで観測した。

該光変調器を、85に保持し24時間の連続駆動を行い、その間、光変調器からの出射光が最適変調状態となるように、DCバイアス電圧を調整を行い、該DCバイアス電圧の調整量を、DCドリフト量として調べた。

図4に、測定結果のグラフを示す。

【0029】

50

(比較例)

上述した実施例におけるMgドープ、及びアニール処理以外は、全て同様に光変調器を製作し、実施例に示した条件で、DCドリフト量を計測した。その結果を図5のグラフに示す。

【0030】

実施例と比較例とに係るDCドリフト量の変化を比較検討すると、24時間後のDCドリフト量は、実施例では0.5Vであるのに対し、比較例では、1.2Vとなっており、特に、本実施例においては、駆動後8時間以上経過した後は、殆どDCドリフトが発生しておらず、DCドリフト現象が効果的に抑制されていることが理解される。

また、本実施例のMgドープの代わりに、ZnOを用いてドープしても、MgOの場合と同様に、DCドリフト現象が効果的に抑制されることを確認した。

さらに、上記実施例等では、リッジ部を有する光変調器を中心に説明したが、本発明に係るMg又はZnのドープによるDCドリフトの抑制効果は、リッジ部を有しない光変調器などの光制御素子においても、有効に機能することも確認している。

【0031】

【発明の効果】

以上、説明したように、本発明の光制御素子によれば、リッジ構造を有する光制御素子におけるDCドリフト現象を抑制すると共に、広帯域においても駆動安定性の高い光制御素子を製造することができる光制御素子の製造方法を提供することが可能となる。

【図面の簡単な説明】

【図1】本発明に係る光制御素子の一例として利用する光変調器の概略図

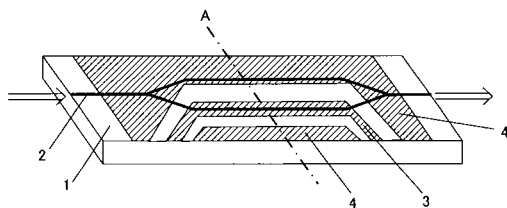
【図2】図1の一点鎖線Aにおける断面図

【図3】本発明に係るDCドリフト防止材料をドープした状態を示す図

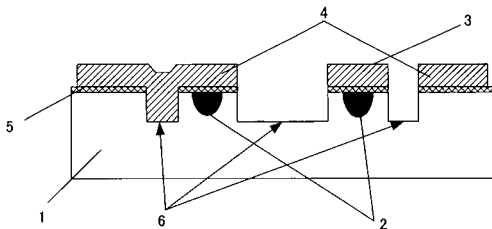
【図4】実施例に係るDCドリフト量を示すグラフ

【図5】比較例に係るDCドリフト量を示すグラフ

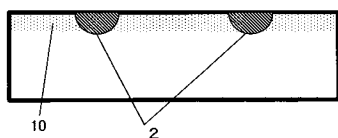
【図1】



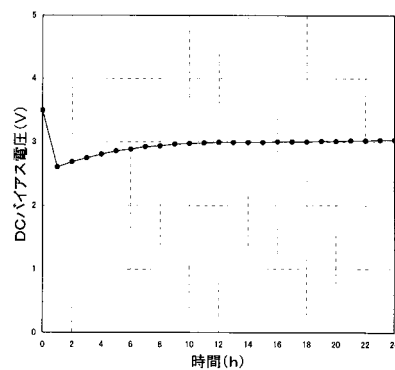
【図2】



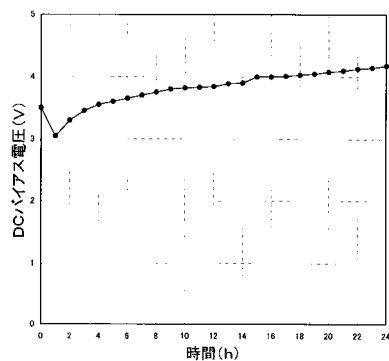
【図3】



【図4】



【図5】



10

20

フロントページの続き

- (72)発明者 神力 孝
東京都千代田区六番町6番地28 住友大阪セメント株式会社内
- (72)発明者 橋本 義浩
東京都千代田区六番町6番地28 住友大阪セメント株式会社内

審査官 植田 高盛

- (56)参考文献 特開昭63-307427(JP,A)
特開平05-158001(JP,A)
特開2002-202483(JP,A)

- (58)調査した分野(Int.Cl., DB名)
G02F 1/035