



(12) 发明专利

(10) 授权公告号 CN 110880930 B

(45) 授权公告日 2024. 03. 29

(21) 申请号 201910832047.7

(22) 申请日 2019.09.04

(65) 同一申请的已公布的文献号  
申请公布号 CN 110880930 A

(43) 申请公布日 2020.03.13

(30) 优先权数据  
62/726,507 2018.09.04 US

(73) 专利权人 马克西姆综合产品公司  
地址 美国加利福尼亚州

(72) 发明人 P·菲洛拉莫 A·杰诺娃

(74) 专利代理机构 永新专利商标代理有限公司  
72002  
专利代理师 张亚峰

(51) Int.Cl.

H03K 19/0175 (2006.01)

H03H 11/32 (2006.01)

(56) 对比文件

CN 105530010 A, 2016.04.27

CN 106134073 A, 2016.11.16

US 2015236662 A1, 2015.08.20

WO 2015148095 A2, 2015.10.01

许宜申;吴茂成;陈大庆.基于完整等效电路的差分电路动态参数求解.中国电子教育.2016,(第02期),全文.

审查员 邱丹丹

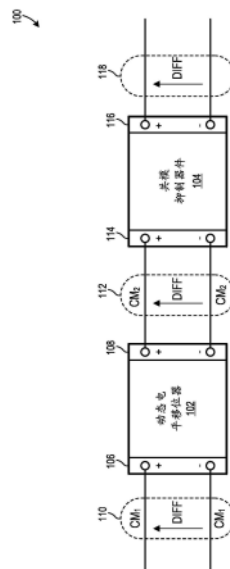
权利要求书2页 说明书9页 附图13页

(54) 发明名称

差分信号传递系统及相关方法

(57) 摘要

一种差分信号传递系统包括动态电平移位器和共模抑制器件。该动态电平移位器被配置为：(a) 接收包括差模分量和第一共模分量的输入信号，并且 (b) 根据该输入信号生成经电平移位的信号，该经电平移位的信号包括该差模分量和不同于该第一共模分量的第二共模分量。该共模抑制器件被配置为接收该经电平移位的信号并根据其生成输出信号，其中该输出信号包括该差模分量。



1. 一种差分信号传递系统,包括:  
动态电平移位器,该动态电平移位器被配置为:  
接收包括差模分量和第一共模分量的输入信号,并且  
根据该输入信号生成经电平移位的信号,该经电平移位的信号包括该差模分量和不同于该第一共模分量的第二共模分量,  
该动态电平移位器包括:  
输入端口,该输入端口被配置为接收该输入信号,  
输出端口,该输出端口被配置为输出该经电平移位的信号,  
第一电阻器件和第二电阻器件,该第一电阻器件和第二电阻器件各自电耦合在该输入端口与该输出端口之间,  
第一共模控制电路,该第一共模控制电路被配置为吸收通过该第一电阻器件和第二电阻器件中的每个电阻器件的电流,  
第二共模控制电路,该第二共模控制电路被配置为供应通过该第一电阻器件和第二电阻器件中的每个电阻器件的电流,以及  
串联地电耦合在该输出端口两端的第三电阻器件和第四电阻器件;该第三电阻器件和第四电阻器件一起电耦合在共模节点CM处;并且该第一共模控制电路和该第二共模控制电路中的每一个电耦合至该共模节点CM;以及  
共模抑制器件,该共模抑制器件被配置为接收该经电平移位的信号并根据其生成输出信号,该输出信号包括该差模分量。
2. 如权利要求1所述的差分信号传递系统,其中:  
该第一共模分量具有第一幅值;  
该第二共模分量具有第二幅值;并且  
该第二幅值小于该第一幅值。
3. 如权利要求2所述的差分信号传递系统,其中,该输出信号基本上不含该第二共模分量。
4. 如权利要求1所述的差分信号传递系统,其中,该第二共模分量的幅值范围从最小值 $VRAIL_{Dw}$ 到最大值 $VRAIL_{Up}$ 。
5. 如权利要求1所述的差分信号传递系统,其中:  
该第一共模控制电路被配置为吸收通过该第一电阻器件和第二电阻器件中的每个电阻器件的电流,以防止该第二共模分量的幅值超过最大值 $VRAIL_{Up}$ ;并且  
该第二共模控制电路被配置为供应通过该第一电阻器件和第二电阻器件中的每个电阻器件的电流,以防止该第二共模分量的幅值下降到最小值 $VRAIL_{Dw}$ 以下。
6. 如权利要求1所述的差分信号传递系统,其中,该动态电平移位器进一步包括:  
第一电容器,该第一电容器与该第三电阻器件并联地电耦合;以及  
第二电容器,该第二电容器与该第四电阻器件并联地电耦合。
7. 如权利要求1所述的差分信号传递系统,进一步包括:第五电阻器件,该第五电阻器件电耦合在该共模节点CM与电压源之间。
8. 如权利要求1所述的差分信号传递系统,其中,该共模抑制器件包括数字电路系统。
9. 如权利要求1所述的差分信号传递系统,其中,该共模抑制器件包括电荷泵。

10. 如权利要求9所述的差分信号传递系统,其中,该电荷泵被配置为传输该经电平移位的信号的差模分量,同时抑制该经电平移位的信号的第二共模分量。

11. 如权利要求9所述的差分信号传递系统,其中,该电荷泵包括第一晶体管和第二晶体管,该第一晶体管和第二晶体管共同被配置为响应于该经电平移位的信号的差模分量而生成差分电流信号。

12. 如权利要求11所述的差分信号传递系统,其中,所述电荷泵进一步包括镜像电路系统,该镜像电路系统被配置为对该差分电流信号进行镜像以生成该输出信号。

13. 如权利要求11所述的差分信号传递系统,其中,该第一晶体管和第二晶体管共同被配置为抑制该经电平移位的信号的第二共模分量。

14. 一种用于传递差分信号的方法,该方法包括:

经由动态电平移位器的第一电阻器件和第二电阻器件在该动态电平移位器的输入端口与该动态电平移位器的输出端口之间耦合输入信号的差模分量以生成经电平移位的信号的差模分量,该第一电阻器件和第二电阻器件中的每一个电耦合在该动态电平移位器的输入端口与该动态电平移位器的输出端口之间;

吸收通过该第一电阻器件和第二电阻器件中的每个电阻器件的电流,以防止该经电平移位的信号的共模分量的幅值超过最大值 $V_{RAIL_{UP}}$ ;

供应通过该第一电阻器件和第二电阻器件中的每个电阻器件的电流,以防止该经电平移位的信号的共模分量的幅值下降到最小值 $V_{RAIL_{DW}}$ 以下;

使用共模抑制器件根据该经电平移位的信号生成输出信号,该输出信号包括该经电平移位的信号的差模分量,生成该输出信号的步骤包括:

响应于该经电平移位的信号的差模分量而生成差分电流信号,以及  
对该差分电流信号进行镜像以生成该输出信号。

15. 如权利要求14所述的方法,进一步包括:当该输入信号的共模分量的幅值为静态时,将该经电平移位的信号的共模分量的幅值固定为预定值。

16. 如权利要求14所述的方法,进一步包括:使用该共模抑制器件抑制该经电平移位的信号的共模分量以生成该输出信号。

17. 如权利要求14所述的方法,进一步包括:在生成该差分电流信号之前,通过滤波电路系统传输该经电平移位的信号的差模分量。

## 差分信号传递系统及相关联方法

[0001] 相关申请的交叉引用

[0002] 本申请要求于2018年9月4日提交的美国临时专利申请序列号62/726,507的优先权的权益,该美国临时专利申请通过引用结合在此。

### 背景技术

[0003] 在电气系统中通常使用差分信号来传递信息。差分信号通常比单端信号更不易受到噪声诱导性破坏的影响,并且因此经常在噪声环境中(诸如,在汽车环境中和在工业环境中)使用差分信号来传递信息,以帮助实现可靠的信息传递。有时,诸如在不同共模电压下进行操作的两个系统之间或者在存在高共模动态干扰的情况下传递差分信号的应用中,需要将差分信号从一个电压域传递到另一个电压域。因此,已经开发出用于在不同的共模电压下进行操作的两个系统之间以及在存在具有高动态范围的时变共模的情况下传递差分信号的差分信号传递系统。

### 发明内容

[0004] 在第一方面,一种差分信号传递系统包括动态电平移位器和共模抑制器件。该动态电平移位器被配置为:(a)接收包括差模分量和第一共模分量的输入信号,并且(b)根据该输入信号生成经电平移位的信号,该经电平移位的信号包括该差模分量和不同于该第一共模分量的第二共模分量。该动态电平移位器包括:(a)输入端口,该输入端口被配置为接收该输入信号;(b)输出端口,该输出端口被配置为输出该经电平移位的信号;(c)第一电阻器件和第二电阻器件,该第一电阻器件和第二电阻器件各自电耦合在该输入端口与该输出端口之间;(d)第一共模控制电路,该第一共模控制电路被配置为吸收通过该第一电阻器件和第二电阻器件中的每个电阻器件的电流;以及(e)第二共模控制电路,该第二共模控制电路被配置为供应通过该第一电阻器件和第二电阻器件中的每个电阻器件的电流。该共模抑制器件被配置为接收该经电平移位的信号并根据其生成输出信号,该输出信号包括该差模分量。

[0005] 在第一方面的实施例中,该第一共模分量具有第一幅值,该第二共模分量具有第二幅值,并且该第二幅值小于该第一幅值。

[0006] 在第一方面的另一实施例中,该输出信号基本上不含该第二共模分量。

[0007] 在第一方面的另一实施例中,该第二共模分量的幅值范围从最小值 $V_{RAIL_{DW}}$ 到最大值 $V_{RAIL_{UP}}$ 。

[0008] 在第一方面的另一实施例中,该第一共模控制电路被配置为吸收通过该第一电阻器件和第二电阻器件中的每个电阻器件的电流,以防止该第二共模分量的幅值超过最大值 $V_{RAIL_{UP}}$ ,并且该第二共模控制电路被配置为供应通过该第一电阻器件和第二电阻器件中的每个电阻器件的电流,以防止该第二共模分量的幅值下降到最小值 $V_{RAIL_{DW}}$ 以下。

[0009] 在第一方面的另一实施例中,该动态电平移位器进一步包括串联地电耦合在该输出端口两端的第三电阻器件和第四电阻器件,该第三电阻器件和第四电阻器件一起电耦合

在共模节点CM处,并且该第一共模控制电路和该第二共模控制电路中的每一个电耦合至该共模节点CM。

[0010] 在第一方面的另一实施例中,该动态电平移位器进一步包括(a)与该第三电阻器件并联地电耦合的第一电容器、以及(b)与该第四电阻器件并联地电耦合的第二电容器。

[0011] 在第一方面的另一实施例中,该动态电平移位器进一步包括电耦合在共模节点CM与电压源之间的第五电阻器件。

[0012] 在第一方面的另一实施例中,该共模抑制器件包括数字电路系统。

[0013] 在第一方面的另一实施例中,该共模抑制器件包括电荷泵。

[0014] 在第一方面的另一实施例中,该电荷泵被配置为传输该经电平移位的信号的差模分量,同时抑制该经电平移位的信号的第二共模分量。

[0015] 在第一方面的另一实施例中,该电荷泵包括第一晶体管和第二晶体管,该第一晶体管和第二晶体管共同被配置为响应于该经电平移位的信号的差模分量而生成差分电流信号。

[0016] 在第一方面的另一实施例中,该电荷泵进一步包括镜像电路系统,该镜像电路系统被配置为对该差分电流信号进行镜像以生成该输出信号。

[0017] 在第一方面的另一实施例中,该第一晶体管和第二晶体管共同被配置为抑制该经电平移位的信号的第二共模分量。

[0018] 在第二方面,一种用于传递差分信号的方法包括:(a)经由动态电平移位器的第一电阻器件和第二电阻器件在该动态电平移位器的输入端口与该动态电平移位器的输出端口之间耦合输入信号的差模分量以生成经电平移位的信号的差模分量,该第一电阻器件和第二电阻器件中的每一个电耦合在该动态电平移位器的输入端口与该动态电平移位器的输出端口之间;(b)吸收通过该第一电阻器件和第二电阻器件中的每个电阻器件的电流,以防止该经电平移位的信号的共模分量的幅值超过最大值 $V_{RAIL_{up}}$ ; (c)供应通过该第一电阻器件和第二电阻器件中的每个电阻器件的电流,以防止该经电平移位的信号的共模分量的幅值下降到最小值 $V_{RAIL_{dw}}$ 以下;以及(d)使用共模抑制器件根据该经电平移位的信号生成输出信号,该输出信号包括该经电平移位的信号的差模分量。

[0019] 在第二方面的实施例中,该方法进一步包括当该输入信号的共模分量的幅值为静态时将该经电平移位的信号的共模分量的幅值固定为预定值。

[0020] 在第二方面的另一实施例中,该方法进一步包括使用该共模抑制器件抑制该经电平移位的信号的共模分量以生成该输出信号。

[0021] 在第二方面的另一实施例中,该方法进一步包括响应于该经电平移位的信号的差模分量而生成差分电流信号。

[0022] 在第二方面的另一实施例中,该方法进一步包括对该差分电流信号进行镜像以生成该输出信号。

[0023] 在第二方面的另一实施例中,该方法进一步包括在生成该差分电流信号之前通过滤波电路系统传输该经电平移位的信号的差模分量。

## 附图说明

[0024] 图1是展示了根据实施例的差分信号传递系统的示意图。

- [0025] 图2是展示了根据实施例的动态电平移位器的示意图。
- [0026] 图3是展示了图2的动态电平移位器的第一共模控制电路的一个可能实施例的示意图。
- [0027] 图4是展示了图2的动态电平移位器的第二共模控制电路的一个可能实施例的示意图。
- [0028] 图5是展示了根据实施例的另一动态电平移位器的示意图。
- [0029] 图6是展示了图5的动态电平移位器的第一共模控制电路的一个可能实施例的示意图。
- [0030] 图7是展示了图5的动态电平移位器的第二共模控制电路的一个可能实施例的示意图。
- [0031] 图8是展示了根据实施例的电荷泵的示意图。
- [0032] 图9是展示了根据实施例的另一电荷泵的示意图。
- [0033] 图10是展示了根据实施例的使用图1的差分信号传递系统将差分信号从一个系统传递到另一系统的示意图。
- [0034] 图11是展示了根据实施例的包括图1的差分信号传递系统的多个实例的菊花链式通信系统的示意图。
- [0035] 图12是展示了图11的菊花链式通信系统的一个节点的示意图。
- [0036] 图13是展示了根据实施例的用于传递差分信号的方法的流程图。

### 具体实施方式

[0037] 差分信号传递系统在某些应用中(诸如在具有显著共模噪声的应用中)可能暴露于高电压下。例如,汽车中的差分信号传递系统可能由于汽车生成的噪声而动态地经历大约10.5伏或更大的输入共模电压信号。因此,差分信号传递系统可能需要诸如通过使用电压钳位器件来限制输入信号电压幅值,以防止对差分信号传递系统造成损害。这种对输入信号电压幅值的限制可能导致由输入信号传递的信息的丢失。

[0038] 替代性地,差分信号传递系统可以被配置为承受高输入共模电压。常规的差分信号传递系统通常通过使用高压额定的电容器、具有高压额定的固态器件的有源电平移位器、和/或用于对电压幅值进行分压的分压器来实现高压额定值。然而,申请人已经发现,实现高压额定值的这种常规技术可能具有显著的缺点。例如,高压额定的集成部件(诸如电容器和晶体管)通常比其低压额定的对应物更昂贵,并且与其他类似的低压部件相比,高压部件通常具有较差的可靠性和寿命。另外,分压器对差分信号以及共模信号的幅值进行分压,并且因此分压器可能不期望地衰减差分信号。

[0039] 申请人已经开发了可以至少部分地克服与常规差分信号传递系统相关联的一个或多个上述缺点的差分信号传递系统。这种新型差分信号传递系统的某些实施例具有高压额定值,并且因此可以在没有输入信号的钳位电压的情况下进行操作,这有助于防止由输入信号表示的信息的丢失。另外,一些实施例在不需要高压电容器或高压固态器件的情况下实现高压额定值,从而促进较低的成本、较高的可靠性和较长的寿命。此外,特定实施例在不对正被传递的信号的差模分量进行分压的情况下实现了高压额定值,从而促进信号完整性。而且,某些实施例基本上抑制了正被传递的信号的共模分量,从而促进对共模噪声的

抗干扰性。

[0040] 新型差分信号传递系统的特定实施例包括动态电平移位器和低压共模抑制器件。在某些实施例中,动态电平移位器改变了正被传递的信号共模分量的幅值,但是动态电平移位器并未显著改变正被传递的信号差模分量。例如,在一些实施例中,动态电平移位器减小了正被传递的信号共模分量的幅值,而没有显著改变正被传递的信号差模分量的幅值。共模抑制器件基本上抑制了正被传递的信号共模分量,同时传递正被传递的信号差模分量。在动态电平移位器减小正被传递的信号共模分量的幅值的某些实施例中,共模抑制器件不包括集成的高压额定的电容器或高压额定的晶体管。

[0041] 图1展示了差分信号传递系统100的示意图,该差分信号传递系统是申请人开发的新型差分信号传递系统的一个实施例。差分信号传递系统100包括动态电平移位器102和低压共模抑制器件104。动态电平移位器102包括输入端口106和输出端口108。输入端口106被配置为接收输入信号110,其中输入信号110包括差模分量DIFF和第一共模分量 $CM_1$ 。动态电平移位器102被配置为根据输入信号110生成经电平移位的信号112,其中经电平移位的信号112包括差模分量DIFF和第二共模分量 $CM_2$ 。第二共模分量 $CM_2$ 不同于第一共模分量 $CM_1$ ,即,第二共模分量 $CM_2$ 的幅值不同于第一共模分量 $CM_1$ 的幅值。虽然不是必需的,但是预期的是,第二共模分量 $CM_2$ 的幅值将小于第一共模分量 $CM_1$ 的幅值,使得动态电平移位器102减小共模分量幅值,以防止共模抑制器件104暴露于高压共模分量下,同时使输入信号110包含高压共模分量。输出端口108被配置为将经电平移位的信号112输出到共模抑制器件104。

[0042] 共模抑制器件104包括输入端口114和输出端口116。输入端口114被配置为从动态电平移位器102接收经电平移位的信号112,并且输出端口116被配置为输出输出信号118。共模抑制器件104被配置为根据经电平移位的信号112生成输出信号118,其中输出信号118包括差模分量DIFF。在某些实施例中,输出信号118基本上不含第二共模分量 $CM_2$ ,即,存在于输出信号118中的任何第二共模分量 $CM_2$ 的幅值不大于存在于经电平移位的信号112中的第二共模分量 $CM_2$ 的幅值的百分之一。

[0043] 在一些实施例中,共模抑制器件104包括数字电路系统,例如,被配置为传输差模分量DIFF并抑制第二共模分量 $CM_2$ 的数字收发器。在一些其他实施例中,共模抑制器件104包括电荷泵,例如,以下关于图8和图9讨论的电荷泵之一。

[0044] 图2展示了动态电平移位器200的示意图,其中动态电平移位器200是图1的动态电平移位器102的一个可能实施例。动态电平移位器200包括输入端口106、输出端口108、第一电阻器件202、第二电阻器件204、第三电阻器件206、第四电阻器件208、可选的第五电阻器件210、第一共模控制电路212、第二共模控制电路214、以及可选的电压源216。尽管第一电阻器件202、第二电阻器件204、第三电阻器件206、第四电阻器件208和第五电阻器件210中的每一个被描绘为单个电阻器,但是在不脱离关于这一点的范围的情况下,这些电阻器件中的一个或多个可以包括多个电阻器、或者一个或多个模拟电阻器的器件。

[0045] 第一电阻器件202和第二电阻器件204中的每一个电耦合在输入端口106与输出端口108之间。具体地,第一电阻器件202电耦合在输入端口106的正节点(+)与输出端口108的正节点(+)之间,并且第二电阻器件204电耦合在输入端口106的负节点(-)与输出端口108的负节点(-)之间。第三电阻器件206和第四电阻器件208串联地电耦合在输出端口108两端,即在输出端口108的正节点(+)与输出端口108的负节点(-)之间,并且第三电阻器件206

和第四电阻器件208一起电耦合在共模节点CM处。在某些实施例中,第一电阻器件202和第二电阻器件204中的每一个具有公共电阻值,并且第三电阻器件206和第四电阻器件208中的每一个具有公共电阻值。虽然不是必需的,但是预期的是,第一电阻器件202和第二电阻器件204将具有比第三电阻器件206和第四电阻器件208更小的电阻值,以帮助使差模分量DIFF的衰减最小化。第一共模控制电路212和第二共模控制电路214中的每一个电耦合至共模节点CM、输出端口108的正节点(+)和输出端口108的负节点(-)中的每一者。

[0046] 第一共模控制电路212和第二共模控制电路214在动态条件下通过使电流流过第一电阻器件202和第二电阻器件204来共同控制输出端口108处的共模电压的幅值,即第二共模分量 $CM_2$ 的幅值。具体地,第一共模控制电路212被配置为监测共模节点CM处的电压并且吸收通过第一电阻器件202和第二电阻器件204中的每个电阻器件的电流 $I_{吸收}$ ,以防止第二共模分量 $CM_2$ 的幅值超过最大值 $VRAIL_{UP}$ 。类似地,第二共模控制电路214被配置为监测共模节点CM处的电压并且供应通过第一电阻器件202和第二电阻器件204中的每个电阻器件的电流 $I_{供应}$ ,以防止第二共模分量 $CM_2$ 的幅值下降到最小值 $VRAIL_{DW}$ 以下。因此,在这些实施例中,第二共模分量 $CM_2$ 的幅值范围基本上最多从最小值 $VRAIL_{DW}$ 到最大值 $VRAIL_{UP}$ 。

[0047] 当第一共模分量 $CM_1$ 的幅值为静态时,可选的第五电阻器件210和电压源216共同将第二共模分量 $CM_2$ 的幅值固定在预定值处。预定值是电压源216的幅值与第三电阻器件206、第四电阻器件208和第五电阻器件210的电阻值的函数。

[0048] 图3是展示了第一共模控制电路300的示意图,该第一共模控制电路是动态电平移位器200的第一共模控制电路212的一个可能实施例。第一共模控制电路300包括第一晶体管302、第二晶体管304、第三晶体管306、可选的第四晶体管308、第一电阻器件310、第二电阻器件312、第三电阻器件314和电压源316。第一晶体管302的源极S电耦合至共模节点CM,并且第一晶体管302的漏极D电耦合至栅极控制节点318。第一晶体管302的栅极G电耦合至电压源316,并且在一些实施例中,电压源316与图2的电压源216相同。第二晶体管304、第三晶体管306和第四晶体管308中的每个晶体管的对应栅极G电耦合至栅极控制节点318,并且第二晶体管304和第三晶体管306的对应漏极D分别电耦合至输出端口108的正节点(+)和负节点(-)。第一电阻器件310电耦合在栅极控制节点318与偏置节点320之间,并且第四晶体管308的源极S电耦合至偏置节点320。第四晶体管308的漏极D电耦合至参考节点321。第二电阻器件312电耦合在第二晶体管304的源极S与偏置节点320之间,并且第三电阻器件314电耦合在第三晶体管306的源极S与偏置节点320之间。

[0049] 最大值 $VRAIL_{UP}$ 等于电压源316的电压加上第一晶体管302的源极到栅极电压。通过第一晶体管302的电流在第一电阻器件310的两端生成电压 $V_{gca}$ 以驱动第二晶体管304和第三晶体管306的栅极,从而控制吸收电流 $I_{吸收}$ 的幅值。因此,第一共模控制电路300与图2的第一至第四电阻器件202至208相配合以形成控制回路,该控制回路至少基本上防止共模节点CM处的电压幅值超过最大值 $VRAIL_{UP}$ 。可以确定,控制回路的增益越高,共模节点CM处的最大电压就越接近最大值 $VRAIL_{UP}$ 。第四晶体管308、第二电阻器件312和第三电阻器件314共同用作第二晶体管304和第三晶体管306的退化电阻器。当第二共模控制电路214正在工作且第一共模控制电路212关断时,可选的第四晶体管308允许在地以下进行动态扩展。

[0050] 尽管图3展示了第一共模控制电路300的晶体管是n沟道和p沟道金属氧化物半导体场效应晶体管(MOSFET),但是在不脱离关于这一点的范围的情况下,第一共模控制电路

300可以被修改为包括不同类型的晶体管,例如,双极结型晶体管(BJT)。另外,在不脱离关于这一点的范围的情况下,第一共模控制电路300可以被修改为用p沟道MOSFET来代替n沟道MOSFET,并且反之亦然。尽管第一电阻器310、第二电阻器312和第三电阻器314中的每一个被描绘为单个电阻器,但是在不脱离关于这一点的范围的情况下,这些电阻器中的一个或多个可以包括多个电阻器、或者一个或多个模拟电阻器的器件。

[0051] 图4是展示了第二共模控制电路400的示意图,该第二共模控制电路是动态电平移位器200的第二共模控制电路214的一个可能实施例。第二共模控制电路400包括第一晶体管402、第二晶体管404、第三晶体管406、可选的第四晶体管408、第一电阻器410、第二电阻器412、第三电阻器414和电压源416。第一晶体管402的源极S电耦合至共模节点CM,并且第一晶体管402的漏极D电耦合至栅极控制节点418。第一晶体管402的栅极G电耦合至电压源416,并且在一些实施例中,电压源416与图2的电压源216相同。第二晶体管404、第三晶体管406和第四晶体管408中的每个晶体管的对应栅极G电耦合至栅极控制节点418,并且第二晶体管404和第三晶体管406的对应源极S分别电耦合至输出端口108的正节点(+)和负节点(-)。第一电阻器410电耦合在栅极控制节点418与偏置节点420之间,并且第四晶体管408的源极S电耦合至偏置节点420。第四晶体管408的漏极D电耦合至导轨节点422。第二电阻器412电耦合在第二晶体管404的源极S与偏置节点420之间,并且第三电阻器414电耦合在第三晶体管406的源极S与偏置节点420之间。

[0052] 最小值 $V_{RAIL_{DW}}$ 等于电压源416的电压加上第一晶体管402的栅极到源极电压。通过第一晶体管402的电流在第一电阻器410两端生成电压 $V_{gcb}$ 以驱动第二晶体管404和第三晶体管406的栅极,从而控制供应电流 $I_{bias}$ 的幅值。因此,第二共模控制电路400与图2的第一至第四电阻器202至208相配合以形成控制回路,该控制回路至少基本上防止共模节点CM处的电压幅值下降到最小值 $V_{RAIL_{UP}}$ 以下。可以确定,控制回路的增益越高,共模节点CM处的最大电压就越接近最小值 $V_{RAIL_{DW}}$ 。第四晶体管408、第二电阻器412和第三电阻器414共同用作第二晶体管404和第三晶体管406的退化电阻器。当第一共模控制电路212正在工作且第二共模控制电路214关断时,可选的第四晶体管408允许在电源电压422之上进行动态扩展。尽管图4展示了第二共模控制电路400的晶体管是n沟道和p沟道MOSFET,但是在不脱离关于这一点的范围的情况下,第二共模控制电路400可以被修改为包括不同类型的晶体管,例如,BJT。另外,在不脱离关于这一点的范围的情况下,第二共模控制电路400可以被修改为用n沟道MOSFET来代替p沟道MOSFET,并且反之亦然。尽管第一电阻器410、第二电阻器412和第三电阻器414中的每一个被描绘为单个电阻器,但是在不脱离关于这一点的范围的情况下,这些电阻器中的一个或多个可以包括多个电阻器、或者一个或多个模拟电阻器的器件。

[0053] 应当注意,当根据图3和图4来分别实施第一共模控制电路212和第二共模控制电路214时,动态电平移位器200不需要高压额定的电容器或晶体管。因此,动态电平移位器200的配置促进了较低的成本、较高的可靠性和较长的寿命。

[0054] 图5是展示了动态电平移位器500的示意图,该动态电平移位器类似于图2的动态电平移位器200,但是包括:(a)第一电容器502、(b)第二电容器504、(c)代替第一共模控制电路212的第一共模控制电路512、以及(d)代替第二共模控制电路214的第二共模控制电路514。图6和图7是分别展示了第一共模控制电路512和第二共模控制电路514的示意图。第一

共模控制电路512类似于图3的第一共模控制电路300,但进一步包括电耦合在第一晶体管302的源极S与漏极D之间的电容器602。第二共模控制电路514类似于图4的第二共模控制电路400,但进一步包括电耦合在第一晶体管402的漏极D与源极S之间的电容器702。

[0055] 第一电容器502和第二电容器504为与第一共模控制电路512和第二共模控制电路514相关联的控制回路提供补偿。另外,第一电容器504和第二电容器504扩展两个控制回路的带宽。图6和图7的电容器602和702分别提供对控制回路的前馈补偿,从而扩展动态电平移位器500的工作频率范围。

[0056] 图8是展示了电荷泵800的示意图,该电荷泵是被实施为电荷泵的共模抑制器件104的一个可能实施例。电荷泵800包括输入端口114、输出端口116、第一晶体管802、第二晶体管804、镜像电路系统806和偏置电路系统808。第一滤波器电路系统810和第二滤波器电路系统812是可选的,并且有助于降低电荷泵800对共模噪声的敏感度。在某些实施例中,第一滤波器电路系统810和第二滤波器电路系统812中的每一个包括串联地电耦合的对应电容器和电阻器。第一滤波器电路系统810电耦合在输入端口114的负节点(-)与第一控制节点814之间,并且第二滤波器电路系统812电耦合在输入端口114的正节点(+)与第二控制节点816之间。

[0057] 偏置电路系统808电耦合至第一控制节点814和第二控制节点816中的每一个,并且偏置电路系统808被配置为电偏置第一晶体管802和第二晶体管804中的每一个。第一晶体管802的源极(S)电耦合至第一控制节点814,并且第一晶体管802的漏极(D)电耦合至求和节点818。第二晶体管804的源极(S)电耦合至第二控制节点816,并且第二晶体管804的漏极(D)电耦合至求和节点818。第一晶体管802的栅极(G)电耦合至第二晶体管804的源极(S),并且第二晶体管804的栅极(G)电耦合至第一晶体管802的源极(S)。第一晶体管802和第二晶体管804的这种配置导致这两个晶体管共同被配置为响应于经电平移位的信号112的差模分量DIFF而生成差分电流信号 $I_{\text{差分}}$ ,同时抑制经电平移位的信号112的第二共模分量 $CM_2$ 。具体地,输入端口114上的共模信号使第一晶体管802和第二晶体管804在平衡状态下进行操作,使得每个晶体管将最小幅值(理想地为零幅值)的电流传输到求和节点818中。另一方面,输入端口114上的差模信号使第一晶体管802和第二晶体管804在不平衡状态下进行操作,使得这些晶体管之一根据差模信号的极性将电流注入求和节点818中。镜像电路系统806对差分信号 $I_{\text{差分}}$ 进行镜像以在输出端口116处生成输出信号118。尽管图8将第一晶体管802和第二晶体管804展示为各自都是p沟道MOSFET,但是在不脱离关于这一点的范围的情况下,电荷泵800可以被修改为包括不同类型的晶体管,例如,n沟道MOSFET或BJT。

[0058] 图9是展示了电荷泵900的示意图,该电荷泵是图8的电荷泵800的实施例。具体地,在电荷泵900中,第一滤波器电路系统810由电容器902和电阻器904来实施,并且第二滤波器电路系统812由电容器906和电阻器908来实施。电容器902和电阻器904串联地电耦合在输入端口114的负节点(-)与第一控制节点814之间,并且电容器906和电阻器908串联地电耦合在输入端口114的正节点(+)与第二控制节点816之间。

[0059] 在电荷泵900中,偏置电路系统808由第一电阻器件910、第二电阻器件912、第一二极管914和第二二极管916来实施。第一电阻器件910和第一二极管914各自电耦合在第一控制节点814与电源导轨918之间,并且第二电阻器件912和第二二极管916各自电耦合在第二控制节点816与电源导轨918之间。第一电阻器件910电偏置第一晶体管802,并且第二电阻

器件912电偏置第二晶体管804。二极管914和916分别将第一控制节点814和第二控制节点816钳位到电源导轨918,以限制第一控制节点814和第二控制节点816处的电压幅值。

[0060] 在电荷泵900中,镜像电路系统806由第三晶体管920、第四晶体管922、p型金属氧化物半导体(PMOS)电流镜像电路系统924、电阻器件926和电阻器件928来实施。第三晶体管920和第四晶体管922中的每个晶体管的对应栅极G电耦合至求和节点818,第三晶体管920和第四晶体管922中的每个晶体管的对应源极S电耦合至参考节点930。第三晶体管920的漏极D电耦合至求和节点818,并且第四晶体管922的漏极D电耦合至PMOS电流镜像电路系统924。电阻器件926电耦合在求和节点818与参考节点930之间,并且电阻器件928电耦合在输出端口116的两端。第三晶体管920和第四晶体管922共同对差分信号 $I_{\text{差分}}$ 进行镜像以生成第一镜像信号 $I_{m1}$ ,并且PMOS电流镜像电路系统924对第一镜像信号 $I_{m1}$ 进行镜像以便在输出端口116处生成输出信号118。PMOS电流镜像电路系统924至少部分地由电源导轨918供电,并且PMOS电流镜像电路系统924包括多个PMOS晶体管(未示出)。当经电平移位的信号112中不存在差模分量DIFF时,电阻器件926和928有助于确保输出信号118具有最小幅值。

[0061] 尽管图8和图9将晶体管展示为n沟道和p沟道MOSFET,但是在不脱离关于这一点的范围的情况下,电荷泵800和900可以被修改为包括不同类型的晶体管,例如,BJT。另外,在不脱离关于这一点的范围的情况下,电荷泵800和900可以被修改为用n沟道MOSFET来代替p沟道MOSFET,并且反之亦然。尽管电阻器件被描绘为是单个电阻器,但是在不脱离关于这一点的范围的情况下,这些电阻器件中的一个或多个可以包括多个电阻器、或者一个或多个模拟电阻器的器件。

[0062] 以下关于图10和图11讨论的是差分信号传递系统100的若干示例应用。然而,应当理解,差分信号传递系统100不限于在这些示例应用中使用。相反,差分信号传递系统100可以在许多其他应用中使用以便传递差分信号。

[0063] 图10是展示了使用差分信号传递系统100将差分信号从系统A传递到系统B的示意图。在一些实施例中,系统A和B是汽车系统或工业系统。在某些实施例中,系统A和B在不同的对应共模电压 $CM_A$ 和 $CM_B$ 下进行操作,并且由于差分信号传递系统100抑制了共模信号的传输,因此差分信号传递系统100能够实现这两个系统之间的通信。在其他实施例中,系统A和B在相同的共模电压下进行操作,并且差分信号传递系统100在系统A与系统B之间实现了电流隔离。从系统A传输到系统B的差分信号表示例如要从系统A传输到系统B的信息。

[0064] 在某些实施例中,沿着系统A与系统B之间的通信路径1004存在显著的噪声1002。由于差分信号传递系统100显著地抑制了共模噪声(如上文所讨论的),因此在这些实施例中,使用差分信号传递系统100可能特别有利。

[0065] 图11是展示了菊花链式通信系统1100的示意图,该菊花链式通信系统包括通过通信总线1104通信地耦合成链的N个节点1102,其中N是大于1的整数。通信总线1104被配置为沿着该链来传递差分信号。对应滤波器1106通信地耦合至每个节点1102的输入端。如以下所讨论的,每个节点1102包括图1的差分信号传递系统100的实例。在某些实施例中,每个节点1102是电池系统(例如,电池管理系统)的一部分。

[0066] 图12是展示了节点1102的一个实例和滤波器1106的一个实例的示意图,该节点和该滤波器分别被称为节点1102(n)和滤波器1106(n)。紧接在节点1102和滤波器1106之前的分别被称为节点1102(n-1)和滤波器1106(n-1),并且紧接在节点1102和滤波器1106之后的

分别被称为节点1102(n+1)和滤波器1106(n+1)。每个节点1102包括差分信号传递系统100、数字电路系统1108、收发器1110和电容器1110的实例。收发器1110在输入端RXP和RXN处经由通信总线1104从节点1102(n-1)接收信息,并且收发器1110在输出端TXP和TXN处将信息传输至节点1102(n+1)。差分信号传递系统100经由通信总线1104从节点1102(n-1)接收差分信号,并且差分信号传递系统100响应于接收到差分信号而生成信号1112。信号1112对电容器1110进行充电,并且数字电路系统1108检测到电容器1110被充电到阈值并响应于此而断言信号1114。然后,收发器1110在差分模式下将信号1114的表示传递至节点1102(n+1)。由数字信号传递系统100接收的差分信号例如是唤醒命令或关机命令。例如,在某些实施例中,由数字信号传递系统100接收的差分信号是唤醒命令,并且每个节点1102响应于从链中的前一节点1102接收到唤醒命令而从睡眠状态唤醒。

[0067] 每个滤波器1106包括电阻器件1116、电容器1118、电阻器件1120、电容器1122、电容器1124和电容器1126。电阻器件1116和电容器1118串联地电耦合在节点1102(n-1)与输入端RXP之间,并且电阻器件1120和电容器1122电耦合在节点1102(n-1)与输入端RXN之间。电容器1124电耦合在输入端RXP与参考节点1128之间,并且电容器1126电耦合在输入端RXN与参考节点1128之间。尽管滤波器1106可以沿着通信总线1104阻止共模噪声的传输,但是共模噪声仍然可以进入滤波器1106与节点1102之间的通信总线1104的区域1130中的通信总线。因此,差分信号传输系统100抑制共模噪声的能力可能在菊花链式通信系统1100中特别有利。

[0068] 图13是展示了用于传递差分信号的方法1300的流程图。在步骤1302中,根据包括差模分量和第一共模分量的输入信号来生成经电平移位的信号,其中该经电平移位的信号包括差模分量和不同于第一共模分量的第二共模分量。在步骤1302的一个示例中,动态电平移位器102根据输入信号110生成经电平移位的信号112,其中经电平移位的信号112包括差模分量DIFF和不同于第一共模分量 $CM_1$ 的第二共模分量 $CM_2$ 。在步骤1304中,根据经电平移位的信号生成输出信号,其中该输出信号包括差模分量。在步骤1304的一个示例中,共模抑制器件104根据经电平移位的信号112生成输出信号118,其中输出信号118包括差模分量DIFF。

[0069] 在不脱离本文范围的情况下,可以对以上方法、器件和系统做出改变。因此,应当注意,包含在以上说明书中并且在附图中示出的内容应当被解释为说明性的而不是限制性的意义。以下权利要求旨在涵盖本文中所描述的一般特征和特定特征,以及本方法和系统范围的所有陈述在语言上可以被说成落在其间。

100

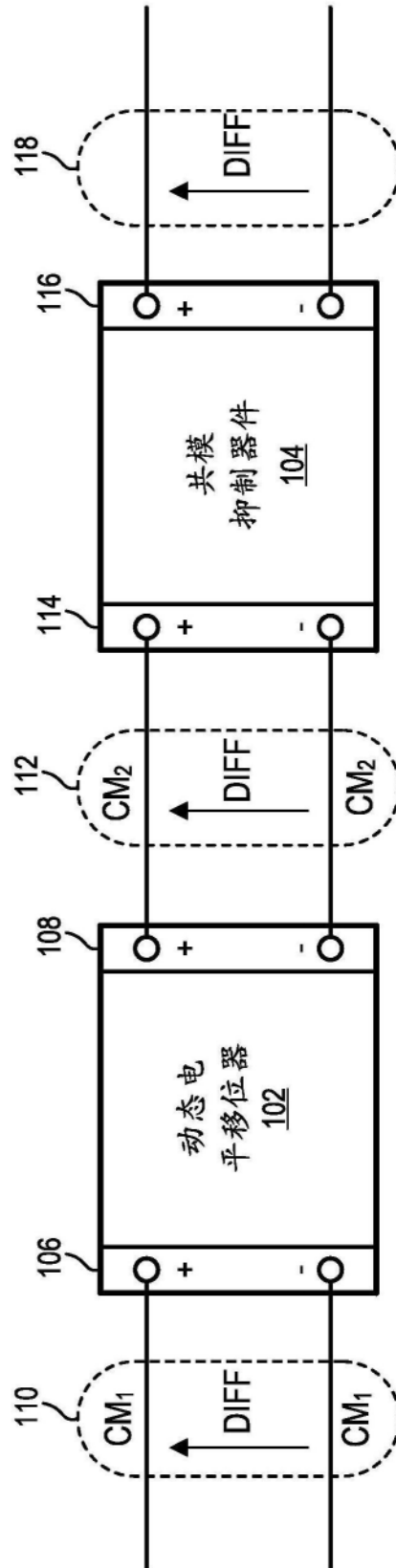


图1

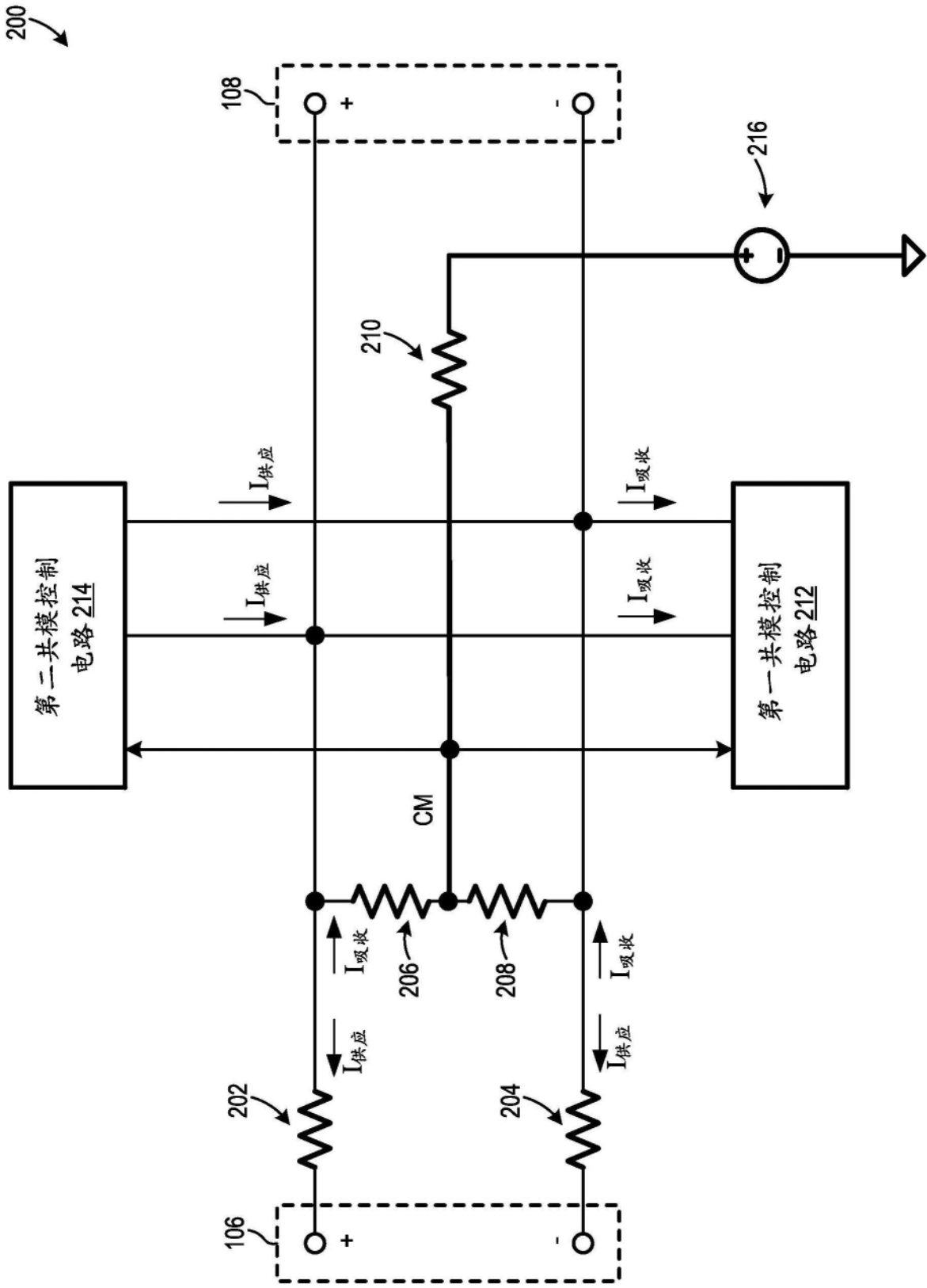


图2

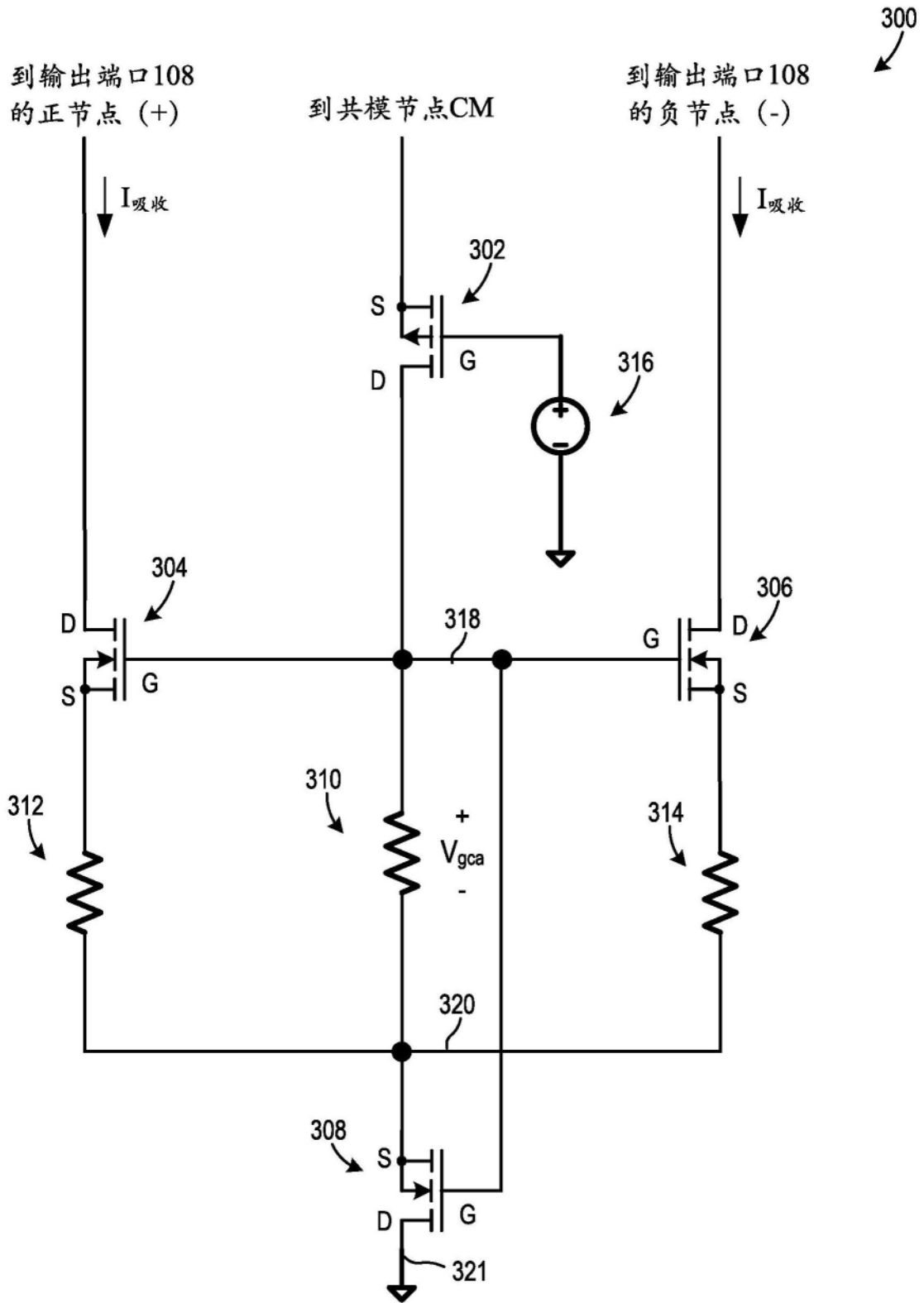


图3

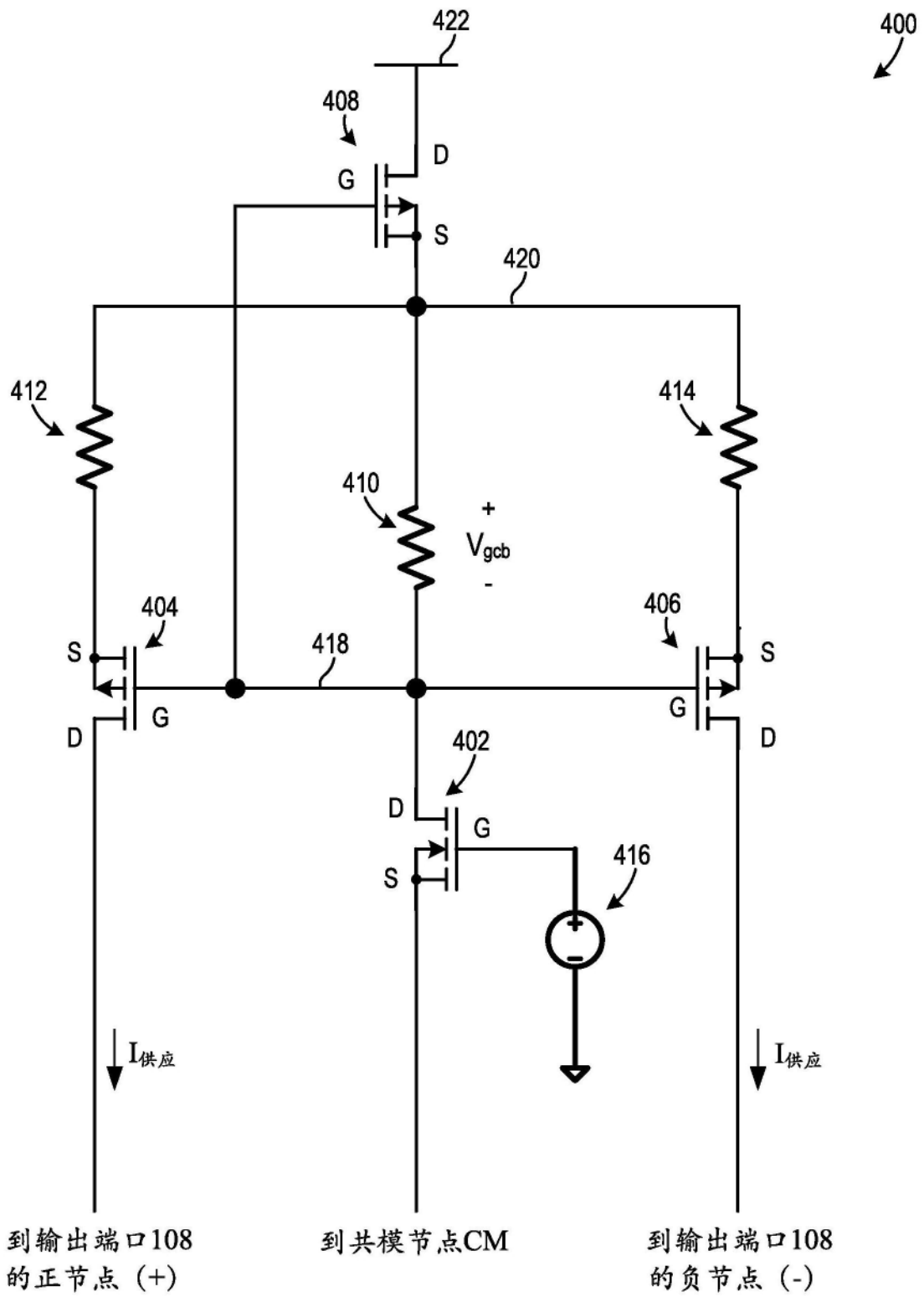


图4

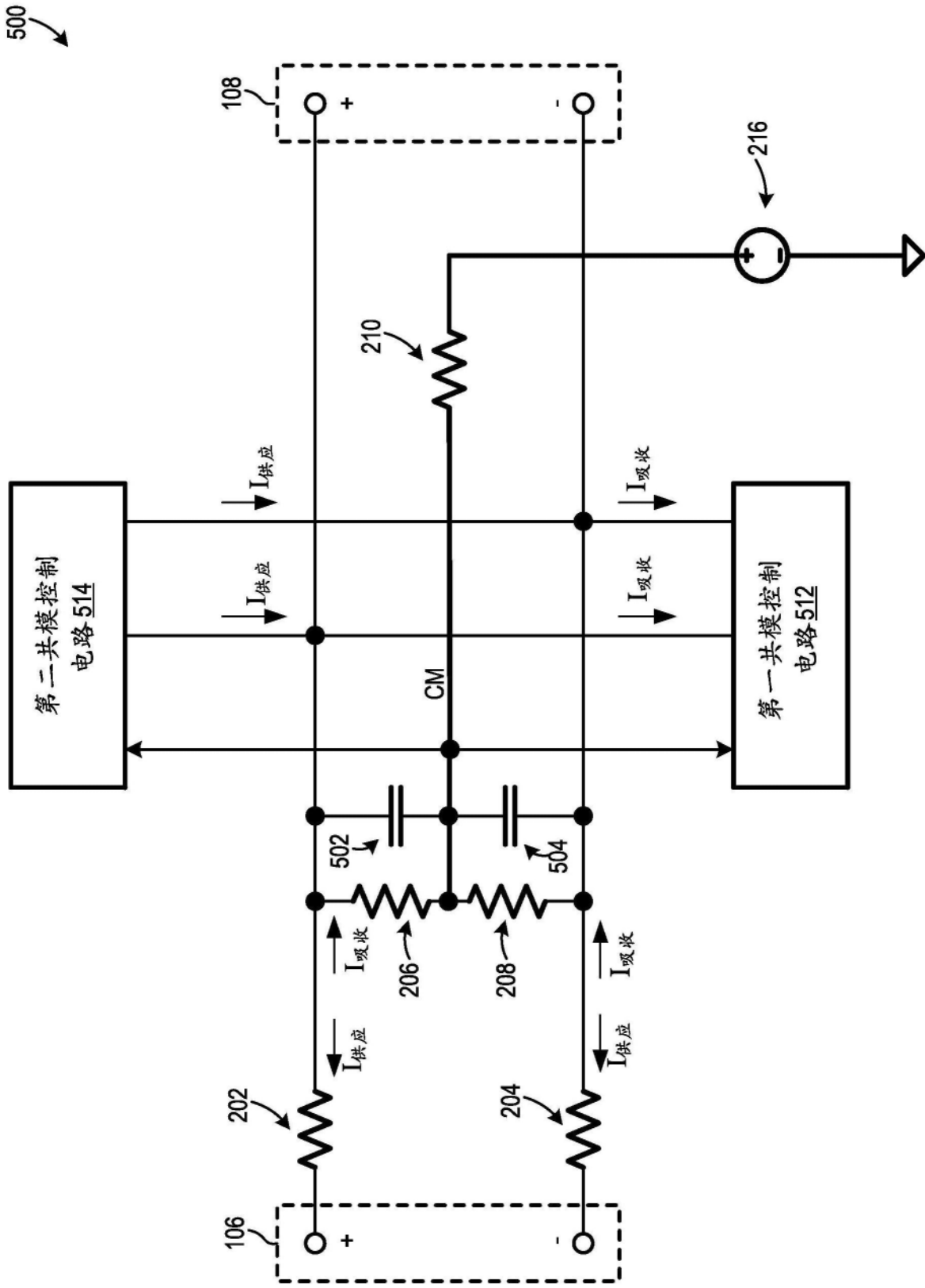


图5

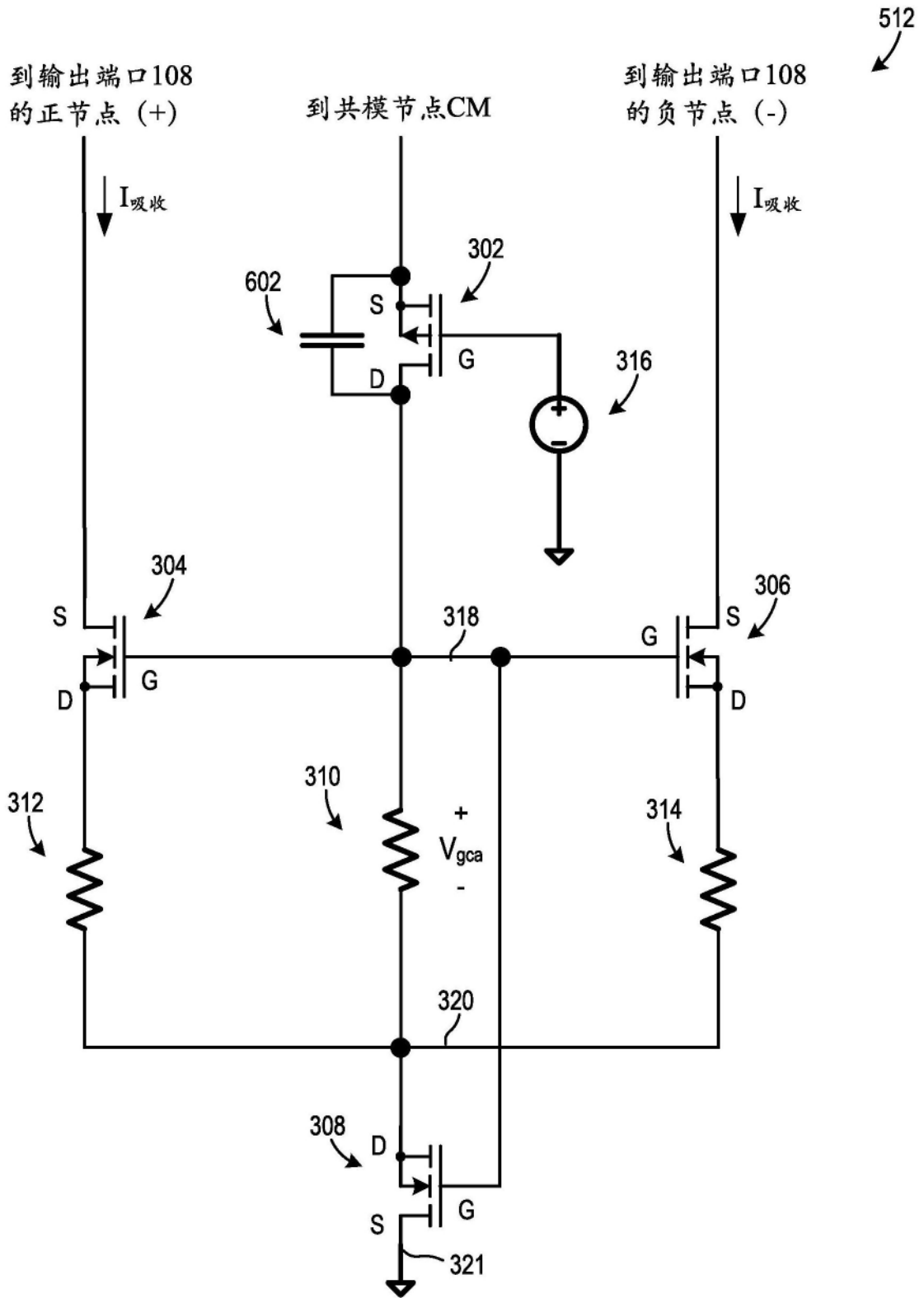


图6

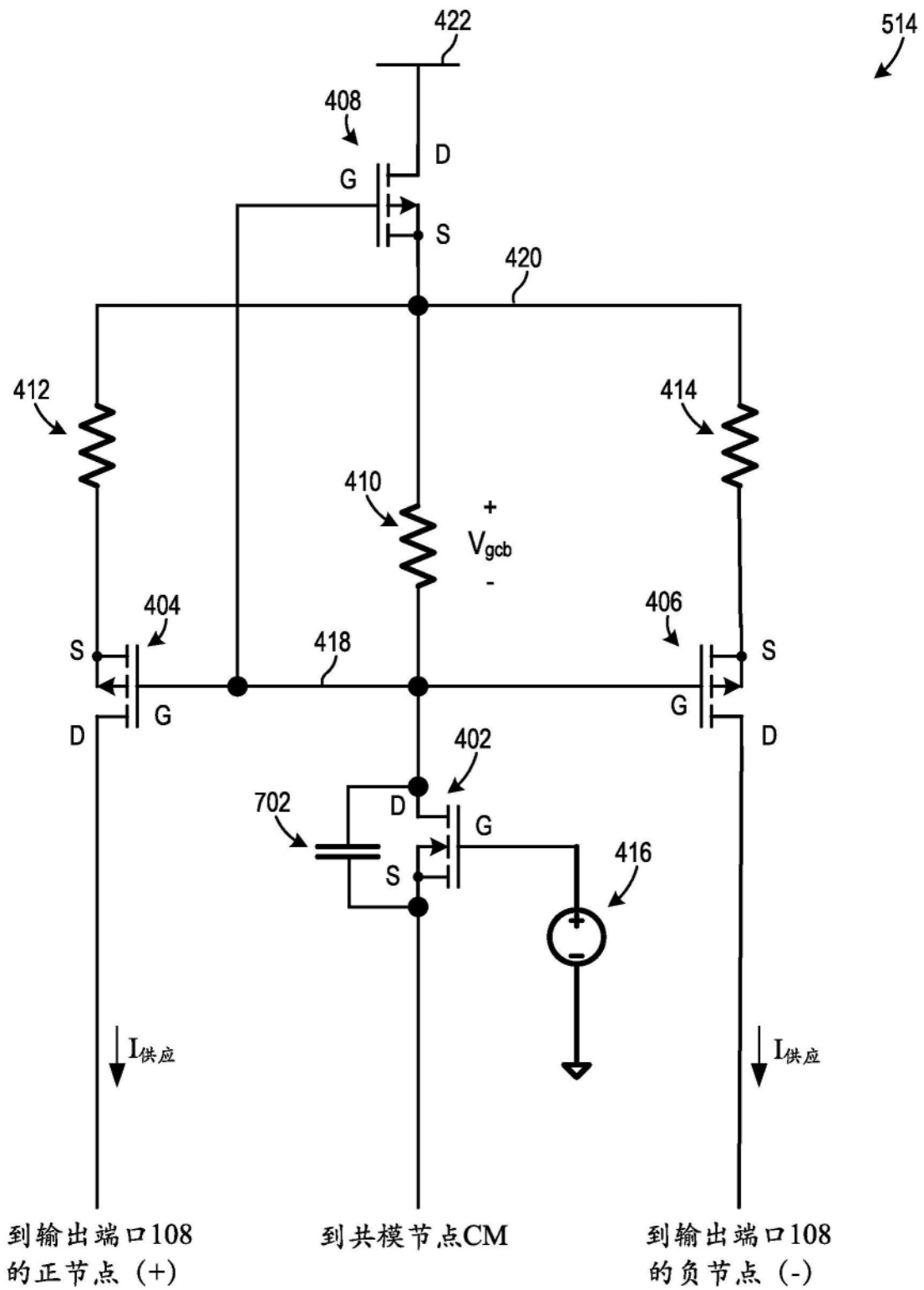


图7

800 ↗

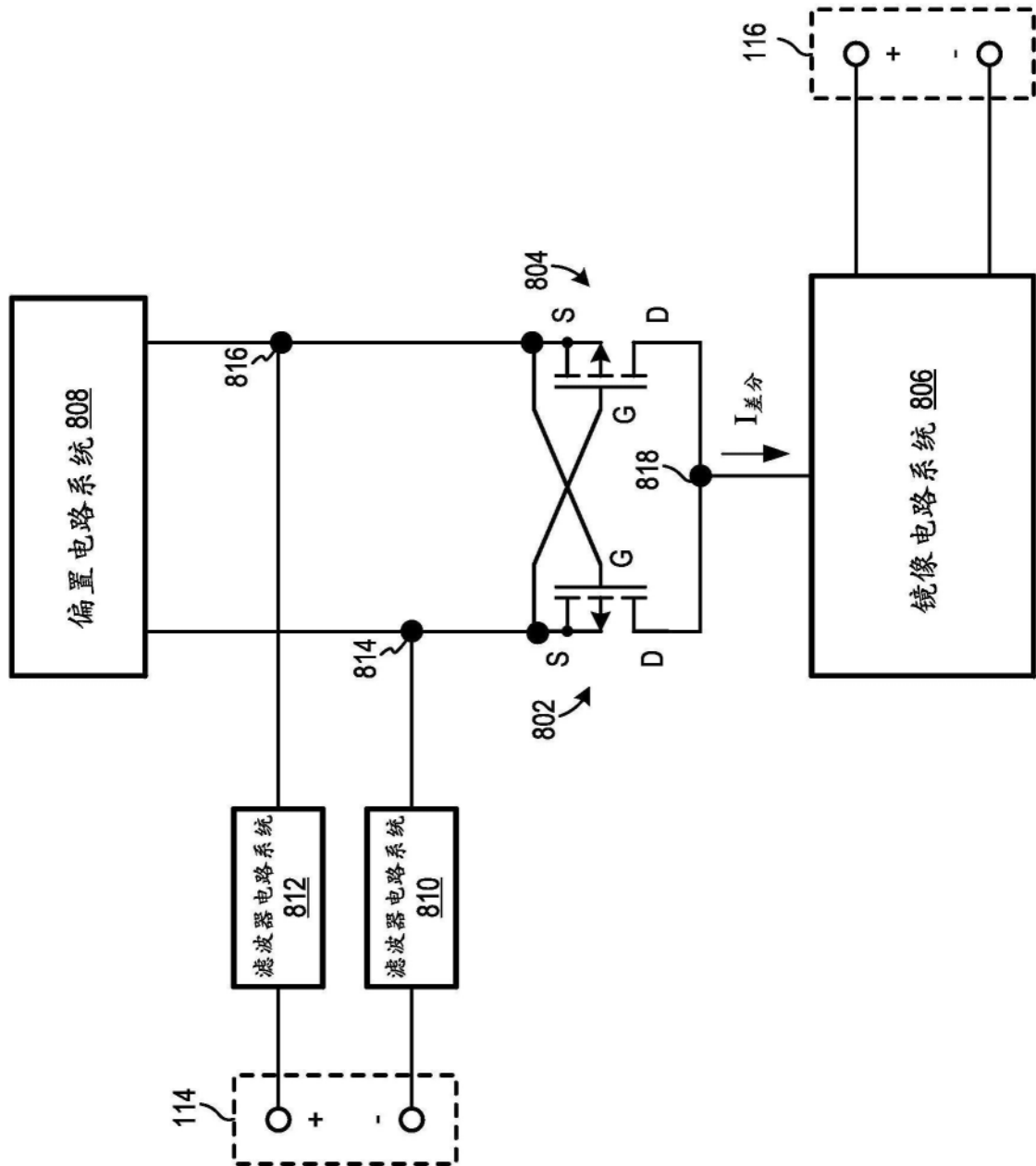


图8

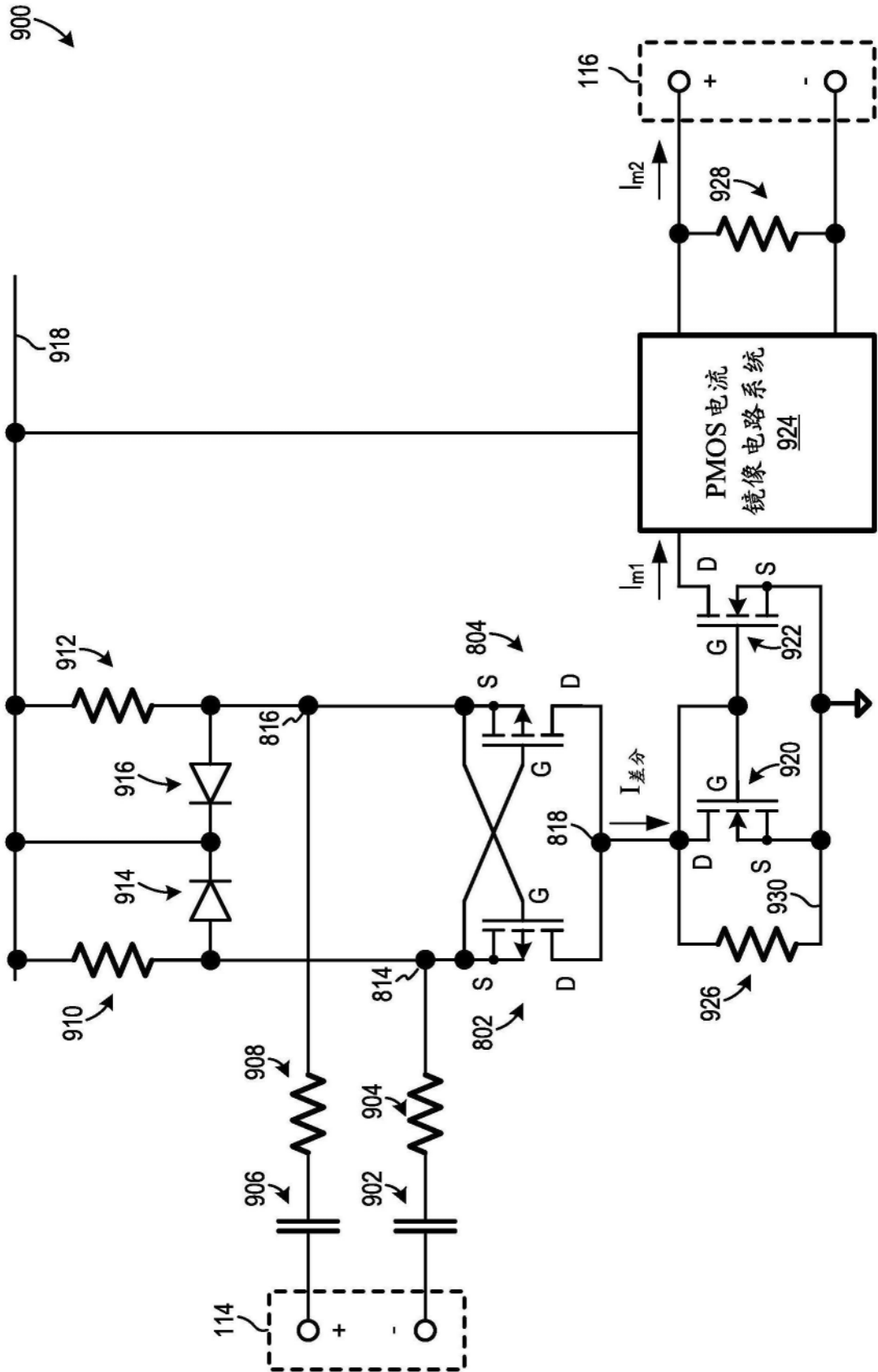


图9

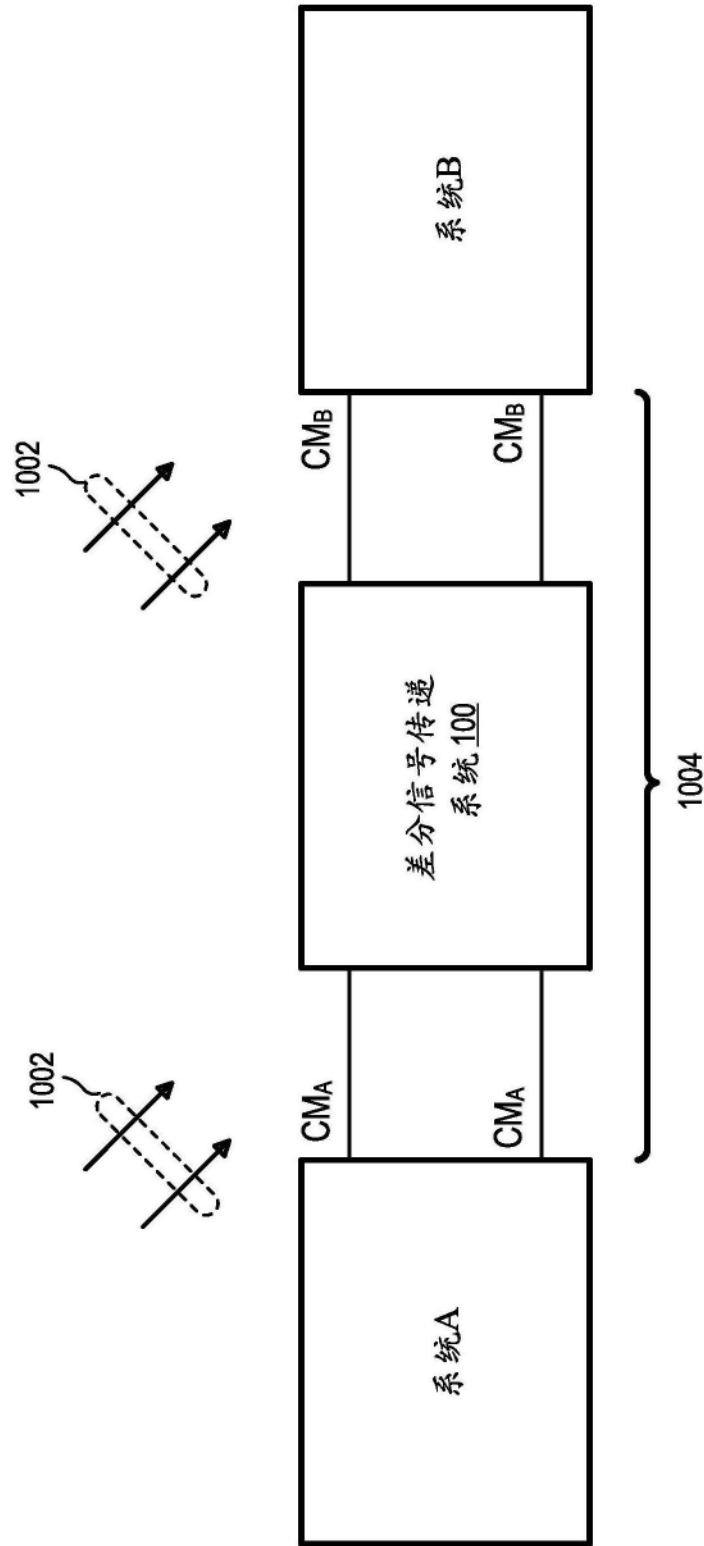


图10

1100

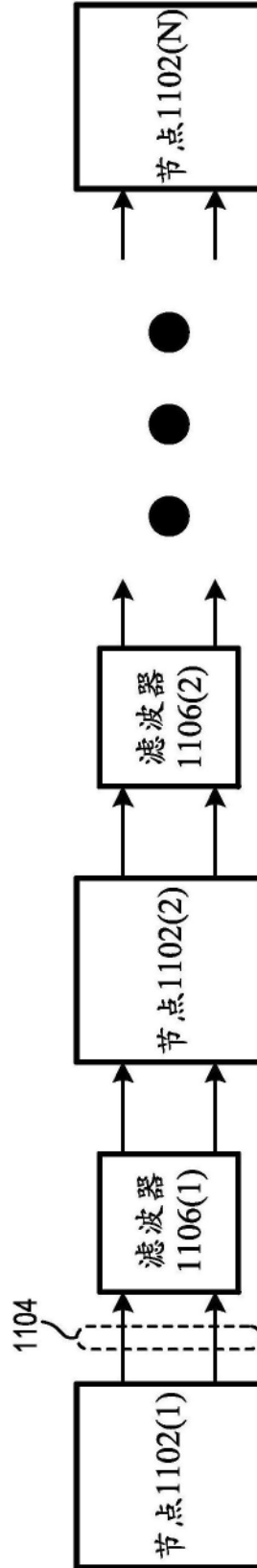


图11

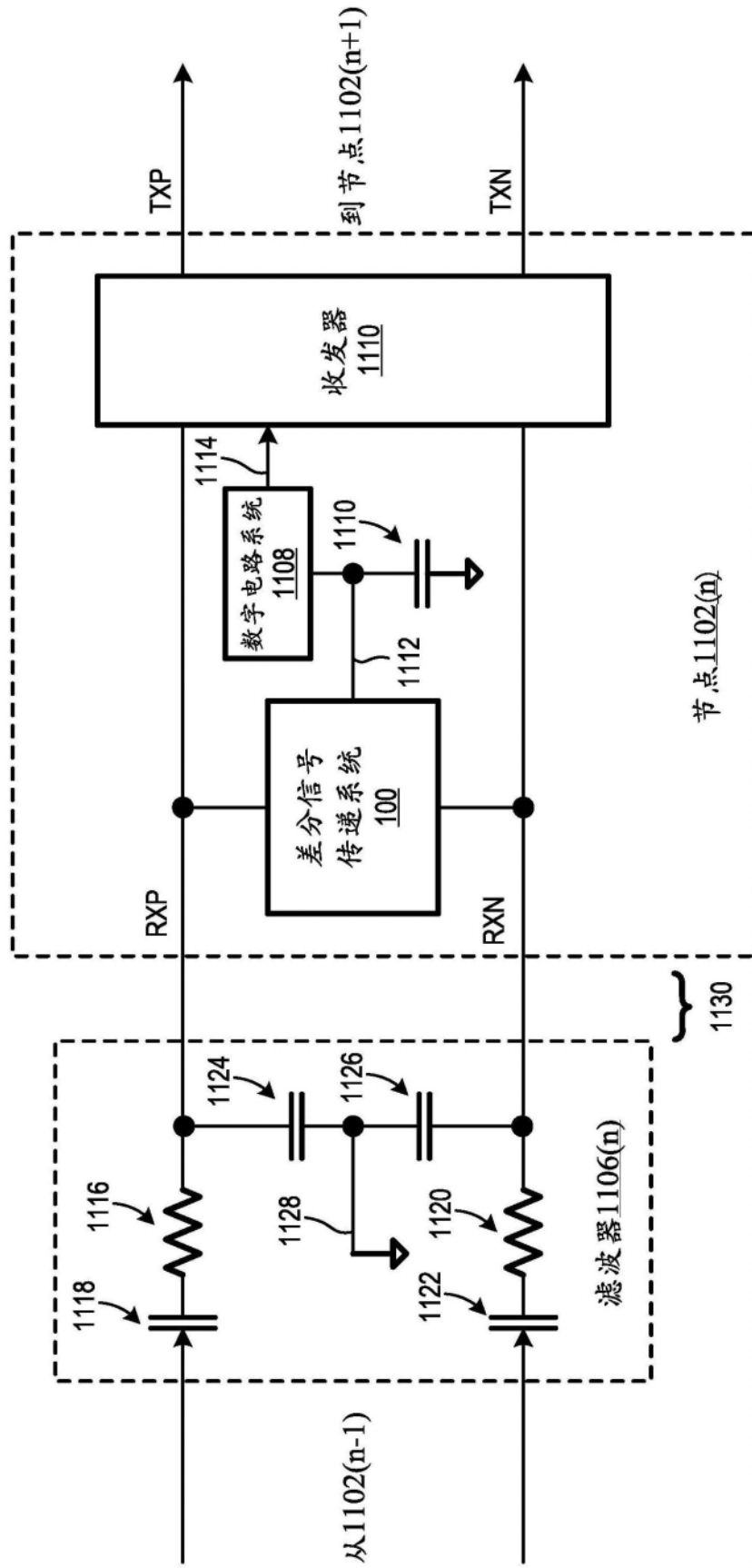


图12

1300  
↙

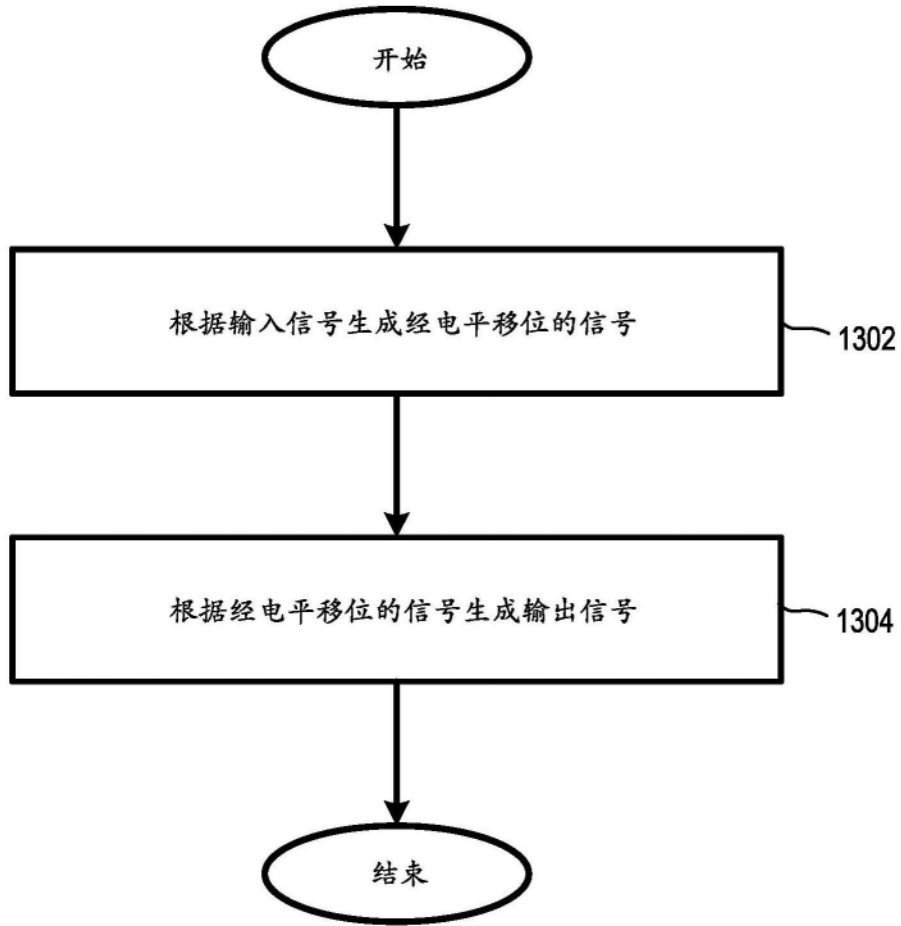


图13