

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3676030号
(P3676030)

(45) 発行日 平成17年7月27日(2005.7.27)

(24) 登録日 平成17年5月13日(2005.5.13)

(51) Int.Cl.⁷

F I

B 2 4 B 37/00

B 2 4 B 37/00 A

H O 1 L 21/304

H O 1 L 21/304 6 2 2 A

H O 1 L 21/304 6 2 2 E

請求項の数 6 (全 15 頁)

(21) 出願番号 特願平9-106804
 (22) 出願日 平成9年4月10日(1997.4.10)
 (65) 公開番号 特開平10-286756
 (43) 公開日 平成10年10月27日(1998.10.27)
 審査請求日 平成13年1月15日(2001.1.15)

(73) 特許権者 000003078
 株式会社東芝
 東京都港区芝浦一丁目1番1号
 (74) 代理人 100097629
 弁理士 竹村 壽
 (72) 発明者 宮下 直人
 神奈川県川崎市幸区小向東芝町1番地 株
 式会社東芝 多摩川工場内
 (72) 発明者 南 良宏
 神奈川県川崎市幸区小向東芝町1番地 株
 式会社東芝 多摩川工場内

審査官 横溝 顕範

最終頁に続く

(54) 【発明の名称】 研磨パッドのドレッシング方法及び半導体装置の製造方法

(57) 【特許請求の範囲】

【請求項1】

使用済みの研磨パッドの表面をダイヤモンドドレッサーを用いてドレッシングする工程と、

前記ダイヤモンドドレッサーで処理された研磨パッドの表面をセラミックドレッサーを用いてドレッシングする工程と、

研磨粒子を含む研磨剤を半導体ウェーハのポリッシング面に掛けながらその半導体ウェーハを前記研磨パッドによりポリッシングする工程を少なくとも1枚の半導体ウェーハに対して行う工程と、

前記少なくとも1枚の半導体ウェーハをポリッシングすることによって劣化した前記研磨パッドの表面を前記セラミックドレッサーを用いてドレッシングする工程とを備えていることを特徴とする研磨パッドのドレッシング方法。

【請求項2】

前記セラミックドレッサーにより再生された前記劣化した研磨パッドを、前記少なくとも1枚の半導体ウェーハをポリッシングすることによって劣化した後、再びセラミックドレッサーを用いてドレッシングする工程をさらに有することを特徴とする請求項1に記載の研磨パッドのドレッシング方法。

【請求項3】

前記再びセラミックドレッサーを用いてドレッシングする工程を複数回繰り返した前記研磨パッドは、ダイヤモンドドレッサーでドレッシングすることを特徴とする請求項2に

10

20

記載の研磨パッドのドレッシング方法。

【請求項 4】

前記ダイヤモンドドレッサーでドレッシングされた前記研磨パッドは、ポリッシング処理に用いる前に、セラミックドレッサーでドレッシングして再生することを特徴とする請求項 3 に記載の研磨パッドのドレッシング方法。

【請求項 5】

前記セラミックドレッサーの表面には少なくとも 1 つの段差が形成されていることを特徴とする請求項 1 乃至請求項 4 のいずれかに記載の研磨パッドのドレッシング方法。

【請求項 6】

請求項 1 乃至請求項 5 のいずれかに記載されたドレッシング方法によりドレッシングされた研磨パッドをポリッシング装置の研磨盤に取り付ける工程と、

研磨粒子を含む研磨剤を半導体ウェーハのポリッシング面に掛けながらその半導体ウェーハ表面の被ポリッシング膜を前記研磨パッドによりポリッシングする工程と、

前記研磨パッドを用いて複数の半導体ウェーハ表面の被ポリッシング膜をポリッシングする工程と、

前記複数の半導体ウェーハ表面の被ポリッシング膜をポリッシングすることによって劣化した前記研磨パッドの表面をセラミックドレッサーを用いてドレッシングする工程とを備えていることを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、多層配線プロセスにおける眉間絶縁膜やトレンチに埋め込んだ絶縁膜の平坦化に使用する化学機械研磨 (CMP; Chemical Mechanical Polishing) プロセスに関し、特に研磨後に劣化した研磨パッド表面をドレッシングすると同時にコンディショニングを同時に行うことが可能なドレッサーとこのドレッサーを用いて研磨パッドをドレッシングする方法に関するものである。

【0002】

【従来の技術】

従来半導体装置に用いられる CMP 法は、CVD 等により半導体ウェーハ上に形成された絶縁膜や金属膜などの薄膜を平坦化する際に用いられる。

CMP 法は、スラリーと呼ばれる研磨粒子を含んだ研磨剤を研磨パッドにしみ込ませ、回転する研磨盤上で半導体ウェーハを研磨する (ポリッシング) ことにより半導体ウェーハ表面の薄膜を平坦加工する方法である。この方法を用いる場合、連続してウェーハを研磨処理を行うと研磨パッドの表面が荒れて劣化するという問題が生じる。この荒れた表面を回復させる方法として従来ドレッシングと呼ばれる表面処理を行う。

半導体装置の製造に用いられる CMP 法は、研磨パッドと半導体ウェーハの間に研磨剤を介在させてポリッシングを行う。ポリッシングに使用する研磨パッドには様々な材料を用いる。一般的に使用されているものに発泡ポリウレタンパッドがある。この研磨パッドは、布表面に微小なポアが多数存在し、その中に研磨剤を保持してポリッシングを行う構造になっている。

【0003】

【発明が解決しようとする課題】

このように、CMP 法を半導体装置の製造方法などに適用するにおいて、半導体ウェーハを連続的に使用すると次第にポア内部に反応生成物や研磨剤粒子が圧縮して閉じ込められる。この状態でポリッシングを行うとポリッシングレートやポリッシングの均一性低下を生じてしまう。

また、発泡ポリウレタンを研磨パッドに用いる場合、研磨パッド使用開始時に表面をやや荒らすコンディショニングと呼ばれる初期処理が必要である。この処理を行ってその表面を荒らさなければ安定したポリッシングレートとポリッシングの均一性を得ることが出来ない。

10

20

30

40

50

研磨パッドの劣化は、研磨剤の中に研磨粒子以外の高分子系界面活性剤や多糖類等、粘性が高い物質を添加するとより顕著に現れることがわかっている。そして、この劣化した研磨パッドを用いることが微細パターンが密集する半導体デバイスウェーハのCMP工程では歩留まりを低下させる大きな問題としてクローズアップされている。

【0004】

従来は、詰まった異物除去と荒れた表面を削り取るためにドレッシングと呼ばれるパッドの目立て処理を行っていた。このドレッシングには通常ダイヤモンド粒子をレジンで埋め込んだり、電着保持させたダイヤモンドドレッサーを使用している。ダイヤモンドドレッサーは、発泡ポリウレタンパッドの表層を削り除去することから異物を完全に除去できるものの、研磨パッドは、初期の表面状態に戻ってしまう。すなわち、ドレッシング後にコンディショニングを行って研磨パッド表面を研磨できる状態に慣らさなければならない。現在は、この工程での生産性低下が大きな問題となる。

10

本発明は、このような事情によりなされたものであり、CMP法などにより半導体ウェーハ表面をポリッシングする際に、ポリッシング後に劣化した研磨パッド表面をドレッシングすると同時にコンディショニングを同時に行うことが可能なドレッサーを用いて、研磨パッドの高寿命化やポリッシングレートの安定化を可能にする研磨パッドのドレッシング方法及びこの方法により得られた研磨パッドを用いた半導体装置の製造方法を提供する。

【0005】

【課題を解決するための手段】

20

本発明は、このCMP法によるドレッシングに、従来のダイヤモンドドレッシングに加えて、SiC、SiN、アルミナ、シリカなどを材料とするセラミックスを用いたセラミックドレッサーを使用することを特徴とする。

研磨パッドのポア内部に詰まった研磨剤等の不純物を容易に除去でき、且つ表面の荒れ果てた発泡膜を除去することができる。また、再生された研磨パッドの表面はコンディショニング後の状態とほぼ同じでありコンディショニングを行わずに、次のポリッシングを行うこともできる。また、研磨パッドの高寿命化やポリッシングレートの安定化が可能になる。

【0006】

本発明の研磨パッドのドレッシング方法は、使用済みの研磨パッドの表面をダイヤモンドドレッサーを用いてドレッシングする工程と、前記ダイヤモンドドレッサーで処理された研磨パッドの表面をセラミックドレッサーを用いてドレッシングする工程と、研磨粒子を含む研磨剤を半導体ウェーハのポリッシング面に掛けながらその半導体ウェーハを前記研磨パッドによりポリッシングする工程を少なくとも1枚の半導体ウェーハに対して行う工程と、前記少なくとも1枚の半導体ウェーハをポリッシングすることによって劣化した前記研磨パッドの表面を前記セラミックドレッサーを用いてドレッシングする工程とを備えていることを特徴としている。

30

【0008】

本発明の半導体装置の製造方法は、請求項1乃至請求項5のいずれかに記載されたドレッシング方法によりドレッシングされた研磨パッドをポリッシング装置の研磨盤に取り付ける工程と、研磨粒子を含む研磨剤を半導体ウェーハのポリッシング面に掛けながらその半導体ウェーハ表面の被ポリッシング膜を前記研磨パッドによりポリッシングする工程と、前記研磨パッドを用いて複数の半導体ウェーハ表面の被ポリッシング膜をポリッシングする工程と、前記複数の半導体ウェーハ表面の被ポリッシング膜をポリッシングすることによって劣化した前記研磨パッドの表面をセラミックドレッサーを用いてドレッシングする工程とを備えていることを特徴としている。

40

【0010】

【発明の実施の形態】

以下、図面を参照して発明の実施の形態を説明する。

本発明は、半導体装置の製造におけるウェーハ処理工程に係るものである。図1は、CM

50

P装置（ポリッシング装置）を使用してポリッシングからインライン洗浄までの一連のシーケンスを半導体ウェーハに対して行う半導体製造装置の模式図である。半導体製造装置50内は、ポリッシング領域51とウェーハクリーニング領域52とに分かれており、その他に半導体ウェーハを装置内に供給するウェーハ供給部53と装置内で処理された半導体ウェーハを受入れこれを外部に搬出する受入れ部54とを備えている。ポリッシング領域51において、シリコンなどの半導体ウェーハは、ポリッシング装置の研磨盤17（ターンテーブルともいう）上に取り付けられた研磨パッド（図示せず）によりポリッシングされる。ポリッシング時にはスラリーといわれる研磨剤、純水、添加剤などを研磨パッドに供給する。研磨パッドでポリッシングされる半導体ウェーハは、ウェーハ供給部53からウェーハクリーニング領域52のウェーハ反転部55に一時保存され、ここから研磨盤17の研磨パッドに供給される。

10

【0011】

ポリッシング処理された半導体ウェーハは、ウェーハ反転部55に戻され、ここからブラッシング部56で処理され、さらにリンス・乾燥部57で洗浄・乾燥されてウェーハ受入れ部54へ搬送される。半導体ウェーハは、ウェーハ受入れ部54から次工程を行うために搬送されていく。研磨パッドは、半導体ウェーハを何枚も処理していくうちに劣化しポリッシング特性が悪くなる。したがって、特性劣化した研磨パッドは、ドレッシングやコンディショニングによって特性が回復される。

【0012】

次に、図2を参照して図1の半導体製造装置に用いられるポリッシング装置を説明する。図2は、図1の半導体製造装置に用いられるCMP用ポリッシング装置の概略断面図である。台11上にベアリング13を介して研磨盤受け15が配置されている。この研磨受け15上には研磨盤17が取り付けられている。この研磨盤17上には半導体ウェーハを研磨する研磨パッド19が張り付けられている。研磨受け15及び研磨盤17を回転させるためにこれらの中心部分に駆動シャフト21が接続されている。この駆動シャフト21は、モータ23により回転ベルト25を介して回転される。一方、半導体ウェーハ20は、研磨パッド19と対向する位置にくるように真空などを利用してテンプレート29及び吸着布31が設けられた吸着盤33によって吸着されている。この吸着盤33は、駆動シャフト35に接続されている。また、この駆動シャフト35は、モーター37によりギア39及び41を介し回転される。駆動シャフト35は、上下方向の移動に対し駆動台43に

20

30

【0013】

このような構造によって、シリンダ45による上下の移動に伴い、駆動台43が上下移動し、これにより吸着盤33に固定された半導体ウェーハ20が研磨パッド19に押しつけられたり研磨パッド19から離れたりする。半導体ウェーハ20と研磨パッド19との間には目的に応じた研磨剤が流され、これにより半導体ウェーハ20のポリッシングが行われる。

また図面には示さないが、半導体ウェーハは、ポリッシングを行っている最中に別の駆動系によりX-Y方向（水平方向）に移動可能となっている。

例えば、トレンチに埋め込まれたポリシリコン膜をシリコン酸化膜をストッパー膜として研磨する場合は次のシーケンスを用いて研磨する。スラリーは、ポリシリコン膜など半導体ウェーハ上の被ポリッシング膜の種類によって使用する種類を変える。

40

【0014】

（1） ミキシングバルブからは、ポリシリコン膜上の自然酸化膜を除去するために酸化膜の研磨速度の速いスラリーを供給する。

（2） 自然酸化膜を除去してから、ポリシリコン膜を研磨するためにシリコン酸化膜に対してポリッシングレートの速いスラリーを（1）に使用したスラリーの供給を止めてから供給する。この材料としては、例えば、有機アミンベ-スコロイダルシリカスラリーが用いられる。研磨が進み酸化膜ストッパーが露出して研磨が終了する。

（3） 酸化膜が露出したところでポリシリコン膜研磨用スラリーの供給を止めてウェー

50

ハ表面を処理する界面活性剤を添加する。

(4) 界面活性剤の供給を止め、超純水を用いてリンスし、半導体ウェーハを洗浄工程に搬送する。

(5) 研磨パッドに詰まったスラリーを取り除くために研磨パッドの表面をドレッシング処理する。

この処理を繰り返すと研磨パッド表面の劣化が進み、セラミックドレッサーだけでは回復できない状態になる。そこで、表面が鋭利に尖ったダイヤモンドドレッサー等でパッド表面を削り取る。

(6) このダイヤモンドドレッサーを使用した後のパッドは慣らし前の状態であり新品同様の表面状態に戻る。

10

【0015】

従来は、この状態でダミーシリコンウェーハを6枚～10数枚処理(約10分/枚)して研磨パッド表面を慣らした後にCMPプロセスを再開していたが、本発明のセラミックドレッサーをダイヤモンドドレッサーによるドレッシング後に数分間使用するだけでシリコンダミーウェーハを数10枚分処理するのと同等の表面状態にすることができる。

図3は、本発明のドレッシング/コンディショニングの作用効果を従来例を比較しながら説明する特性図であり、使用前の研磨パッド(バージンパッド)のドレッシング/コンディショニング処理が本発明と従来技術とではどのように異なるか示したものである。縦軸は、研磨パッドの処理時間(分(min)/1枚)を示している。従来は、シリコンダミードレッシング(コンディショニング)とダイヤモンドドレッシング行ってポリッシングを行うが、本発明では、ダイヤモンドドレッシングとセラミックドレッシングを行ってポリッシングを行う。そのドレッシング処理時間は、従来が70min/1枚であるのに対して、本発明では約10min/1枚にすぎない。このようにセラミックドレッサーによるソフトドレッシングを行うことにより短時間で、しかもシリコンダミーウェーハ無しで研磨パッドのコンディショニング(慣らし)が可能になる。

20

【0016】

図4は、連続処理時の本発明と従来のドレッシング/コンディショニングの作用効果を説明する特性図である。図に示すように、処理時間は、従来に比べて1/2に短縮されている。

次に、図5を参照して研磨パッドのドレッシング方法に係る第1の実施例を説明する。この実施例では、初期状態の研磨パッドに対するドレッシングについて説明する。図5は、ポリッシング及びドレッシングの時間的なフローチャート図である。発泡ポリウレタンから形成された初期状態のまだ使用していない研磨パッドは、ダイヤモンドドレッシングを行った後のように荒れた表面状態にあるので、いわゆるコンディショニングといわれる慣らしを行う必要がある。本発明に係るセラミックドレッサーは、コンディショニングを兼ねてドレッシングを行うことができる。

30

まず、未使用の研磨パッドをセラミックドレッサーを用いてドレッシングする(セラミックドレッシング)。この研磨パッドを用いてシリコンウェーハを、例えば、1～6枚ポリッシングする。このセラミックドレッシング/ポリッシングを複数回繰り返す。その後再びこの研磨パッドに対しセラミックドレッシングを行い、ついで1～6枚のシリコンウェーハをポリッシングする。

40

【0017】

次に、この研磨パッドをダイヤモンドドレッサーを用いてドレッシングする(ダイヤモンドドレッシング)(a)。次に、研磨パッドをセラミックドレッサーを用いてドレッシングする(セラミックドレッシング)(b)。この研磨パッドを用いてシリコンウェーハを1枚以上ポリッシングする(c)。このセラミックドレッシング/ポリッシング(b/c)を複数回繰り返す。その後再びこの研磨パッドに対しセラミックドレッシングを行い(d)、ついで1枚以上のシリコンウェーハをポリッシングする(e)。このa工程乃至e工程を一連の工程(A)として、このA工程を少なくとも1回以上行う。

以上が未使用の研磨パッドを用いた場合にポリッシング/ドレッシングのシーケンスであ

50

る。次に、図 6 を参照して研磨パッドのドレッシング方法に係る第 2 の実施例について説明する。この実施例は、ポリッシングを繰り返して性能の劣化した研磨パッドをドレッシングする方法である。

【 0 0 1 8 】

まず、性能の劣化した研磨パッドをダイヤモンドドレッサーを用いてドレッシングする（ダイヤモンドドレッシング）。次に、研磨パッドをセラミックドレッサーを用いてドレッシングする（セラミックドレッシング）。この研磨パッドを用いてシリコンウェーハを 1 枚以上ポリッシングする。このセラミックドレッシング／ポリッシング処理を複数回繰り返す。その後再びこの研磨パッドに対しセラミックドレッシングを行い、ついで 1 枚以上のシリコンウェーハをポリッシングする。この一連の工程（図 5 の A）を少なくとも 1 回以上行う。

10

次に、図 7 及び図 8 を参照して本発明の実施例において使用されるドレッサーを説明する。図は、いずれもドレッサーの断面図である。図 7（a）に示すセラミックドレッサー 22 は、アルミナ、窒化珪素、炭化珪素などを高温で焼成したセラミックからなり、例えば、円盤状体であって、第 1 の主面は研磨パッドをドレッシングするドレッシング面 221 になっている。ドレッシング面は、少なくとも 1 つの段差を形成するとポリッシング効率が上がる。段差は、20～30 nm 程度である。セラミックドレッサー 22 は、ドレッシング面 221 とは反対側の主面に取り付けられている支持アーム 222 によって操作される。

【 0 0 1 9 】

20

図 7（b）に示すダイヤモンドドレッサー 24 は、ダイヤモンド粒子 243 をレジンなどに分散させた、例えば、円盤状体であり、ドレッシング面 241 にはダイヤモンド粒子 243 の鋭利な先端が露出している。ダイヤモンドドレッサー 24 は、ドレッシング面 241 とは反対面に取り付けられている支持アーム 242 によって操作される。レジンを用いずに、Ni 電着によって形成された円盤状体にダイヤモンド粒子を分散させることもできる。図 8 のドレッサーは、図 7（b）のダイヤモンドドレッサーに換えて使用されるいずれも円盤状体のものである。図 8（a）のドレッサーは、厚さ 5～10 mm 程度の窒化珪素（SiN）基板表面に、ECR・CVD により厚さ 5～40 μm 程度の窒化珪素又は炭化珪素の薄膜 271 が形成されており、この薄膜が形成されている面がドレッシング面になっている。このドレッサー 27 は、ドレッシング面とは反対面に取り付けられている支持アーム 272 によって操作される。図 8（b）のドレッサー 28 は、厚さ 5～10 mm 程度の窒化炭素（SiC）基板表面に、ECR・CVD により厚さ 5～40 μm 程度の窒化珪素又は炭化珪素の薄膜 281 が形成されており、この薄膜が形成されている面がドレッシング面になっている。

30

【 0 0 2 0 】

このドレッサー 28 は、ドレッシング面とは反対面に取り付けられている支持アーム 282 によって操作される。

以上のドレッシング方法は、図 2 に示すドレッシング装置において、ドレッシング→ポリッシング→ドレッシング→・・・と交互に行われる。

次に、図 9 及び図 10 を参照して上記ドレッシング装置を利用したドレッシング方法に係る第 3 の実施例を説明する。図はいずれも図 2 に示すドレッシング装置の主要部分の平面図である。研磨パッド 19 は、100 rpm で回転する研磨盤 17 上に取り付けられている。ポリッシング時の研磨盤 17 の回転数は、通常 20～200 rpm であり、加工圧は、50～500 g/cm² である。とくに 350 g/cm² が適当である。図 9 に示すように回転する研磨パッド 19 にシリコンウェーハ 20 を所定の加工圧で押し付けてポリッシングを行う。このシリコンウェーハ 20 をポリッシング中にその軌跡を追うようにセラミックドレッサー 22 を押圧しながら研磨パッド 18 をドレッシングして行く。シリコンウェーハ 1 枚毎にポリッシングとドレッシングとを繰り返すので、研磨パッドの寿命が長くなると共に半導体装置の製造時間が短縮される。

40

【 0 0 2 1 】

50

次に、図 1 1 乃至図 1 4 を参照して本発明のドレッシングを適用した研磨パッドの状態を説明する。図 1 1 は、使用前の研磨パッド、図 1 2 乃至図 1 4 は、ドレッシング後の研磨パッドの拡大された表面図及び断面図である。図 1 1 に示すように、発泡ポリウレタンから構成された研磨パッドの表面及び断面の発泡層（ポア層）は生きており、ほぼ均一に形成されている。図 1 1 の研磨パッドを用いて 1 乃至複数の半導体ウェーハをポリッシングすると、発泡層内部に反応生成物や研磨剤粒子が圧縮して閉じ込められ、発泡層は、図の斜線に示すようにつまりものが多く、ポリッシング時に研磨剤入り込む余地がなくなってポリッシングに適さなくなっている。図 1 3 に示す従来技術では時間を掛けて研磨パッドをバージンパッドと同じ状態に修復している。図 1 4 は、図 1 2 に示した研磨パッドをセラミックドレッサーでドレッシングした後の状態を示したものである。セラミックドレッサーのみの短時間処理で、図に示すように十分修復される。

10

【 0 0 2 2 】

次に、図 1 5 乃至図 1 8 を参照して第 4 の実施例を説明する。

従来、発泡ポリウレタン系の研磨パッドを用い、研磨剤にシリコンの表面に被膜を形成する親水性多糖類を添加した砥液を用いてポリッシングを行うことによりディッシングを抑制することができるポリッシング方法が知られている。

図 1 5 は、このポリッシング方法に用いるポリッシング装置の一部を示す斜視図である。図 2 のポリッシング装置と同様に、このポリッシング装置には、表面に研磨パッド 1 9 が取り付けられた回転する研磨盤 1 7 を有している。研磨パッド 1 9 の上方にはシリコンウェーハを固定しながら駆動シャフト 3 5 によって回転される吸着盤 3 3、研磨剤供給用ノズル 3 0 及び添加剤供給用ノズル 3 2 が配置されている。吸着盤 3 3 に取り付けられたシリコンウェーハは、例えば、ポリシリコン膜が形成されたポリッシング面を研磨パッド 1 9 に押し当て、加圧しながら回転させる。このとき、ノズル 3 0 から研磨剤が、また、ノズル 3 2 から添加剤がそれぞれ同時に研磨パッド 1 9 の上に滴下される。研磨剤は、シリカなどの研磨粒子を含むアルカリ溶液である。アルカリ溶液は、例えば、有機アミンなどからなるシリコンを化学的にエッチングする材料である。

20

【 0 0 2 3 】

添加剤には、例えば、ヒドロキシエチルセルロースなどのセルロース系、フルラン、ピロリドンなどがある。添加剤は、研磨剤に対して 1 ~ 1 0 w t % 程度が適当である。なお、親水性多糖類などを溶解させる溶媒としては、例えば、アンモニアやトリエタノールアミン等が有る。

30

図 1 6 及び図 1 7 は、シリコンなどの半導体基板の被ポリッシング膜を研磨パッドを用いてポリッシングする状態を示す半導体基板断面図である。

添加剤としてヒドロキシエチルセルロースが添加された研磨剤 3 4 は、半導体基板 1 上のシリコン酸化膜 2 の上に形成されたポリシリコン膜 3 の凹部に入り込んでポリシリコン膜 3 をポリッシングしていく。その時、凹凸を持つポリシリコン膜 3 の表面にヒドロキシエチルセルロースが付着し、その被膜 3 6 が形成される。被膜 3 6 は、凸の部分から研磨パッド 1 9 及び研磨剤中の研磨粒子によって機械的にポリッシングされ、除去される。その結果、ポリシリコン膜 3 の凸部のみが露出される。露出されたポリシリコン膜は、研磨パッド 1 9 及び研磨粒子によって機械的にポリッシングされると同時にアルカリ溶液によって化学的にエッチングされていく。一方、凹部に形成されている被膜 3 6 はそのまま残り、ポリシリコン膜 3 の凹部を被覆する。この凹部を被覆する被膜 3 6 は、この凹部をアルカリ溶液による化学的エッチングから保護する。

40

【 0 0 2 4 】

この実施例では、1 枚のシリコンウェーハをポリッシングする毎に本発明の特徴であるセラミックドレッサーを用いてそのシリコンウェーハに対してドレッシングを行う。図 7 に示すいずれのドレッサーを用いても良い。

次に、図 1 8 に示す特性図を参照してこの実施例の作用を説明する。

ウェーハ処理間毎にセラミックドレッサーを用いて研磨パッド慣らしを行うのでポリッシング特性の安定性を維持させることができる。セラミックドレッサーによるドレッシング

50

は、ダイヤモンドドレッサーを用いるよりディッシングを抑制でき、ドレッシング無しによるプロセスよりも研磨パッドからの発塵による半導体ウェーハへのダスト吸着を押さえることができる(図18(a))。また、研磨パッドの高寿命化や、レートの安定も期待できる。また、研磨パッド張り替え後の研磨パッド立ち上げのアイストも可能である(図18(b))。

この実施例に用いられるシリコン表面に被膜を形成する添加剤は、親水性多糖類に限らない。過度なポリッシングを防ぐ材料ならどれでも良い。例えば、シリコン表面を酸化させる材料でも良い。

【0025】

次に、図19及び図20を参照して第5の実施例である図2に示されたポリッシング装置を用いたポリッシング法によるウェーハ表面の SiO_2 膜の平坦化処理を説明する。まず、半導体基板1上にCVD法などにより Si_3N_4 膜7を形成する(図19(a))。次に、パターニングを行って Si_3N_4 膜7及び半導体基板1の所定部分をエッチングし、そこに溝部8を形成する(図19(b))。そして、 Si_3N_4 膜7上及び溝部8内に SiO_2 膜5をCVD法により積層する(図20(a))。続いて、CMP法により SiO_2 膜5をポリッシングし、ストッパー膜となる Si_3N_4 膜7の露出を検出した段階で SiO_2 膜5のポリッシングを終了させることにより、溝部8内への SiO_2 膜5の埋込みが完了すると共に半導体基板1表面の平坦化が行われる(図20(b))。

このポリッシングを1枚乃至複数枚のシリコンウェーハに対して行ってから本発明の特徴であるドレッシングを研磨パッドに対して行う。シリコンウェーハをポリッシングすることによって劣化した研磨パッドは、短期間で回復する。

【0026】

最近、CMP技術が高集積デバイスの製造プロセスに用いられるようになってきている。そこで、次に、図21を参照して第6の実施例である高集積デバイスの製造プロセスを説明する。図21は、トレンチ素子分離プロセスに適用した半導体装置の製造工程断面図である。半導体基板1表面を熱酸化して SiO_2 膜2を形成した後、ポリッシングのストッパー膜となる Si_3N_4 膜7をこの SiO_2 膜2の上にCVD法により形成する。次に、リソグラフィによるパターニングによって素子分離形成領域の Si_3N_4 膜7と、 SiO_2 膜2及び半導体基板1の一部を除去して溝部9を形成する。続いて、溝部9内の半導体基板1表面を酸化し、さらに溝部9の底にボロンをイオン注入し、チャンネルカット領域10を形成する。次に、 Si_3N_4 膜7上及び溝部9内にポリシリコン膜3をCVD法により形成する(図21(a))。ポリシリコン膜に代えて SiO_2 を利用しても良い。次に、半導体基板1表面のポリシリコン膜3を Si_3N_4 膜7が露出するまでポリッシングする(図21(b))。このときのポリッシング条件では、ポリシリコン膜と比べ Si_3N_4 膜7のポリッシングレートは、約1/10~1/200程度と小さい条件を用いているために Si_3N_4 膜7でポリッシングを止めることができ、溝内部にのみポリシリコン膜3が埋め込まれる。

【0027】

このようにポリッシングでのストッパー膜は、ポリッシングしたい膜と比べポリッシングレートの小さいものを選び、ポリッシング時間を指定することでこのストッパー膜が露出した段階でポリッシングを終了させることができる。

このポリッシングを1枚乃至複数枚のシリコンウェーハに対して行ってから本発明の特徴であるドレッシングを研磨パッドに対して行う。シリコンウェーハをポリッシングすることによって劣化した研磨パッドは短期間で回復する。

次に、図22及び図23を参照して第7の実施例である金属配線を絶縁膜の溝部内へ埋め込む場合に用いるポリッシング方法を説明する。

半導体基板1上にCVD法による SiO_2 膜5及びプラズマ SiO_2 膜12を続けて形成する(図22(a))。続いて、プラズマ SiO_2 膜12をパターニングして所定箇所に溝部14を形成する(図22(b))。溝部14内及びプラズマ SiO_2 膜12の全面にCu膜16を積層する(図22(c))。プラズマ SiO_2 膜12をストッパー膜として

10

20

30

40

50

Cu膜16をポリッシングする。プラズマSiO₂膜12が露出した段階でCu膜16のポリッシングを終了させることにより溝部14内にのみCu膜14が埋め込まれ、Cu埋め込み配線が形成される(図23(a))。

【0028】

このポリッシングにより半導体基板1の表面が平坦化され、続く2層目のプラズマSiO₂膜18の形成が容易になる(図23(b))。このCMP法による平坦化により2層目、3層目の電極配線(図示せず)の形成が容易となる。

このポリッシングを1枚乃至複数枚のシリコンウェーハに対して行ってから本発明の特徴であるドレッシングを研磨パッドに対して行う。シリコンウェーハをポリッシングすることによって劣化した研磨パッドは短期間で回復する。

10

【0029】

【発明の効果】

本発明は、以上の構成により、(1)研磨パッドのポア(発泡層)内部に詰まった反応生成物や研磨剤粒子等の圧縮して閉じ込められている不純物を除去することができ、且つ表面の荒れ果てた発泡層を除去することができる。(2)再生された研磨パッドの表面は、コンディショニング後の状態とほぼ同じであり、コンディショニングを行わずに次のポリッシングを行うことができる。(3)本発明のセラミックドレッサーをポリッシング後もしくはポリッシングと同時にすることにより安定したポリッシングレートとポリッシングの均一性を得ることができる。さらに、(4)研磨パッドの高寿命化やポリッシングレートの安定性を維持することができる。

20

【図面の簡単な説明】

【図1】本発明のポリッシング装置を含む半導体製造装置のブロック図。

【図2】図1の半導体製造装置に用いられるポリッシング装置の断面図。

【図3】本発明のポリッシング/ドレッシング処理を説明する特性図。

【図4】本発明のポリッシング/ドレッシング処理を説明する特性図。

【図5】本発明のドレッシング処理を説明するフローチャート図。

【図6】本発明のドレッシング処理を説明するフローチャート図。

【図7】本発明のドレッシング処理に用いるドレッサーの断面図。

【図8】本発明のドレッシング処理に用いるドレッサーの断面図。

【図9】本発明のポリッシング法を説明するポリッシング装置の平面図。

30

【図10】本発明のポリッシング法を説明するポリッシング装置の平面図。

【図11】半導体ウェーハをポリッシングする研磨パッドの状態を説明するために拡大した研磨パッドの断面図及び平面図。

【図12】半導体ウェーハをポリッシングする研磨パッドの状態を説明するために拡大した研磨パッドの断面図及び平面図。

【図13】半導体ウェーハをポリッシングする研磨パッドの状態を説明するために拡大した研磨パッドの断面図及び平面図。

【図14】半導体ウェーハをポリッシングする研磨パッドの状態を説明するために拡大した研磨パッドの断面図及び平面図。

【図15】本発明のポリッシング装置の部分斜視図。

40

【図16】図15に示すポリッシング装置の研磨パッドと半導体ウェーハの断面図。

【図17】図15に示すポリッシング装置の研磨パッドと半導体ウェーハの断面図。

【図18】図15のポリッシング方法の作用を説明する特性図。

【図19】本発明の半導体装置の製造工程断面図。

【図20】本発明の半導体装置の製造工程断面図。

【図21】本発明の半導体装置の製造工程断面図。

【図22】本発明の半導体装置の製造工程断面図。

【図23】本発明の半導体装置の製造工程断面図。

【符号の説明】

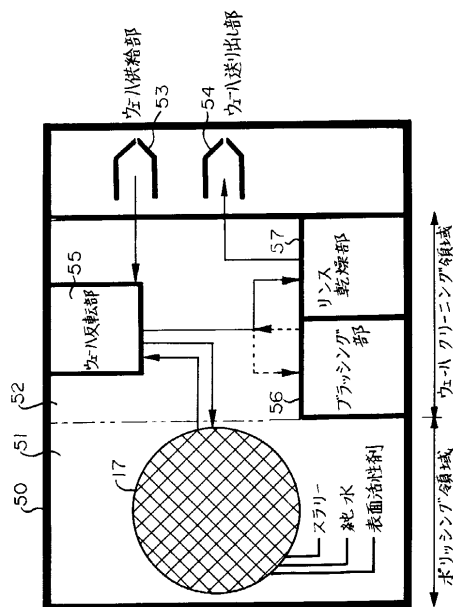
1・・・半導体基板、 2、5、12、18・・・SiO₂膜、

50

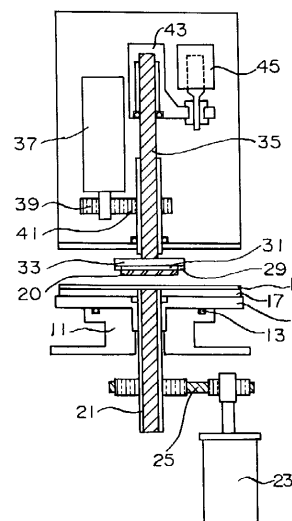
3・・・ポリシリコン膜、 4、8、9、14・・・溝部、
 6・・・エッチバックレジスト、 7・・・ Si_3N_4 膜、
 10・・・チャネルカット領域、 11・・・台、
 13・・・ベアリング、 15・・・研磨盤受け、
 16・・・Cu膜、 17・・・研磨盤、 19・・・研磨パッド、
 20・・・半導体ウェーハ、 21、26、35・・・駆動シャフト、
 22・・・セラミックドレッサー、 23、37・・・モータ、
 24・・・ダイヤモンドドレッサー、 25・・・回転ベルト、
 27、28・・・ドレッサー、 29・・・テンプレート、
 30・・・研磨剤供給用ノズル、 31・・・吸着布、
 32・・・添加剤供給用ノズル、 33・・・吸着盤、
 34・・・研磨剤、 36・・・被膜、 39、41・・・ギア、
 43・・・駆動台、 45・・・シリンダ、
 50・・・半導体製造装置、 51・・・ポリッシング領域、
 52・・・ウェーハクリーニング領域、
 53・・・ウェーハ供給部、 54・・・ウェーハ送出部、
 55・・・ウェーハ反転部、 56・・・ウェーハブラッシング部、
 57・・・ウェーハリンス・嵌装部、
 222、242、272、282・・・ドレッサーの支持アーム。

10

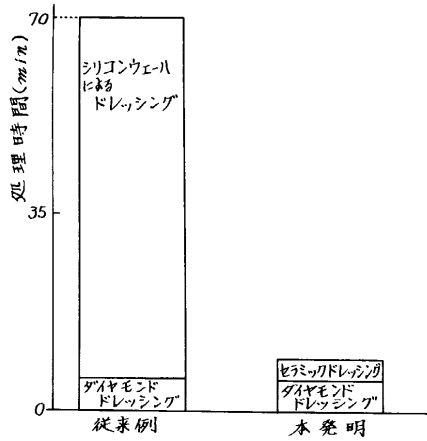
【図1】



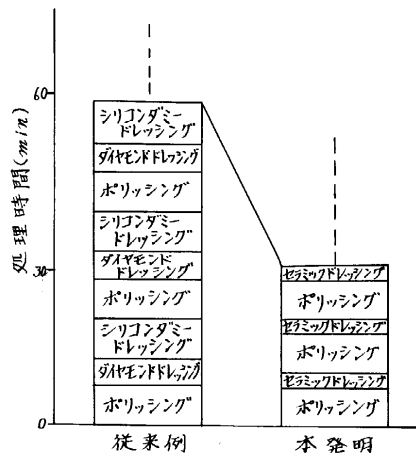
【図2】



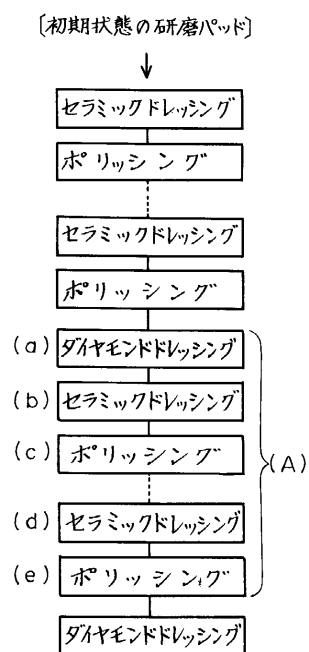
【図 3】



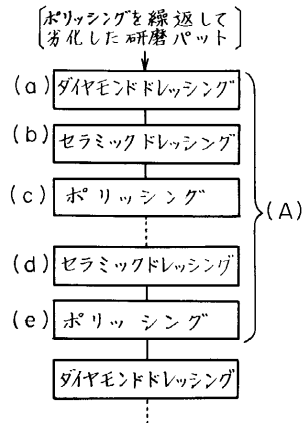
【図 4】



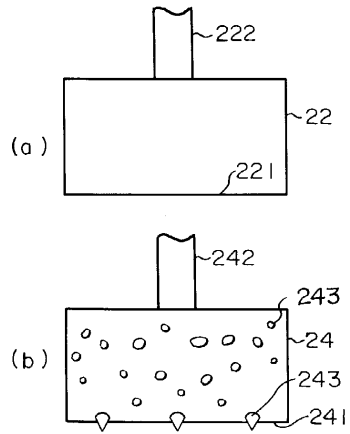
【図 5】



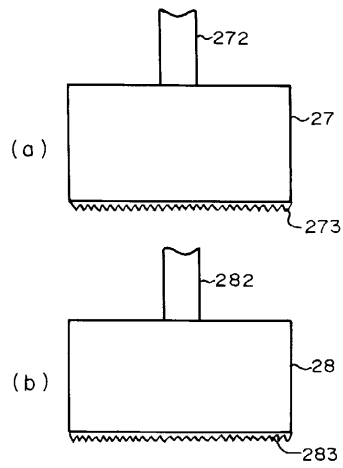
【図 6】



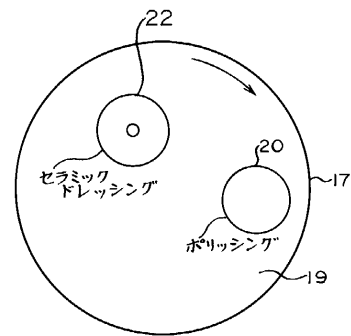
【図 7】



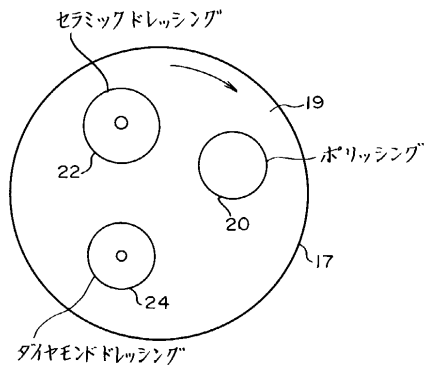
【図 8】



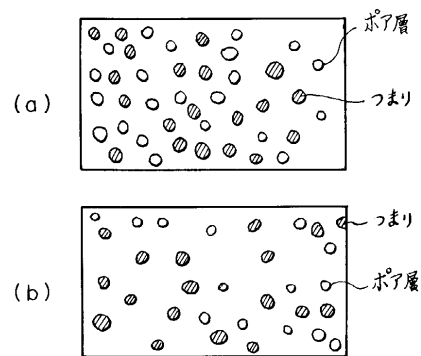
【図 9】



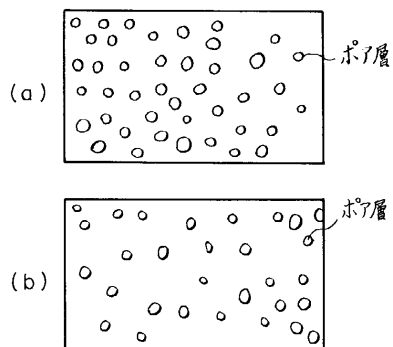
【図 10】



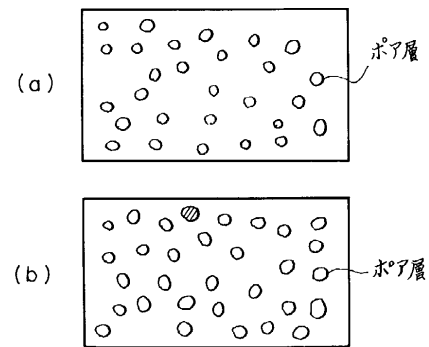
【図 12】



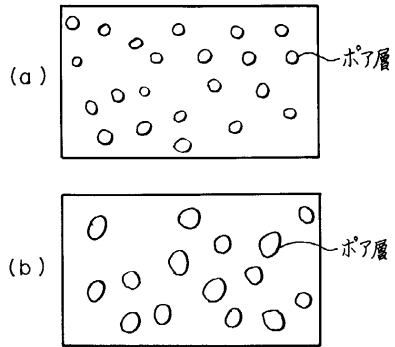
【図 11】



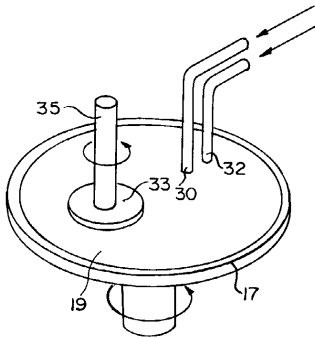
【図 13】



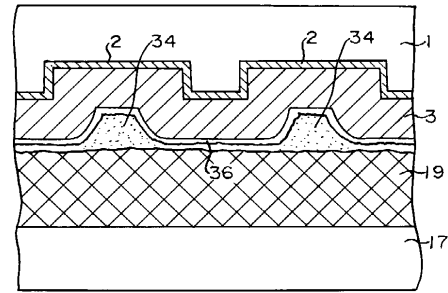
【図 14】



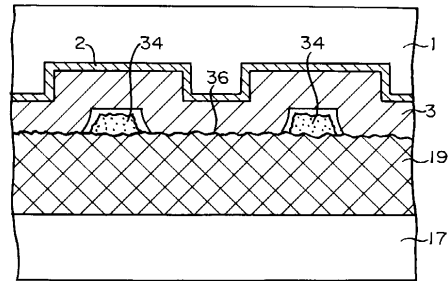
【図 15】



【図 16】



【図 17】



【図 18】

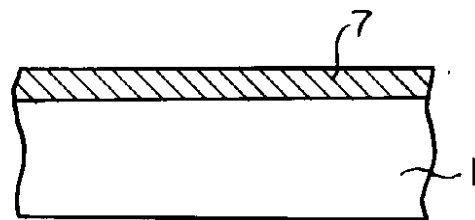
ウェハ表面上のダスト

	ウェハ上のダスト(個)
(a) ドレッシング無し	188
セラミックドレッシング有り	39

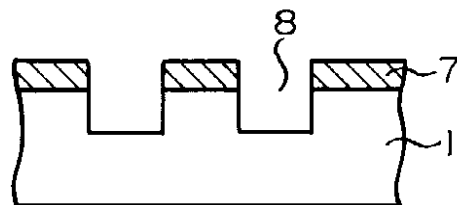
研磨パッドの立ち上げ後のデッシング量

	デッシング量(nm)
(b) ドレッシング無し	120
セラミックドレッシング有り	170

【図 19】

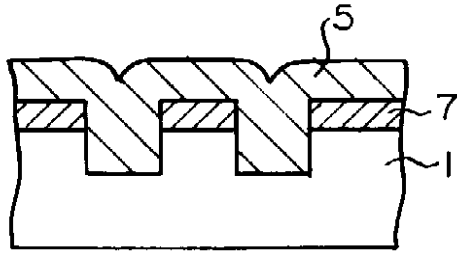


(a)

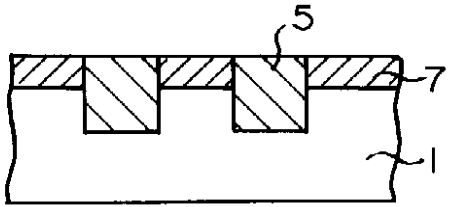


(b)

【図 20】

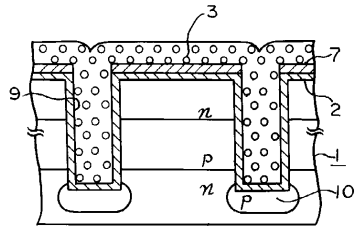


(a)

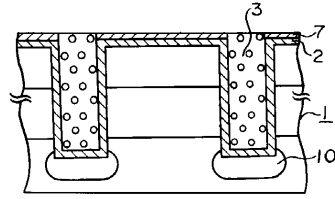


(b)

【図 21】

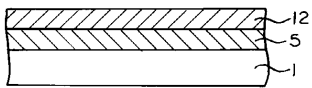


(a)

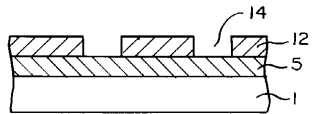


(b)

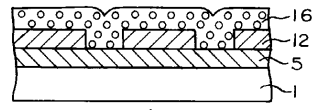
【図 22】



(a)

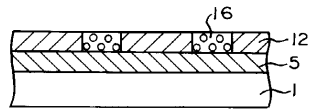


(b)

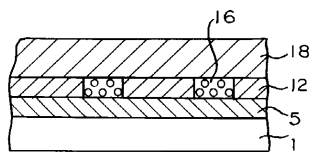


(c)

【図 23】



(a)



(b)

フロントページの続き

- (56)参考文献 特開平07-254578(JP,A)
特開平07-328937(JP,A)
特開昭63-068360(JP,A)
特開平02-006586(JP,A)

(58)調査した分野(Int.Cl.⁷, DB名)

B24B 37/00
B24B 53/00
H01L 21/304 622