

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2021年1月28日(28.01.2021)



(10) 国際公開番号

WO 2021/014732 A1

(51) 国際特許分類:

H01L 23/08 (2006.01) H01L 25/04 (2014.01)
H01L 23/12 (2006.01) H01L 27/146 (2006.01)
H01L 25/18 (2006.01) H04N 5/335 (2011.01)

神奈川県厚木市旭町四丁目14番1号 Kanagawa (JP).

(21) 国際出願番号: PCT/JP2020/020225

(22) 国際出願日: 2020年5月22日(22.05.2020)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

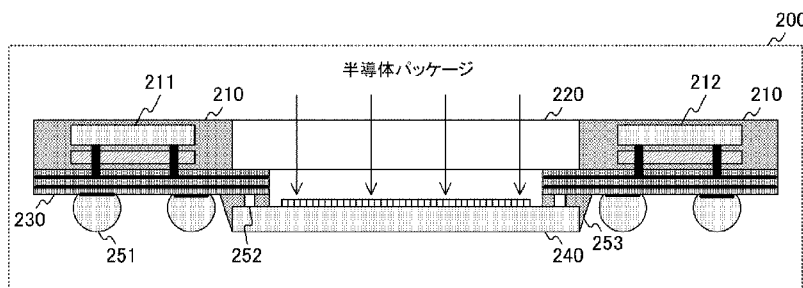
(30) 優先権データ:
特願 2019-135117 2019年7月23日(23.07.2019) JP

(71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014

(72) 発明者: 重田 博幸 (SHIGETA, Hiroyuki); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 細川 広陽(HOSOKAWA, Kohyoh); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 梅沢 譲(UMEZAWA, Jo); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 波多野 正喜(HATANNO, Masaki); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式

(54) Title: SEMICONDUCTOR PACKAGE, ELECTRONIC DEVICE, AND METHOD FOR MANUFACTURE OF SEMICONDUCTOR PACKAGE

(54) 発明の名称: 半導体パッケージ、電子装置、および、半導体パッケージの製造方法



200 Semiconductor package

(57) Abstract: An objective of the present invention is to add a circuit to a semiconductor package while minimizing an increase in the size of the semiconductor package. The semiconductor package comprises a transparent member, an embedding resin, an embedded circuit, and a solid-state image capture element. In this semiconductor package, the embedding resin is formed around the periphery of the transparent member. Furthermore, in this semiconductor package, the embedded circuit is embedded in the embedding resin. Moreover, in this semiconductor package, the solid-state image capture element photoelectrically converts light passing through the transparent member and generates image data.

(57) 要約: 半導体パッケージのサイズの増大を抑制しつつ、回路を追加する。半導体パッケージは、透明部材と、埋め込み樹脂と、埋め込み回路と、固体撮像素子とを具備する。この半導体パッケージにおいて、埋め込み樹脂は、透明部材の周囲に形成される。また、半導体パッケージにおいて、埋め込み回路は、埋め込み樹脂に埋め込まれる。また、半導体パッケージにおいて、固体撮像素子は、透明部材を透過した光を光電変換して画像データを生成する。



会社内 Kanagawa (JP). 牧野 博文(MAKINO, Hirofumi); 〒2430014 神奈川県厚木市旭町四丁目 1 4 番 1 号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 小山 寿樹(KOYAMA, Toshiki); 〒2430014 神奈川県厚木市旭町四丁目 1 4 番 1 号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).

(74) 代理人: 丸島 敏一(MARUSHIMA, Toshikazu); 〒1600022 東京都新宿区新宿 3 - 3 - 2 京王新宿三丁目第二ビル 5 F クラフト国際特許事務所 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

明 細 書

発明の名称：

半導体パッケージ、電子装置、および、半導体パッケージの製造方法

技術分野

[0001] 本技術は、半導体パッケージに関する。詳しくは、画像データを生成する半導体パッケージ、電子装置、および、半導体パッケージの製造方法に関する。

背景技術

[0002] 従来より、半導体集積回路の取り扱いを容易にするなどの目的で、その半導体集積回路を基板に実装して密閉した半導体パッケージが用いられている。例えば、枠材の内部に半導体集積回路としてイメージセンサーを実装し、枠材の上部をガラスで覆って密閉した半導体パッケージが提案されている（例えば、特許文献1参照。）。

先行技術文献

特許文献

[0003] 特許文献1：特許第5885690号

発明の概要

発明が解決しようとする課題

[0004] しかしながら、上述の従来技術では、半導体パッケージのサイズを変えずに、回路を追加することが困難である。複数の半導体チップを接続して1つのパッケージ内に収めるS i P (System in Package)の技術を用いれば、回路を追加することができるが、半導体パッケージのサイズが大きくなってしまふ。例えば、S i Pのうち、半導体チップの隣りに追加の半導体チップを並べるサイドバイサイド方式では、半導体パッケージの面積が広がる。また、S i Pのうち、複数の半導体チップを積層するスタック方式では、半導体パッケージの厚みが増大する。このように、上述の従来技術では、半導体パッケージのサイズの増大を抑制しつつ、回路を追加することができないとい

う問題がある。

- [0005] 本技術はこのような状況に鑑みて生み出されたものであり、固体撮像素子が設けられた半導体パッケージにおいて、半導体パッケージのサイズの増大を抑制しつつ、回路を追加することを目的とする。

課題を解決するための手段

- [0006] 本技術は、上述の問題点を解消するためになされたものであり、その第1の側面は、透明部材と、上記透明部材の周囲に形成された埋め込み樹脂と、上記埋め込み樹脂に埋め込まれた埋め込み回路と、上記透明部材を透過した光を光電変換して画像データを生成する固体撮像素子とを具備する半導体パッケージ、および、その製造方法である。これにより、埋め込み樹脂に埋め込まれた回路によって、半導体パッケージの機能が向上するという作用をもたらす。
- [0007] また、この第1の側面において、上記埋め込み回路と上記固体撮像素子とを接続する信号線が配線された再配線層をさらに具備してもよい。これにより、埋め込み回路と固体撮像素子との間でデータが伝送されるという作用をもたらす。
- [0008] また、この第1の側面において、ファンアウト領域に配置された外部端子をさらに具備してもよい。これにより、ファンアウト領域に配置された外部端子を介して外部の装置との間でデータが伝送されるという作用をもたらす。
- [0009] また、この第1の側面において、ファンアウト領域とファンイン領域とに配置された外部端子をさらに具備してもよい。これにより、ファンアウト領域およびファンイン領域に配置された外部端子を介して外部の装置との間でデータが伝送されるという作用をもたらす。
- [0010] また、この第1の側面において、上記透明部材に対応する領域に開口部が開口され、上記埋め込み樹脂に積層されたフレームをさらに具備してもよい。これにより、放熱性が向上し、半導体パッケージが補強されるという作用をもたらす。

- [0011] また、この第1の側面において、空洞が形成されたセラミック基板と、上記セラミック基板に形成された外部端子とをさらに具備し、上記固体撮像素子は、上記空洞内に設けられ、ワイヤにより上記セラミック基板と接続されてもよい。これにより、セラミックパッケージの機能が向上するという作用をもたらす。
- [0012] また、この第1の側面において、上記空洞の湿度が所定の閾値を超えた場合には上記透明部材を加熱するヒーターをさらに具備し、上記埋め込み回路は、上記湿度を測定して上記湿度が上記閾値を超えたか否かを検知する湿度センサーを含んでもよい。これにより、湿度に応じて透明部材が加熱されるという作用をもたらす。
- [0013] また、この第1の側面において、上記埋め込み回路は、上記透明部材の光学特性を制御する制御回路を含んでもよい。これにより、透明部材の光学特性が調整されるという作用をもたらす。
- [0014] また、この第1の側面において、アンテナをさらに具備し、上記埋め込み回路は、上記アンテナを介して無線通信を行う無線回路を含んでもよい。これにより、無線通信機能が実現されるという作用をもたらす。
- [0015] また、この第1の側面において、上記埋め込み樹脂に埋め込まれた放熱部材をさらに具備し、上記放熱部材は、上記埋め込み回路で発生した熱を放熱してもよい。これにより、埋め込み回路の温度上昇が抑制されるという作用をもたらす。
- [0016] また、この第1の側面において、上記放熱部材の形状は、柱状であってもよい。これにより、柱状の放熱部材により、埋め込み回路の温度上昇が抑制されるという作用をもたらす。
- [0017] また、この第1の側面において、上記固体撮像素子の画素アレイ部の周囲と上記透明部材との間に形成された樹脂ダムをさらに具備してもよい。これにより、固体撮像素子と透明部材との間に空間が形成されるという作用をもたらす。
- [0018] また、この第1の側面において、上記固体撮像素子は、上記透明部材とバ

ンプを介して接続されてもよい。これにより、チップシフトが防止されるという作用をもたらす。

[0019] また、本技術の第2の側面は、透明部材と、上記透明部材の周囲に形成された埋め込み樹脂と、上記埋め込み樹脂に埋め込まれた埋め込み回路と、上記透明部材を透過した光を光電変換して画像データを生成する固体撮像素子と、入射光を集光して上記透明部材に導く光学部とを具備する電子装置である。これにより、埋め込み樹脂に埋め込まれた回路によって、電子装置の機能が向上するという作用をもたらす。

図面の簡単な説明

[0020] [図1]本技術の第1の実施の形態における電子装置の一構成例を示すブロック図である。

[図2]本技術の第1の実施の形態における半導体パッケージの一構成例を示す断面図である。

[図3]本技術の第1の実施の形態における半導体パッケージの平面図の一例である。

[図4]本技術の第1の実施の形態における埋め込み回路を増設した半導体パッケージの平面図の一例である。

[図5]本技術の第1の実施の形態における再配線層の形成までの半導体パッケージの製造工程を説明するための図である。

[図6]本技術の第1の実施の形態におけるイメージセンサーウェハのダイシングまでの半導体パッケージの製造工程を説明するための図である。

[図7]本技術の第1の実施の形態における外部端子の形成までの半導体パッケージの製造工程を説明するための図である。

[図8]本技術の第1の実施の形態におけるダイシングまでの工程を説明するための図である。

[図9]本技術の第1の実施の形態における半導体パッケージの製造工程の一例を示すフローチャートである。

[図10]本技術の第1の実施の形態の第1の変形例における再配線層の形成ま

での半導体パッケージの製造工程を説明するための図である。

[図11]本技術の第1の実施の形態の第1の変形例におけるイメージセンサーウェハのダイシングまでの半導体パッケージの製造工程を説明するための図である。

[図12]本技術の第1の実施の形態の第1の変形例における外部端子の形成までの半導体パッケージの製造工程を説明するための図である。

[図13]本技術の第1の実施の形態の第1の変形例におけるダイシングの工程を説明するための図である。

[図14]本技術の第1の実施の形態の第2の変形例における半導体パッケージの一構成例を示す断面図である。

[図15]本技術の第1の実施の形態の第2の変形例における再配線層の形成までの半導体パッケージの製造工程を説明するための図である。

[図16]本技術の第1の実施の形態の第2の変形例におけるダイシングまでの半導体パッケージの製造工程を説明するための図である。

[図17]本技術の第1の実施の形態の第2の変形例におけるワイヤボンディングまでの半導体パッケージの製造工程を説明するための図である。

[図18]本技術の第1の実施の形態の第3の変形例における半導体パッケージの一構成例を示す断面図である。

[図19]本技術の第2の実施の形態における半導体パッケージの一構成例を示す断面図である。

[図20]本技術の第2の実施の形態における半導体パッケージの上面図の一例である。

[図21]本技術の第2の実施の形態における半導体パッケージの下面図の一例である。

[図22]本技術の第2の実施の形態における回路の埋め込みまでの半導体パッケージの製造工程を説明するための図である。

[図23]本技術の第2の実施の形態におけるフリップチップ接続までの半導体パッケージの製造工程を説明するための図である。

[図24]本技術の第2の実施の形態における外部端子の形成までの半導体パッケージの製造工程を説明するための図である。

[図25]本技術の第2の実施の形態におけるダイシングの工程を説明するための図である。

[図26]本技術の第3の実施の形態における半導体パッケージの一構成例を示す断面図である。

[図27]本技術の第3の実施の形態における穴あけまでの半導体パッケージの製造工程を説明するための図である。

[図28]本技術の第3の実施の形態におけるレイアップまでの半導体パッケージの製造工程を説明するための図である。

[図29]本技術の第3の実施の形態における一括プレス of 工程を説明するための図である。

[図30]本技術の第4の実施の形態における半導体パッケージの一構成例を示す断面図である。

[図31]本技術の第4の実施の形態における半導体パッケージの上面図の一例である。

[図32]本技術の第4の実施の形態における半導体パッケージの断面図の一例である。

[図33]本技術の第4の実施の形態における測定孔の形成までの半導体パッケージの製造工程を説明するための図である。

[図34]本技術の第4の実施の形態におけるワイヤボンディングまでの半導体パッケージの製造工程を説明するための図である。

[図35]本技術の第4の実施の形態の第1の変形例における半導体パッケージの一構成例を示す断面図である。

[図36]本技術の第4の実施の形態の第1の変形例における半導体パッケージの断面図の一例である。

[図37]本技術の第4の実施の形態の第2の変形例における半導体パッケージの一構成例を示す断面図である。

[図38]本技術の第4の実施の形態の第2の変形例における半導体パッケージの断面図の一例である。

[図39]本技術の第5の実施の形態における半導体パッケージの一構成例を示す断面図である。

[図40]本技術の第5の実施の形態における半導体パッケージの上面図の一例である。

[図41]本技術の第5の実施の形態における支持基板の剥離までの半導体パッケージの製造工程を説明するための図である。

[図42]本技術の第5の実施の形態における再配線層の形成までの半導体パッケージの製造工程を説明するための図である。

[図43]本技術の第5の実施の形態の第1の変形例における透明部材および放熱部材の製造工程を説明するための図である。

[図44]本技術の第5の実施の形態の第2の変形例における半導体パッケージの一構成例を示す断面図である。

[図45]本技術の第5の実施の形態の第2の変形例における固体撮像素子と埋め込み回路との搭載までの半導体パッケージの製造工程を説明するための図である。

[図46]本技術の第5の実施の形態の第2の変形例における再配線層を形成する工程を説明するための図である。

[図47]本技術の第5の実施の形態の第3の変形例における半導体パッケージの一構成例を示す断面図である。

[図48]本技術の第5の実施の形態の第3の変形例における固体撮像素子と埋め込み回路との搭載までの半導体パッケージの製造工程を説明するための図である。

[図49]本技術の第5の実施の形態の第3の変形例における再配線層を形成する工程を説明するための図である。

[図50]本技術の第5の実施の形態の第4の変形例における半導体パッケージの一構成例を示す断面図である。

[図51]本技術の第5の実施の形態の第4の変形例における半導体パッケージの上面図の一例である。

[図52]車両制御システムの概略的な構成の一例を示すブロック図である。

[図53]車外情報検出部及び撮像部の設置位置の一例を示す説明図である。

発明を実施するための形態

[0021] 以下、本技術を実施するための形態（以下、実施の形態と称する）について説明する。説明は以下の順序により行う。

1. 第1の実施の形態（透明部材の周囲に回路を埋め込んだ例）
2. 第2の実施の形態（透明部材の周囲に回路を埋め込み、ファンインにも外部端子を設けた例）
3. 第3の実施の形態（透明部材の周囲に回路を埋め込み、複数の層を積層した例）
4. 第4の実施の形態（透明部材の周囲に回路を埋め込み、湿度に応じて透明部材を加熱する例）
5. 第5の実施の形態（透明部材の周囲に回路を埋め込み、放熱部材を設けた例）
6. 移動体への応用例

[0022] <1. 第1の実施の形態>

[電子装置の構成例]

図1は、本技術の第1の実施の形態における電子装置100の一構成例を示すブロック図である。この電子装置100は、画像データを撮像するための装置であり、光学部110、固体撮像素子240およびDSP（Digital Signal Processing）回路120を備える。さらに電子装置100は、表示部130、操作部140、バス150、フレームメモリ160、記憶部170および電源部180を備える。電子装置100としては、例えば、デジタルスチルカメラなどのデジタルカメラの他、スマートフォンやパーソナルコンピュータ、車載カメラ等が想定される。

[0023] 光学部110は、被写体からの光を集光して固体撮像素子240に導くも

のである。固体撮像素子240は、垂直同期信号に同期して、入射光を光電変換して画像データを生成するものである。ここで、垂直同期信号は、撮像のタイミングを示す所定周波数の周期信号である。固体撮像素子240は、生成した画像データをDSP回路120に供給する。

[0024] DSP回路120は、固体撮像素子240からの画像データに対して所定の信号処理を実行するものである。このDSP回路120は、処理後の画像データをバス150を介してフレームメモリ160などに出力する。

[0025] 表示部130は、画像データを表示するものである。表示部130としては、例えば、液晶パネルや有機EL (Electro Luminescence) パネルが想定される。操作部140は、ユーザの操作に従って操作信号を生成するものである。

[0026] バス150は、光学部110、固体撮像素子240、DSP回路120、表示部130、操作部140、フレームメモリ160、記憶部170および電源部180が互いにデータをやりとりするための共通の経路である。

[0027] フレームメモリ160は、画像データを保持するものである。記憶部170は、画像データなどの様々なデータを記憶するものである。電源部180は、固体撮像素子240、DSP回路120や表示部130などに電源を供給するものである。

[0028] 上述の構成において、例えば、固体撮像素子240およびDSP回路120は、半導体パッケージ内に実装される。

[0029] [半導体パッケージの構成例]

図2は、本技術の第1の実施の形態における半導体パッケージ200の一構成例を示す断面図である。この半導体パッケージ200は、埋め込み樹脂210、透明部材220、再配線層230、固体撮像素子240、外部端子251、 bumps 252およびアンダーフィル材253を備える。

[0030] 透明部材220は、光学部110からの入射光を透過するものである。この透明部材220として、例えば、ガラスが用いられる。同図における矢印は、入射光の入射方向を示す。

- [0031] 以下、入射光の光軸を「Z軸」と称する。また、Z軸に垂直な所定方向を「X軸」と称し、X軸およびZ軸に垂直な方向を「Y軸」と称する。同図は、Y軸方向から見た断面図である。
- [0032] 埋め込み樹脂210は、Z軸方向から見て、透明部材220の周囲に形成される樹脂である。この埋め込み樹脂210には、埋め込み回路211および212などの回路が埋め込まれる。埋め込み回路211として、例えば、画像データを処理する回路（DSP回路120など）が設けられる。また、埋め込み回路212として、例えば、画像データを保持するメモリが設けられる。また、埋め込み回路211や212には、受動素子や能動素子を配置することができる。
- [0033] 再配線層230は、埋め込み回路211や212と固体撮像素子240とを電氣的に接続する信号線が配線された絶縁層である。この再配線層230は、光学部110への方を上方として、埋め込み樹脂210の下部に形成される。
- [0034] また、Z軸方向から見て、再配線層230の中央部は開口しており、開口部の形状は透明部材220と相似で、その面積は、透明部材220の面積よりも若干狭い。このため、Z軸方向から見て、再配線層230の内側の一部が、固体撮像素子240の外周付近と重なる。この重なった部分にバンプ252が設けられる。このバンプ252を介して固体撮像素子240と、再配線層230内の信号線とが電氣的に接続される。
- [0035] 外部端子251は、再配線層230の下面のうち固体撮像素子240の外側の領域に形成される。この外側の領域は、ファンアウト領域とも呼ばれる。外部端子251として、例えば、半田ボールが設けられる。
- [0036] アンダーフィル材253は、接続信頼性を向上させる目的で、固体撮像素子240と再配線層230との接続部分を隙間なく包んで封止する部材であり、樹脂などが用いられる。
- [0037] 上述の構成により、固体撮像素子240は、透明部材220を透過した光を光電変換し、画像データを生成する。そして、この固体撮像素子240は

、再配線層 230 内の信号線を介して、画像データを埋め込み回路 211 や 212 に供給する。

[0038] また、同図に例示したように、半導体パッケージ 200 には、パッケージ基板がない。その代わりにチップ（固体撮像素子 240 など）の端子（バンパ 252 など）から配線を引き出す再配線層 230 が、後述するウェハーレベルの工程で形成され、ファンアウト領域の外部端子 251 に接続される。このような半導体パッケージ 200 は、一般に、F O W L P (Fan Out Wafer Level Package) と呼ばれる。

[0039] 図 3 は、本技術の第 1 の実施の形態における半導体パッケージ 200 の平面図の一例である。同図に例示するように、Z 軸方向から見て、透明部材 220 は矩形であり、その透明部材 220 の周囲に、外周が矩形の埋め込み樹脂 210 が形成される。埋め込み樹脂 210 内には、埋め込み回路 211 および 212 が埋め込まれる。

[0040] 同図に例示したように、透明部材 220 の周囲の埋め込み樹脂 210 に埋め込み回路 211 や 212 を埋め込むことにより、半導体パッケージ 200 のサイズの増大を抑制しつつ、回路を追加して高機能化することができる。

[0041] S i P の技術を用いることにより、回路を追加することもできるが、その場合には半導体パッケージのサイズが大きくなってしまう。例えば、S i P のうち、半導体チップの隣りに追加の半導体チップを並べるサイドバイサイド方式では、半導体パッケージの面積が広がる。また、S i P のうち、複数の半導体チップを積層するスタック方式では、半導体パッケージの厚みが増大する。

[0042] なお、埋め込み回路 211 および 212 の 2 つの回路を埋め込んでいるが、埋め込み回路の個数は、2 つに限定されない。例えば、図 4 に例示するように、埋め込み回路 211 および 212 に加えて埋め込み回路 213 をさらに埋め込むこともできる。

[0043] 次に、半導体パッケージ 200 の製造方法について説明する。

[0044] [半導体パッケージの製造方法]

図5は、本技術の第1の実施の形態における再配線層230の形成までの半導体パッケージ200の製造工程を説明するための図である。同図におけるaは、支持基板701に透明部材220と埋め込み回路211および212とを載置する工程を説明するための図である。同図におけるbは、埋め込み樹脂210を形成する工程を説明するための図である。同図におけるcは、再配線層230を形成する工程を説明するための図である。

[0045] 半導体パッケージ200の製造システムは、まず、支持基板701を載置する。この支持基板701の形状は、Z方向から見て円形であり、その表面は、複数の矩形のチップ領域に分割される。製造システムは、同図におけるaに例示するように、支持基板701上のチップ領域のそれぞれに、透明部材220を載置し、その周囲に埋め込み回路211および212を載置する。

[0046] 次に製造システムは、同図におけるbに例示するように、透明部材220の周囲に埋め込み樹脂210を形成し、埋め込み回路211および212を埋め込む。

[0047] 続いて、製造システムは、同図におけるcに例示するように、再配線層230を形成する。

[0048] 図6は、本技術の第1の実施の形態におけるイメージセンサーウェハー702のダイシングまでの半導体パッケージ200の製造工程を説明するための図である。同図におけるaは、イメージセンサウェハー702上に固体撮像素子240等を形成する工程を説明するための図である。同図におけるbは、イメージセンサウェハー702をダイシングする工程を説明するための図である。

[0049] 同図におけるaに例示するように、製造システムは、イメージセンサーウェハー702の表面を複数の矩形のチップ領域に分割し、チップ領域ごとに固体撮像素子240およびバンプ252を形成する。次に同図におけるbに例示するように、製造システムは、イメージセンサーウェハー702をダイシングによりチップ領域の単位で個片化する。

[0050] 図5に例示した工程と、図6に例示した工程とは、並列に実行される。なお、製造システムは、それらの工程を順に実行することもできる。

[0051] 図7は、本技術の第1の実施の形態における外部端子251の形成までの半導体パッケージ200の製造工程を説明するための図である。同図におけるaは、フリップチップ接続の工程を説明するための図である。同図におけるbは、アンダーフィル材253を塗布する工程を説明するための図である。同図におけるcは、外部端子251を搭載する工程を説明するための図である。

[0052] 同図におけるaに例示するように、製造システムは、個片化した固体撮像素子240のそれぞれをバンプ252により、対応する再配線層230に接続（すなわち、フリップチップ接続）する。

[0053] 次に、同図におけるbに例示するように、製造システムは、固体撮像素子240と再配線層230との接続箇所にアンダーフィル材253を塗布して封止する。

[0054] 続いて、同図におけるcに例示するように、製造システムは、再配線層230に、所定数の外部端子251を搭載する。

[0055] 図8は、本技術の第1の実施の形態におけるダイシングまでの工程を説明するための図である。同図におけるaは、支持基板701を剥離する工程を説明するための図である。同図におけるbは、ダイシングの工程を説明するための図である。

[0056] 同図におけるaに例示するように、製造システムは、熱、紫外線やレーザーなどにより支持基板701を剥離する。次に、同図におけるbに例示するように、製造システムは、固体撮像素子240が実装されたウェハーをダイシングによりチップ領域の単位で個片化する。

[0057] 図9は、本技術の第1の実施の形態における半導体パッケージ200の製造工程の一例を示すフローチャートである。

[0058] 半導体パッケージ200の製造システムは、支持基板701上のチップ領域のそれぞれに、透明部材220を載置し、その周囲に埋め込み回路211

および２１２を載置する（ステップＳ９０１）。製造システムは、透明部材２２０の周囲に埋め込み樹脂２１０を形成し（ステップＳ９０２）、再配線層２３０を形成する（ステップＳ９０３）。

[0059] また、製造システムは、イメージセンサーウェハーを個片化し、個片化した固体撮像素子２４０のそれぞれを、対応する再配線層２３０にフリップチップ接続する（ステップＳ９０４）。

[0060] 次に、製造システムは、固体撮像素子２４０と再配線層２３０との接続箇所にアンダーフィル材２５３を塗布して封止し（ステップＳ９０５）、外部端子２５１を搭載する（ステップＳ９０６）。続いて、製造システムは、支持基板７０１を剥離し（ステップＳ９０７）、ダイシングによりウェハーを個片化する（ステップＳ９０８）。ステップＳ９０８の後に、製造システムは、検査工程などを必要に応じて実行し、半導体パッケージ２００の製造工程を終了する。

[0061] このように、本技術の第１の実施の形態によれば、透明部材２２０の周囲に形成された埋め込み樹脂２１０に、埋め込み回路２１１および２１２を埋め込むことにより、パッケージサイズの増大を抑制しつつ、回路の追加により高機能化することができる。

[0062] [第１の変形例]

上述の第１の実施の形態では、固体撮像素子２４０をフリップチップ接続した後に、支持基板７０１を剥離していたが、フリップチップ接続前に剥離することもできる。この第１の実施の形態の第１の変形例の半導体パッケージ２００の製造方法は、フリップチップ接続前に支持基板７０１を剥離する点において第１の実施の形態と異なる。

[0063] 図１０は、本技術の第１の実施の形態の第１の変形例における再配線層２３０の形成までの半導体パッケージ２００の製造工程を説明するための図である。同図におけるａは、支持基板７０１に透明部材２２０と埋め込み回路２１１および２１２とを載置する工程を説明するための図である。同図におけるｂは、埋め込み樹脂２１０を形成する工程を説明するための図である。

同図におけるcは、再配線層230を形成する工程を説明するための図である。

[0064] 製造システムは、同図におけるaに例示するように、支持基板701上のチップ領域のそれぞれに、透明部材220を載置し、その周囲に埋め込み回路211および212を載置する。次に製造システムは、同図におけるbに例示するように、透明部材220の周囲に埋め込み樹脂210を形成し、同図におけるcに例示するように、再配線層230を形成する。

[0065] 図11は、本技術の第1の実施の形態の第1の変形例におけるイメージセンサーウェハー702のダイシングまでの半導体パッケージ200の製造工程を説明するための図である。同図におけるaは、支持基板701を剥離する工程を説明するための図である。同図におけるbは、イメージセンサウェハー702上に固体撮像素子240等を形成する工程を説明するための図である。同図におけるcは、イメージセンサウェハー702をダイシングする工程を説明するための図である。

[0066] 同図におけるaに例示するように、製造システムは、支持基板701を剥離する。また、同図におけるbに例示するように、製造システムは、イメージセンサーウェハー702上に、固体撮像素子240およびバンプ252を形成する。次に同図におけるcに例示するように、製造システムは、イメージセンサーウェハー702をダイシングによりチップ領域の単位で個片化する。

[0067] 図10から図11におけるaまでの工程と、図11におけるbおよびcの工程とは、並列に実行される。なお、製造システムは、それらの工程を順に実行することもできる。また、支持基板701の剥離後の工程は、例えば、ダイシングシート上で実行される。

[0068] 図12は、本技術の第1の実施の形態の第1の変形例における外部端子251の形成までの半導体パッケージ200の製造工程を説明するための図である。同図におけるaは、フリップチップ接続の工程を説明するための図である。同図におけるbは、アンダーフィル材253を塗布する工程を説明す

るための図である。同図におけるcは、外部端子251を搭載する工程を説明するための図である。

[0069] 同図におけるaに例示するように、製造システムは、個片化した固体撮像素子240のそれぞれをフリップチップ接続する。次に、同図におけるbに例示するように、製造システムは、固体撮像素子240と再配線層230との接続箇所にアンダーフィル材253を塗布して封止する。続いて、同図におけるcに例示するように、製造システムは、再配線層230に、所定数の外部端子251を搭載する。

[0070] 図13は、本技術の第1の実施の形態の第1の変形例におけるダイシングの工程を説明するための図である。同図に例示するように、製造システムは、固体撮像素子240が実装されたウェハーをダイシングによりチップ領域の単位で個片化する。

[0071] このように本技術の第1の実施の形態の第1の変形例では、フリップチップ接続前に支持基板701を剥離するため、ダイシングの直前に支持基板701を剥離する手順を省くことができる。

[0072] [第2の変形例]

上述の第1の実施の形態では、FOWLPにおいて、透明部材220の周囲に埋め込み回路211や212を埋め込んでいたが、埋め込み回路211や212を埋め込む技術をセラミックパッケージに適用することもできる。この第1の実施の形態の第2の変形例の半導体パッケージ200は、セラミックパッケージにおいて透明部材220の周囲に埋め込み回路211や212を埋め込む点において第1の実施の形態と異なる。

[0073] 図14は、本技術の第1の実施の形態の第2の変形例における半導体パッケージ200の一構成例を示す断面図である。同図に例示するように、第1の実施の形態の第2の変形例の半導体パッケージ200は、 bumps 252およびアンダーフィル材253の代わりに、セラミック基板260を備える点において第1の実施の形態と異なる。

[0074] セラミック基板260は、空洞が形成されたセラミック製の基板である。

このセラミック基板 260 内には、所定数の信号線 262 が配線される。また、固体撮像素子 240 は、空洞内に設けられ、信号線 262 とワイヤ 261 により接続される。受光側の面を上面として、固体撮像素子 240 の下面は、セラミック基板 260 と接着剤 263 により接着される。外部端子 251 は、セラミック基板 260 の下面に配置される。

[0075] また、セラミック基板 260 の空洞は、透明部材 220 および再配線層 230 により密閉される。この密閉された空間は、キャビティと呼ばれる。

[0076] 図 15 は、本技術の第 1 の実施の形態の第 2 の変形例における再配線層 230 の形成までの半導体パッケージ 200 の製造工程を説明するための図である。同図における a は、支持基板 701 に透明部材 220 と埋め込み回路 211 および 212 とを載置する工程を説明するための図である。同図における b は、埋め込み樹脂 210 を形成する工程を説明するための図である。同図における c は、再配線層 230 を形成する工程を説明するための図である。

[0077] 製造システムは、同図における a に例示するように、支持基板 701 上のチップ領域のそれぞれに、透明部材 220 を載置し、その周囲に埋め込み回路 211 および 212 を載置する。次に製造システムは、同図における b に例示するように、透明部材 220 の周囲に埋め込み樹脂 210 を形成し、同図における c に例示するように、再配線層 230 を形成する。

[0078] 図 16 は、本技術の第 1 の実施の形態の第 2 の変形例におけるダイシングまでの半導体パッケージ 200 の製造工程を説明するための図である。同図における a は、支持基板 701 を剥離する工程を説明するための図である。同図における b は、ダイシングの工程を説明するための図である。

[0079] 同図における a に例示するように、製造システムは、支持基板 701 を剥離し、同図における b に例示するようにダイシングにより個片化する。

[0080] 図 17 は、本技術の第 1 の実施の形態の第 2 の変形例におけるワイヤボンディングまでの半導体パッケージ 200 の製造工程を説明するための図である。同図における a は、固体撮像素子 240 を接着する工程を説明するため

の図である。同図におけるbは、ワイヤボンディングの工程を説明するための図である。

[0081] 同図におけるaに例示するように、製造システムは、セラミック基板260として用いられるシリコンダイに、固体撮像素子240を接着剤263により接着する。そして、同図におけるbに例示するように、製造システムは、ワイヤ261により固体撮像素子240をセラミック基板260に接続（すなわち、ワイヤボンディング）する。

[0082] そして、製造システムは、セラミック基板260の空洞を、図16の工程により個片化した部材（すなわち、透明部材220、埋め込み樹脂210および再配線層230）により密閉する。

[0083] 図16に例示した工程と、図17に例示した工程とは並列に実行される。なお、製造システムは、それらの工程を順に実行することもできる。

[0084] このように、本技術の第1の実施の形態の第2の変形例では、セラミックパッケージにおいて透明部材220の周囲に埋め込み回路211や212を埋め込むことにより、セラミックパッケージのサイズの増大を抑制しつつ、高機能化することができる。

[0085] [第3の変形例]

上述の第1の実施の形態では、透明部材220の周囲の埋め込み樹脂210に埋め込み回路211や212を埋め込んでいたが、これらの回路が動作する際に熱を発生することがある。また、半導体パッケージ200の強度が不足するおそれもある。この第1の実施の形態の第3の変形例の半導体パッケージ200は、放熱性を向上し、補強する目的で、フレーム270を設けた点において第1の実施の形態と異なる。

[0086] 図18は、本技術の第1の実施の形態の第3の変形例における半導体パッケージ200の一構成例を示す断面図である。この第1の実施の形態の第3の変形例の半導体パッケージ200は、フレーム270をさらに備える点において第1の実施の形態と異なる。

[0087] フレーム270は、Z方向から見て、開口部が形成された部材であり、開

口部の形状および面積は透明部材 220 と略一致する。このフレーム 270 の材料として、埋め込み樹脂 210 より熱伝導性および剛性が高いもの（銅やアルミなど）が用いられる。フレーム 270 は、埋め込み樹脂 210 の受光側の面に積層される。

[0088] 金属のフレーム 270 の積層により、放熱性が向上し、半導体パッケージ 200 が補強される。なお、第 1 の実施の形態の第 3 の変形例に、第 1 の変形例または第 2 の変形例を適用することができる。

[0089] このように、本技術の第 1 の実施の形態の第 3 の変形例によれば、金属のフレーム 270 を埋め込み樹脂 210 に積層することにより、半導体パッケージ 200 の放熱性を向上させ、補強することができる。

[0090] <2. 第 2 の実施の形態>

上述の第 1 の実施の形態では、ファンアウト領域に外部端子 251 を設けていたが、この構成では、外部端子 251 の個数が不足することがある。この第 2 の実施の形態の半導体パッケージ 200 は、ファンイン領域にも外部端子 251 を設けた点において第 1 の実施の形態と異なる。

[0091] 図 19 は、本技術の第 2 の実施の形態における半導体パッケージ 200 の一構成例を示す断面図である。第 2 の実施の形態の再配線層 230 は、Z 方向から見て固体撮像素子 240 の周囲に形成される。また、再配線層 230 には、TMV (Through Mold Via) 231 が形成される。ファンアウト領域において、TMV 231 に外部端子 251 が接続される。また、受光側の面を上面として、半導体パッケージ 200 の下面に再配線層 230 が形成され、固体撮像素子 240 の下部にも外部端子 251 が設けられる。この固体撮像素子 240 の下部の領域は、ファンイン領域と呼ばれる。

[0092] 図 20 は、本技術の第 2 の実施の形態における半導体パッケージ 200 の上面図の一例である。同図に例示するように、埋め込み樹脂 210 内には、埋め込み回路 211 や 212 の他、受動部品 310 乃至 318 がさらに埋め込まれる。

[0093] 図 21 は、本技術の第 2 の実施の形態における半導体パッケージ 200 の

下面図の一例である。同図における点線で囲まれた領域は、ファンイン領域に該当する。また、ファンイン領域の周囲の領域は、ファンアウト領域に該当する。同図に例示するように、外部端子 251 は、ファンアウト領域に加えて、ファンイン領域にも配置される。

[0094] 図 22 は、本技術の第 2 の実施の形態における回路の埋め込みまでの半導体パッケージの製造工程を説明するための図である。同図における a は、支持基板 701 に透明部材 220 を載置する工程を説明するための図である。同図における b は、支持基板 701 に埋め込み回路 211 および 212 を載置する工程を説明するための図である。同図における c は、埋め込み樹脂 210 を形成する工程を説明するための図である。

[0095] 同図における a に例示するように、製造システムは、支持基板 701 上のチップ領域のそれぞれに、透明部材 220 を載置し、同図における b に例示するように、その周囲に埋め込み回路 211 および 212 を載置する。そして、製造システムは、同図における c に例示するように、透明部材 220 の周囲に埋め込み樹脂 210 を形成し、その埋め込み樹脂 210 に埋め込み回路 211 および 212 を埋め込む。

[0096] 図 23 は、本技術の第 2 の実施の形態におけるフリップチップ接続までの半導体パッケージの製造工程を説明するための図である。同図における a は、支持基板 701 を剥離する工程を説明するための図である。同図における b は、再配線の配線工程を説明するための図である。同図における c は、フリップチップ接続の工程を説明するための図である。

[0097] 同図における a に例示するように、製造システムは支持基板を剥離し、同図における b に例示するように信号線（再配線）を配線する。そして、同図における c に例示するように、製造システムは、固体撮像素子 240 をフリップチップ接続する。

[0098] 図 24 は、本技術の第 2 の実施の形態における外部端子の形成までの半導体パッケージ 200 の製造工程を説明するための図である。同図における a は、TMV 230 を形成する工程を説明するための図である。同図における

bは、再配線層231を形成する工程を説明するための図である。同図におけるcは、外部端子251を搭載する工程を説明するための図である。

[0099] 同図におけるaに例示するように、製造システムは、固体撮像素子240の周囲にTMV230を形成し、同図におけるbに例示するように、再配線層230内に再配線層231を形成する。そして、同図におけるcに例示するようにファンイン領域とファンアウト領域とに外部端子251を搭載する。

[0100] 図25は、本技術の第2の実施の形態におけるダイシングの工程を説明するための図である。同図に例示するように、製造システムは、ダイシングにより個片化する。

[0101] このように本技術の第2の実施の形態によれば、ファンアウト領域に加えて、ファンイン領域にも外部端子251を配置することにより、ファンイン領域のみに配置する場合よりも多くの外部端子251を配置することができる。

[0102] <3. 第3の実施の形態>

上述の第1の実施の形態では、再配線層230の形成や固体撮像素子240の実装などの工程を順に行うことにより、半導体パッケージ200を製造していたが、製造リードタイムの短縮やコストダウンが困難である。この第3の実施の形態の半導体パッケージ200は、複数の層を積層して熱圧着により一括で半導体パッケージ200を製造する点において第1の実施の形態と異なる。

[0103] 図26は、本技術の第3の実施の形態における半導体パッケージ200の一構成例を示す断面図である。この第3の実施の形態の半導体パッケージ200は、バンプ252およびアンダーフィル材253の代わりに、積層基板410を備える。

[0104] 積層基板410は、複数の基材を積層したものである。固体撮像素子240は、積層基板410内に設けられる。また、積層基板410には、抵抗やコンデンサなどの内蔵部品411および412が内蔵され、信号線413が

配線される。また、受光側の面を上面として、積層基板 4 1 0 の下面には、実装部品 4 2 1 および 4 2 2 が実装される。なお、積層基板 3 1 0 は、内蔵部品 4 1 1 および 4 1 2 を内蔵しているが、これらの内蔵部品を全くない構成であってもよい。

[0105] 図 2 7 は、本技術の第 3 の実施の形態における穴あけまでの半導体パッケージの製造工程を説明するための図である。同図における a は、導電膜の形成の工程を説明するための図である。同図における b は、エッチングの工程を説明するための図である。同図における c は、穴あけの工程を説明するための図である。

[0106] 同図における a に例示するように、製造システムは、熱可塑性樹脂（液晶ポリマーなど）やエポキシ樹脂などを基材 4 5 0 として用意し、その基材 4 5 0 の表面に導電膜を形成する。そして、同図における b に例示するように、製造システムは、エッチングにより導電膜を加工し、信号線 4 1 3 を形成する。続いて、製造システムは、同図における c に例示するように、レーザーなどにより基材 4 5 0 に穴をあける。

[0107] 図 2 8 は、本技術の第 3 の実施の形態におけるレイアップまでの半導体パッケージの製造工程を説明するための図である。同図における a は、導電ペーストの充填の工程を説明するための図である。同図における b は、レイアップの工程を説明するための図である。

[0108] 同図における a に例示するように、製造システムは、レーザー等により空けた穴に導電ペースト（半田ペーストなど）を充填する。

[0109] また、製造システムは、同様の製造工程により、複数の基材を製造する。これらの基材のうち基材 4 6 0 には、固体撮像素子 2 4 0 より小さい面積の開口部が設けられ、固体撮像素子 2 4 0 と接続するためのビアが開口部の周辺に形成される。また、第 1 の実施の形態と同様の方法により、透明部材 2 2 0 および埋め込み樹脂 2 1 0 からなるコンポジット材が形成される。

[0110] 製造システムは、同図における b に例示するように、コンポジット材と、複数の基材と、再配線層 2 3 0 と、固体撮像素子 2 4 0 とを下層から順にレ

イアップする。

[0111] 図29は、本技術の第3の実施の形態における一括プレス工程を説明するための図である。同図に例示するように、製造システムは、レイアップした複数の層を加熱し、一括してプレス（すなわち、熱圧着）する。この熱圧着により、基材のビアが、固体撮像素子240と接合される。複数の層を積層して熱圧着することにより、半導体パッケージ200の製造リードタイムを短縮し、コストダウンすることができる。

[0112] このように、本技術の第3の実施の形態によれば、固体撮像素子240等を含む複数の層を積層して熱圧着することにより、半導体パッケージ200の製造工程を簡略化することができる。

[0113] <4. 第4の実施の形態>

上述の第1の実施の形態では、固体撮像素子240を透明部材220により密閉していたが、密閉した空間内に水分が含まれていると、温度低下時にその水分が凝結して透明部材220が曇ってしまうおそれがある。この第4の実施の形態の半導体パッケージ200は、湿度を測定し、湿度が閾値を超えた際に透明部材220を加熱する点において第1の実施の形態と異なる。

[0114] 図30は、本技術の第4の実施の形態における半導体パッケージ200の一構成例を示す断面図である。第4の実施の形態の半導体パッケージ200には、埋め込み回路211および212の代わりに湿度センサー510が配置される。また、埋め込み樹脂210および再配線層230には、キャビティから湿度センサー510まで貫通する測定孔511が形成される。また、受光側の面を上面として、透明部材220の下面には、ヒーター512が形成される。

[0115] また、第4の実施の形態の半導体パッケージ200には、 bumps 252およびアンダーフィル材253の代わりに、セラミック基板260が設けられる。第4の実施の形態のセラミック基板260の構成は、図14に例示した第1の実施の形態の第2の変形例と同様である。

[0116] 湿度センサー510は、セラミック基板260内の空洞（すなわち、キャ

ビティ)内の湿度を測定孔511を介して測定し、その湿度が所定の閾値を超えたか否かを検知するものである。この湿度センサー510は、検知結果をヒーター512に供給する。ヒーター512は、湿度が閾値を超えた場合に、透明部材220を加熱するものである。ヒーター512による加熱によって、湿度上昇時に結露により透明部材220が曇ることを防ぐことができる。

[0117] 図31は、本技術の第4の実施の形態における半導体パッケージ200の上面図の一例である。同図に例示するように、透明部材220の周囲の埋め込み樹脂210内に、湿度センサー510と、抵抗やコンデンサなどの受動部品521、522および523とが埋め込まれる。なお、湿度センサー510と、受動部品521、522および523とは、特許請求の範囲に記載の埋め込み回路の一例である。

[0118] 図32は、本技術の第4の実施の形態における半導体パッケージ200の断面図の一例である。図32は、図30のX1-X2軸に沿って、半導体パッケージ200を切断した際の断面図を示す。図32に例示するように、湿度センサー510の下部の再配線層230に測定孔511が開口されている。また、透明部材220の下部に、ヒーター512が形成されている。ヒーター512として、例えば、透明な配線が用いられる。透明配線を用いることにより、透光性の低下を抑制することができる。

[0119] 図33は、本技術の第4の実施の形態における測定孔511の形成までの半導体パッケージ200の製造工程を説明するための図である。同図におけるaは、支持基板701に透明部材220と湿度センサー510とを載置する工程を説明するための図である。同図におけるbは、埋め込み樹脂210を形成する工程を説明するための図である。同図におけるcは、再配線層230および測定孔511を形成する工程を説明するための図である。

[0120] 製造システムは、同図におけるaに例示するように、支持基板701上のチップ領域のそれぞれに、透明部材220を載置し、その周囲に湿度センサー510を載置する。次に製造システムは、同図におけるbに例示するよう

に、透明部材 220 の周囲に埋め込み樹脂 210 を形成し、湿度センサー 510 を埋め込む。製造システムは、同図における c に例示するように、再配線層 230 を形成し、再配線層 230 および埋め込み樹脂 210 を貫通する測定孔 511 を形成する。

[0121] 図 34 は、本技術の第 4 の実施の形態におけるワイヤボンディングまでの半導体パッケージの製造工程を説明するための図である。同図における a は、固体撮像素子 240 を接着する工程を説明するための図である。同図における b は、ワイヤボンディングの工程を説明するための図である。

[0122] 同図における a に例示するように、製造システムは、シリコンダイに、固体撮像素子 240 を接着する。そして、同図における b に例示するように、製造システムは、ワイヤ 261 により固体撮像素子 240 をセラミック基板 260 に接続する。

[0123] そして、製造システムは、セラミック基板 260 の空洞を、図 33 の工程により個片化した部材により密閉する。

[0124] 図 33 に例示した工程と、図 34 に例示した工程とは並列に実行される。なお、製造システムは、それらの工程を順に実行することもできる。

[0125] このように、本技術の第 4 の実施の形態によれば、空洞内の湿度が閾値を超えると、ヒーター 512 が透明部材 220 を加熱することにより、結露による透明部材 220 の曇りを防止することができる。

[0126] [第 1 の変形例]

上述の第 4 の実施の形態では、湿度に応じてヒーター 512 が透明部材 220 を加熱していたが、透明部材 220 の入射光量や波長などの光学特性が不足することがある。この第 4 の実施の形態の第 1 の変形例の半導体パッケージ 200 は、光学特性を制御する回路を埋め込んだ点において第 4 の実施の形態と異なる。

[0127] 図 35 は、本技術の第 4 の実施の形態の第 1 の変形例における半導体パッケージ 200 の一構成例を示す断面図である。この第 4 の実施の形態の第 1 の変形例の半導体パッケージ 200 は、湿度センサー 510 の代わりに制御

回路 5 3 1 を備え、透明部材 2 2 0 の代わりに調光ガラス 5 3 2 を備える点において第 4 の実施の形態と異なる。また、測定孔 5 1 1 は形成されず、ヒーター 5 1 2 は配置されない。

[0128] 制御回路 5 3 1 は、調光ガラス 5 3 2 の光学特性を制御するものである。調光ガラス 5 3 2 は、制御回路 5 3 1 の制御に従って、入射光量や波長などの光学特性を変化させるものである。

[0129] 図 3 6 は、本技術の第 4 の実施の形態の第 1 の変形例における半導体パッケージ 2 0 0 の断面図の一例である。図 3 6 は、図 3 5 の X 1 - X 2 軸に沿って、半導体パッケージ 2 0 0 を切断した際の断面図を示す。図 3 6 に例示するように、制御回路 5 3 1 は、ビアを介して調光ガラス 5 3 2 と接続されている。

[0130] なお、湿度センサー 5 1 0 およびヒーター 5 1 2 の代わりに制御回路 5 3 1 を設けているが、湿度センサー 5 1 0 およびヒーター 5 1 2 を削減せず、湿度センサー 5 1 0 等と制御回路 5 3 1 との両方を配置することもできる。言い換えれば、第 4 の実施の形態に、第 4 の実施の形態の第 1 の変形例を適用することもできる。

[0131] このように、本技術の第 4 の実施の形態の第 1 の変形例によれば、調光ガラス 5 3 2 の光学特性を制御回路 5 3 1 が制御するため、光学特性を適切な値に調整することができる。

[0132] [第 2 の変形例]

上述の第 4 の実施の形態では、湿度に応じてヒーター 5 1 2 が透明部材 2 2 0 を加熱していたが、半導体パッケージ 2 0 0 の利用態様によっては、画像データの無線送信が要求されることがある。この第 4 の実施の形態の第 2 の変形例の半導体パッケージ 2 0 0 は、無線回路を埋め込んだ点において第 4 の実施の形態と異なる。

[0133] 図 3 7 は、本技術の第 4 の実施の形態の第 2 の変形例における半導体パッケージ 2 0 0 の一構成例を示す断面図である。この第 4 の実施の形態の第 2 の変形例の半導体パッケージ 2 0 0 は、湿度センサー 5 1 0 の代わりに無線

回路 5 4 1 を備える点において第 4 の実施の形態と異なる。また、測定孔 5 1 1 は形成されず、ヒーター 5 1 2 は配置されない。

[0134] 図 3 8 は、本技術の第 4 の実施の形態の第 2 の変形例における半導体パッケージ 2 0 0 の断面図の一例である。図 3 8 は、図 3 7 の X 1 - X 2 軸に沿って、半導体パッケージ 2 0 0 を切断した際の断面図を示す。図 3 8 に例示するように、再配線層 2 3 0 内にアンテナ 5 4 2 が形成され、無線回路 5 4 1 と接続される。

[0135] 無線回路 5 4 1 は、アンテナ 5 4 2 を介して無線通信を行う。例えば、無線回路 5 4 1 は、画像データを無線送信する。なお、無線回路 5 4 1 は、無線により外部からデータを受信することもできる。

[0136] なお、湿度センサー 5 1 0 およびヒーター 5 1 2 の代わりに無線回路 5 4 1 等を設けているが、湿度センサー 5 1 0 およびヒーター 5 1 2 を削減せず、湿度センサー 5 1 0 等と無線回路 5 4 1 等との両方を配置することもできる。言い換えれば、第 4 の実施の形態に、第 4 の実施の形態の第 2 の変形例を適用することもできる。また、第 4 の実施の形態の第 2 の変形例に、第 4 の実施の形態の第 1 の変形例を適用することもできる。

[0137] このように、本技術の第 4 の実施の形態の第 2 の変形例によれば、無線回路 5 4 1 およびアンテナ 5 4 2 を設けることにより、無線通信を行うことができる。

[0138] < 5. 第 5 の実施の形態 >

上述の第 1 の実施の形態では、透明部材 2 2 0 の周囲に埋め込み回路 2 1 1 および 2 1 2 を埋め込んでいたが、これらの回路が動作する際に発熱し、放熱量が不足すると、その温度上昇を抑制することが困難である。この第 5 の実施の形態の半導体パッケージ 2 0 0 は、埋め込み回路 2 1 1 および 2 1 2 で生じた熱を外部に放熱する放熱部材をさらに設けた点において第 1 の実施の形態と異なる。

[0139] 図 3 9 は、本技術の第 5 の実施の形態における半導体パッケージ 2 0 0 の一構成例を示す断面図である。この第 5 の実施の形態の半導体パッケージ 2

00は、コンポジット材610と、再配線層230と、外部端子251とを備える。

[0140] コンポジット材610は、透明部材220と埋め込み樹脂611とを結合した部材である。また、透明部材220の下部には固体撮像素子240が設けられ、埋め込み樹脂611は、透明部材220および固体撮像素子240の周囲に形成される。

[0141] この埋め込み樹脂611のうち、固体撮像素子240の周囲の回路層613には、埋め込み回路211および212が埋め込まれる。また、埋め込み樹脂611のうち、透明部材220の周囲の放熱層612には、放熱部材614が埋め込まれる。

[0142] また、コンポジット材610の下部には、再配線層230が形成され、再配線層230の下部に所定数の外部端子251が搭載される。

[0143] 放熱部材614は、埋め込み回路211および212で発生した熱を放熱するものである。この放熱部材614は、埋め込み樹脂611において、埋め込み回路211や212から、半導体パッケージ200の上面へ貫通して形成される。放熱部材614として、銅などの熱伝導率の良好な金属が用いられる。

[0144] 図40は、本技術の第5の実施の形態における半導体パッケージ200の上面図の一例である。同図に例示するように、埋め込み樹脂210において、透明部材220の周囲に矩形の放熱部材614が形成される。この放熱部材614の放熱により、埋め込み回路211および212の動作時の温度上昇を抑制することができる。

[0145] 図41は、本技術の第5の実施の形態における支持基板701の剥離までの半導体パッケージの製造工程を説明するための図である。同図におけるaは、支持基板701に透明部材220および放熱部材614を載置する工程を説明するための図である。同図におけるbは、埋め込み樹脂611を形成する工程を説明するための図である。同図におけるcは、支持基板701を剥離する工程を説明するための図である。

- [0146] 同図におけるaに例示するように、製造システムは、支持基板701に透明部材220を載置し、その周囲に放熱部材614を載置する。そして、製造システムは、同図におけるbに例示するように、透明部材220の周囲に埋め込み樹脂210を形成し、放熱部材614を埋め込む。続いて、製造システムは、同図におけるcに例示するように、支持基板701を剥離する。
- [0147] 図42は、本技術の第5の実施の形態における再配線層230の形成までの半導体パッケージ200の製造工程を説明するための図である。同図におけるaは、埋め込み回路211および212と固体撮像素子240とを接着する工程を説明するための図である。同図におけるbは、埋め込み樹脂611を形成する工程を説明するための図である。同図におけるcは、再配線層230を形成する工程を説明するための図である。
- [0148] 同図におけるaに例示するように、製造システムは、埋め込み回路211および212と固体撮像素子240とのそれぞれの端子側を下側にして、それらをコンポジット材に接着する。固体撮像素子240のフィルタ表面は、カバー241により覆われている。放熱部材614と埋め込み回路211および212とは、熱伝導率の良い材料により接着することが望ましい。
- [0149] そして、同図におけるbに例示するように、製造システムは、固体撮像素子240の周囲に埋め込み樹脂611を形成して、埋め込み回路211および212を埋め込む。続いて、同図におけるcに例示するように再配線層230を形成し、グラインディングにより端子を露出させる。
- [0150] そして、製造システムは、外部端子251を載置して図39に例示した構造の半導体パッケージ200を製造する。
- [0151] なお、製造システムは、支持基板701を剥離してから固体撮像素子240等を接着しているが、この製造方法に限定されない。プロセス上、反りが問題になる場合には、支持基板701を付けたまま、固体撮像素子240等を接着することもできる。
- [0152] このように、本技術の第5の実施の形態によれば、埋め込み回路211および212で生じた熱を放熱する放熱部材614を埋め込むことにより、埋

め込み回路 2 1 1 および 2 1 2 の動作時の温度上昇を抑制することができる。

[0153] [第 1 の変形例]

上述の第 5 の実施の形態では、透明部材 2 2 0 を支持基板 7 0 1 に載置し、その周囲に放熱部材 6 1 4 を載置していたが、この製造方法では、半導体パッケージ 2 0 0 の製造リードタイムの短縮や、コストダウンが困難である。この第 5 の実施の形態の第 1 の変形例の製造方法は、透明部材 2 2 0 および放熱部材 6 1 4 を載置する工程を簡易化した点において第 5 の実施の形態と異なる。

[0154] 図 4 3 は、本技術の第 5 の実施の形態の第 1 の変形例における透明部材 2 2 0 および放熱部材 6 1 4 の製造工程を説明するための図である。同図に例示するように、製造システムは、円形のガラス搭載ウエハー 7 0 5 を用意する。このガラス搭載ウエハー 7 0 5 は、複数のチップ領域に分割されている。同図における点線の領域のうち、矩形の周囲の実線で囲まれた領域が、チップ領域に該当する。チップ領域のそれぞれには、透明部材 2 2 0 と、その周囲に形成された放熱部材 6 1 4 とが設けられる。

[0155] 製造システムは、ダイシングラインに沿ってガラス搭載ウエハー 7 0 5 を個片化する。これにより、チップごとに、透明部材 2 2 0 および放熱部材 6 1 4 が設けられる。ダイシング以降の工程は、第 5 の実施の形態と同様である。

[0156] このように、本技術の第 5 の実施の形態の第 1 の変形例では、ガラス搭載ウエハー 7 0 5 を個片化することにより、チップごとに透明部材 2 2 0 および放熱部材 6 1 4 を設けるため、製造工程を簡易化することができる。

[0157] [第 2 の変形例]

上述の第 5 の実施の形態では、固体撮像素子 2 4 0 の像面側をコンポジット材 6 1 0 に接着していたが、固体撮像素子 2 4 0 と透明部材 2 2 0 との間に空間を形成することが望ましい。この第 5 の実施の形態の第 2 の変形例の半導体パッケージ 2 0 0 は、樹脂ダムを設けて、固体撮像素子 2 4 0 と透明

部材 2 2 0 との間に空間を形成した点において第 5 の実施の形態と異なる。

[0158] 図 4 4 は、本技術の第 5 の実施の形態の第 2 の変形例における半導体パッケージ 2 0 0 の一構成例を示す断面図である。この第 5 の実施の形態の第 2 の変形例の半導体パッケージ 2 0 0 は、樹脂ダム 6 2 0 をさらに備える点において第 5 の実施の形態と異なる。

[0159] 樹脂ダム 6 2 0 は、固体撮像素子の画素アレイ部の周囲と透明部材 2 2 0 との間に形成される樹脂である。

[0160] 図 4 5 は、本技術の第 5 の実施の形態の第 2 の変形例における固体撮像素子 2 4 0 と埋め込み回路 2 1 1 および 2 1 2 との搭載までの半導体パッケージ 2 0 0 の製造工程を説明するための図である。同図における a は、紫外線硬化性樹脂を塗布する工程を説明するための図である。同図における b は、樹脂ダム 6 2 0 を形成する工程を説明するための図である。同図における c は、固体撮像素子 2 4 0 と埋め込み回路 2 1 1 および 2 1 2 とを搭載する工程を説明するための図である。

[0161] 同図における a に例示するように、製造システムは、放熱部材 6 1 4 を埋め込んだコンポジット材 6 1 0 の表面に紫外線硬化性樹脂などを塗布する。そして、製造システムは、マスクを用いて、紫外線硬化性樹脂のうち樹脂ダム 6 2 0 として残したい部分のみに紫外線を照射して硬化させ、残りを現像液により除去して樹脂ダム 6 2 0 を形成する。続いて、製造システムは、同図における c に例示するように、固体撮像素子 2 4 0 と埋め込み回路 2 1 1 および 2 1 2 とを搭載する。

[0162] 図 4 6 は、本技術の第 5 の実施の形態の第 2 の変形例における再配線層 2 3 0 を形成する工程を説明するための図である。同図に例示するように、製造システムは、再配線層 2 3 0 を形成し、グラインディングにより端子を露出させる。そして、製造システムは、外部端子 2 5 1 を載置して図 3 9 に例示した構造の半導体パッケージ 2 0 0 を製造する。

[0163] このように、本技術の第 5 の実施の形態の第 2 の変形例によれば、固体撮像素子 2 4 0 と透明部材 2 2 0 との間に樹脂ダム 6 2 0 を配置することによ

り、固体撮像素子 240 と透明部材 220 との間に空間を設けることができる。

[0164] [第 3 の変形例]

上述の第 5 の実施の形態の第 2 の変形例では、固体撮像素子 240 と透明部材 220 との間に樹脂ダム 620 を配置していた。しかし、この構成では、硬化前の樹脂ダム 620 が液状であるため、固体撮像素子 240 の位置が規定位置からずれるおそれがある。この現象は、チップシフトとも呼ばれる。この第 5 の実施の形態の第 3 の変形例の半導体パッケージ 200 は、バンパによる接続によってチップシフトを防止した点において第 5 の実施の形態の第 2 の変形例と異なる。

[0165] 図 47 は、本技術の第 5 の実施の形態の第 3 の変形例における半導体パッケージ 200 の一構成例を示す断面図である。この第 5 の実施の形態の第 3 の変形例の半導体パッケージ 200 は、バンパ 621 がさらに設けられる点において第 5 の実施の形態の第 2 の変形例と異なる。

[0166] バンパ 621 は、固体撮像素子 240 において、画素アレイ部の周囲に配置される。このバンパ 621 を介して固体撮像素子 240 と透明部材 220 とが接続される。これにより、固体撮像素子 240 の位置が固定され、チップシフトを防止することができる。

[0167] 図 48 は、本技術の第 5 の実施の形態の第 3 の変形例における固体撮像素子 240 と埋め込み回路 211 および 212 との搭載までの半導体パッケージ 200 の製造工程を説明するための図である。同図における a は、紫外線硬化性樹脂を塗布する工程を説明するための図である。同図における b は、バンパ 621 および樹脂ダム 620 を形成する工程を説明するための図である。同図における c は、固体撮像素子 240 と埋め込み回路 211 および 212 とを搭載する工程を説明するための図である。

[0168] 同図における a に例示するように、製造システムは、放熱部材 614 を埋め込んだコンポジット材 610 の表面に紫外線硬化性樹脂などを塗布する。そして、製造システムは、マスクを用いて、紫外線硬化性樹脂のうち樹脂ダ

ム 6 2 0 として残したい部分のみに紫外線を照射して硬化させ、残りを現像液により除去して樹脂ダム 6 2 0 を形成する。また、製造システムは、樹脂ダム 6 2 0 の内側に所定数のバンプ 6 2 1 を設ける。続いて、製造システムは、同図における c に例示するように、固体撮像素子 2 4 0 と埋め込み回路 2 1 1 および 2 1 2 とを搭載する。固体撮像素子 2 4 0 は、バンプ 6 2 1 を介して透明部材 2 2 0 と接続される。

[0169] 図 4 9 は、本技術の第 5 の実施の形態の第 3 の変形例における再配線層 2 3 0 を形成する工程を説明するための図である。同図に例示するように、製造システムは、再配線層 2 3 0 を形成し、グラインディングにより端子を露出させる。そして、製造システムは、外部端子 2 5 1 を載置して図 3 9 に例示した構造の半導体パッケージ 2 0 0 を製造する。

[0170] なお、第 5 の実施の形態と、その第 1 乃至第 3 の変形例とのそれぞれにおいて、固体撮像素子 2 4 0 は、半導体パッケージ 2 0 0 の中央に配置されているが、この構成に限定されない。後述するように、固体撮像素子 2 4 0 を、半導体パッケージ 2 0 0 の中央からずれた位置に配置することもできる。また、コンポジット材 6 1 0 には、固体撮像素子 2 4 0 自身が生じた熱を上面への放熱経路を通じて移動させるために、再配線層 2 3 0 を利用した熱経路を持つ構造としてもよい。この構造を実現するには、例えば、再配線層 2 3 0 から半導体パッケージ 2 0 0 の上面まで、埋め込み樹脂 6 1 1 を貫通する金属等の放熱部材をさらに配置すればよい。

[0171] このように、本技術の第 5 の実施の形態の第 3 の変形例によれば、バンプ 6 2 1 を介して固体撮像素子 2 4 0 と透明部材 2 2 0 とを接続することにより、固体撮像素子 2 4 0 の位置ずれ（言い換えれば、チップシフト）を防止することができる。

[0172] [第 4 の変形例]

上述の第 5 の実施の形態では、Z 方向から見て、透明部材 2 2 0 の周囲に、外周が矩形の放熱部材 6 1 4 を形成していたが、放熱部材 6 1 4 の形状は、柱状であってもよい。この第 5 の実施の形態の第 4 の変形例は、柱状の放

熱部材 614 を配置した点において第 5 の実施の形態と異なる。

[0173] 図 50 は、本技術の第 5 の実施の形態の第 4 の変形例における半導体パッケージ 200 の一構成例を示す断面図である。この第 5 の実施の形態の第 4 の変形例の半導体パッケージ 200 は、放熱部材 614 の形状が、Z 方向に沿って延びる柱状（例えば、円柱状）である点において第 5 の実施の形態と異なる。また、固体撮像素子 240 は、半導体パッケージ 200 の中央からずれた位置に配置されている。

[0174] 図 51 は、本技術の第 5 の実施の形態の第 5 の変形例における半導体パッケージ 200 の一構成例を示す断面図である。同図に例示するように、放熱部材 614 を円柱状とした場合には、Z 方向から見て放熱部材 614 の形状は、円状となる。

[0175] このように、本技術の第 5 の実施の形態の第 4 の変形例によれば、柱状の放熱部材 614 を埋め込むことにより、埋め込み回路 211 および 212 の動作時の温度上昇を抑制することができる。

[0176] <6. 移動体への応用例>

本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット等のいずれかの種類の移動体に搭載される装置として実現されてもよい。

[0177] 図 52 は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システムの概略的な構成例を示すブロック図である。

[0178] 車両制御システム 12000 は、通信ネットワーク 12001 を介して接続された複数の電子制御ユニットを備える。図 52 に示した例では、車両制御システム 12000 は、駆動系制御ユニット 12010、ボディ系制御ユニット 12020、車外情報検出ユニット 12030、車内情報検出ユニット 12040、及び統合制御ユニット 12050 を備える。また、統合制御ユニット 12050 の機能構成として、マイクロコンピュータ 12051、

音声画像出力部 12052、及び車載ネットワーク I/F (interface) 12053 が図示されている。

[0179] 駆動系制御ユニット 12010 は、各種プログラムにしたがって車両の駆動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット 12010 は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。

[0180] ボディ系制御ユニット 12020 は、各種プログラムにしたがって車体に装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット 12020 は、キーレスエントリシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウinker又はフォグラмп等の各種ランプの制御装置として機能する。この場合、ボディ系制御ユニット 12020 には、鍵を代替する携帯機から発信される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット 12020 は、これらの電波又は信号の入力を受け付け、車両のドアロック装置、パワーウィンドウ装置、ランプ等を制御する。

[0181] 車外情報検出ユニット 12030 は、車両制御システム 12000 を搭載した車両の外部の情報を検出する。例えば、車外情報検出ユニット 12030 には、撮像部 12031 が接続される。車外情報検出ユニット 12030 は、撮像部 12031 に車外の画像を撮像させるとともに、撮像された画像を受信する。車外情報検出ユニット 12030 は、受信した画像に基づいて、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距離検出処理を行ってもよい。

[0182] 撮像部 12031 は、光を受光し、その光の受光量に応じた電気信号を出力する光センサである。撮像部 12031 は、電気信号を画像として出力することもできるし、測距の情報として出力することもできる。また、撮像部 12031 が受光する光は、可視光であっても良いし、赤外線等の非可視光

であっても良い。

- [0183] 車内情報検出ユニット１２０４０は、車内の情報を検出する。車内情報検出ユニット１２０４０には、例えば、運転者の状態を検出する運転者状態検出部１２０４１が接続される。運転者状態検出部１２０４１は、例えば運転者を撮像するカメラを含み、車内情報検出ユニット１２０４０は、運転者状態検出部１２０４１から入力される検出情報に基づいて、運転者の疲労度合い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。
- [0184] マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０又は車内情報検出ユニット１２０４０で取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニット１２０１０に対して制御指令を出力することができる。例えば、マイクロコンピュータ１２０５１は、車両の衝突回避あるいは衝撃緩和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両のレーン逸脱警告等を含むＡＤＡＳ(Advanced Driver Assistance System)の機能実現を目的とした協調制御を行うことができる。
- [0185] また、マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０又は車内情報検出ユニット１２０４０で取得される車両の周囲の情報に基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御することにより、運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。
- [0186] また、マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０で取得される車外の情報に基づいて、ボディ系制御ユニット１２０２０に対して制御指令を出力することができる。例えば、マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０で検知した先行車又は対向車の位置に応じてヘッドランプを制御し、ハイビームをロービームに切り替える等の防眩を図ることを目的とした協調制御を行うことができる。
- [0187] 音声画像出力部１２０５２は、車両の搭乗者又は車外に対して、視覚的又

は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少なくとも一方の出力信号を送信する。図52の例では、出力装置として、オーディオスピーカ12061、表示部12062及びインストルメントパネル12063が例示されている。表示部12062は、例えば、オンボードディスプレイ及びヘッドアップディスプレイの少なくとも一つを含んでもよい。

[0188] 図53は、撮像部12031の設置位置の例を示す図である。

[0189] 図53では、撮像部12031として、撮像部12101、12102、12103、12104、12105を有する。

[0190] 撮像部12101、12102、12103、12104、12105は、例えば、車両12100のフロントノーズ、サイドミラー、リアバンパ、バックドア及び車室内のフロントガラスの上部等の位置に設けられる。フロントノーズに備えられる撮像部12101及び車室内のフロントガラスの上部に備えられる撮像部12105は、主として車両12100の前方の画像を取得する。サイドミラーに備えられる撮像部12102、12103は、主として車両12100の側方の画像を取得する。リアバンパ又はバックドアに備えられる撮像部12104は、主として車両12100の後方の画像を取得する。車室内のフロントガラスの上部に備えられる撮像部12105は、主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等の検出に用いられる。

[0191] なお、図53には、撮像部12101ないし12104の撮影範囲の一例が示されている。撮像範囲12111は、フロントノーズに設けられた撮像部12101の撮像範囲を示し、撮像範囲12112、12113は、それぞれサイドミラーに設けられた撮像部12102、12103の撮像範囲を示し、撮像範囲12114は、リアバンパ又はバックドアに設けられた撮像部12104の撮像範囲を示す。例えば、撮像部12101ないし12104で撮像された画像データが重ね合わせられることにより、車両12100を上方から見た俯瞰画像が得られる。

- [0192] 撮像部 12101 ないし 12104 の少なくとも 1 つは、距離情報を取得する機能を有していてもよい。例えば、撮像部 12101 ないし 12104 の少なくとも 1 つは、複数の撮像素子からなるステレオカメラであってもよい、位相差検出用の画素を有する撮像素子であってもよい。
- [0193] 例えば、マイクロコンピュータ 12051 は、撮像部 12101 ないし 12104 から得られた距離情報を基に、撮像範囲 12111 ないし 12114 内における各立体物までの距離と、この距離の時間的变化（車両 12100 に対する相対速度）を求めることにより、特に車両 12100 の進行路上にある最も近い立体物で、車両 12100 と略同じ方向に所定の速度（例えば、0 km/h 以上）で走行する立体物を先行車として抽出することができる。さらに、マイクロコンピュータ 12051 は、先行車の手前に予め確保すべき車間距離を設定し、自動ブレーキ制御（追従停止制御も含む）や自動加速制御（追従発進制御も含む）等を行うことができる。このように運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。
- [0194] 例えば、マイクロコンピュータ 12051 は、撮像部 12101 ないし 12104 から得られた距離情報を元に、立体物に関する立体物データを、2 輪車、普通車両、大型車両、歩行者、電柱等その他の立体物に分類して抽出し、障害物の自動回避に用いることができる。例えば、マイクロコンピュータ 12051 は、車両 12100 の周辺の障害物を、車両 12100 のドライバが視認可能な障害物と視認困難な障害物とに識別する。そして、マイクロコンピュータ 12051 は、各障害物との衝突の危険度を示す衝突リスクを判断し、衝突リスクが設定値以上で衝突可能性がある状況であるときには、オーディオスピーカ 12061 や表示部 12062 を介してドライバに警報を出力することや、駆動系制御ユニット 12010 を介して強制減速や回避操舵を行うことで、衝突回避のための運転支援を行うことができる。
- [0195] 撮像部 12101 ないし 12104 の少なくとも 1 つは、赤外線を検出する赤外線カメラであってもよい。例えば、マイクロコンピュータ 12051

は、撮像部 1 2 1 0 1 ないし 1 2 1 0 4 の撮像画像中に歩行者が存在するかどうかを判定することで歩行者を認識することができる。かかる歩行者の認識は、例えば赤外線カメラとしての撮像部 1 2 1 0 1 ないし 1 2 1 0 4 の撮像画像における特徴点を抽出する手順と、物体の輪郭を示す一連の特徴点にパターンマッチング処理を行って歩行者か否かを判別する手順によって行われる。マイクロコンピュータ 1 2 0 5 1 が、撮像部 1 2 1 0 1 ないし 1 2 1 0 4 の撮像画像中に歩行者が存在すると判定し、歩行者を認識すると、音声画像出力部 1 2 0 5 2 は、当該認識された歩行者に強調のための方形輪郭線を重畳表示するように、表示部 1 2 0 6 2 を制御する。また、音声画像出力部 1 2 0 5 2 は、歩行者を示すアイコン等を所望の位置に表示するように表示部 1 2 0 6 2 を制御してもよい。

[0196] 以上、本開示に係る技術が適用され得る車両制御システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、例えば、撮像部 1 2 0 3 1 に適用され得る。具体的には、図 1 の電子装置 1 0 0 は、撮像部 1 2 0 3 1 に適用することができる。撮像部 1 2 0 3 1 に本開示に係る技術を適用することにより、撮像部 1 2 0 3 1 のサイズの増大を抑制しつつ、回路の追加により高機能化することができる。

[0197] なお、上述の実施の形態は本技術を具現化するための一例を示したものであり、実施の形態における事項と、特許請求の範囲における発明特定事項とはそれぞれ対応関係を有する。同様に、特許請求の範囲における発明特定事項と、これと同一名称を付した本技術の実施の形態における事項とはそれぞれ対応関係を有する。ただし、本技術は実施の形態に限定されるものではなく、その要旨を逸脱しない範囲において実施の形態に種々の変形を施すことにより具現化することができる。

[0198] なお、本明細書に記載された効果はあくまで例示であって、限定されるものではなく、また、他の効果があってもよい。

[0199] なお、本技術は以下のような構成もとることができる。

(1) 透明部材と、

前記透明部材の周囲に形成された埋め込み樹脂と、
前記埋め込み樹脂に埋め込まれた埋め込み回路と、
前記透明部材を透過した光を光電変換して画像データを生成する固体撮像素子と
を具備する半導体パッケージ。

(2) 前記埋め込み回路と前記固体撮像素子とを接続する信号線が配線された再配線層をさらに具備する前記(1)記載の半導体パッケージ。

(3) ファンアウト領域に配置された外部端子をさらに具備する前記(2)記載の半導体パッケージ。

(4) ファンアウト領域とファンイン領域とに配置された外部端子をさらに具備する前記(2)記載の半導体パッケージ。

(5) 前記透明部材に対応する領域に開口部が開口され、前記埋め込み樹脂に積層されたフレームをさらに具備する前記(2)から(4)のいずれかに記載の半導体パッケージ。

(6) 空洞が形成されたセラミック基板と、
前記セラミック基板に形成された外部端子と
をさらに具備し、

前記固体撮像素子は、前記空洞内に設けられ、ワイヤにより前記セラミック基板と接続される
前記(2)記載の半導体パッケージ。

(7) 前記空洞の湿度が所定の閾値を超えた場合には前記透明部材を加熱するヒーターをさらに具備し、

前記埋め込み回路は、前記湿度を測定して前記湿度が前記閾値を超えたか否かを検知する湿度センサーを含む
前記(6)記載の半導体パッケージ。

(8) 前記埋め込み回路は、前記透明部材の光学特性を制御する制御回路を含む

前記(6)または(7)に記載の半導体パッケージ。

(9) アンテナをさらに具備し、

前記埋め込み回路は、前記アンテナを介して無線通信を行う無線回路を含む

前記(6)から(8)のいずれかに記載の半導体パッケージ。

(10) 前記埋め込み樹脂に埋め込まれた放熱部材をさらに具備し、

前記放熱部材は、前記埋め込み回路で発生した熱を放熱する

前記(1)記載の半導体パッケージ。

(11) 前記放熱部材の形状は、柱状である

前記(10)記載の半導体パッケージ。

(12) 前記固体撮像素子の画素アレイ部の周囲と前記透明部材との間に形成された樹脂ダムをさらに具備する

前記(10)または(11)に記載の半導体パッケージ。

(13) 前記固体撮像素子は、前記透明部材と bumps を介して接続される

前記(12)記載の半導体パッケージ。

(14) 透明部材と、

前記透明部材の周囲に形成された埋め込み樹脂と、

前記埋め込み樹脂に埋め込まれた埋め込み回路と、

前記透明部材を透過した光を光電変換して画像データを生成する固体撮像素子と、

入射光を集光して前記透明部材に導く光学部と

を具備する電子装置。

(15) 透明部材と埋め込み回路とが載置された支持基板上の前記透明部材の周囲に埋め込み樹脂を形成して前記埋め込み回路を前記埋め込み樹脂に埋め込む埋め込み樹脂形成手順と、

画像データを生成する固体撮像素子を実装する実装手順と

を具備する半導体パッケージの製造方法。

(16) 前記埋め込み回路と前記固体撮像素子とを接続する信号線が配線された再配線層を形成する再配線層形成手順と、

前記固体撮像素子が実装された後に前記支持基板を剥離する剥離手順とをさらに具備する

前記（１５）記載の半導体パッケージの製造方法。

（１７）前記埋め込み回路と前記固体撮像素子とを接続する信号線が配線された再配線層を形成する再配線層形成手順と、

前記再配線層が形成された後に前記支持基板を剥離する剥離手順とをさらに具備し、

前記配置手順において、前記固体撮像素子は、前記支持基板が剥離された後に実装される

前記（１５）記載の半導体パッケージの製造方法。

（１８）透明部材と前記透明部材の周囲に形成された放熱部材とがそれぞれに形成されたウエハー上の複数のチップ領域の各々を個片化するダイシング手順をさらに具備する

前記（１５）記載の半導体パッケージの製造方法。

（１９）透明部材の周囲に埋め込み樹脂を形成して埋め込み回路を前記埋め込み樹脂に埋め込む埋め込み樹脂形成手順と、

前記透明部材および前記埋め込み樹脂からなるコンポジット材とそれぞれに信号線が形成された複数の基材と再配線層と前記透明部材を透過した光を光電変換して画像データを生成する固体撮像素子とを積層して熱圧着する積層手順と

を具備する半導体パッケージの製造方法。

符号の説明

- [0200] １００ 電子装置
- １１０ 光学部
- １２０ ＤＳＰ回路
- １３０ 表示部
- １４０ 操作部
- １５０ バス

1 6 0 フレームメモリ
1 7 0 記憶部
1 8 0 電源部
2 0 0 半導体パッケージ
2 1 0、6 1 1 埋め込み樹脂
2 1 1～2 1 3 埋め込み回路
2 2 0 透明部材
2 3 0 再配線層
2 3 1 T M V
2 4 0 固体撮像素子
2 5 1 外部端子
2 5 2、6 2 1 バンプ
2 5 3 アンダーフィル材
2 6 0 セラミック基板
2 6 1 ワイヤ
2 6 2、4 1 3 信号線
2 6 3 接着剤
2 7 0 フレーム
3 1 0～3 1 8、5 2 1～5 2 3 受動部品
4 1 0 積層基板
4 1 1、4 1 2 内蔵部品
4 2 1、4 2 2 実装部品
4 5 0、4 6 0 基材
5 1 0 温度センサー
5 1 1 測定孔
5 1 2 ヒーター
5 3 1 制御回路
5 3 2 調光ガラス

- 5 4 1 無線回路
- 5 4 2 アンテナ
- 6 1 0 コンポジット材
- 6 1 2 放熱層
- 6 1 3 回路層
- 6 1 4 放熱部材
- 6 2 0 樹脂ダム
- 7 0 1 支持基板
- 7 0 2 イメージセンサーウェハー
- 7 0 5 ガラス搭載ウェハー
- 1 2 0 3 1 撮像部

請求の範囲

- [請求項1] 透明部材と、
前記透明部材の周囲に形成された埋め込み樹脂と、
前記埋め込み樹脂に埋め込まれた埋め込み回路と、
前記透明部材を透過した光を光電変換して画像データを生成する固体撮像素子と
を具備する半導体パッケージ。
- [請求項2] 前記埋め込み回路と前記固体撮像素子とを接続する信号線が配線された再配線層をさらに具備する請求項1記載の半導体パッケージ。
- [請求項3] ファンアウト領域に配置された外部端子をさらに具備する請求項2記載の半導体パッケージ。
- [請求項4] ファンアウト領域とファンイン領域とに配置された外部端子をさらに具備する請求項2記載の半導体パッケージ。
- [請求項5] 前記透明部材に対応する領域に開口部が開口され、前記埋め込み樹脂に積層されたフレームをさらに具備する請求項2記載の半導体パッケージ。
- [請求項6] 空洞が形成されたセラミック基板と、
前記セラミック基板に形成された外部端子と
をさらに具備し、
前記固体撮像素子は、前記空洞内に設けられ、ワイヤにより前記セラミック基板と接続される
請求項2記載の半導体パッケージ。
- [請求項7] 前記空洞の湿度が所定の閾値を超えた場合には前記透明部材を加熱するヒーターをさらに具備し、
前記埋め込み回路は、前記湿度を測定して前記湿度が前記閾値を超えたか否かを検知する湿度センサーを含む
請求項6記載の半導体パッケージ。
- [請求項8] 前記埋め込み回路は、前記透明部材の光学特性を制御する制御回路

を含む

請求項 6 記載の半導体パッケージ。

[請求項9] アンテナをさらに具備し、

前記埋め込み回路は、前記アンテナを介して無線通信を行う無線回路を含む

請求項 6 記載の半導体パッケージ。

[請求項10] 前記埋め込み樹脂に埋め込まれた放熱部材をさらに具備し、

前記放熱部材は、前記埋め込み回路で発生した熱を放熱する

請求項 1 記載の半導体パッケージ。

[請求項11] 前記放熱部材の形状は、柱状である

請求項 10 記載の半導体パッケージ。

[請求項12] 前記固体撮像素子の画素アレイ部の周囲と前記透明部材との間に形成された樹脂ダムをさらに具備する

請求項 10 記載の半導体パッケージ。

[請求項13] 前記固体撮像素子は、前記透明部材と bumps を介して接続される

請求項 12 記載の半導体パッケージ。

[請求項14] 透明部材と、

前記透明部材の周囲に形成された埋め込み樹脂と、

前記埋め込み樹脂に埋め込まれた埋め込み回路と、

前記透明部材を透過した光を光電変換して画像データを生成する固体撮像素子と、

入射光を集光して前記透明部材に導く光学部と

を具備する電子装置。

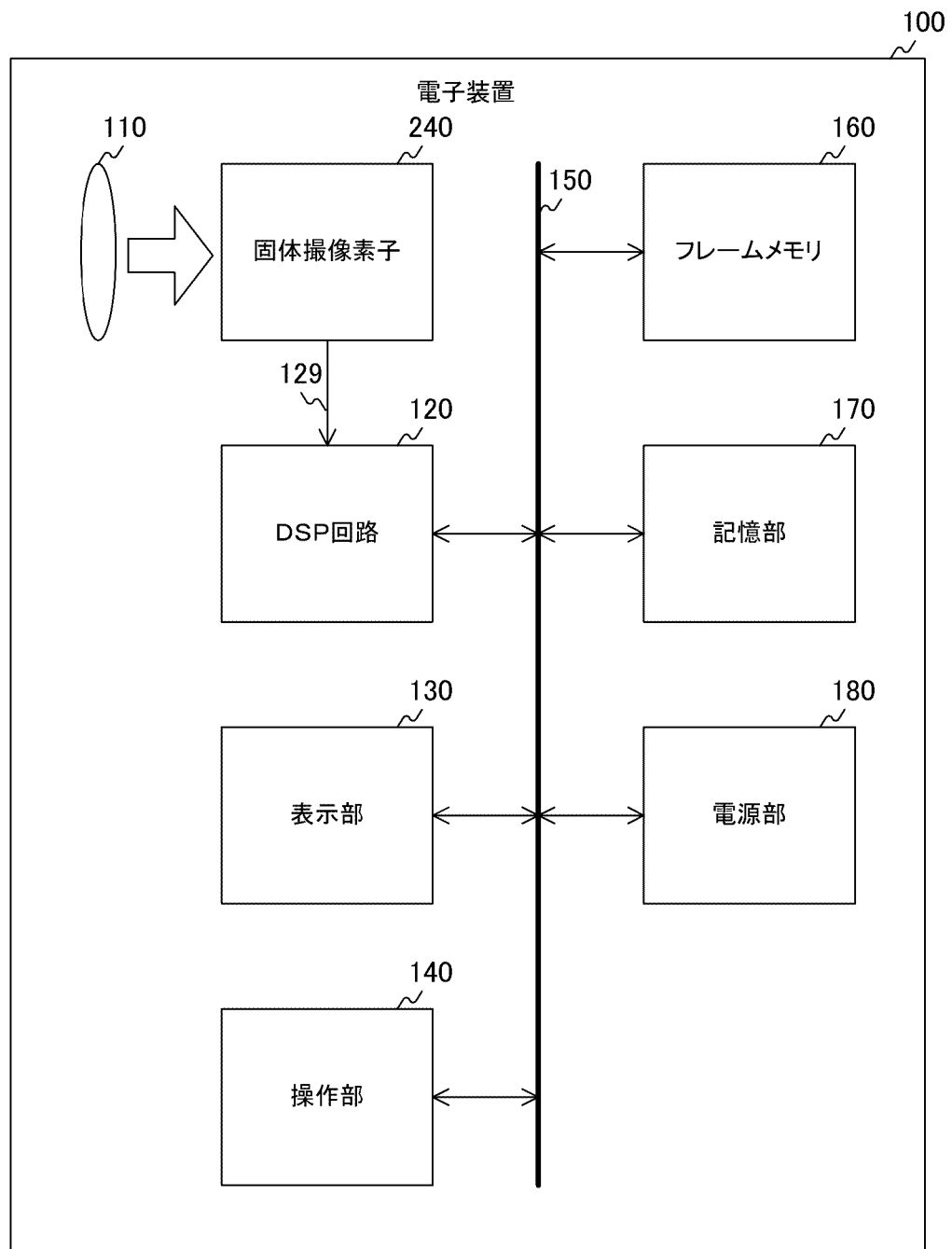
[請求項15] 透明部材と埋め込み回路とが載置された支持基板上の前記透明部材の周囲に埋め込み樹脂を形成して前記埋め込み回路を前記埋め込み樹脂に埋め込む埋め込み樹脂形成手順と、

画像データを生成する固体撮像素子を実装する実装手順と

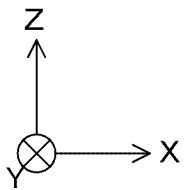
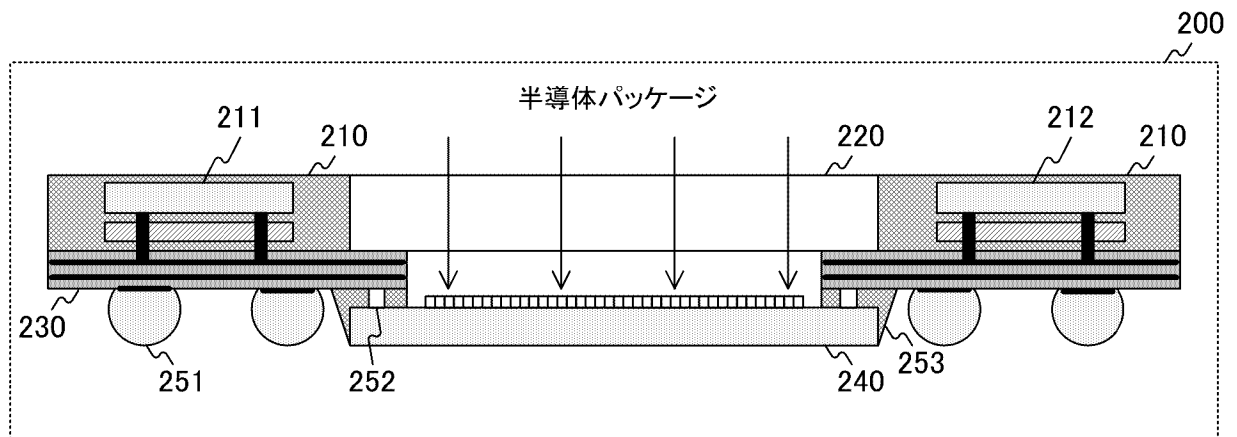
を具備する半導体パッケージの製造方法。

- [請求項16] 前記埋め込み回路と前記固体撮像素子とを接続する信号線が配線された再配線層を形成する再配線層形成手順と、
前記固体撮像素子を実装された後に前記支持基板を剥離する剥離手順と
をさらに具備する
請求項15記載の半導体パッケージの製造方法。
- [請求項17] 前記埋め込み回路と前記固体撮像素子とを接続する信号線が配線された再配線層を形成する再配線層形成手順と、
前記再配線層が形成された後に前記支持基板を剥離する剥離手順と
をさらに具備し、
前記配置手順において、前記固体撮像素子は、前記支持基板が剥離された後に実装される
請求項15記載の半導体パッケージの製造方法。
- [請求項18] 透明部材と前記透明部材の周囲に形成された放熱部材とがそれぞれに形成されたウエハー上の複数のチップ領域の各々を個片化するダイシング手順をさらに具備する
請求項15記載の半導体パッケージの製造方法。
- [請求項19] 透明部材の周囲に埋め込み樹脂を形成して埋め込み回路を前記埋め込み樹脂に埋め込む埋め込み樹脂形成手順と、
前記透明部材および前記埋め込み樹脂からなるコンポジット材とそれぞれに信号線が形成された複数の基材と再配線層と前記透明部材を透過した光を光電変換して画像データを生成する固体撮像素子とを積層して熱圧着する積層手順と
を具備する半導体パッケージの製造方法。

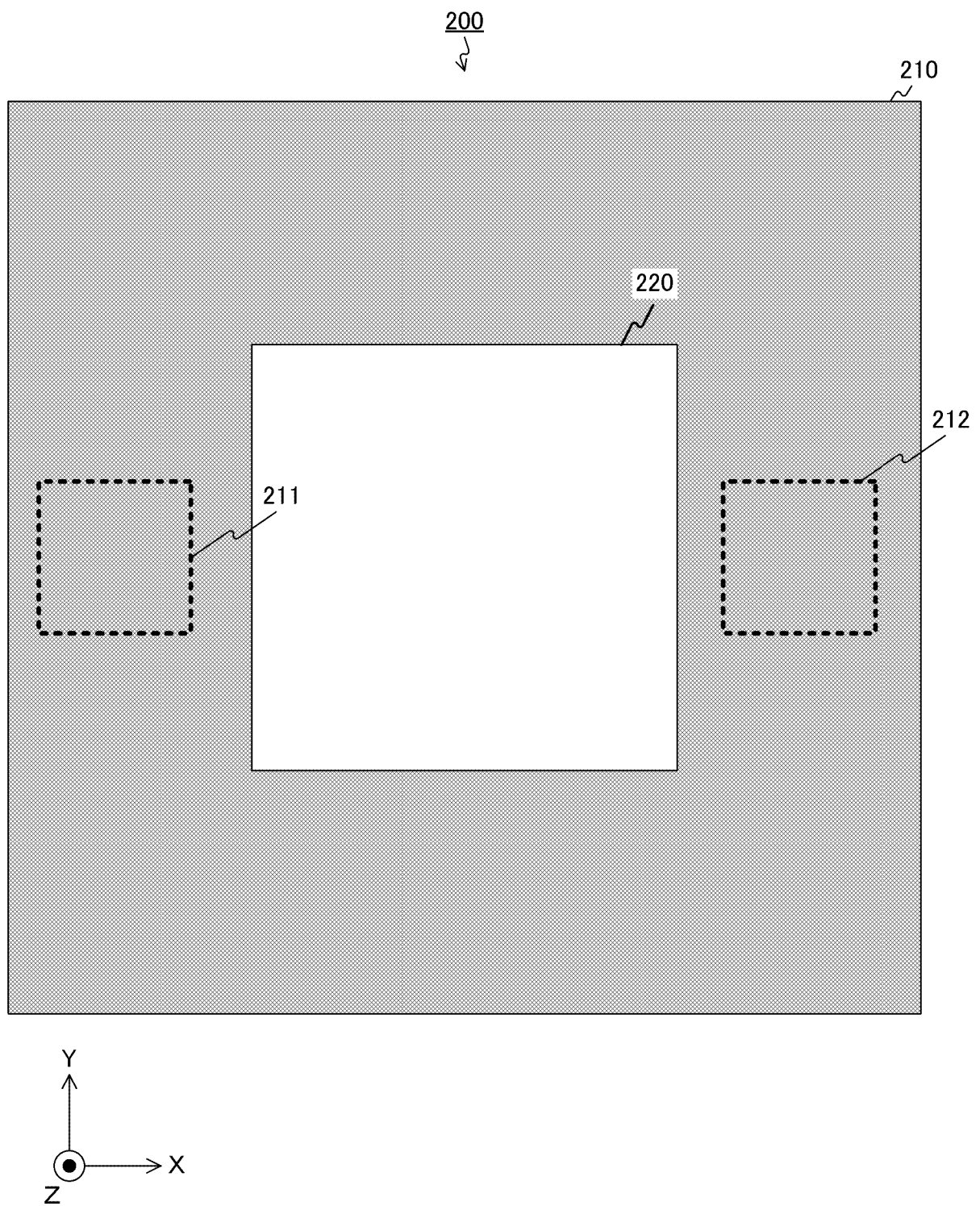
[図1]



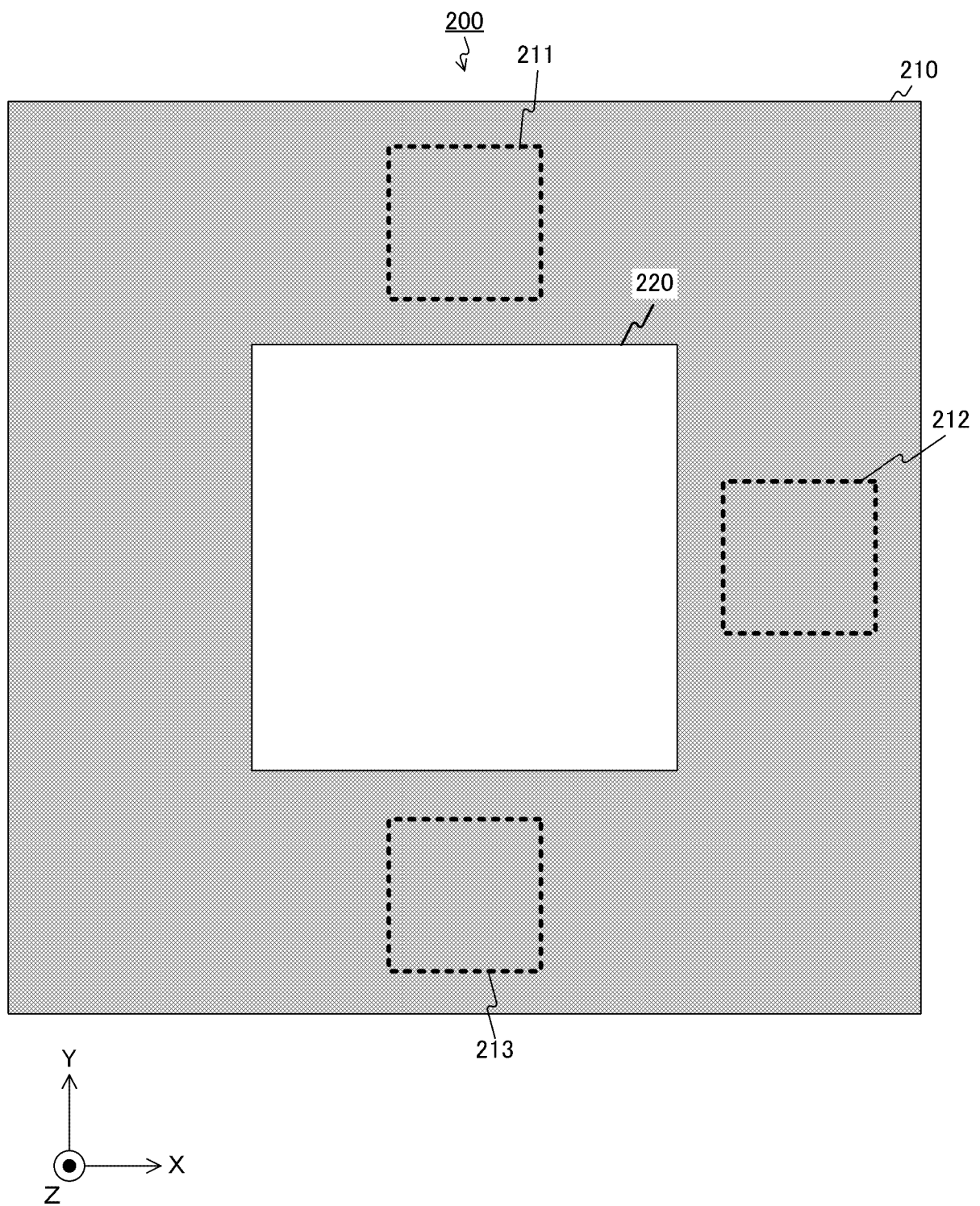
[図2]



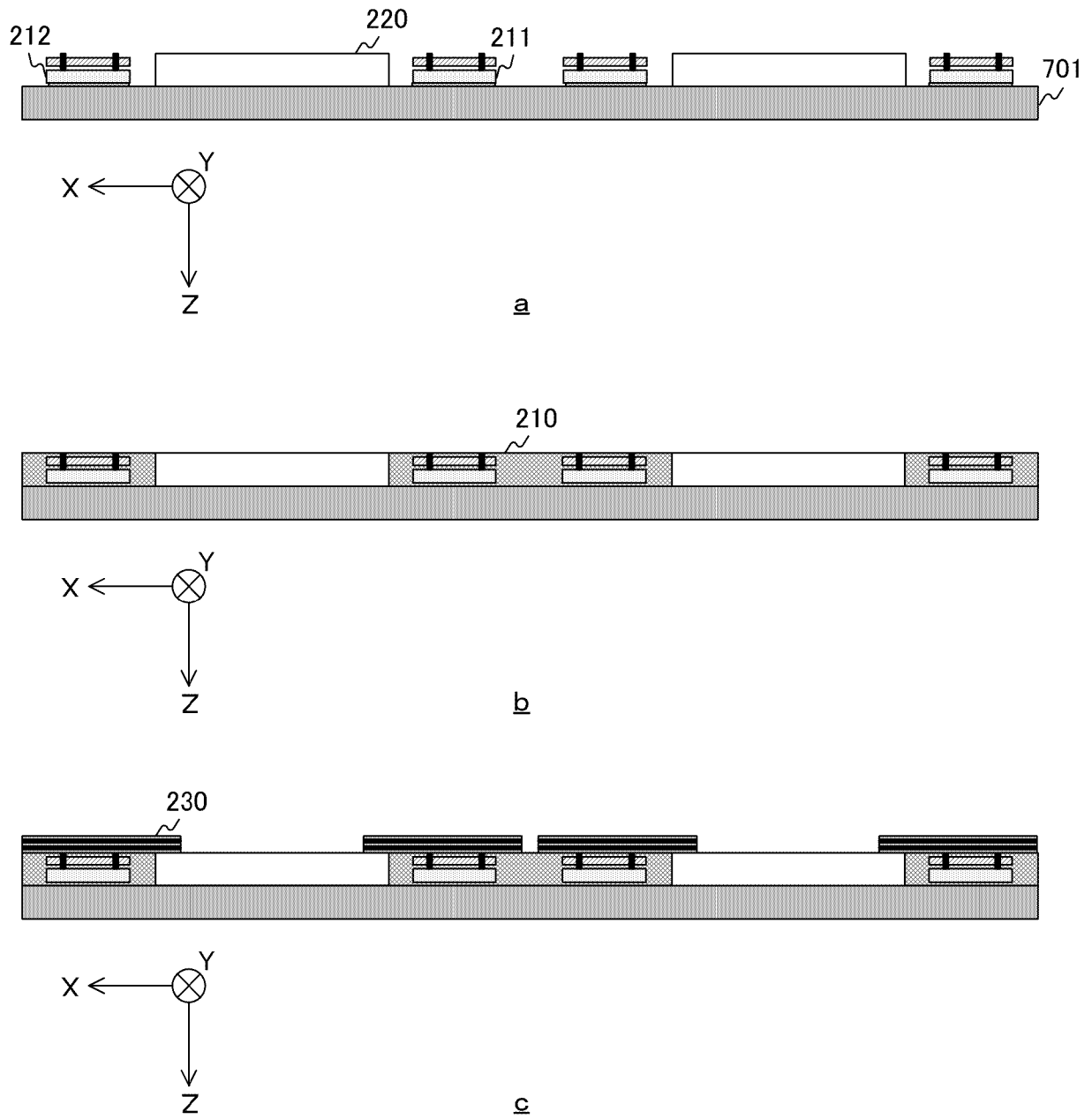
[図3]



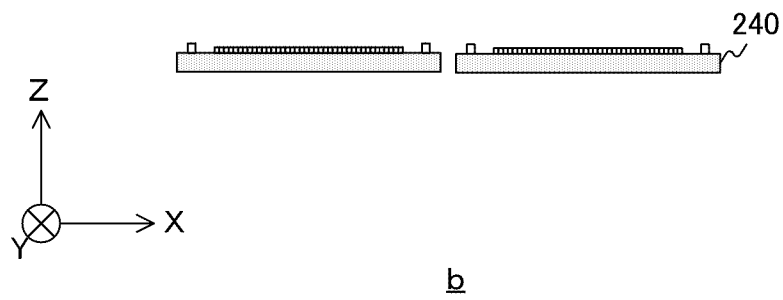
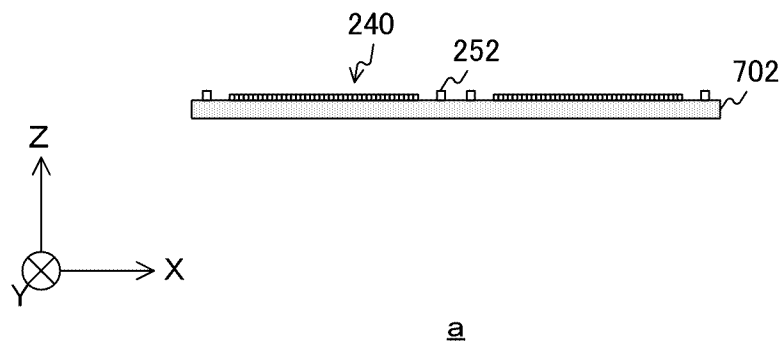
[図4]



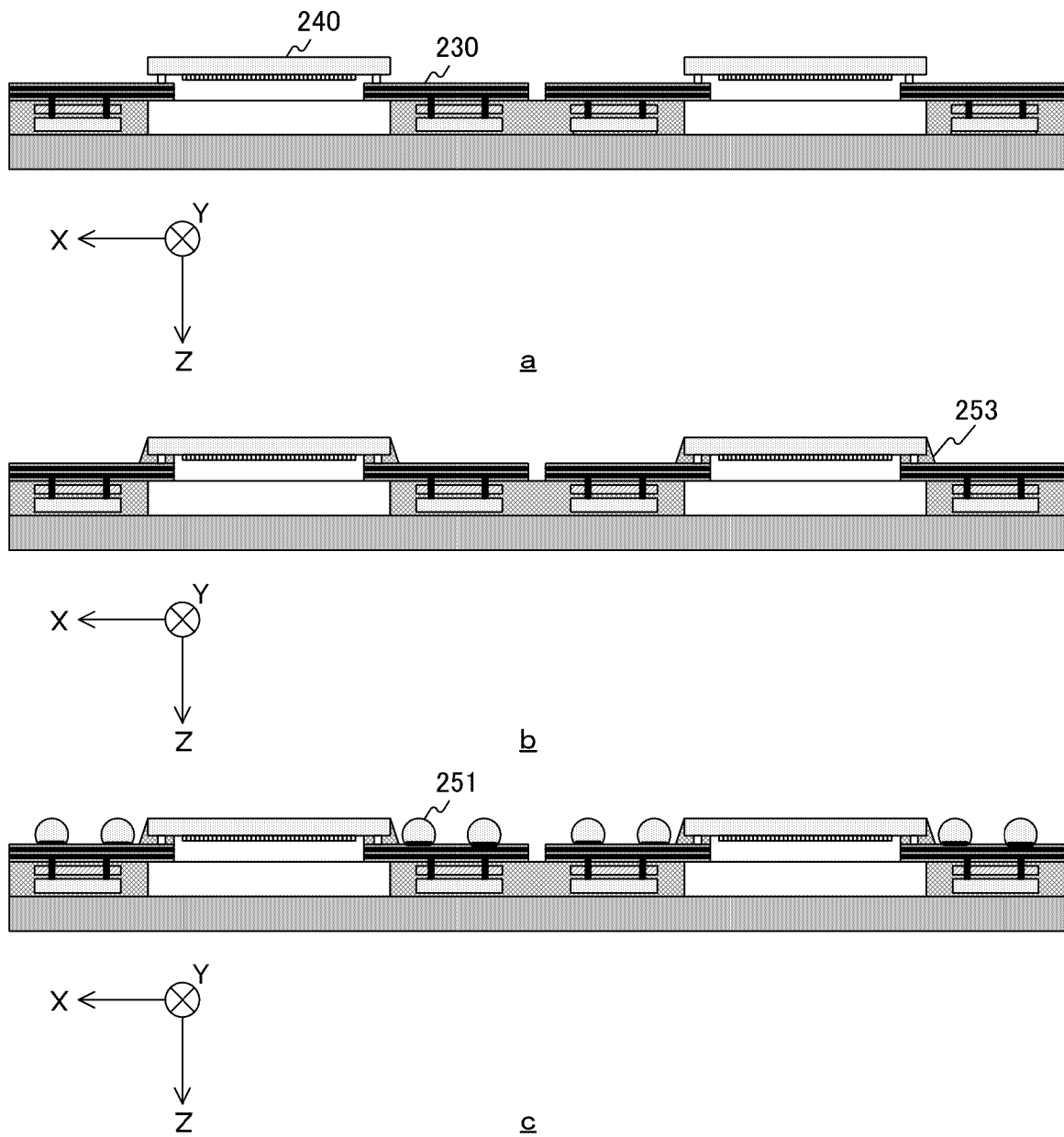
[図5]



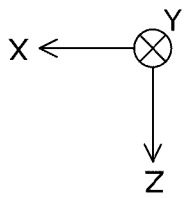
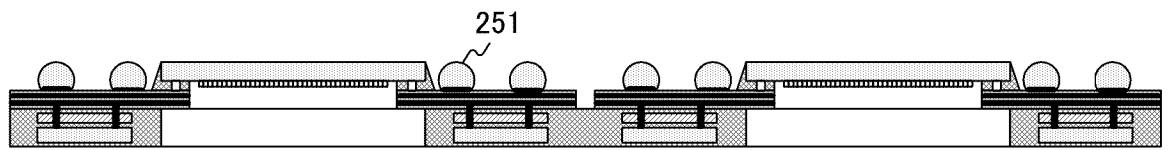
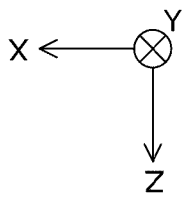
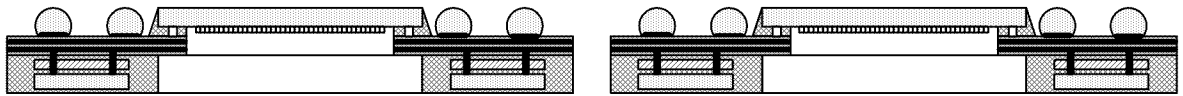
[図6]



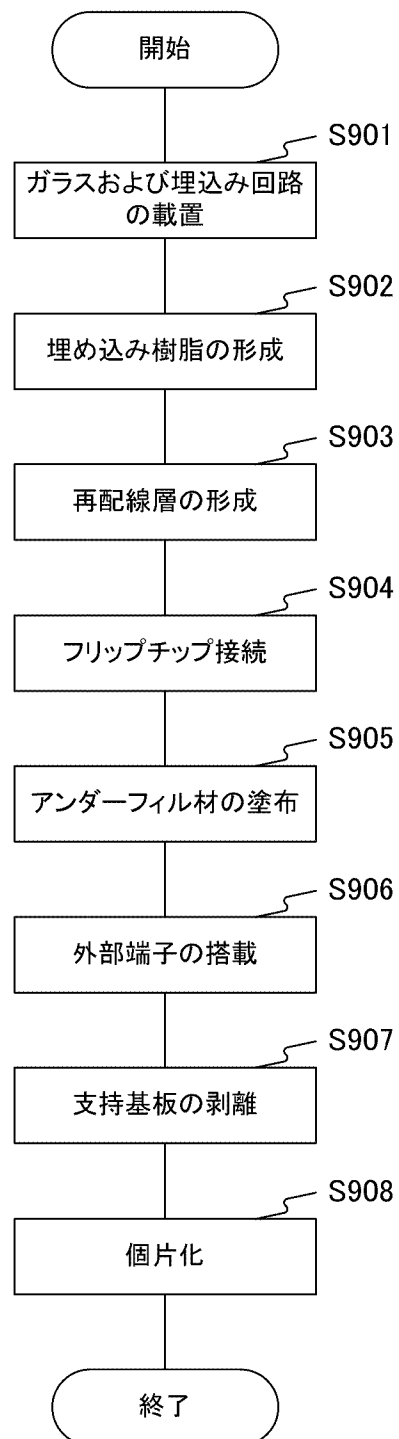
[図7]



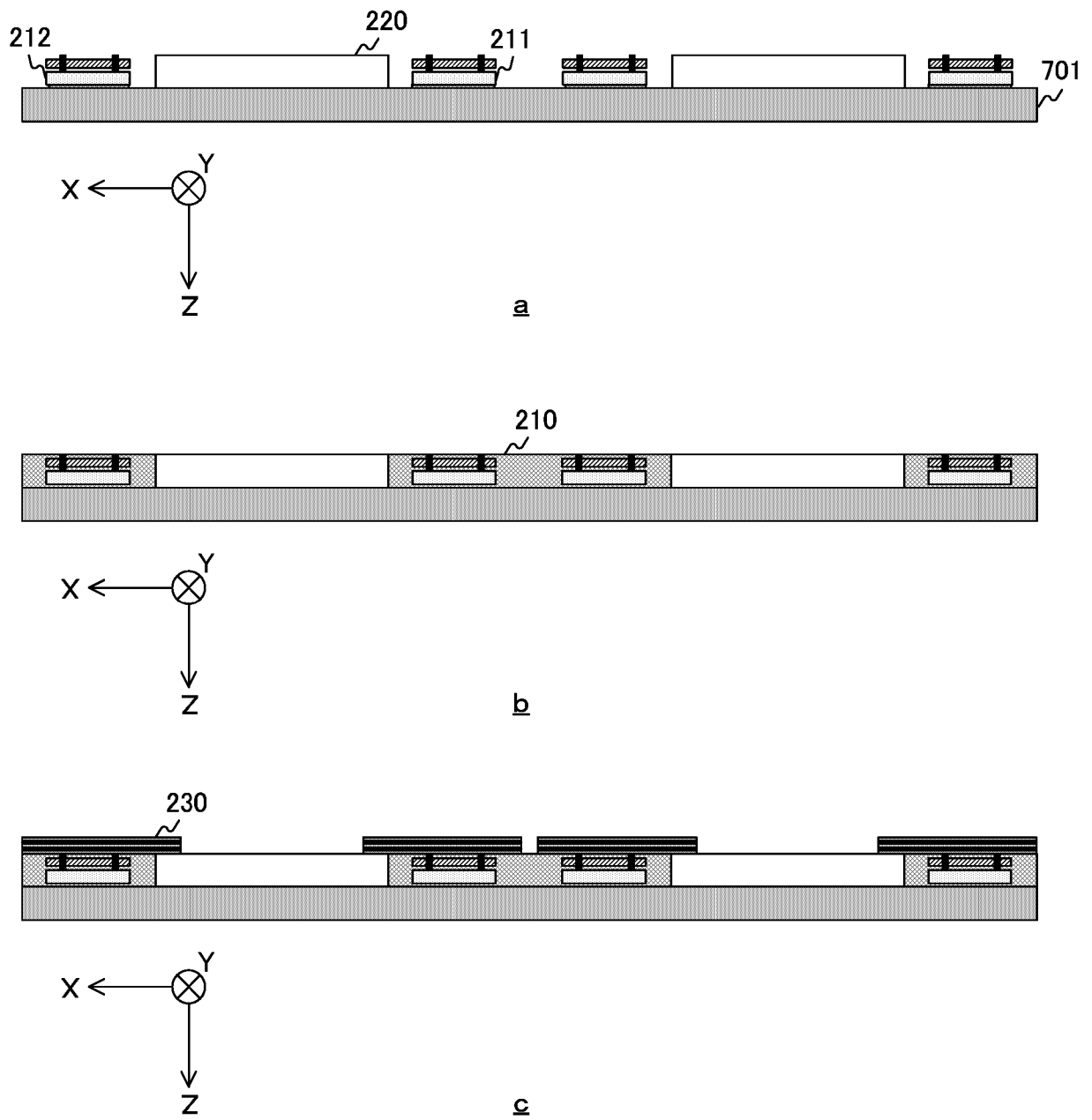
[図8]

ab

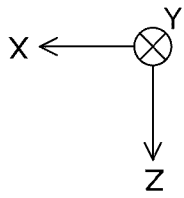
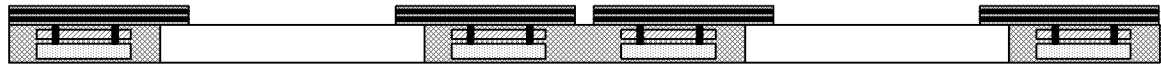
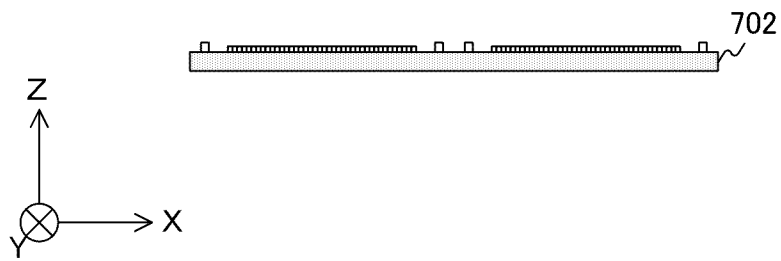
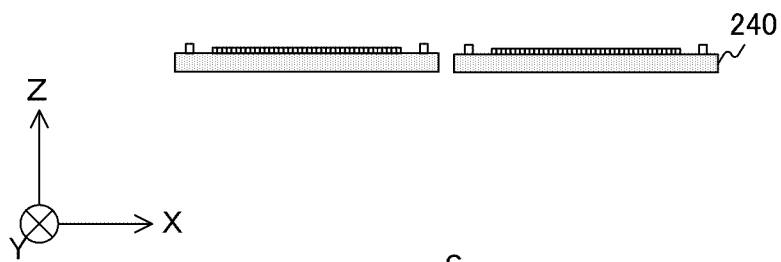
[図9]



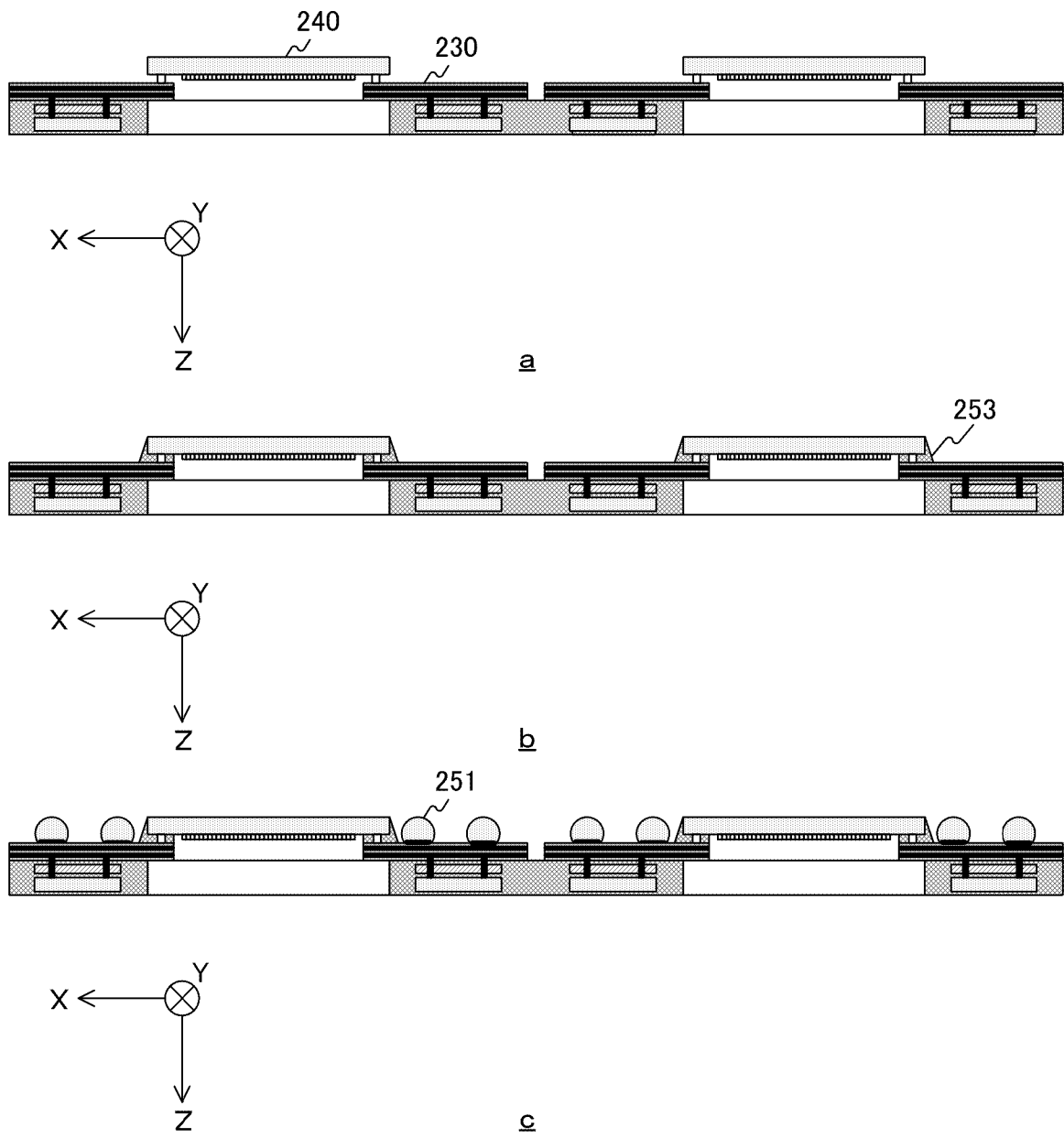
[図10]



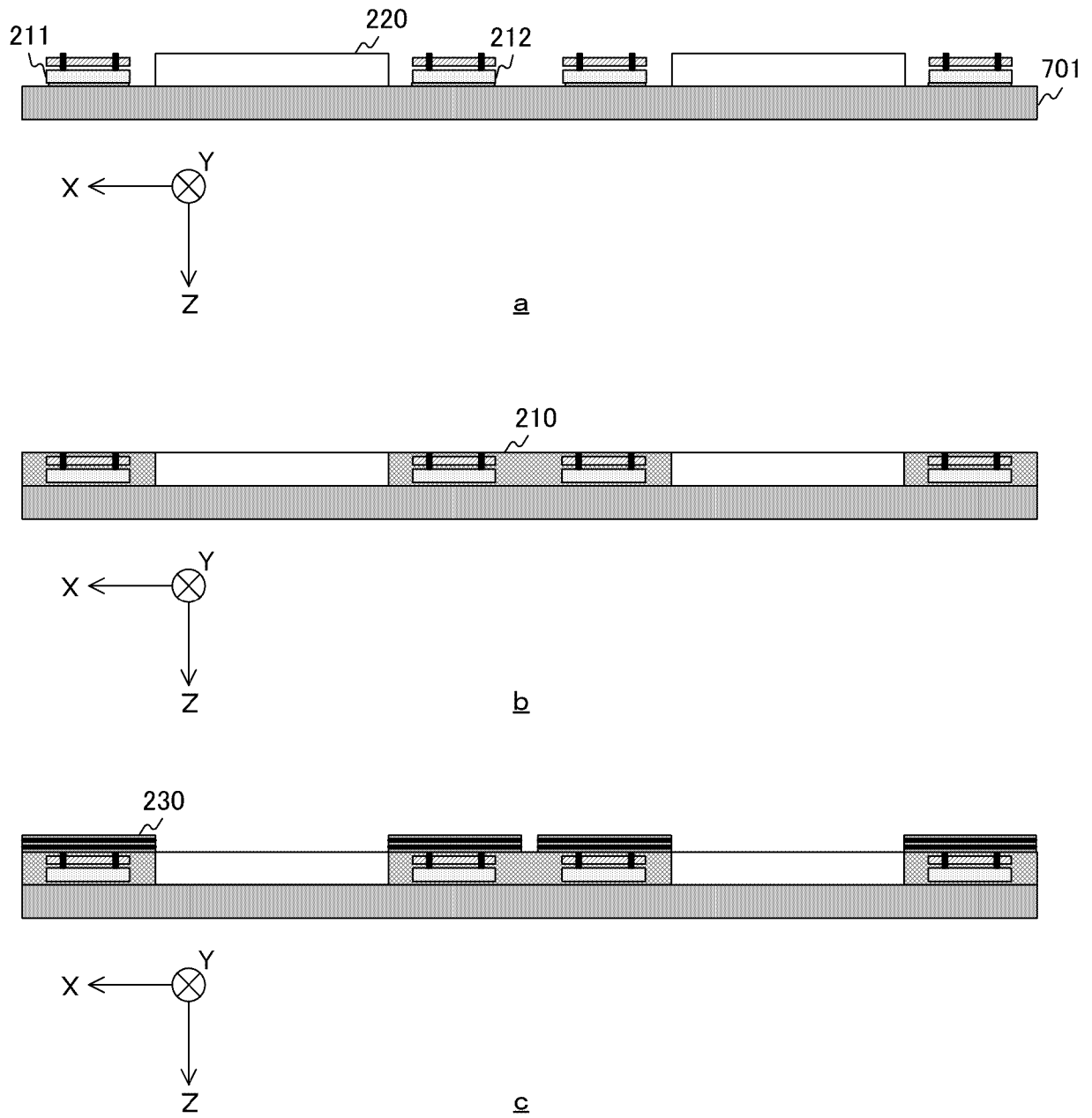
[図11]

abc

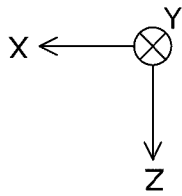
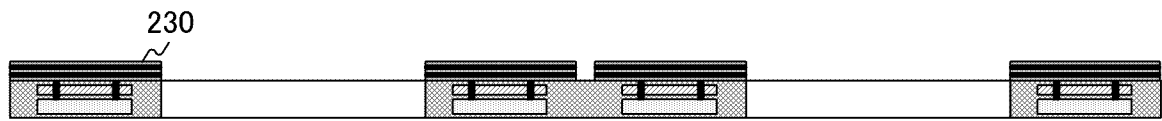
[図12]



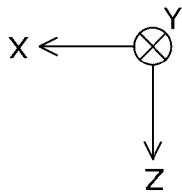
[図15]



[図16]

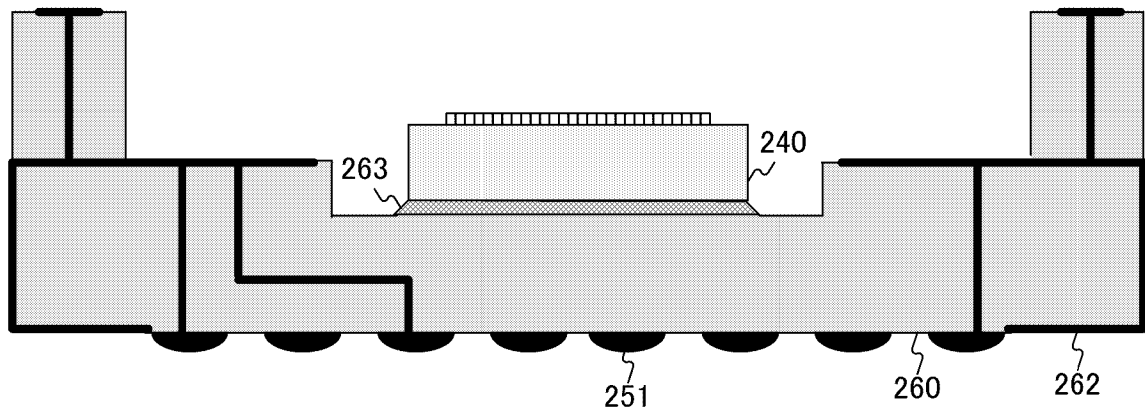
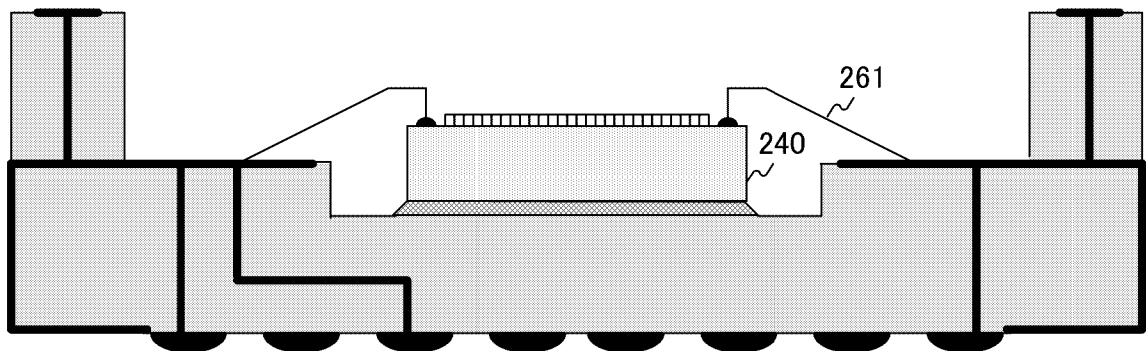


a

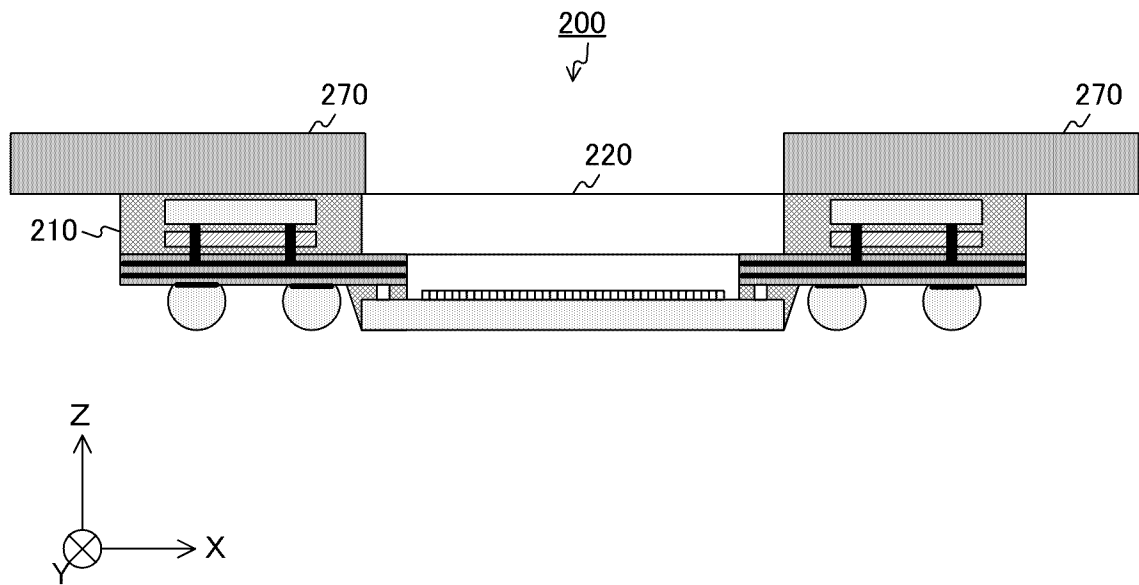


b

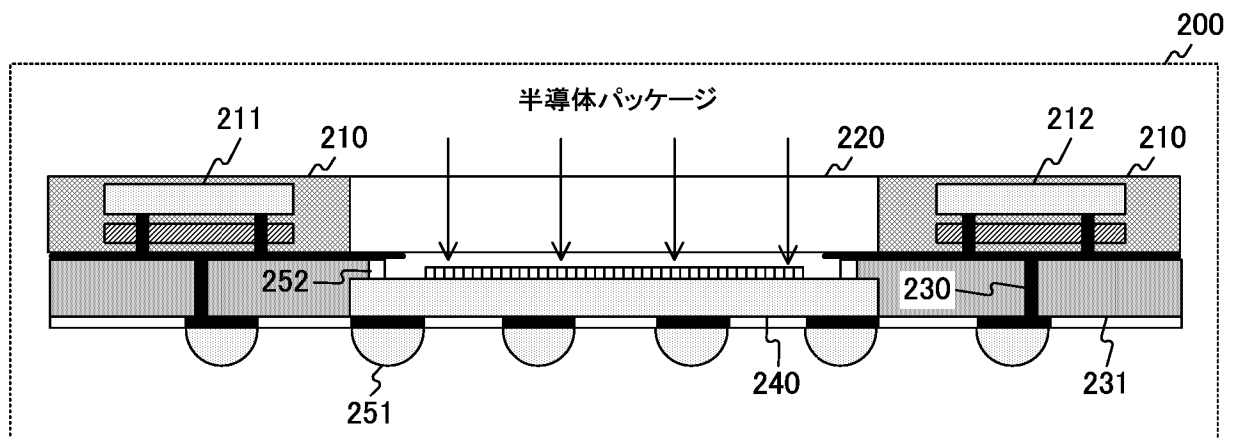
[図17]

ab

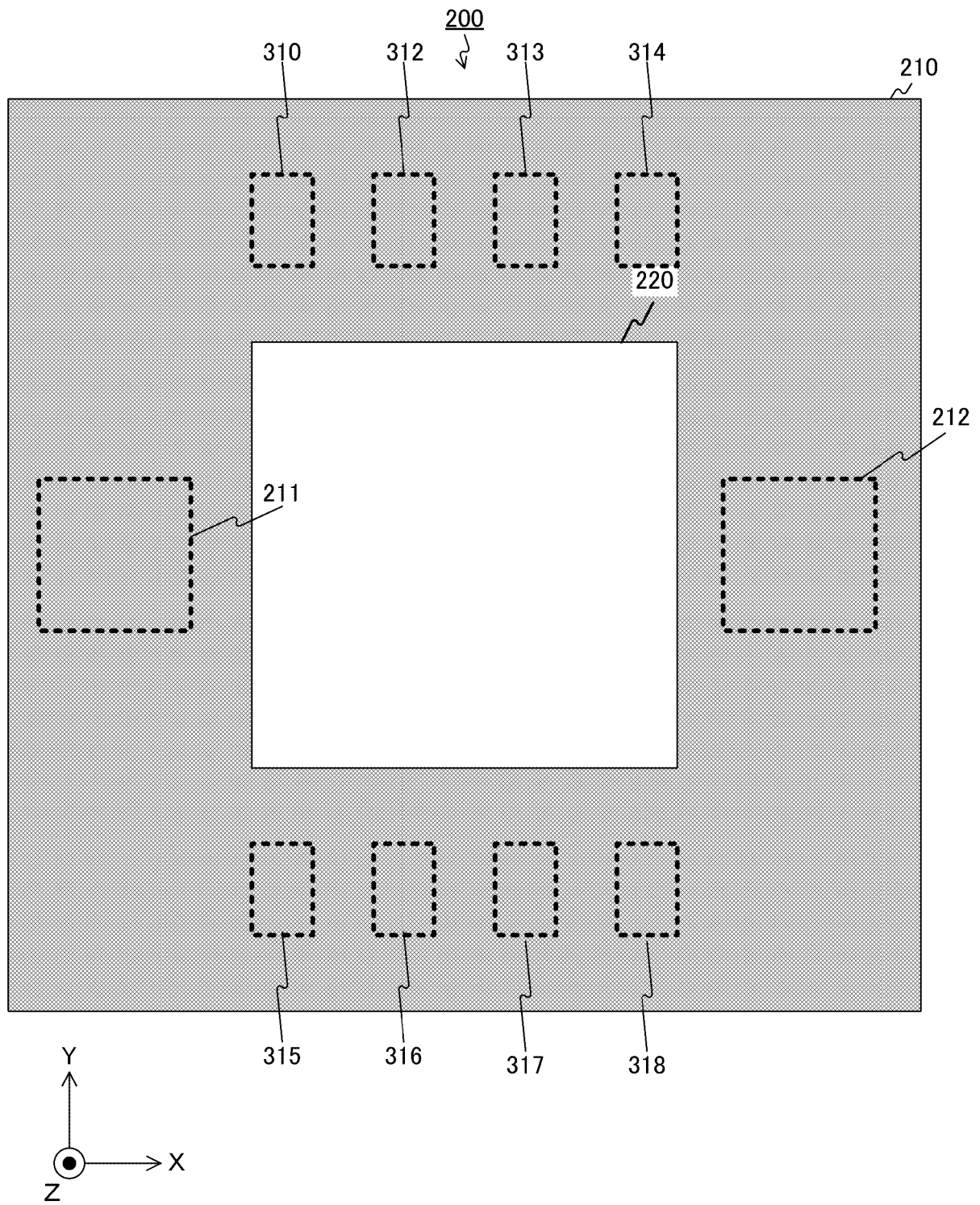
[図18]



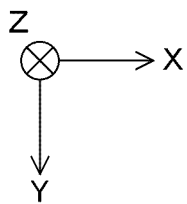
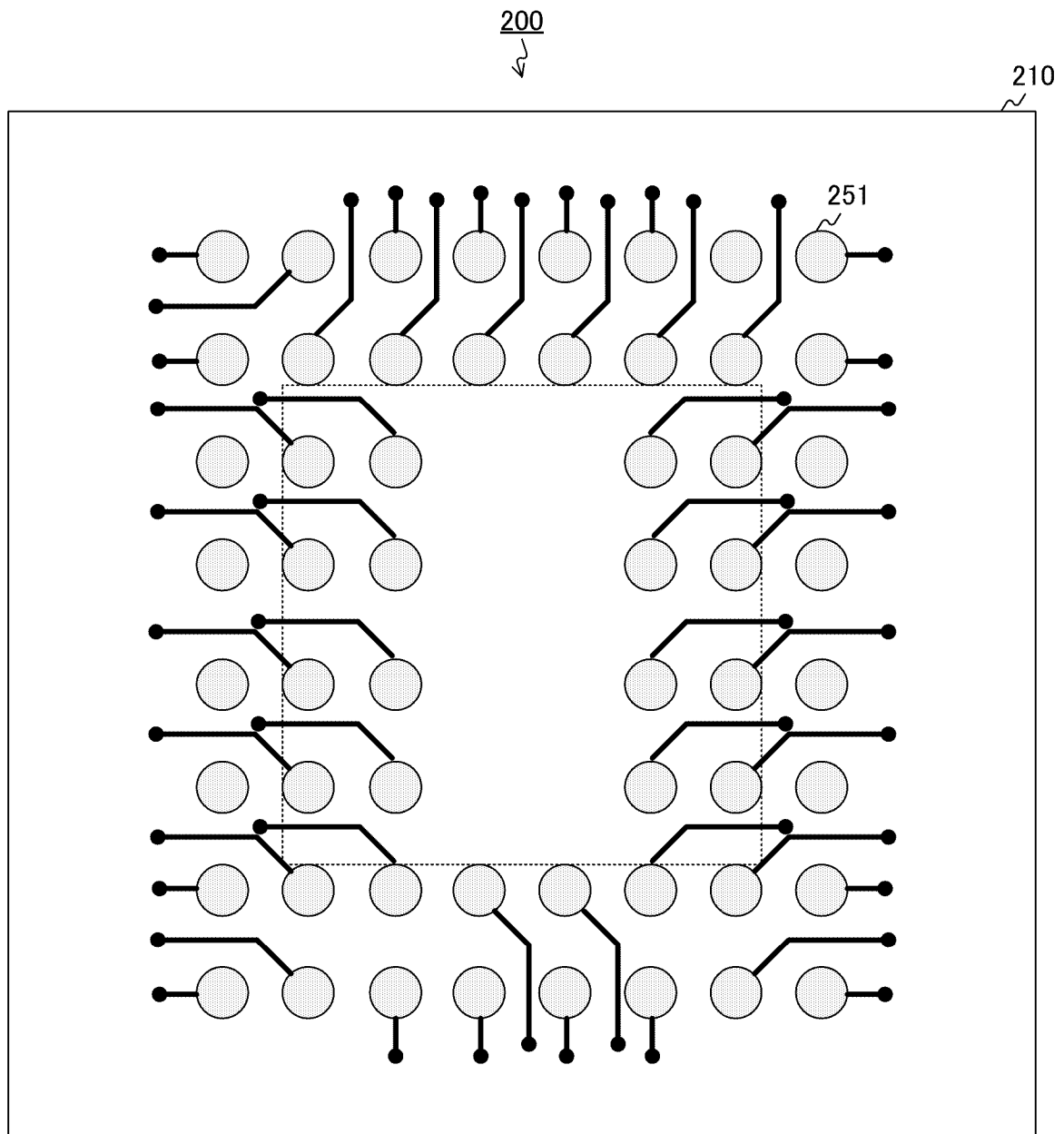
[図19]



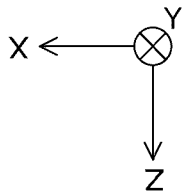
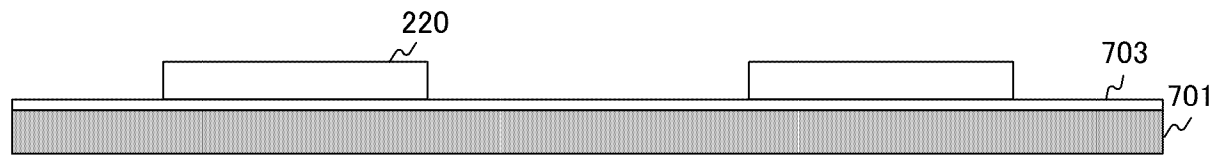
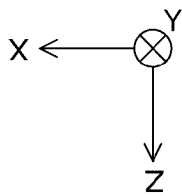
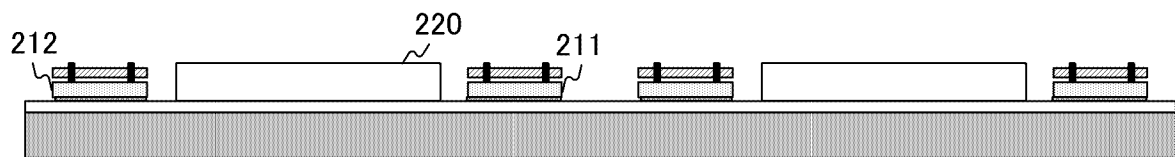
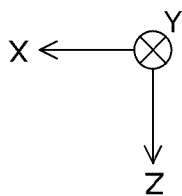
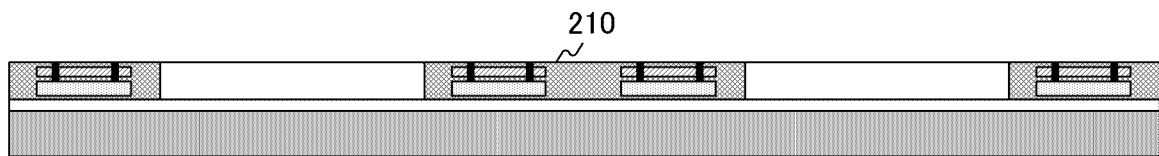
[図20]



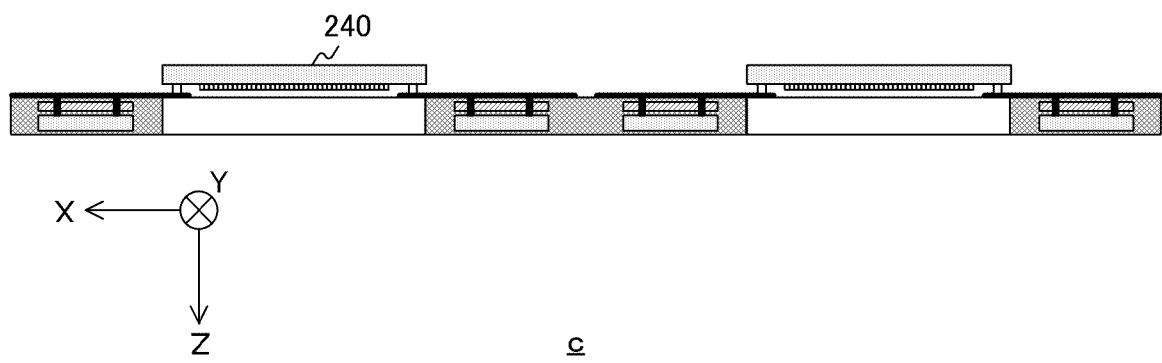
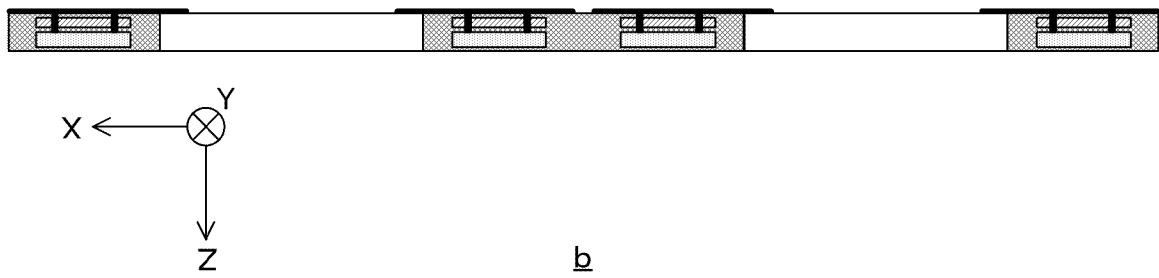
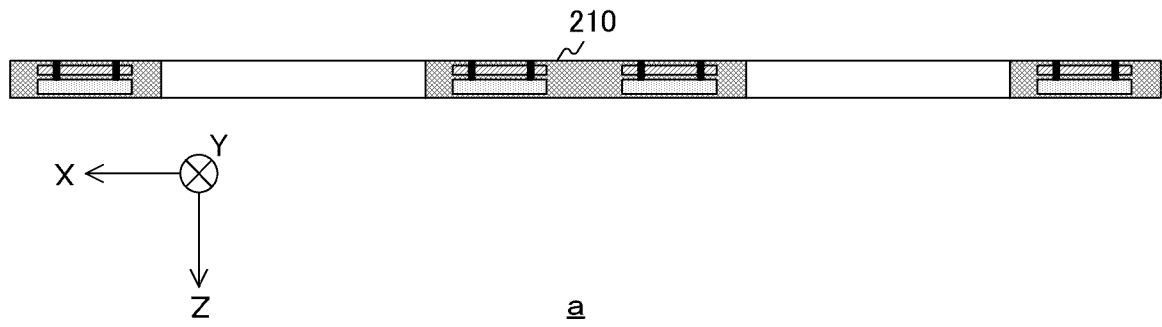
[図21]



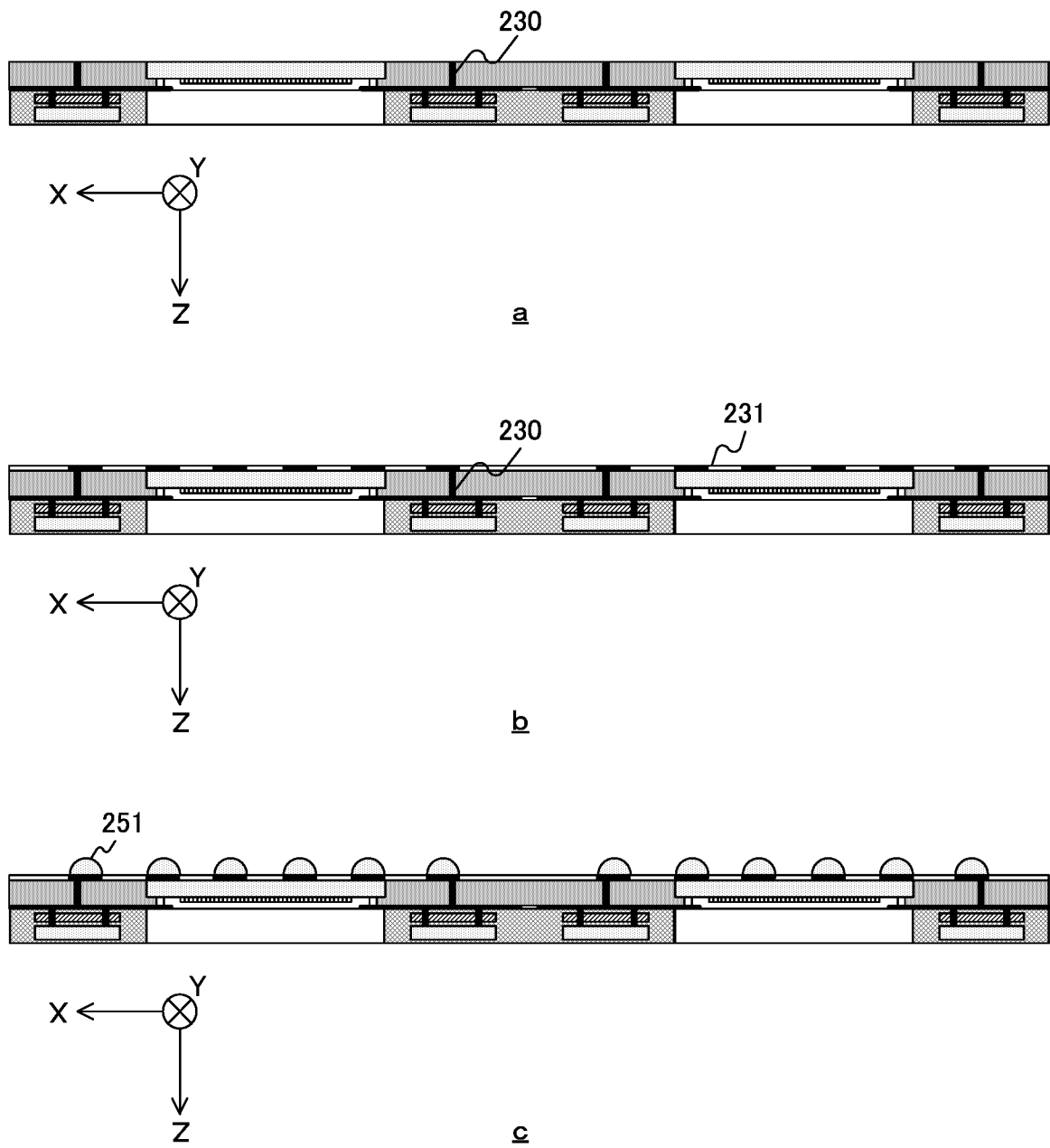
[図22]

abc

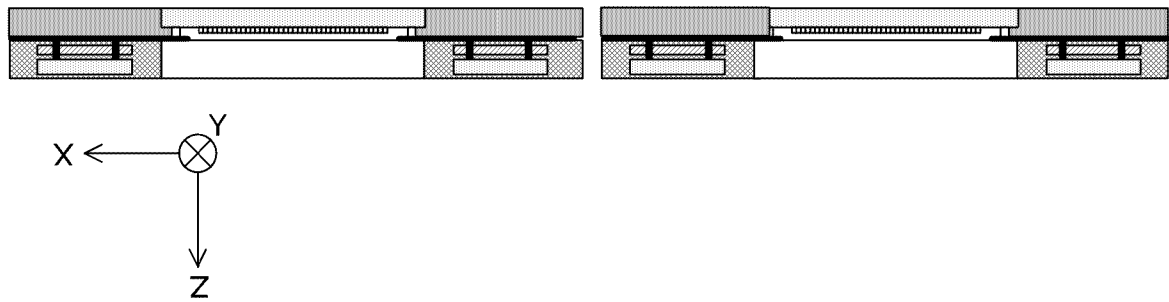
[図23]



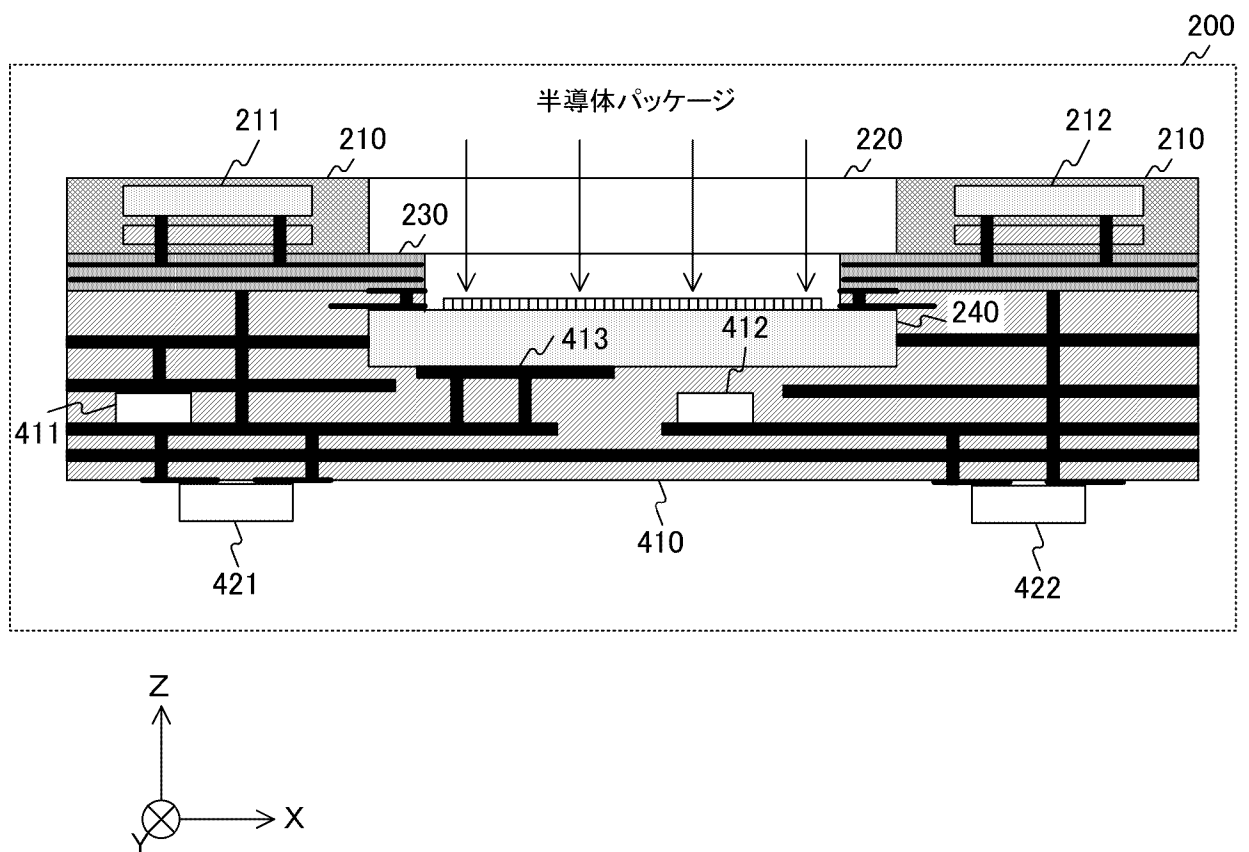
[図24]



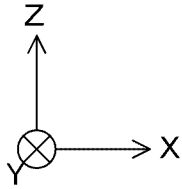
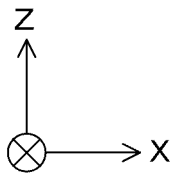
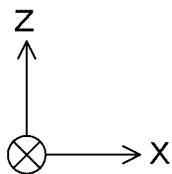
[図25]



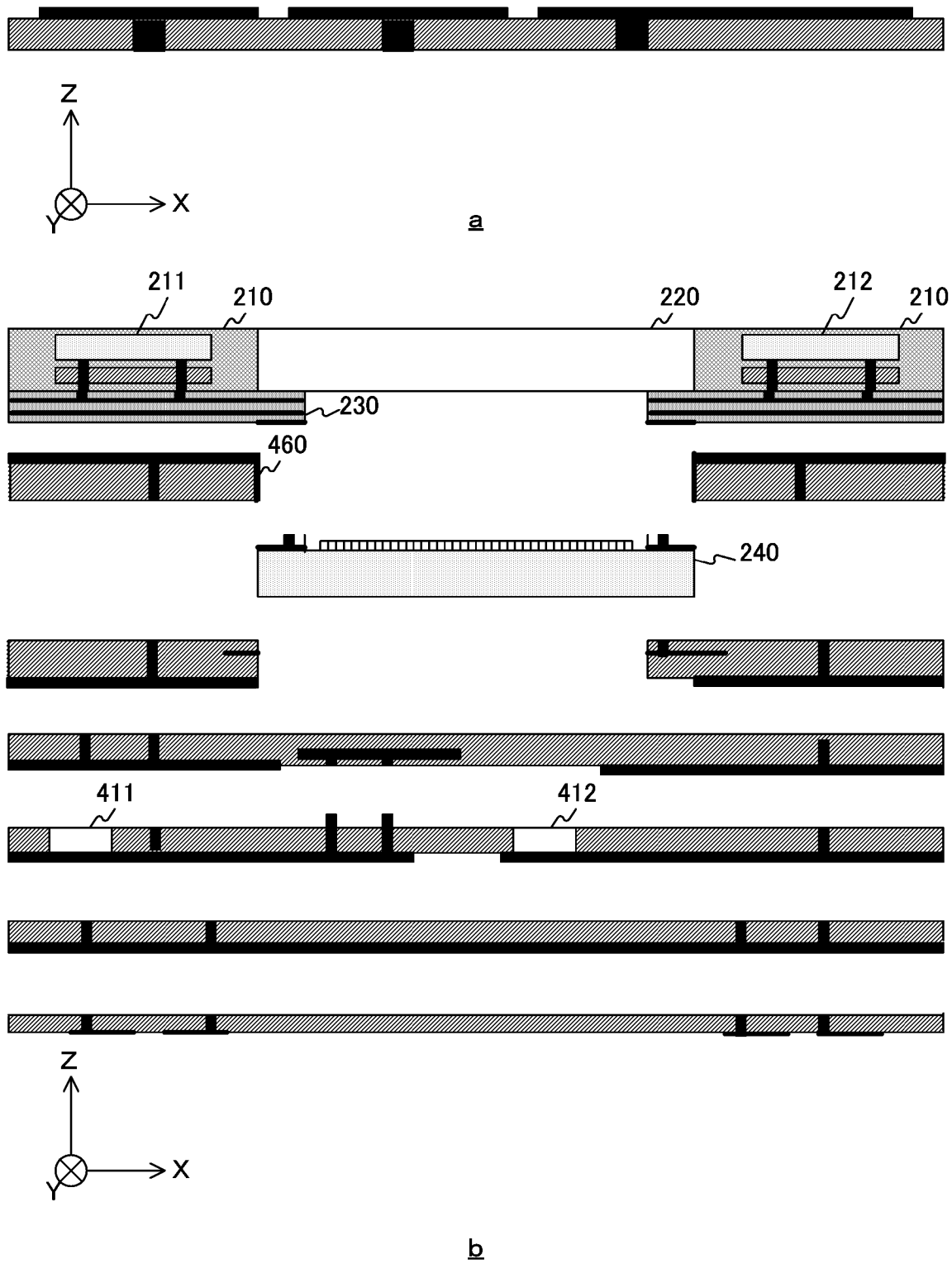
[図26]



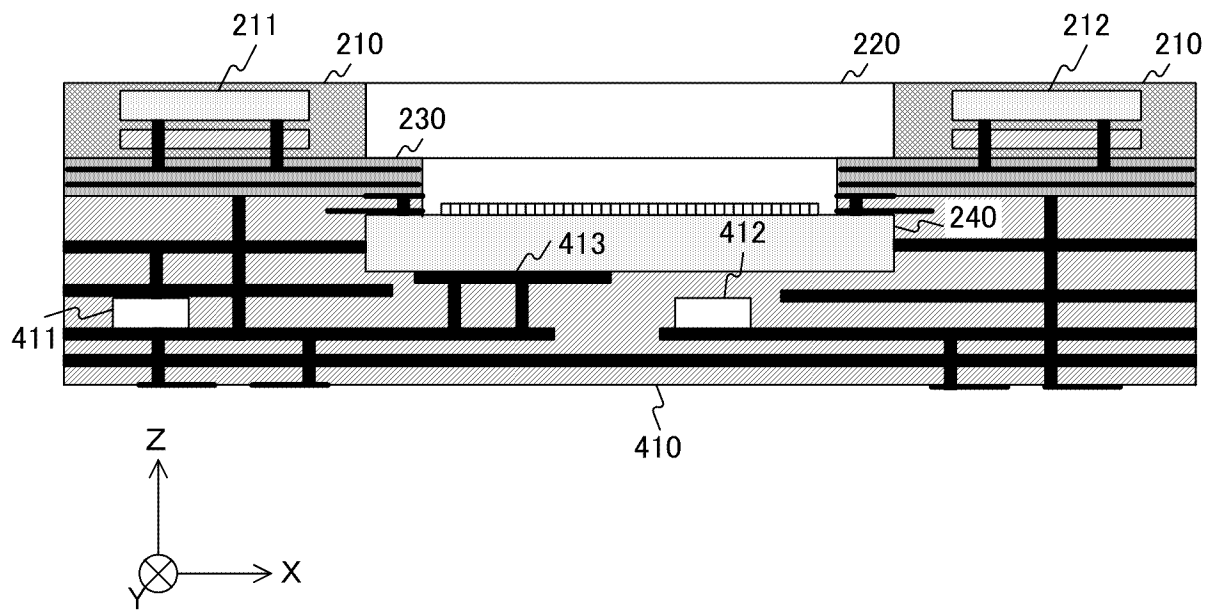
[図27]

abc

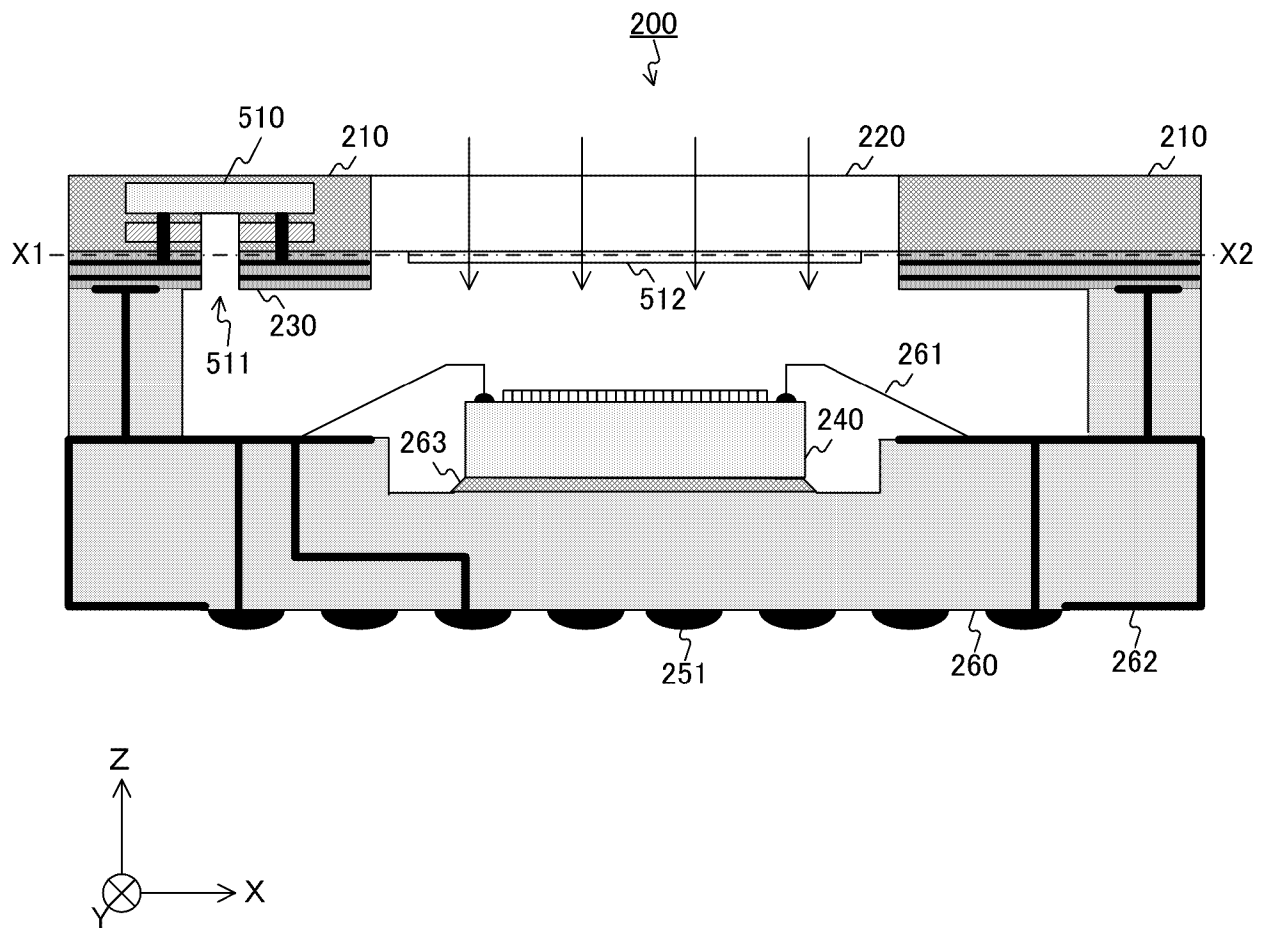
[図28]



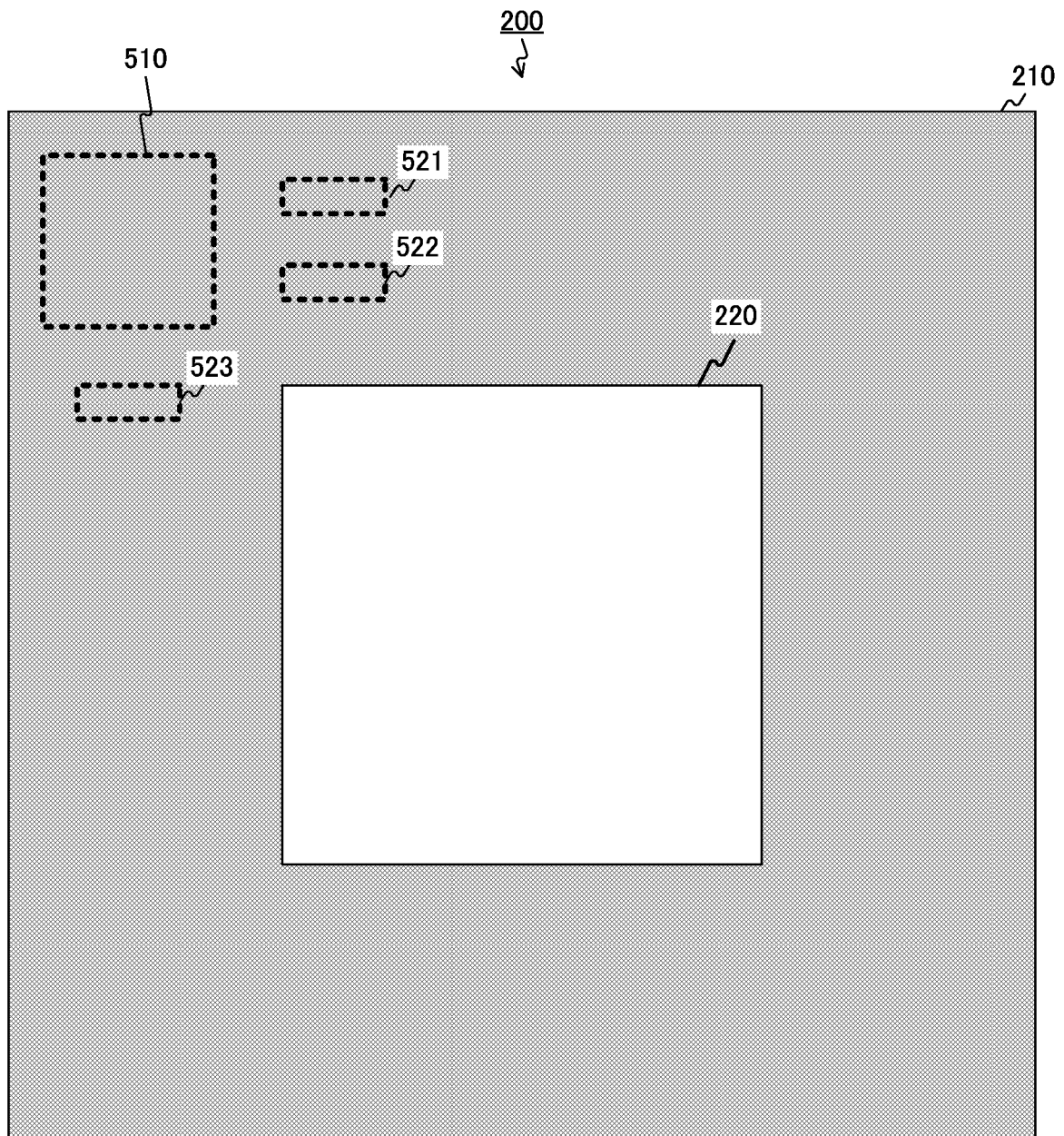
[図29]



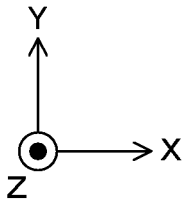
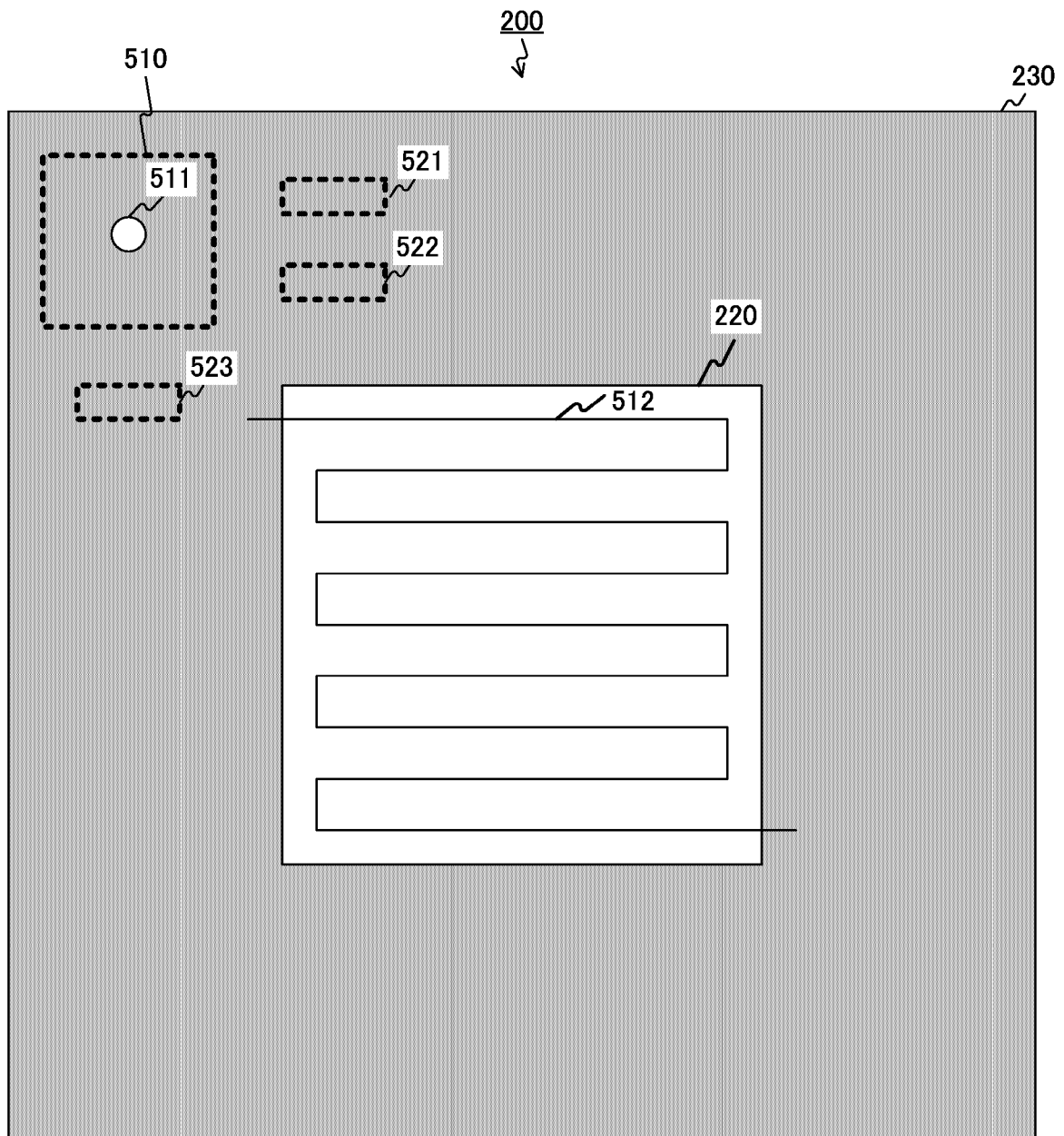
[図30]



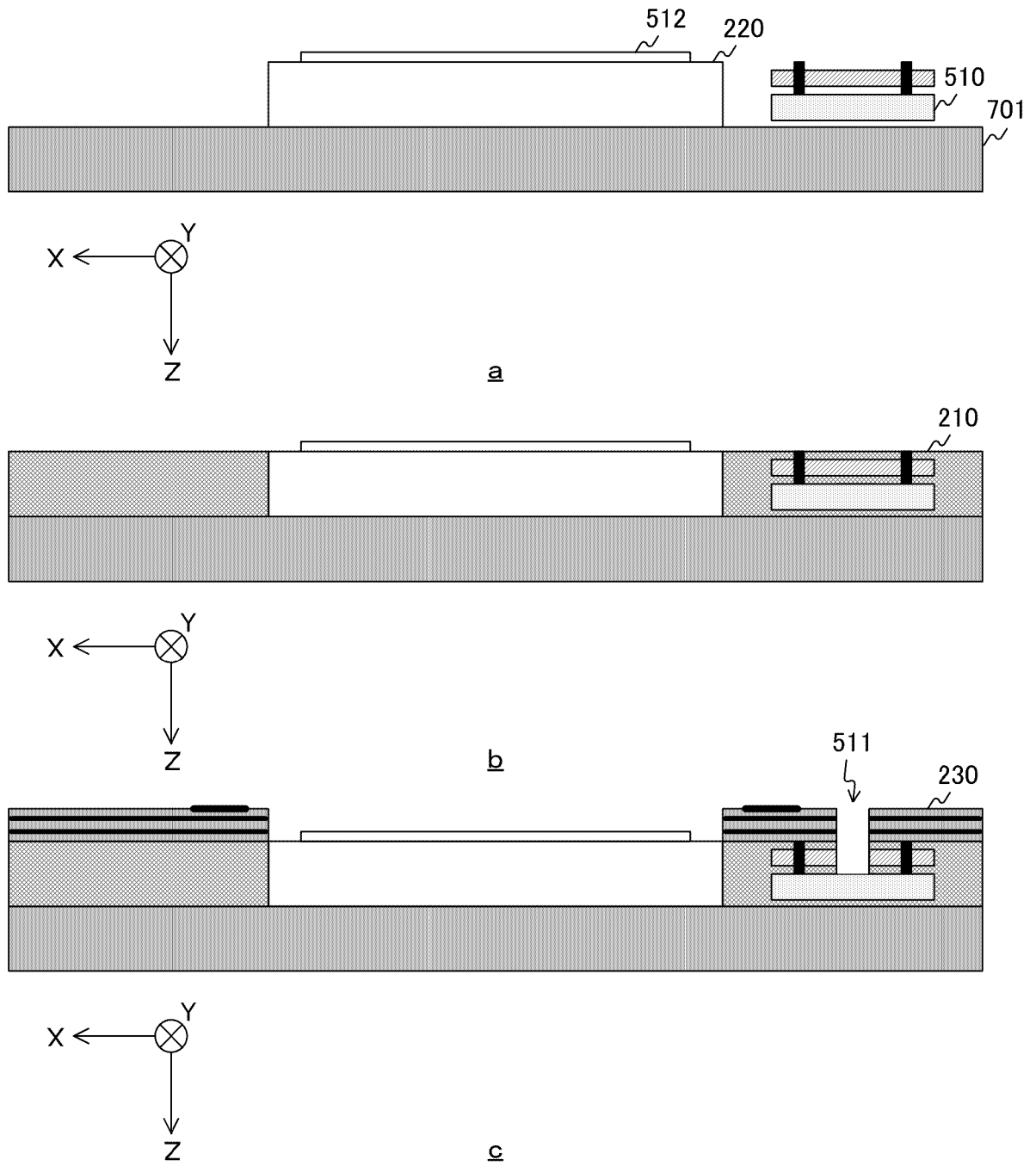
[図31]



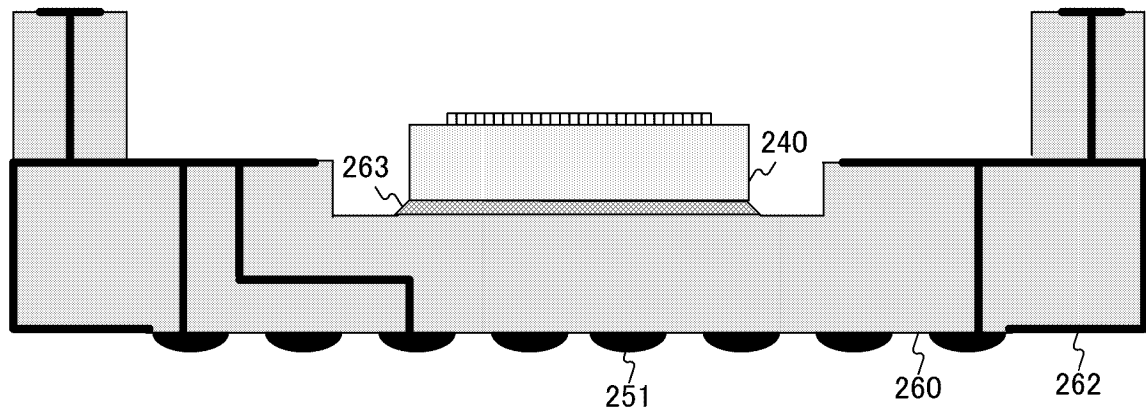
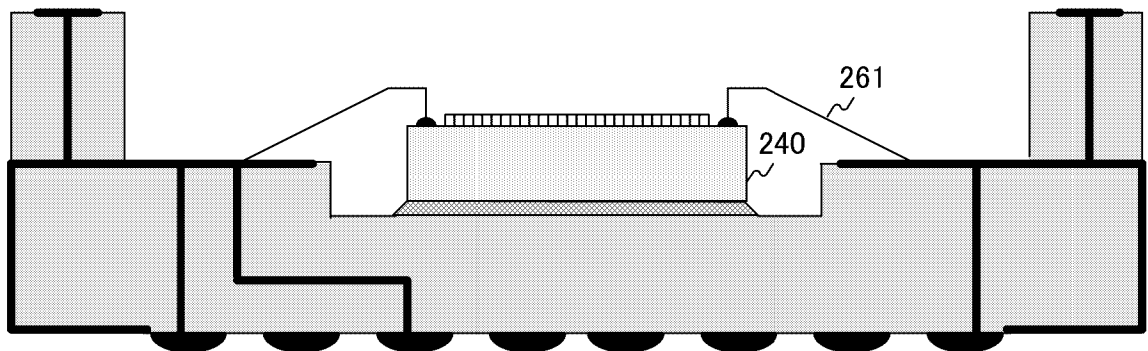
[図32]



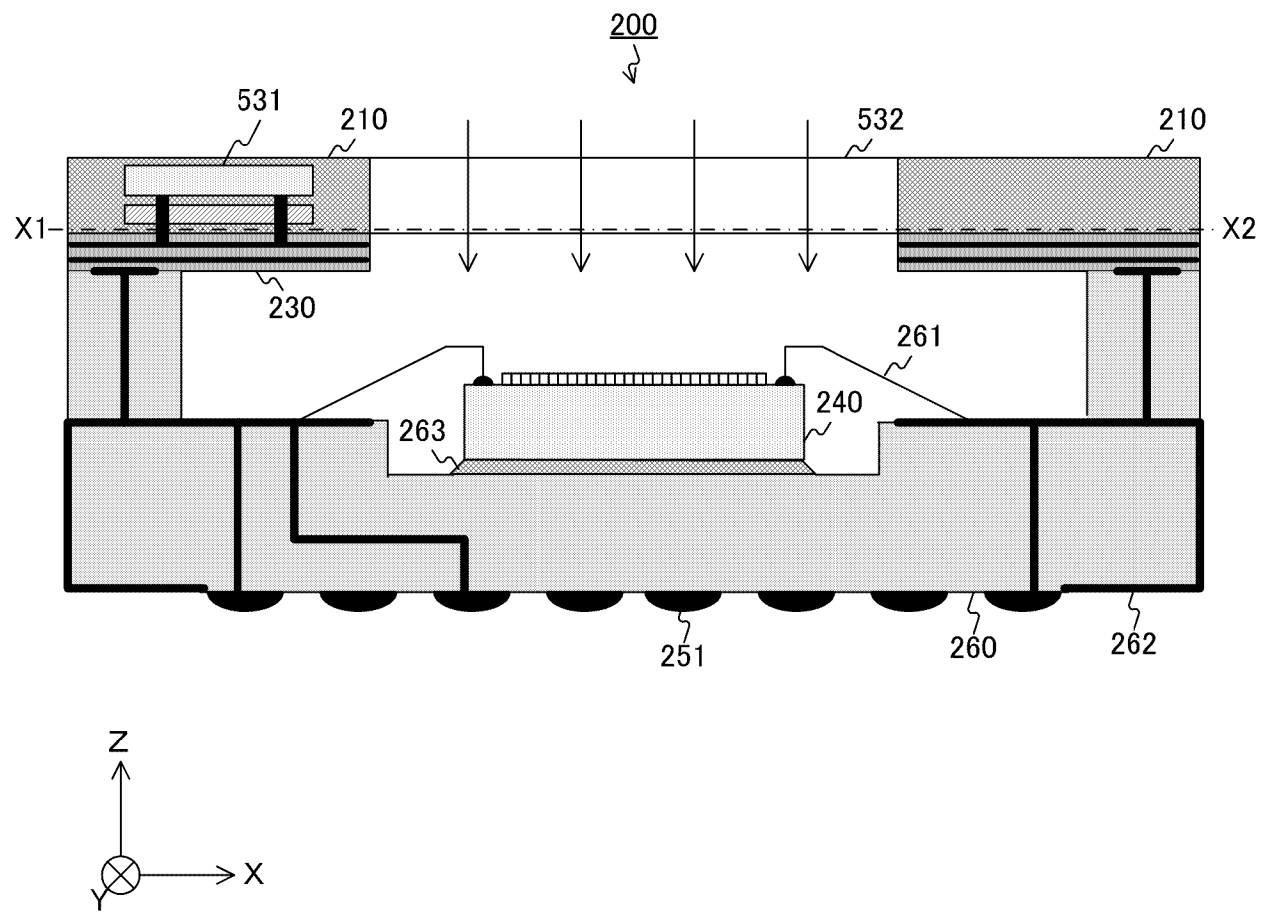
[図33]



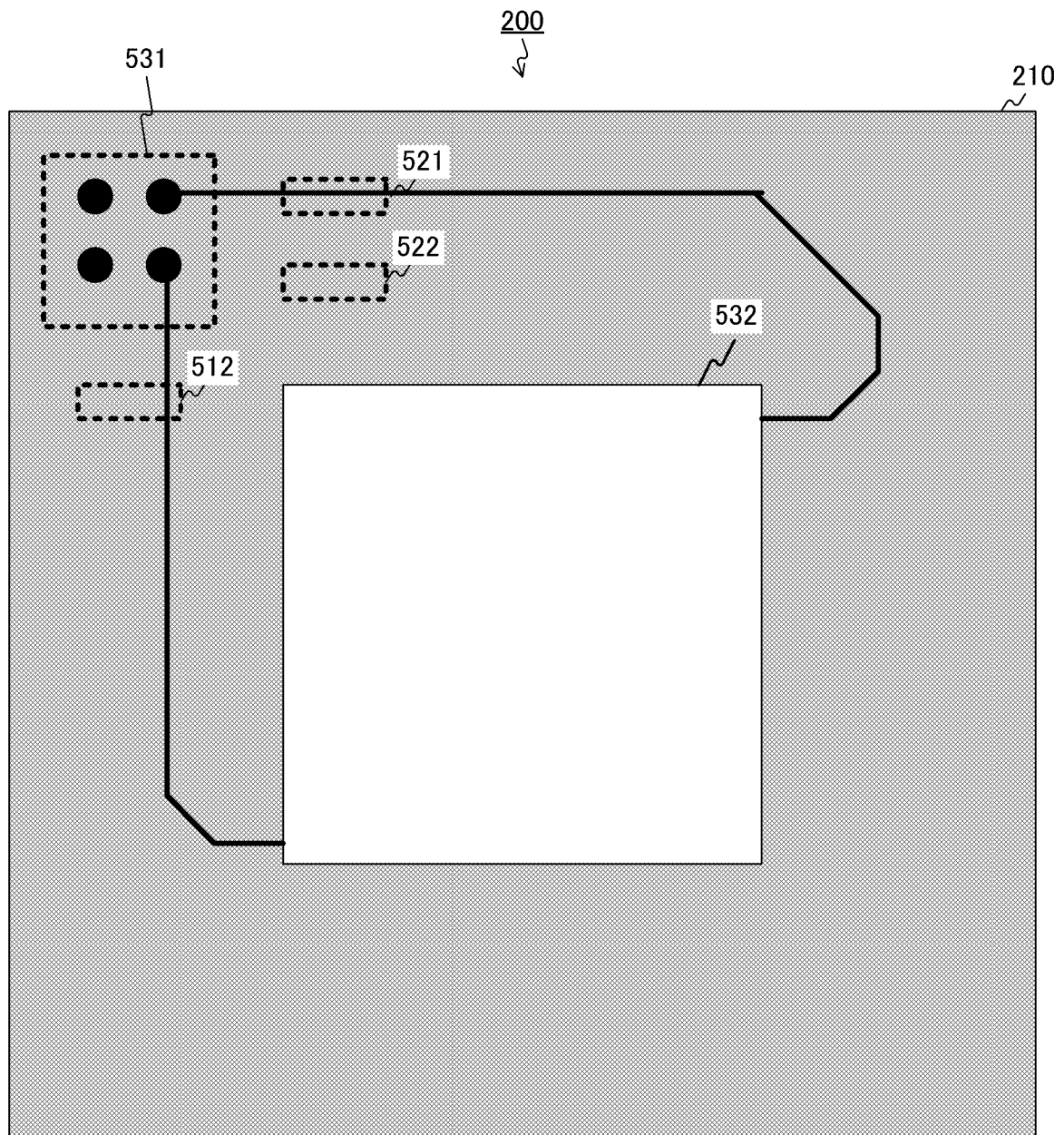
[図34]

ab

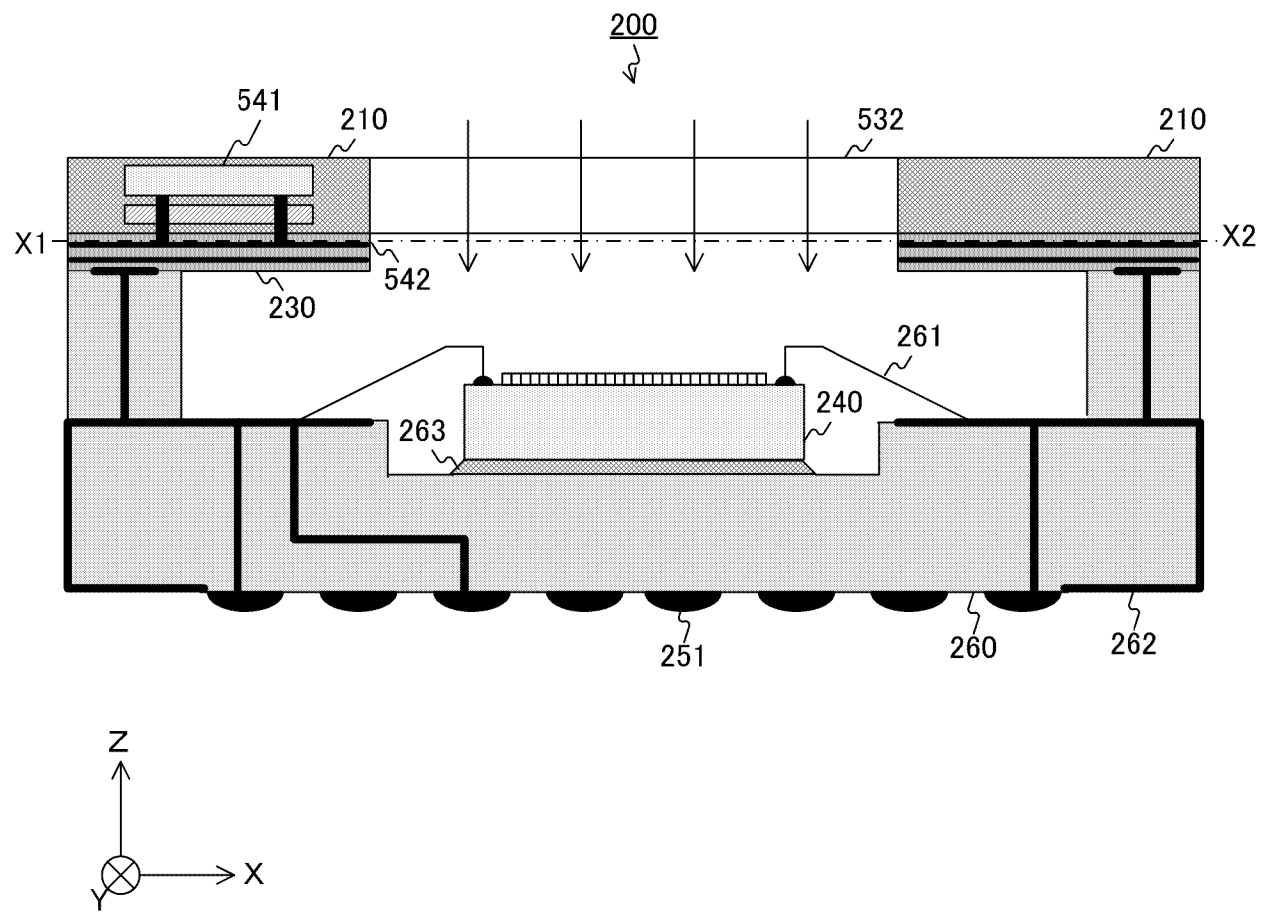
[図35]



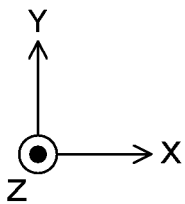
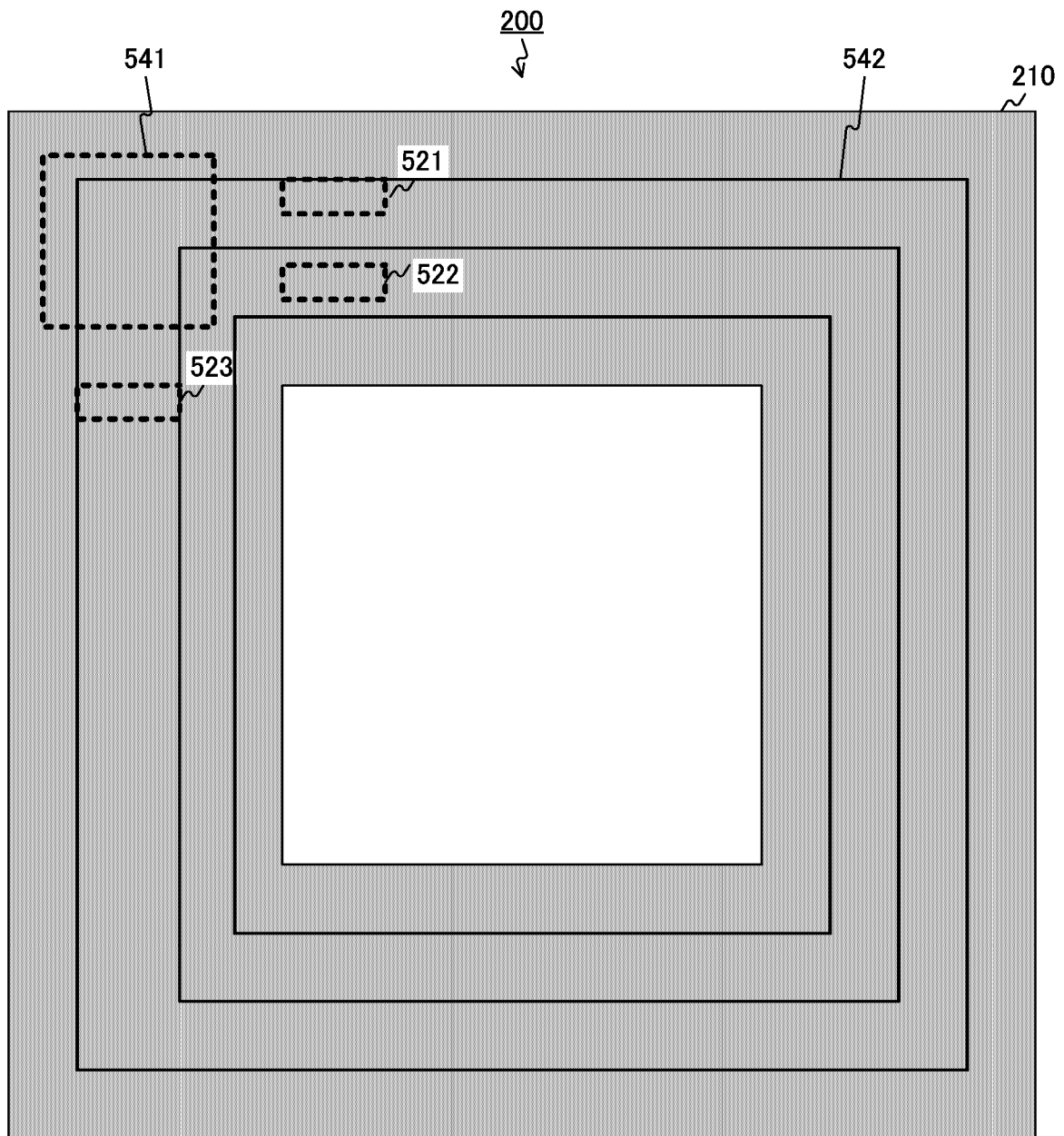
[図36]



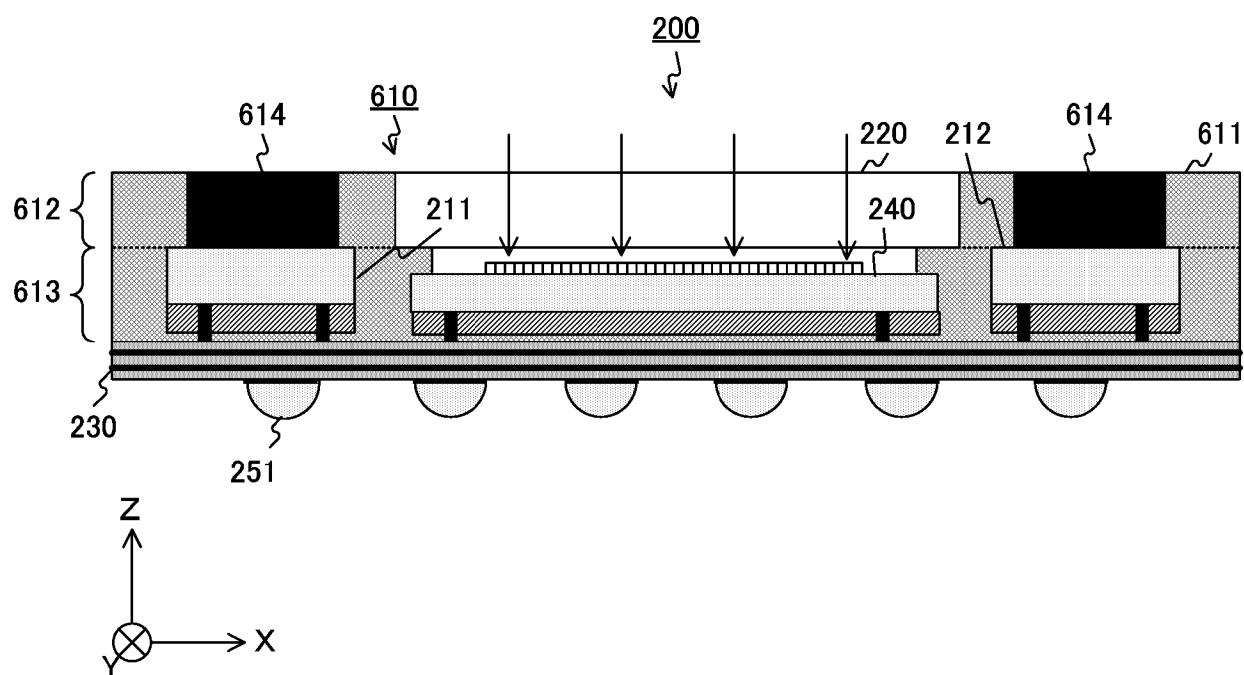
[図37]



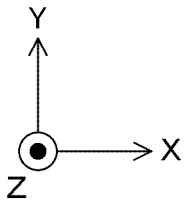
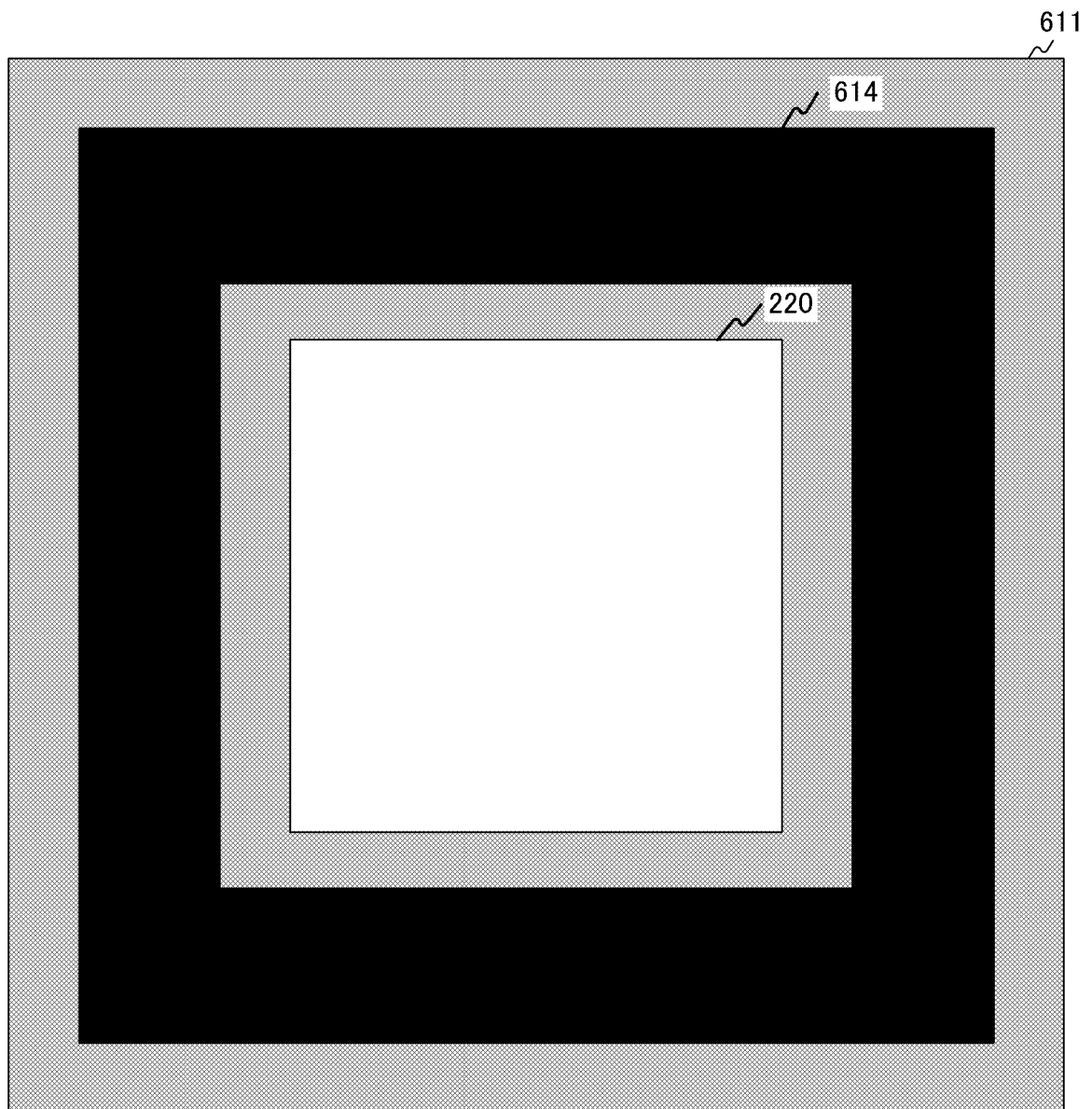
[図38]



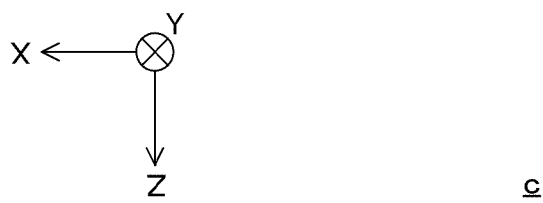
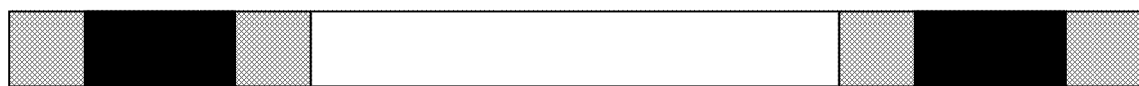
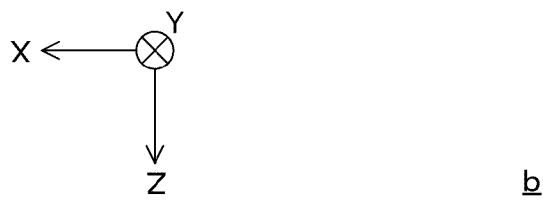
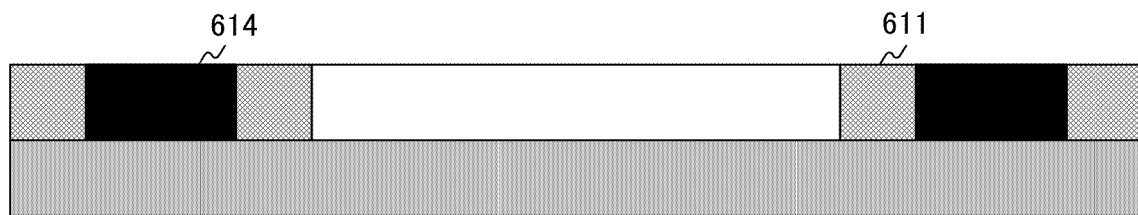
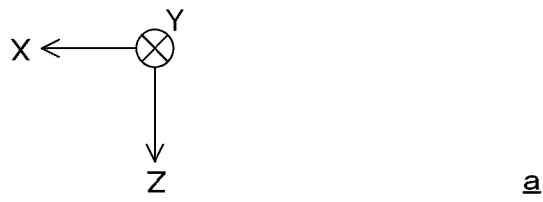
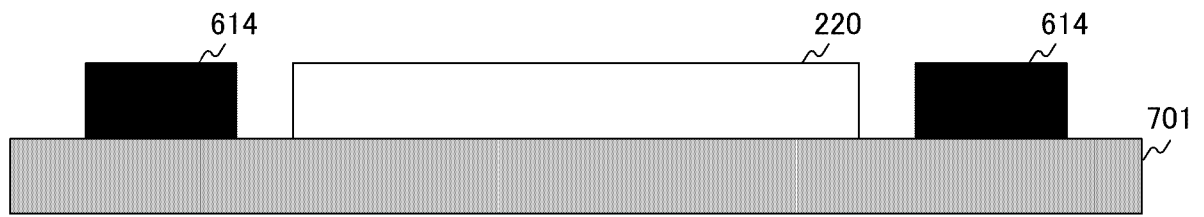
[図39]



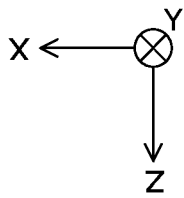
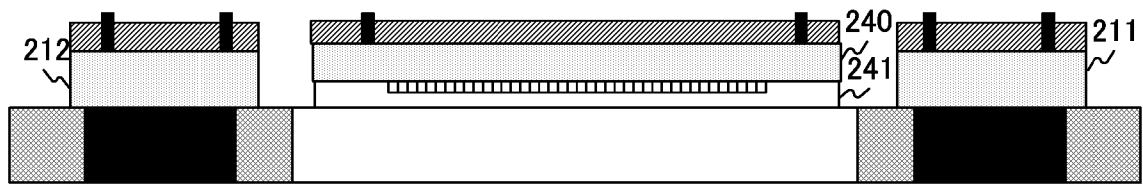
[図40]



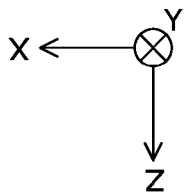
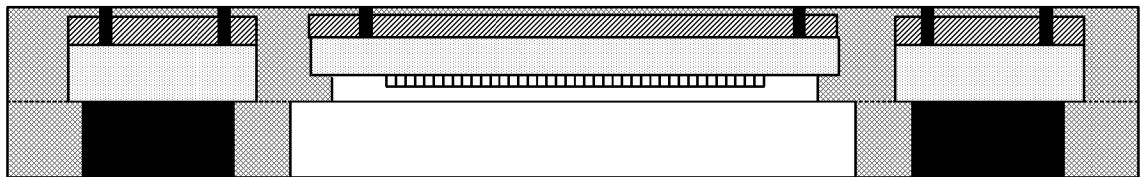
[図41]



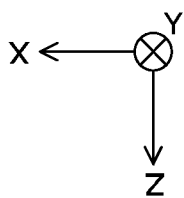
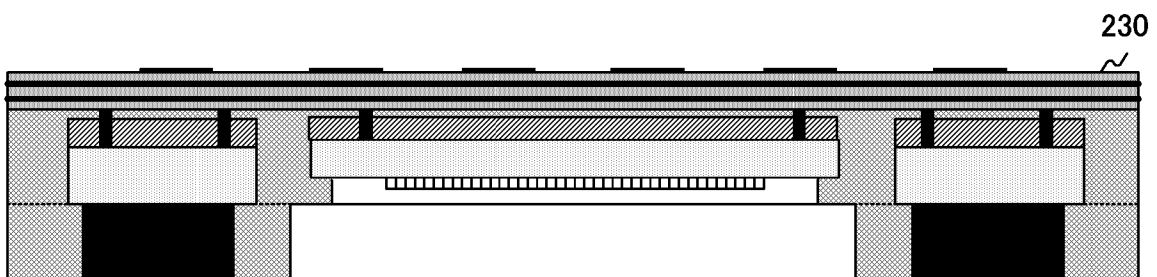
[図42]



a

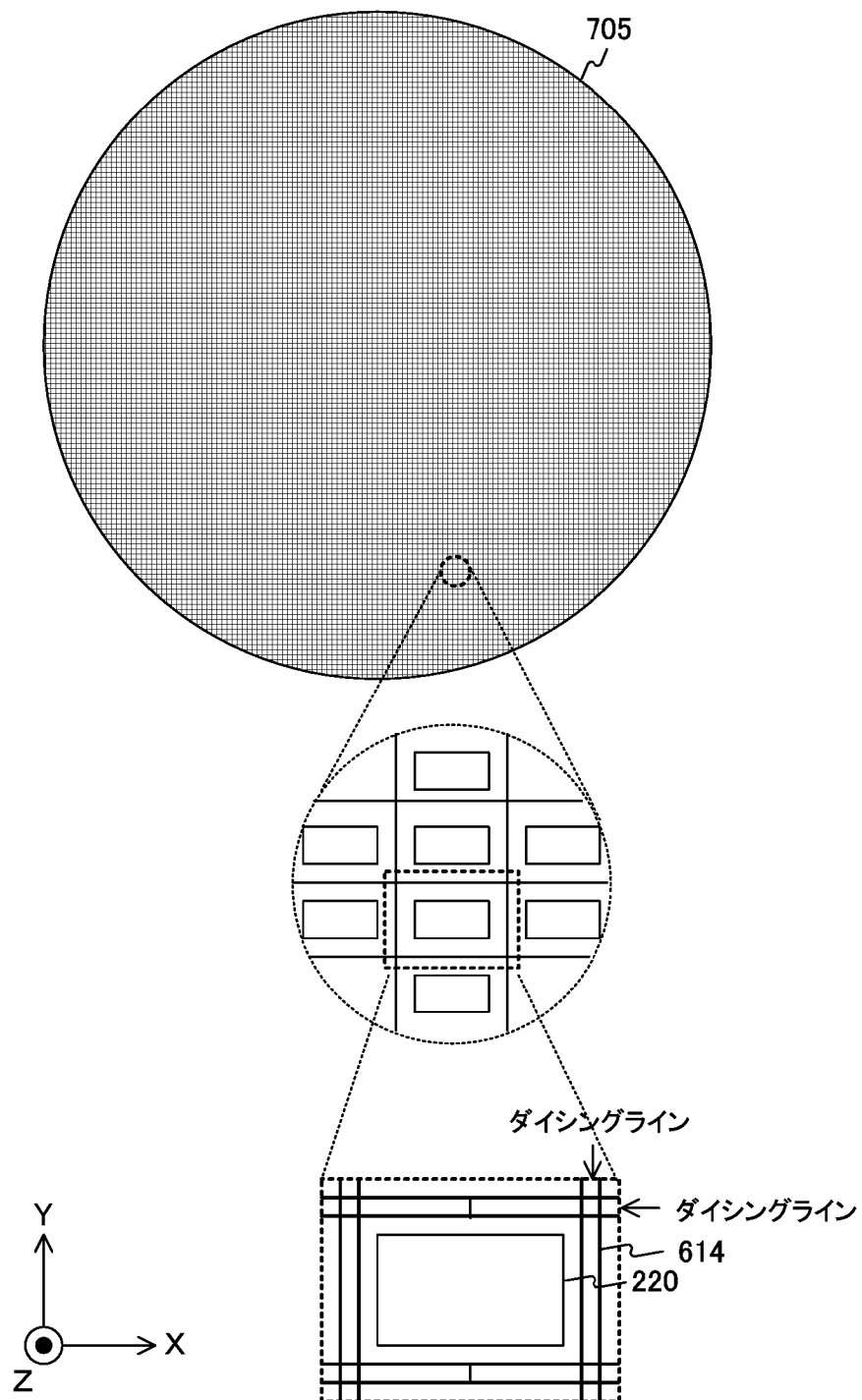


b

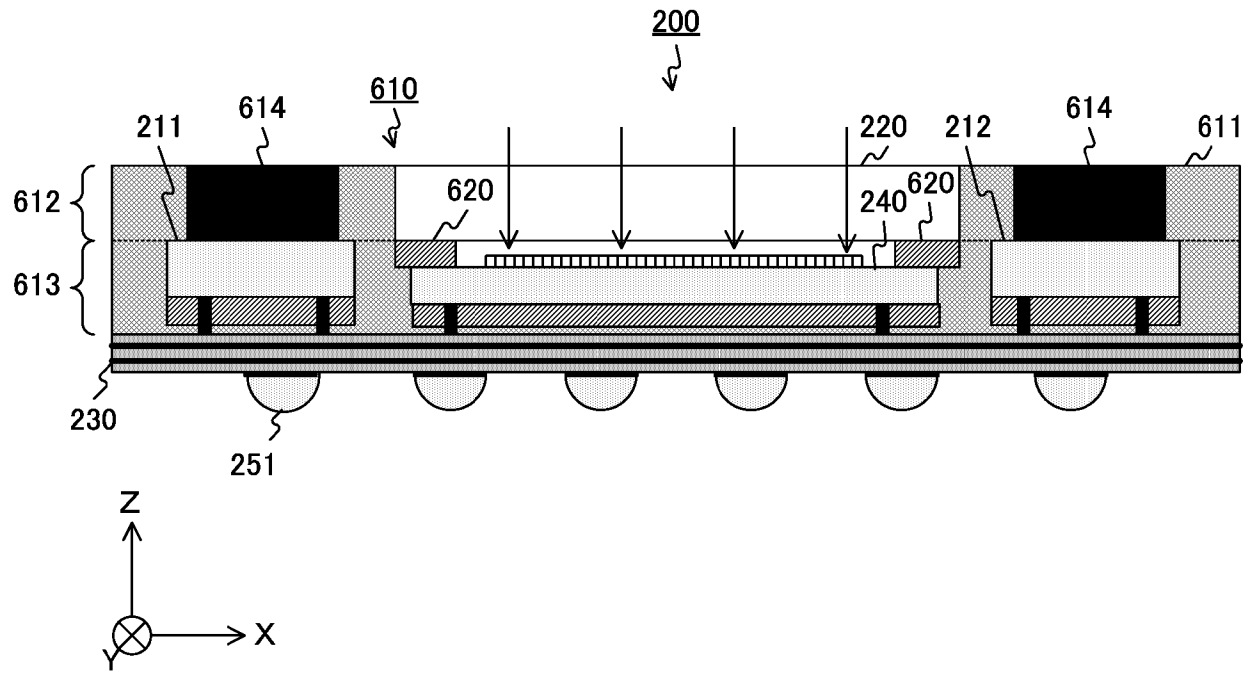


c

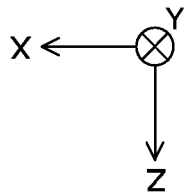
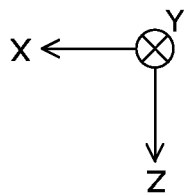
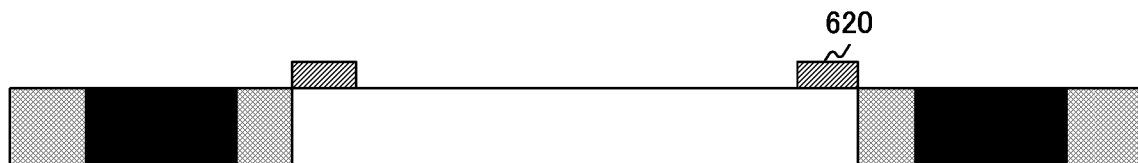
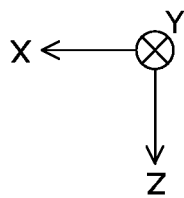
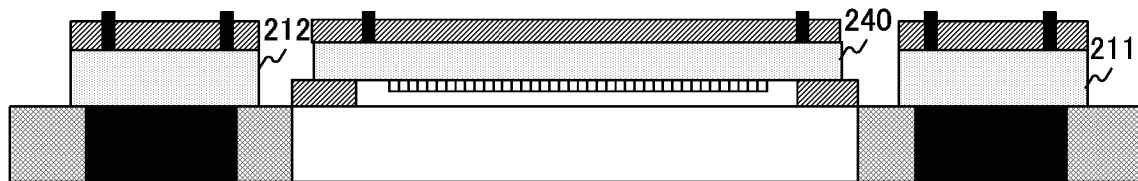
[図43]



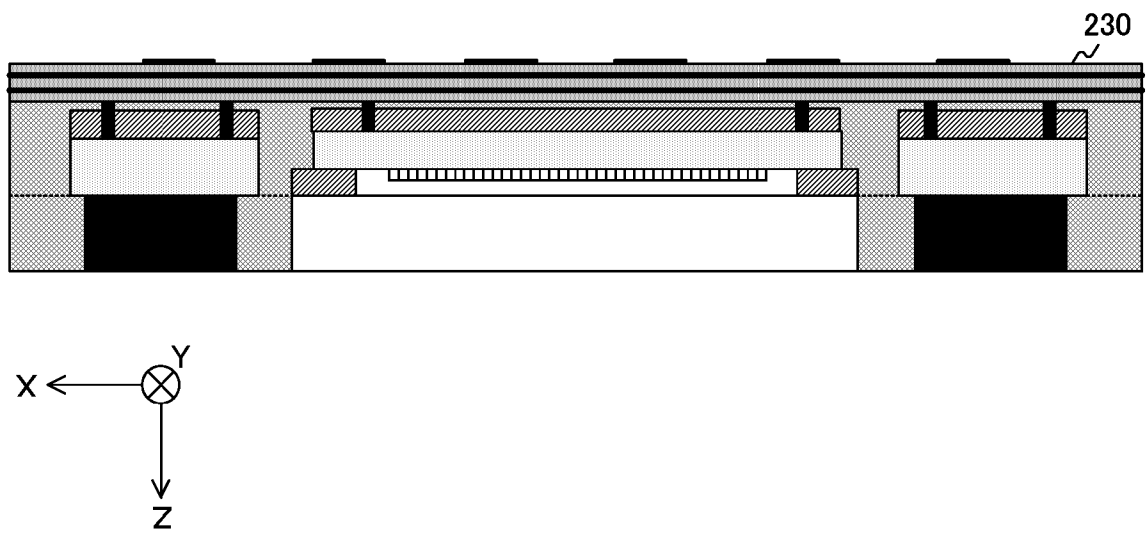
[図44]



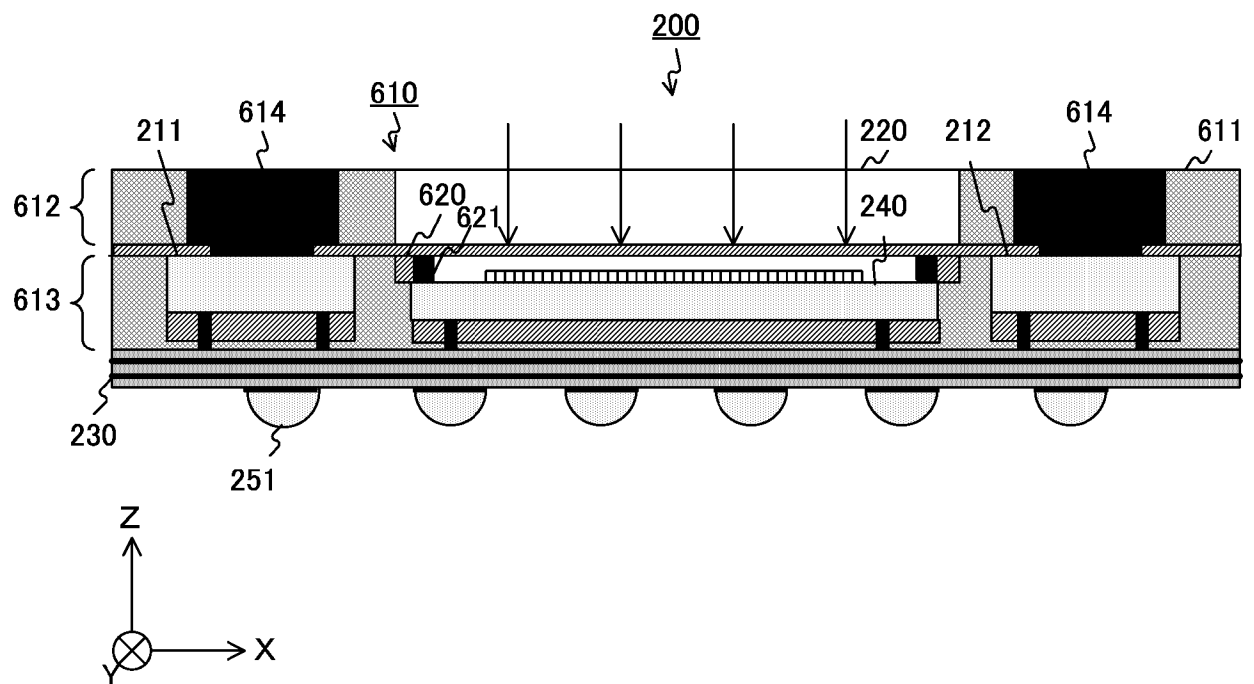
[図45]

abc

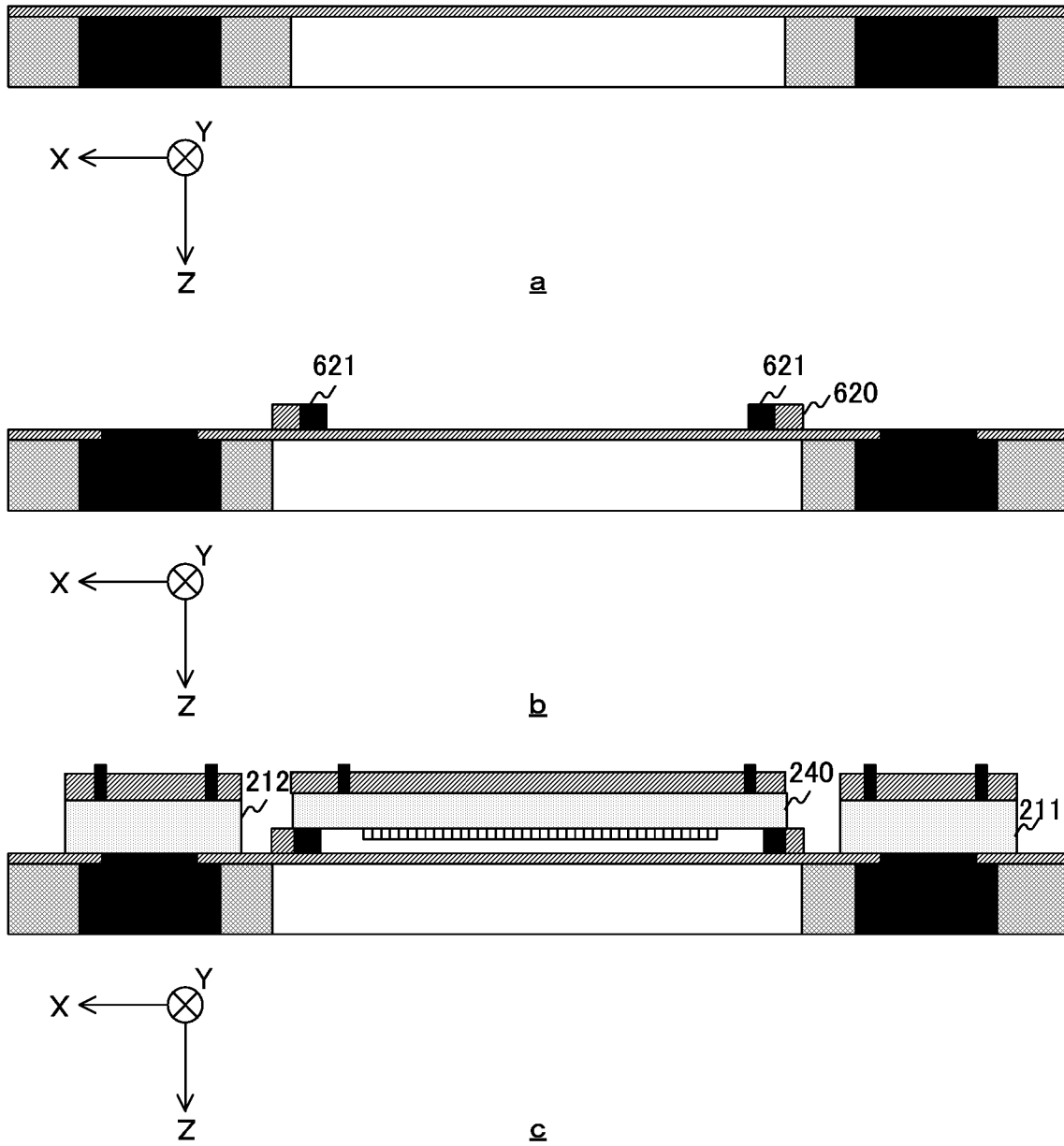
[図46]



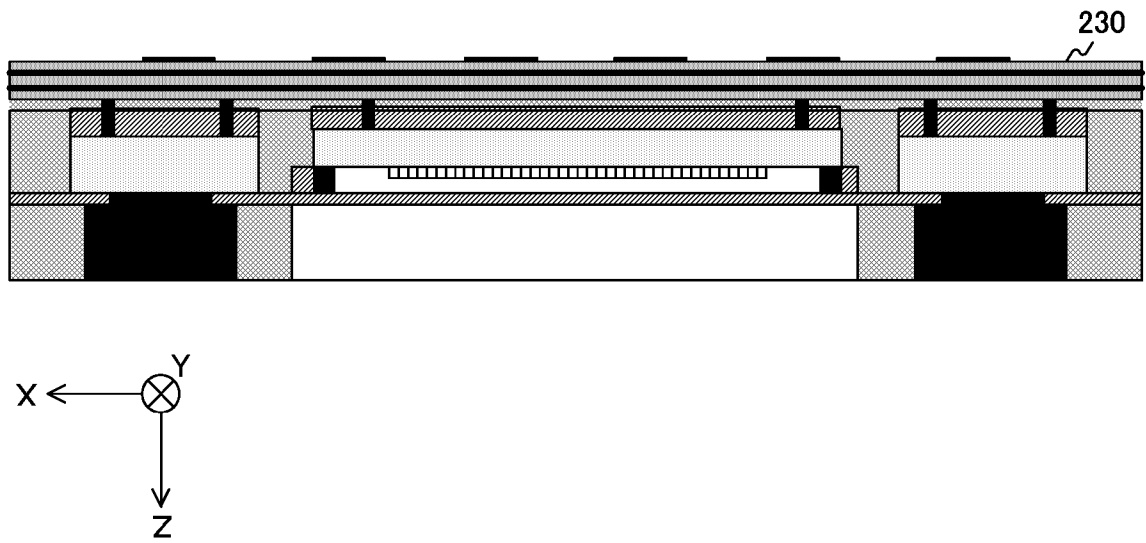
[図47]



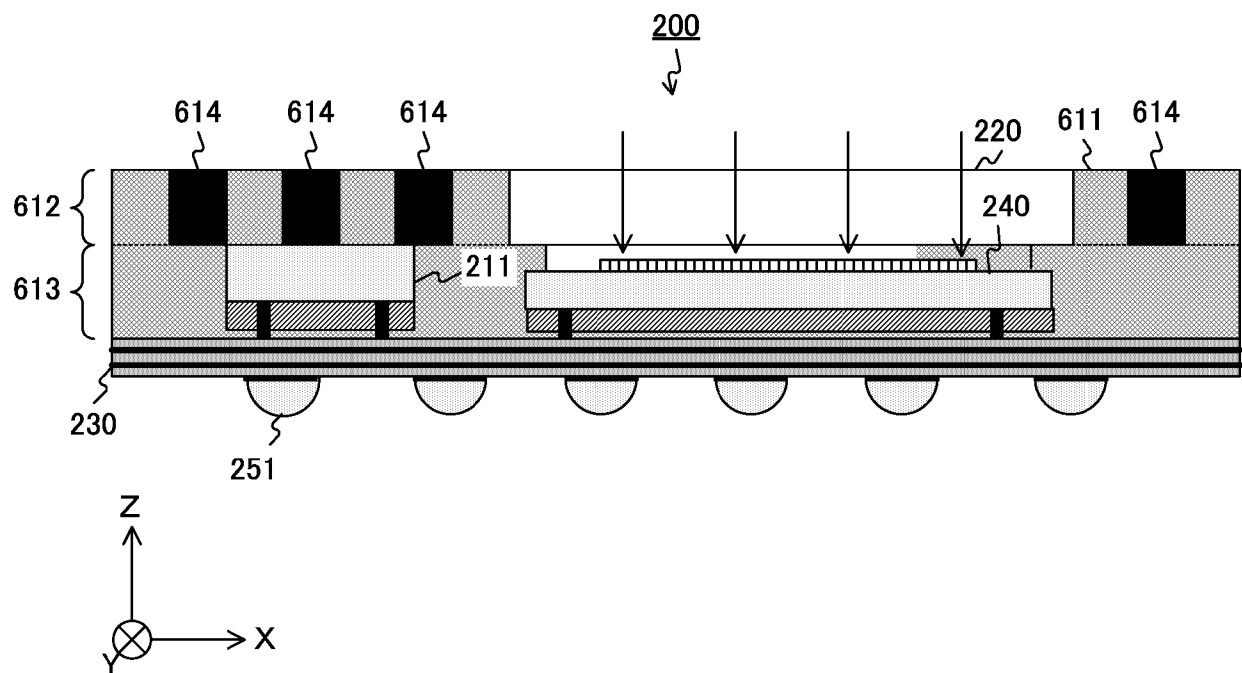
[図48]



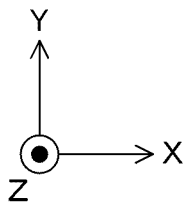
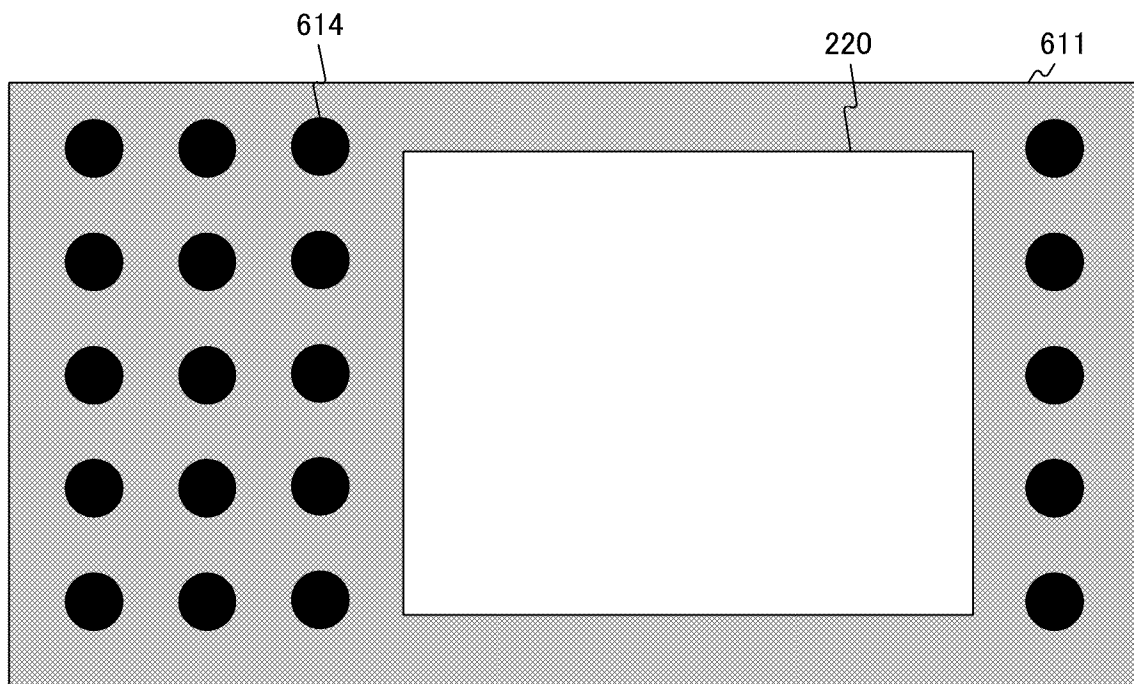
[図49]



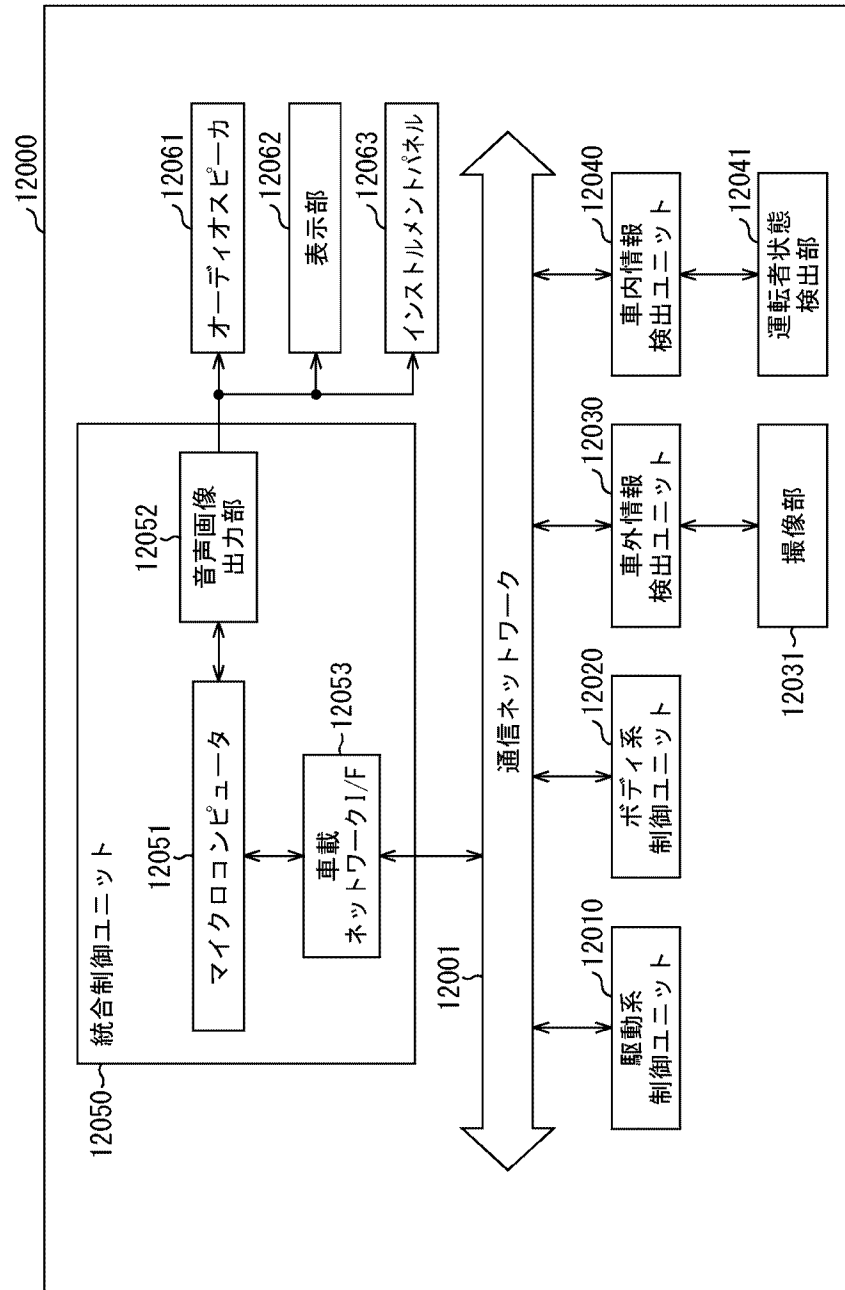
[図50]



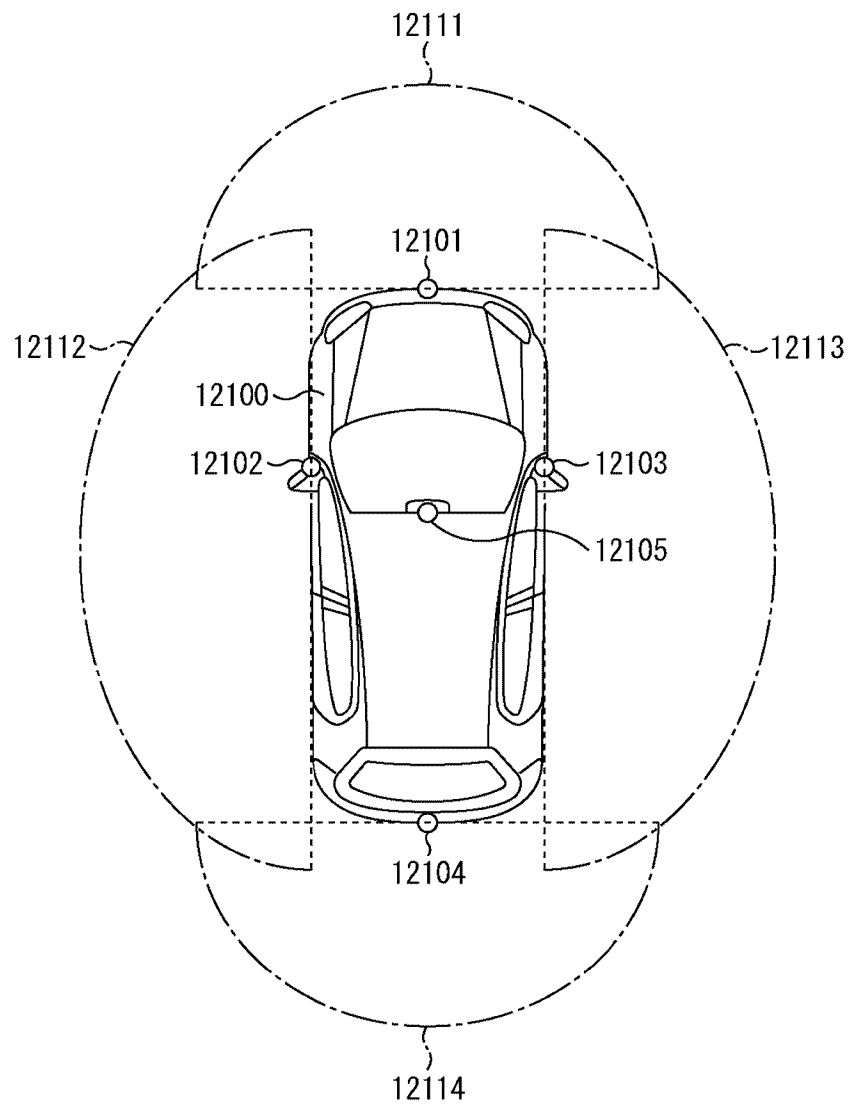
[図51]



[図52]



[図53]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2020/020225

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl. H01L23/08(2006.01)i, H01L23/12(2006.01)i, H01L25/18(2006.01)i, H01L25/04(2014.01)i, H01L27/146(2006.01)i, H04N5/335(2011.01)i
FI: H01L23/08 C, H01L23/12 J, H01L23/12 501B, H01L25/04 Z, H01L27/146 D, H04N5/335, H01L23/12 F

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl. H01L23/08, H01L23/12, H01L25/18, H01L25/04, H01L27/146, H04N5/335

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
Published unexamined utility model applications of Japan 1971-2020
Registered utility model specifications of Japan 1996-2020
Published registered utility model applications of Japan 1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2003-189195 A (FUJITSU LTD.) 04 July 2003, paragraphs [0001]-[0220], fig. 5, paragraphs [0001]-[0220], fig. 5	1, 2, 5, 10, 11, 14
Y		3, 4, 6, 7-9, 12, 13
A		15-19
Y	JP 5885690 B2 (CANON INC.) 15 March 2016, paragraphs [0010]-[0077], fig. 2, 3, entire text, all drawings	3, 4, 6-9
A		1, 2, 5, 10-19
Y	JP 2013-211697 A (FUJIFILM CORP.) 10 October 2013, paragraph [0026], fig. 4, entire text, all drawings	7
A		1-6, 8-19

☒ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
07.08.2020

Date of mailing of the international search report
18.08.2020

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2020/020225

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2016-39335 A (TOPPAN PRINTING CO., LTD.) 22 March 2016, paragraph [0011], fig. 1, entire text, all drawings	12, 13 1-11, 14-19

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/JP2020/020225

Patent Documents referred to in the Report	Publication Date	Patent Family	Publication Date
JP 2003-189195 A	04.07.2003	US 2003/0071342 A1 paragraphs [0001]- [0226], fig. 5	
JP 5885690 B2	15.03.2016	US 2013/0286592 A1 paragraphs [0020]- [0089], fig. 2, 3	
JP 2013-211697 A	10.10.2013	(Family: none)	
JP 2016-39335 A	22.03.2016	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 23/08(2006.01)i; H01L 23/12(2006.01)i; H01L 25/18(2006.01)i; H01L 25/04(2014.01)i; H01L 27/146(2006.01)i; H04N 5/335(2011.01)i FI: H01L23/08 C; H01L23/12 J; H01L23/12 501B; H01L25/04 Z; H01L27/146 D; H04N5/335; H01L23/12 F		
B. 調査を行った分野		
調査を行った最小限資料（国際特許分類（IPC）） H01L23/08; H01L23/12; H01L25/18; H01L25/04; H01L27/146; H04N5/335		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2020年 日本国実用新案登録公報 1996-2020年 日本国登録実用新案公報 1994-2020年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2003-189195 A（富士通株式会社）04.07.2003（2003-07-04） [0001]-[0220], 図5	1, 2, 5, 10, 11, 14
Y	[0001]-[0220], 図5	3, 4, 6, 7-9, 12, 13
A	全文, 全図	15-19
Y	JP 5885690 B2（キヤノン株式会社）15.03.2016（2016-03-15） [0010]-[0077], 図2, 3	3, 4, 6-9
A	全文, 全図	1, 2, 5, 10-19
Y	JP 2013-211697 A（富士フイルム株式会社）10.10.2013（2013-10-10） [0026], 図4	7
A	全文, 全図	1-6, 8-19
Y	JP 2016-39335 A（凸版印刷株式会社）22.03.2016（2016-03-22） [0011], 図1	12, 13
A	全文, 全図	1-11, 14-19
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 07.08.2020		国際調査報告の発送日 18.08.2020
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 庄司 一隆 5F 1215 電話番号 03-3581-1101 内線 3516

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2020/020225

引用文献			公表日	パテントファミリー文献	公表日
JP	2003-189195	A	04.07.2003	US 2003/0071342 A1 [0001]-[0226], 図5	
JP	5885690	B2	15.03.2016	US 2013/0286592 A1 [0020]-[0089], 図2, 3	
JP	2013-211697	A	10.10.2013	(ファミリーなし)	
JP	2016-39335	A	22.03.2016	(ファミリーなし)	