



되어 그가 온되므로 전원단자(Vcc)의 전원이 저항(R5) 및 트랜지스터(TR2)를 통해 접지되고, 에스램(2)의 제어단자(CS)에는 저전위가 인가되어 에스램(2)은 디스에이블(disable)상태 즉, 동작되지 않게된다.

이와같은 상태에서 전원단자(Vcc)의 전원이 정전압다이오드(ZD1)의 제너전압 이상으로 되면, 정전압다이오드(ZD1)가 도통상태로 되어 상기와는 반대로 트랜지스터(TR1)가 온되고, 트랜지스터(TR2)가 오프되므로 전원단자(Vcc)의 전원이 저항(R5)을 통해 에스램(2)의 제어단자(CS)에 인가되어 에스램(2)은 인에이블 상태로 되고, 파워 서플라이가 정상 동작되면서 저전위의 파워 굳신호가 출력되면 그 저전위의 파워 굳신호가 리얼타임클럭(1)의 제어단자  $(\overline{CE})$

그러나, 이와같은 종래의 오동작 방지회로는 파워 서플라이에 의해 전원단자(Vcc)에 공급되는 전원에 제2도의 (a)에 도시한 바와같이 많은 잡음신호가 혼합되어 정전압 다이오드(ZD1)의 제어전압( $V_Z$ )보다 크게되면, 그 잡음신호에 의하여 트랜지스터(TR1)(TR2)가 온, 오프를 반복하여 에스램(2)의 제어단자(CS)에는 제2도의(b)에 도시한 바와같이 고전위 및 저전위가 반복 인가되므로 에스램(2)에 저장되어 있는 데이터가 손상되는 결함이 있었고, 또한 리얼타임클럭(1)의 제어단자  $(\overline{CE})$

본 고안은 이와같은 종래의 결함을 감안하여, 전원스위치의 온시 중앙처리장치에서 제어신호가 출력되게 하여 그 제어신호에 따라 리얼타임클럭 및 에스램이 인에이블되게 하여 리얼타임클럭이 카운트한 현재시간 및 에스램에 저장된 데이터가 손상되는 것을 방지하게 안출한 것으로, 이를 첨부된 제3도 및 제4도의 도면에 의하여 상세히 설명하면 다음과 같다.

제3도는 본 고안의 오동작 방지회로도로서, 이에 도시한 바와같이 인버터(I11, I12) 및 저항(R11), 다이오드(D11), 콘덴서(C11)로 된 초기리세트부(11)가 리세트단자  $(\overline{RE})(\overline{SE})$

$(\overline{CE})$

상기에서 중앙처리장치는 전원스위치를 온하여 동작전원이 인가되는 초기시간에 다음과 같은 프로그램을 수행 즉, ORG 0H, DI : 인터럽트디스에이블, OUT(\*\*), A : 저전위의 제어신호를 출력. 의 프로그램을 수행하게 하여 세번째 프로그램을 수행할때 플립플롭(12)의 세트단자  $(\overline{SE})$

이와같이 구성된 본 고안의 작용효과를 설명하면 다음과 같다

파워 서플라이의 전원 스위치를 온하여 전원단자(Vcc)에 제4도의 (a)에 도시한 바와같이 동작전원이 인가되면, 그 전원단자(Vcc)의 전원이 저항(R11)을 통해 콘덴서(C11)에 충전되기 시작하고, 이때 콘덴서(C11)에 일정전압 이상이 충전되기 이전에는 인버터(I11)에 저전위가 인가되어 그의 출력단자로 고전위가 출력되고, 그 출력된 고전위는 인버터(I12)를 통해 저전위로 반전되어 플립플롭(12)의 리세트 단자  $(\overline{RE})(\overline{CE})$

$(\overline{CE})$

이와같은 상태에서 일정시간이 경과하여 콘덴서(C11)에 일정전압 이상이 충전되면, 인버터(I11)에 고전위가 인가되어 저전위를 출력하고, 그 저전위는 인버터(I12)를 통해 고전위로 반전되어 플립플롭(12)의 리세트단자  $(\overline{RE})(\overline{SE})$

$(\overline{CE})$

이상에서 설명한 바와같이 본 고안은 소프트웨어를 이용 즉, 전원단자의 전원이 안정된 후 중앙처리장치에서 출력되는 제어신호를 이용하여 리얼타임 클럭 및 에스램을 인에이블시키므로 리얼타임클럭이 카운트한 현재시간이 틀리게 되는 것을 방지함은 물론 에스램에 저장되어 있는 데이터가 손상되는 것을 방지하는 효과가 있다.

### (57) 청구의 범위

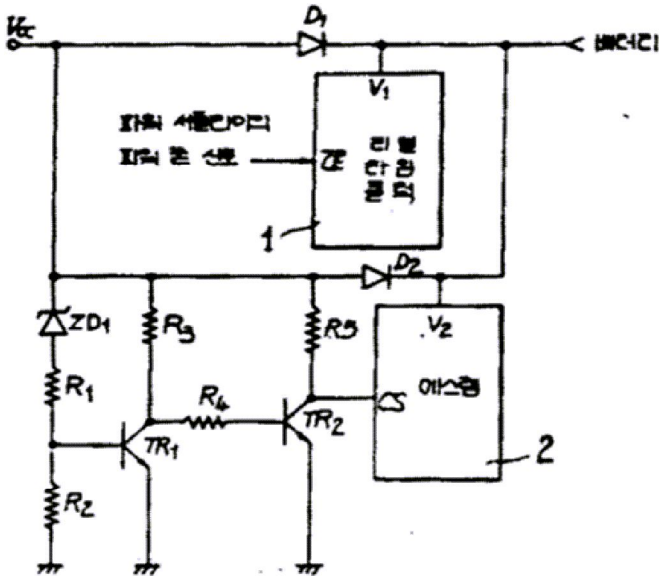
#### 청구항 1

전원단자(Vcc)를 리얼타임클럭(13) 및 에스램(14)의 전원입력단자(V13)(V14)에 접속함과 아울러 정전압 다이오드(ZD11)를 통해 트랜지스터(TR12)의 베이스측에 접속하여 그의 콜렉터를 트랜지스터(TR13)의 베이스에 접속하고, 그 트랜지스터(TR13)의 콜렉터는 에스램(14)의 제어단자(CS)에 접속하여 구성된 오동작 방지회로에 있어서 리세트단자  $(\overline{RE})(\overline{SE})$

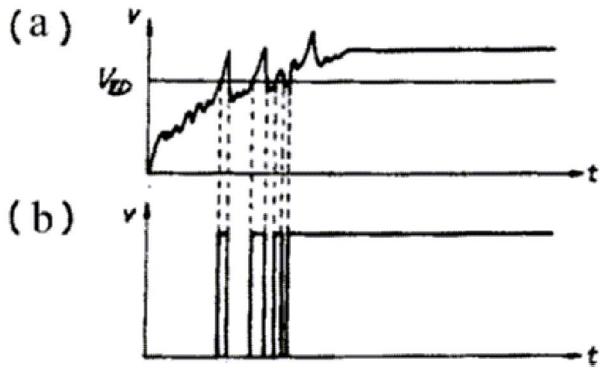
$(\overline{CE})$

도면

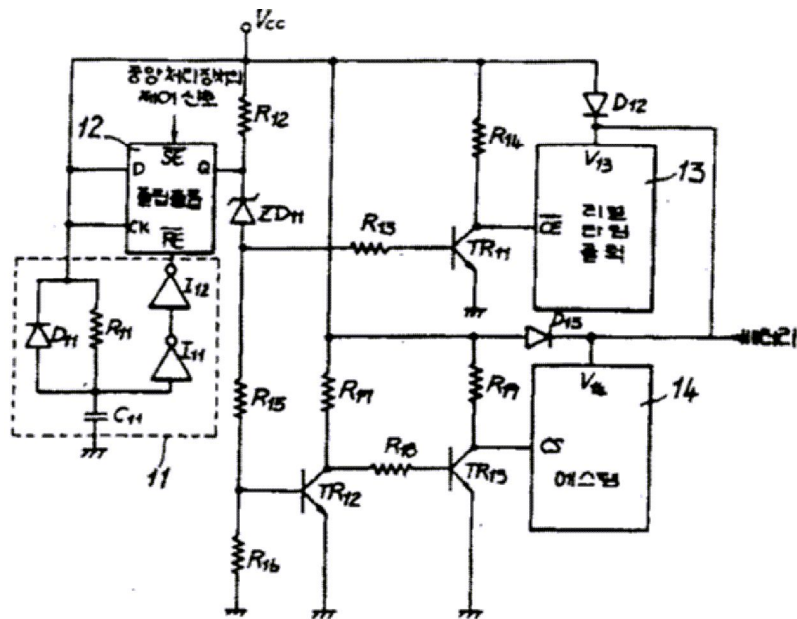
도면1



도면2



도면3



도면4

