

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-53473

(P2006-53473A)

(43) 公開日 平成18年2月23日(2006.2.23)

(51) Int. Cl.	F I	テーマコード (参考)
<b>GO2B 6/122 (2006.01)</b>	GO2B 6/12 B	2H047
<b>HO1L 31/12 (2006.01)</b>	HO1L 31/12 G	5F089

審査請求 未請求 請求項の数 15 O L (全 12 頁)

(21) 出願番号	特願2004-236536 (P2004-236536)	(71) 出願人	000002185 ソニー株式会社 東京都品川区北品川6丁目7番35号
(22) 出願日	平成16年8月16日 (2004.8.16)	(74) 代理人	100076059 弁理士 逢坂 宏
		(72) 発明者	大谷 栄二 東京都品川区北品川6丁目7番35号 ソニー株式会社内
		(72) 発明者	佐藤 修三 東京都品川区北品川6丁目7番35号 ソニー株式会社内
		(72) 発明者	堀越 浩 東京都品川区北品川6丁目7番35号 ソニー株式会社内

最終頁に続く

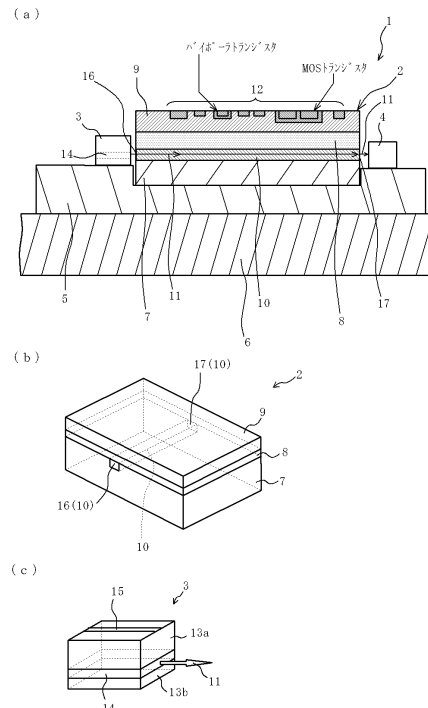
(54) 【発明の名称】 光導波モジュール及びその実装構造

(57) 【要約】

【課題】 光結合ロスを低減することができる光導波モジュール及びその実装構造を提供すること。

【解決手段】 第1の半導体層7、絶縁層8及び第2の半導体層9とがこの順に積層され、第1の半導体層7と第2の半導体層9との間に光導波層10が形成されている光導波装置2と、光電変換素子(発光素子等の光入射手段3、受光素子等の受光手段4)とが、セラミクス等のインターポザー5に配されている、光導波モジュール1。本発明の光導波モジュール1が、インターポザー5を介して実装基板6に実装されている、光導波モジュールの実装構造。

【選択図】 図1



## 【特許請求の範囲】

## 【請求項 1】

第 1 の半導体層、絶縁層及び第 2 の半導体層とがこの順に積層され、前記第 1 の半導体層と前記第 2 の半導体層との間に光導波層が形成されている光導波装置と、光電変換素子とが、インターポザーに配されている、光導波モジュール。

## 【請求項 2】

前記光電変換素子が、前記光導波装置の前記光導波層に光を入射させる光入射手段と、前記光導波層からの出射光を受光する受光手段とのうちの少なくとも前記光入射手段である、請求項 1 に記載した光導波モジュール。

## 【請求項 3】

前記光電変換素子がサブマウント基板に配置され、このサブマウント基板を介して前記光電変換素子が前記インターポザーに配されている、請求項 1 に記載した光導波モジュール。

10

## 【請求項 4】

前記サブマウント基板上に、前記光電変換素子としての発光素子の出力をモニタできるフォトディテクタが配置されている、請求項 3 に記載した光導波モジュール。

## 【請求項 5】

前記第 2 の半導体層に集積回路が形成されている、請求項 1 に記載した光導波モジュール。

## 【請求項 6】

前記集積回路が、前記光電変換素子の駆動回路を有する、請求項 5 に記載した光導波モジュール。

20

## 【請求項 7】

前記光導波層の屈折率が、前記第 1 の半導体層及び前記絶縁層の屈折率より高い、請求項 1 に記載した光導波モジュール。

## 【請求項 8】

前記第 1 の半導体層としてのシリコン基体に不純物元素のドーピングによって前記光導波層が形成されている、請求項 7 に記載した光導波モジュール。

## 【請求項 9】

前記不純物元素がゲルマニウムからなる、請求項 8 に記載した光導波モジュール。

30

## 【請求項 10】

前記シリコン基体に前記光導波層としてのゲルマニウムドーピングのシリコン層が形成され、更にこのゲルマニウムドーピングのシリコン層上に、前記絶縁層としての酸化シリコン層及び前記第 2 の半導体層としてのシリコン層が設けられている、請求項 9 に記載した光導波モジュール。

## 【請求項 11】

前記サブマウント基板としてのシリコン基体に不純物元素のドーピングによって前記フォトディテクタが形成されている、請求項 4 に記載した光導波モジュール。

## 【請求項 12】

請求項 1 ~ 11 のいずれか 1 項に記載した光導波モジュールが、前記インターポザーを介して実装基板に実装されている、光導波モジュールの実装構造。

40

## 【請求項 13】

請求項 2 に記載した前記受光手段が前記インターポザー上に配されている、請求項 12 に記載した光導波モジュールの実装構造。

## 【請求項 14】

請求項 2 に記載した前記受光手段が前記実装基板上に配されている、請求項 12 に記載した光導波モジュールの実装構造。

## 【請求項 15】

前記光導波層の光出射端面で導波光が反射されて、前記受光手段へ光路変換される、請求項 14 に記載した光導波モジュールの実装構造。

50

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、光導波モジュール及びその実装構造に関するものである。

## 【背景技術】

## 【0002】

現在、LSI (Large Scale Integration: 大規模集積回路) チップ内のシリコン上に形成されたトランジスタ、キャパシタなどによりフロントエンドに形成された素子間又はこれら素子のブロック間での信号伝搬及び動作電源供給を行うバックエンドの接続配線は、全て絶縁膜基板上に形成された金属線を介した電気伝送によりなされている。しかし、10

## 【0003】

なかでも、データや動作クロック信号を電氣的に配信するメタル配線には様々な問題が浮上している。それら問題の代表的なものとして、メタル配線の抵抗、寄生容量による信号のRC信号遅延、インピーダンスミスマッチ、EMC/EMI、クロストーク等による信号劣化や伝送エラーなどの問題、及び著しい微細化による信号伝送に要する消費電力の増大、多層化による配線長の増大や歩留りの低下などの問題が挙げられる。

## 【0004】

これまで、高集積化、高速化のためのデザインルールの微細化に伴って配線も微細化を繰り返して、その都度、配置構造の最適化、新素材開発などの様々な手法を駆使し、バックエンド配線の改善、解決に当たってきた。20

## 【0005】

例えば、デザインルールでいうところの0.18 $\mu\text{m}$ ルール世代から0.13 $\mu\text{m}$ 世代までは、SiO<sub>2</sub>を絶縁膜として、アルミニウムをメタル導線とする構造で配線形成されてきたが、0.09 $\mu\text{m}$  (90nm) 世代では、アルミニウムに代わり比抵抗の低い銅が配線金属材料として採用され、現在量産が開始され始めた最先端プロセスといわれる65nm世代では銅配線に加えて、低誘電率膜を複合的に採用することでトータルの配線RC遅延を低減する構造が用いられている。30

## 【0006】

しかし、近年、上記のバックエンド配線配置の最適化や銅や低誘電率膜などの新素材開発等の効果も物性的限界に阻まれつつあり、また高度な微細化により配線層数は増大し、今後システムの更なる高機能化を実現するためには、単純な半導体チップのデザインルールに微細化を前提としたシュリンクそのものを見直す必要が生じてきている。近年、これら諸問題を解決すべく様々な抜本対策が提案されているが、以下にその代表的なものを記す。

## 【0007】

例えば、Hy-Brid構造による絶縁膜の実行誘電率の低減、又はバックエンドのリバーススケーリング手法などが挙げられる。後者は、下層の配線をスケーリングのシュリンクに伴い微細化する一方で、上層のグローバル配線、セミグローバル配線を下層の配線とは逆に拡大させることで配線遅延を抑制する構造である。このように、バックエンド配線の最適化構造、材料、プロセスなどが各種考案実施されているが、現在、研究開発段階にある42nm Node以降を想定した場合、素子を微細化するプロセス以前に、素子の動作速度に見合った必要な周波数帯域で十分な伝送容量の情報を伝達するための配線構造は既に破綻しており、絶縁膜とメタルからなる電氣的な信号伝送でシュリンクすることに代わる何らかの新しい手法を導入する必要がある。40

## 【0008】

一方、LSIチップ間の信号伝搬において、高分子樹脂からなる光導波路による光配線を用い、電気信号を光変調して信号の伝送速度を大幅に向上させる方法が提案されている50

。この光導波路は、高分子樹脂からなるクラッド層及びコア層からなり、コア層の屈折率をクラッド層より高くすることで、コア層を光路として機能させる。

【0009】

しかしながら、LSIチップ内のシリコン上に形成されたトランジスタ、キャパシタ等によりフロントエンドに形成された素子間又はこれら素子のブロック間での信号伝搬において、上記の光導波路による光接続配線構造を適用した場合には、基幹系の光伝送物理をシュリンクしただけとなり、伝送する出力電気信号のコーデック、MUX・DEMUXなどのシステムアーキテクチャとして必要となる回路チップ以外に、発光素子の駆動回路チップ、発光素子チップ、受光素子チップ、光導波路（光路）、インピーダンスマッチング回路、IV変換回路が物理的に少なくとも必要となり、モノリシックで形成できない限り、これら要素の個数分のチップを減らすことはできない。

10

【0010】

従って、全体の動作消費電力は、上記した複数のチップの動作消費電力を単純和として積算して得られること、実装によるアライメント誤差、歩留りの低下、コストが累積すること等が根本的に不可避な問題点として存在する。

【0011】

この問題を解決する手法として、SOI（Silicon On Insulator）構造のウェーハを用いることで、上記した複数の回路チップを部分的に1チップ化して要素の複合機能化、個数削減を図る構造が提案されている（例えば、後記の特許文献1参照。）。

【0012】

図6は、SOI構造のウェーハを用いて形成された光配線構造を示す概略断面図である。

20

【0013】

図6に示すように、SOI構造のウェーハを用いた従来例による光配線構造では、第1シリコン層50と、酸化シリコン層（SiO<sub>2</sub>層）51と、第2シリコン層52とがこの順に積層されてSOI構造のウェーハを構成し、かつ酸化シリコン層51と第1シリコン層50との間に、光導波層（例えばゲルマニウムドープのシリコン層）53が挟持されている。また、第2シリコン層52上にはバイポーラトランジスタ、MOSトランジスタ等の半導体集積回路54が組み込まれている。そして、SOI構造のウェーハはプリント配線基板62上に配置される。また、プリント配線基板62上には、レーザー等の発光素子55が、光導波層53の光入射端面56に対応した位置に配置されており、さらに、光導波層53の光出射端面57はミラー面に形成されており、この光出射端面57の中心線の直上にフォトダイオード等の受光素子58が配置されている。

30

【0014】

この光配線構造の光伝搬メカニズムは、発光素子55から出射された光信号59aをレンズ等の光学部品60で集光し、光導波層53へ導入する。光導波層53へ導入された光信号59bは、光導波層53を導波し、ミラー面の光出射端面57にて垂直方向に偏光され、貫通孔61を通過して出射される。出射光59cは、レンズ等の光学部品60によって集光され、光導波層53の光出射端面57の中心線の直上に配置された受光素子58に受光される。

40

【0015】

このようなSOI構造のウェーハによる光配線構造を用いることにより、デジタル回路での高速及び低消費電力動作が可能となり、高周波回路での動作周波数の向上及びノイズの低減を図ることができ、ラッチアップの完全抑制やソフトエラー発生率の低減を実現することができる。

【0016】

【特許文献1】WO 2004 / 010192 A2 29. Jan 2004（7頁16行目～8頁20行目、図1）

【発明の開示】

【発明が解決しようとする課題】

50

## 【0017】

上記したSOI構造のウェーハを用いた従来例による光配線構造では、SOI構造のウェーハ、受光素子及び発光素子をそれぞれ、光軸合わせしてプリント配線基板上に搭載し、更にレンズ等の光学部品による集光を行っている。しかしながら、プリント配線基板やこのプリント配線基板上に実装したその他の部品の熱変形、及び外力による変形により、光軸がずれてしまい、光結合ロスが大きい。

## 【0018】

本発明は、上述したような問題点を解決するためになされたものであって、その目的は、光結合ロスを低減することができる光導波モジュール及びその実装構造を提供することにある。

10

## 【課題を解決するための手段】

## 【0019】

即ち、本発明は、第1の半導体層、絶縁層及び第2の半導体層とがこの順に積層され、前記第1の半導体層と前記第2の半導体層との間に光導波層が形成されている光導波装置と、光電変換素子とが、インターポージャー（例えばセラミクス製）に配されている、光導波モジュールに係るものである。

## 【0020】

また、本発明の光導波モジュールが、前記インターポージャーを介して実装基板に実装されている、光導波モジュールの実装構造に係るものである。

## 【発明の効果】

20

## 【0021】

本発明によれば、前記光導波装置と、前記光電変換素子とが、セラミクス等の前記インターポージャーに配されているので、前記実装基板やこの実装基板上に実装したその他の部品が熱変形したり、外力によって変形しても、前記実装基板と比べて剛性が高くて変形し難い前記インターポージャーを介することによって光軸がずれ難く、光結合効率を飛躍的に改善することができ、生産性に優れている。

## 【0022】

また、光結合ロスを低減することができるので、前記光電変換素子の出力を抑えて低消費電力化が可能となる。

## 【0023】

30

また、前記インターポージャーを用いることによって設計の自由度が向上し、その結果、商品開発のスピードの向上、部品の共通化による低コスト化が可能である。

## 【0024】

さらに、前記インターポージャーを用いることによってアライメントが容易となり、アライメントにかかるコストを低減させることができるため、低価格なシステムの提供が可能となる。

## 【0025】

本発明の光導波モジュールは上述したような優れた効果を奏するので、光通信等の光情報処理装置として好適に機能することができる。

## 【発明を実施するための最良の形態】

40

## 【0026】

本発明の光導波モジュールにおいて、前記光電変換素子が、前記光導波装置の前記光導波層に光を入射させる光入射手段（例えば、半導体レーザー等の発光素子）と、前記光導波層からの出射光を受光する受光手段（例えば、受光素子（光配線やフォトダイオード等）等）とのうちの少なくとも前記光入射手段であることが望ましい。

## 【0027】

また、前記光導波層の屈折率が、前記第1の半導体層及び前記絶縁層の屈折率より高いことが望ましく、これにより前記光導波層にて効果的な光信号の導波を行うことができる。

## 【0028】

50

具体的には、前記第1の半導体層としてのシリコン基体に不純物元素のドーピングによって前記光導波層が形成されていることが好ましい。また、前記不純物元素はシリコンよりも屈折率の高い元素であれば良く、例えばゲルマニウムからなるのが好ましい。

【0029】

また、前記シリコン基体に前記光導波層としてのゲルマニウムドーピングのシリコン層が形成され、更にこのゲルマニウムドーピングのシリコン層上に、前記絶縁層としての酸化シリコン層及び前記第2の半導体層としてのシリコン層が設けられていることが望ましい。

【0030】

そして、前記第2の半導体層に集積回路が形成されていることが好ましい。また、前記集積回路が、前記光電変換素子の駆動回路を有するのが好ましい。

10

【0031】

また、前記光電変換素子がサブマウント基板に配置され、このサブマウント基板を介して前記光電変換素子が前記インターポザーに配されていることが好ましい。一般に前記光電変換素子の材料としてはGaAsなどを使用するが、これは取り扱いがデリケートであり、実装の際におけるハンドリング方法によってはチップ欠けなどを生じて不良としてしまうことがある。これに対し、本発明に基づく光導波モジュールによれば、前記サブマウント基板を介して前記光電変換素子が前記インターポザーに配されるので、ハンドリングによるチップ欠け不良を効果的に低減することができる。

【0032】

また、シリコン等からなる前記サブマウント基板を用いることにより、放熱効果による温度特性の向上を図ることができる。

20

【0033】

また、前記サブマウント基板にアライメントマーク等を設けることが好ましい。これにより、前記光電変換素子を前記サブマウント基板に実装するとき、前記アライメントマークを基準に光軸を容易に調整することができる。また、前記サブマウント基板を介して前記光電変換素子を前記インターポザーに配するとき、前記アライメントマークを使用することで、アセンブリが一層容易になる。

【0034】

さらに、前記サブマウント基板上に、前記光電変換素子としての発光素子の出力をモニタできるフォトディテクタが配置されているのが好ましい。例えば、前記サブマウント基板としてのシリコン基体に不純物元素のドーピングによって前記フォトディテクタを形成することができる。前記サブマウント基板に前記フォトディテクタを設けることにより、半導体レーザー等の前記発光素子の出力をモニタできるので、前記発光素子のAPC(オートパワーコントロール)が可能となる。

30

【0035】

本発明の光導波モジュールの実装構造において、前記光電変換素子としての前記受光手段は前記インターポザー上に配されていることが好ましく、或いは、前記実装基板上に配されていることが好ましい。前記受光手段が前記実装基板上に配されている場合、前記光導波層の光出射端面で導波光が反射されて、前記受光手段へ光路変換されるのが好ましい。

40

【0036】

上記のように、本発明に基づく光導波モジュール及びその実装構造はSOI(Silicon On Insulator)構造によるウェーハを用いるので、デジタル回路での高速及び低消費電力動作が可能となり、高周波回路での動作周波数の向上及びノイズの低減を図ることができる。また、ラッチアップの完全抑制やソフトエラー発生率の低減を実現することができる。

【0037】

そして、上述したようなSOI構造によるウェーハを用いたことによる効果と共に、前記光導波装置と、前記光電変換素子とが、前記インターポザーに配されているので、前記実装基板やこの実装基板上に実装したその他の部品が熱変形したり、外力によって変形しても、前記実装基板と比べて高剛性でありかつ信頼性の高い前記インターポザーを介

50

することによって光軸がずれ難く、光結合効率を飛躍的に改善することができ、生産性に優れている。

【0038】

また、光結合ロスを低減することができるので、前記光電変換素子の出力を抑えて低消費電力化が可能となる。

【0039】

また、前記インターポザーを用いることによって設計の自由度が向上し、その結果、商品開発のスピードの向上、部品の共通化による低コスト化が可能である。

【0040】

さらに、前記インターポザーを用いることによってアライメントが容易となり、アライメントにかかるコストを低減させることができるため、低価格なシステムの提供が可能となる。

【0041】

本発明は、前記受光手段を前記光導波層に位置合わせして配置することにより、前記光導波層に効率良く入射した光信号を次段回路の前記受光手段に入射させるように構成した光通信等の光情報処理に有効に用いることができる。

【0042】

以下、本発明の好ましい実施の形態を図面を参照して説明する。

【0043】

#### 第1の実施の形態

図1は、本発明に基づく光導波モジュール及びその実装構造の概略図である。

【0044】

本実施の形態による光導波モジュール1は、図1(a)に示すように、光導波装置2と、前記光電変換素子としての光入射手段(例えば、半導体レーザー等の発光素子)3と、前記光電変換素子としての受光手段(例えば、フォトダイオード等の受光素子、又は光ファイバー)4とが、セラミクス等のインターポザー5に配されている。また、本発明に基づく光導波モジュール1が、インターポザー5を介して実装基板(プリント配線基板)6に実装されている。

【0045】

光導波装置2は、図1(a)及び(b)に示すように、第1の半導体層7、絶縁層8及び第2の半導体層9とがこの順に積層され、第1の半導体層7と第2の半導体層9との間に光導波層10が形成されている。

【0046】

また、光導波層10の屈折率が、第1の半導体層7及び絶縁層8の屈折率より高いことが望ましく、これにより光導波層10にて効果的な光信号11の導波を行うことができる。

【0047】

具体的には、第1の半導体層7としてのシリコン基体に不純物元素のドーピングによって光導波層10が形成されていることが好ましい。また、前記不純物元素はシリコンよりも屈折率の高い元素であればよく、例えばゲルマニウムからなるのが好ましい。

【0048】

また、シリコン基体7に光導波層10としてのゲルマニウムドーピングのシリコン層が形成され、更にこのゲルマニウムドーピングのシリコン層10上に、絶縁層8としての酸化シリコン層(SiO<sub>2</sub>層)及び第2の半導体層9としてのシリコン層が設けられていることが望ましい。

【0049】

そして、第2の半導体層9に集積回路12が形成されていることが好ましい(但し、図1(b)では前記集積回路は図示省略した。)。また、集積回路12が、光導波層10への光入射手段3及び光導波層10からの出射光の受光手段4の駆動回路(バイポーラトランジスタ、MOSトランジスタ等)を有するのが好ましい。

## 【0050】

本発明に基づく光導波モジュール1において、ゲルマニウムドープのシリコン層10は、シリコン基体7や酸化シリコン層8よりも屈折率 $n$ が高いため、光信号11の導波路として効果的に機能する。ゲルマニウムドープのシリコン層10を通る波長としては970nm以上の近赤外波長域の光であり、一般に1.3 $\mu$ mや1.5 $\mu$ m近傍の波長のレーザーが光源として使われる。

## 【0051】

光入射手段3としての発光素子は、例えば図1(c)に示すように、GaAs等からなるクラッド層13a、13bと、これらクラッド層13a、13bに挟持された活性層14とを有する。また、クラッド層13a上には電極15が設けられており、図示省略したがクラッド層13b上にも電極が設けられている。

10

## 【0052】

本発明に基づく光導波モジュール1の光伝搬メカニズムは、光入射手段(発光素子)3から出射された光信号11が、光導波層10としてのゲルマニウムドープのシリコン層へ光入射端面16から導入される。光導波層10へ導入された光信号11は、光導波層10を導波し、その光出射端面17から出射され、出射された光信号11は、受光手段(受光素子)4によって受光される。

## 【0053】

このように、本発明に基づく光導波モジュール1及びその実装構造はSOI(Silicon On Insulator)構造によるウェーハを用いるので、デジタル回路での高速及び低消費電力動作が可能となり、高周波回路での動作周波数の向上及びノイズの低減を図ることができ、ラッチアップの完全抑制やソフトエラー発生率の低減を実現することができる。

20

## 【0054】

そして、上述したようなSOI構造によるウェーハを用いたことによる効果と共に、光導波装置2と、光電変換素子3、4とが、セラミクス等のインターポザー5に配されているので、実装基板6やこの実装基板6上に実装したその他の部品(図示省略)が熱変形したり、外力によって変形しても、実装基板6と比べて剛性の高いインターポザー5を介することによって光軸がずれ難く、光結合効率を飛躍的に改善することができ、生産性に優れている。

## 【0055】

また、光結合口スを低減することができるので、光電変換素子3、4の出力を抑えて低消費電力化が可能となる。

30

## 【0056】

また、インターポザー5を用いることによって設計の自由度が向上し、その結果、商品開発のスピードの向上、部品の共通化による低コスト化が可能である。

## 【0057】

さらに、インターポザー5を用いることによってアライメントが容易となり、アライメントにかかるコストを低減させることができるため、低価格なシステムの提供が可能となる。

## 【0058】

## 第2の実施の形態

本実施の形態における光導波モジュールは、図2に示すように、前記光電変換素子としての光入射手段(例えば、半導体レーザー等の発光素子)3がシリコン等からなるサブマウント基板18に配置され、このサブマウント基板18を介して光入射手段3がインターポザー5に配されている。なお、前記光電変換素子としての受光手段(例えば、フォトダイオード等の受光素子)4についても同様である。

40

## 【0059】

一般に発光素子3、受光素子4の材料としてはGaAsなどを使用するが、これは取り扱いがデリケートであり、実装の際におけるハンドリング方法によってはチップ欠けなどを生じて不良としてしまうことがある。これに対し、本実施の形態によれば、サブマウン

50

ト基板 18 を介して前記光電変換素子としての発光素子 3、受光素子 4 がインターポージャー 5 に配されるので、ハンドリングによるチップ欠け不良を低減することができる。

【0060】

また、シリコン等からなるサブマウント基板 18 を用いることにより、放熱効果による温度特性の向上を図ることができる。

【0061】

また、図 2 (b) に示すように、サブマウント基板 18 にアライメントマーク 19 等を設けてもよい。これにより、発光素子 3、受光素子 4 を実装するときにアライメントマーク 19 を基準に光軸を調整することができ、また、サブマウント基板 18 を介して発光素子 3、受光素子 4 をインターポージャー 5 に配するときにアライメントマーク 19 を使用することで、アセンブリが一層容易になる。

10

【0062】

さらに、図 2 (c) に示すように、発光素子 3 を実装したサブマウント基板 18 にフォトディテクタ (PD) 20 を設けることが好ましい。これにより、半導体レーザー等の発光素子 3 の出力をモニタできるので、発光素子 3 の APC (オートパワーコントロール) が可能となる。この場合、サブマウント基板 18 としてのシリコン基体に不純物元素のドーピングによってフォトディテクタ 20 を形成することができる。

【0063】

なお、本発明に基づく光導波モジュール 1 を構成する光導波装置 2 において、光導波層 10 の数、形状等は適宜選択可能である。例えば、図 3 に示すように、光導波装置 2 に複数の光導波層 10 を設け、前記発光素子等の光入射手段 3 を、光導波層 10 の光入射端面 16 にそれぞれ対応させ、サブマウント基板 18 を介してインターポージャー 5 上に配置してもよい。また、発光素子 3 は全て同じ種類 (発光光の波長が同じ) であっても、或いは互いに異なる種類のものでよい。図 3 では図示省略したが、上述したと同様にして第 2 の半導体層 9 には前記集積回路が組み込まれているのが好ましい。

20

【0064】

#### 第 3 の実施の形態

図 4 に示すように、前記光入射手段としての前記発光素子として ECL (Extra Cavity Laser) 21 を用いてもよい。ECL 21 は、ハーフミラー 22、レーザーを構成する増幅媒体 23、MEMS (Micro Electro Mechanical Systems) 可動ミラー 24 及び可動ミラー 24 に接合されたアクチュエータ 25 からなる。アクチュエータ 25 によって可動ミラー 24 の位置を動かすことによりレーザーのキャビティ長を変化させ、波長の異なるレーザー光 (1、2) 11 を発生させることができる。これにより、光導波層 10 に複数の波長の光信号 11 を入射させることができ、例えばブロック毎に特定の波長のみを受光する受光素子 4 を設けることにより、LSI 中の動作が必要なブロックだけにクロックを配信することができる。

30

【0065】

#### 第 4 の実施の形態

前記光電変換素子としての前記受光手段は、例えばフォトダイオード等の受光素子が挙げられる。この受光手段は、例えば図 5 に示すように、実装基板 6 上に配置してもよい。具体的には、光導波層 10 の光出射端面 17 を傾斜面、例えば 45 度ミラー面に形成し、第 1 の半導体層 7 及びインターポージャー 5 における光出射端面 17 の直下に位置する領域に貫通孔 26 を設け、かつ実装基板 6 に凹部 27 を設け、この凹部 27 内に受光手段 4 を配置する。これにより、光導波層 10 の光出射端面 17 で導波光 11 が反射されて、受光手段 4 へ光路変換される。

40

【0066】

この場合も、光導波装置 2 及び光入射手段 3 はインターポージャー 5 に配されているので、実装基板 6 及びこの実装基板 6 上に実装された他の部品等の熱変形、又は外力による変形が起きても、光軸がずれ難く、光結合ロスの低減を図ることができる。

【0067】

50

以上、本発明を実施の形態について説明したが、上述の例は、本発明の技術的思想に基づき種々に変形が可能である。

【0068】

例えば、ゲルマニウムドープのシリコン層を前記光導波層とする例を述べてきたが、ゲルマニウムドープのシリコン層以外にも酸化シリコン( $\text{SiO}_2$ )などを前記光導波層として使用することも可能である。例えば、酸化シリコンは透過率が非常に優れており、850nmといった通信用のレーザーの中でも比較的安価に製造されている近赤外レーザー光を低損失で透過させることができる。そこで、酸化シリコンからなる前記光導波層を更に低屈折率の材料からなる層で挟んだ構造とすることにより、上述したゲルマニウムドープのシリコン層と同様にして、酸化シリコンを前記光導波層として効果的に機能させることが可能である。

10

【0069】

また、前記光導波層へ前記光信号を導入するには、前記発光素子等の前記光入射手段から直接光信号を前記光導波層へ入射するバットカップリング法、一度レンズ等の光学部品で集光して光信号のビーム径を小さくしてから前記光導波層へ入射させるレンズカップリング法などで行うことができる。

【0070】

さらに、前記受光手段の配置位置は上述したように前記インターポザー上であっても、或いは前記実装基板上であってもよいが、これらに特に限定されず、図6に示すような従来例のように、前記光導波層の前記光出射端面をミラー面に形成し、前記光導波層の光出射端面の中心線の直上に前記受光手段を配置してもよい。この場合、前記光導波層を導波した光信号は、前記光導波層のミラー面の前記光出射端面にて垂直方向に偏光され、貫通孔を通過して、前記光導波層の前記光出射端面の中心線の直上に配置された前記受光手段に受光される。

20

【図面の簡単な説明】

【0071】

【図1】第1の実施の形態による、本発明に基づく光導波モジュールの概略図である。

【図2】第2の実施の形態による、本発明に基づく光導波モジュールの概略図である。

【図3】同、本発明に基づく光導波モジュールの他の例を示す概略斜視図である。

【図4】第3の実施の形態による、本発明に基づく光導波モジュールの概略図である。

30

【図5】第4の実施の形態による、本発明に基づく光導波モジュールの概略断面図である。

【図6】従来例による、SOI構造のウェーハを用いた光配線構造の概略断面図である。

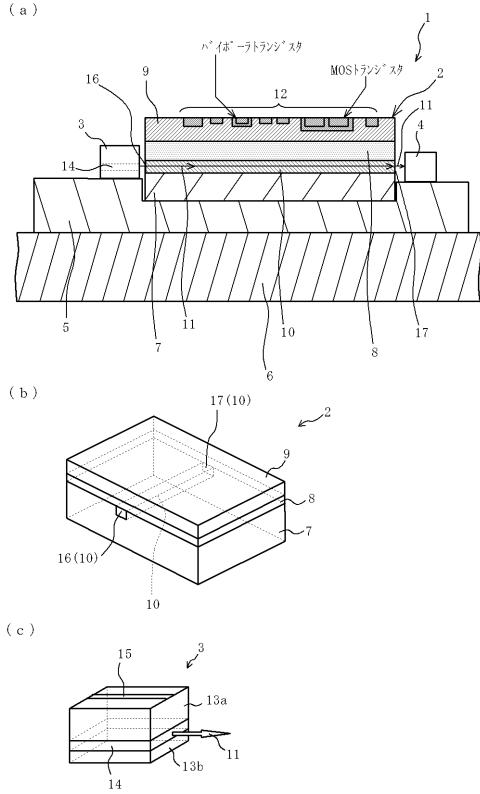
【符号の説明】

【0072】

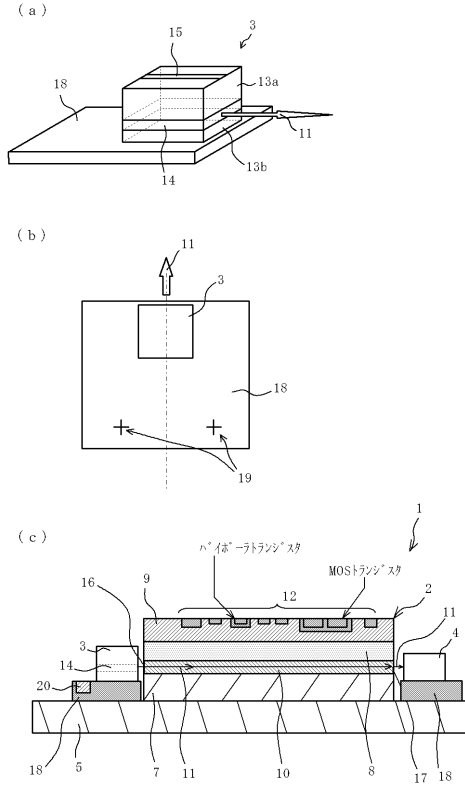
1 ... 光導波モジュール、2 ... 光導波装置、3 ... 光入射手段、4 ... 受光手段、  
5 ... インターポザー、6 ... 実装基板、7 ... 第1の半導体層、8 ... 絶縁層、  
9 ... 第2の半導体層、10 ... 光導波層、11 ... 光信号、12 ... 集積回路、  
13 a、13 b ... クラッド層、14 ... 活性層、15 ... 電極、16 ... 光入射端面、  
17 ... 光出射端面、18 ... サブマウント基板、19 ... アライメントマーク、  
20 ... フォトディテクタ、21 ... ECL、22 ... ハーフミラー、23 ... 増幅媒体、  
24 ... 可動ミラー、25 ... アクチュエータ、26 ... 貫通孔、27 ... 凹部

40

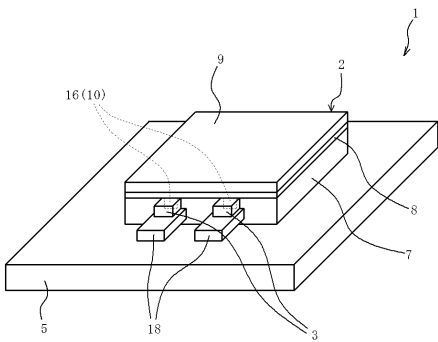
【図1】



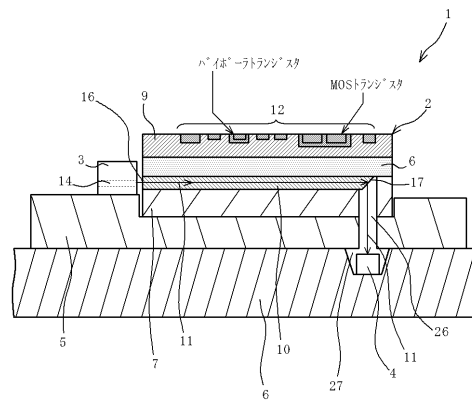
【図2】



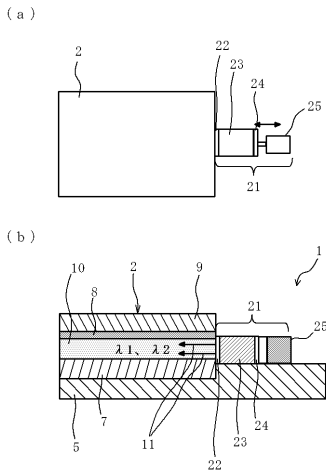
【図3】



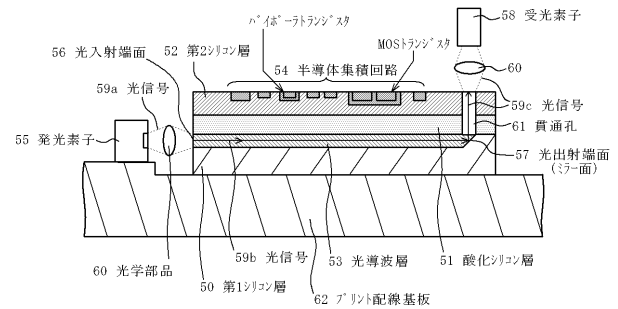
【図5】



【図4】



【図6】



---

フロントページの続き

(72)発明者 大鳥居 英  
東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72)発明者 上野 俊英  
東京都品川区北品川6丁目7番35号 ソニー株式会社内

Fターム(参考) 2H047 KA03 MA07 QA02 QA07 TA32  
5F089 AA01 AA06 AB03 AC16 AC23 AC24 CA03