



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2023년06월30일  
(11) 등록번호 10-2550584  
(24) 등록일자 2023년06월28일

(51) 국제특허분류(Int. Cl.)  
H04N 25/532 (2023.01) H04N 25/76 (2023.01)  
(52) CPC특허분류  
H04N 25/532 (2023.01)  
H04N 25/7795 (2023.01)  
(21) 출원번호 10-2023-7008698(분할)  
(22) 출원일자(국제) 2016년05월19일  
심사청구일자 2023년03월13일  
(85) 번역문제출일자 2023년03월13일  
(65) 공개번호 10-2023-0042135  
(43) 공개일자 2023년03월27일  
(62) 원출원 특허 10-2017-7036625  
원출원일자(국제) 2016년05월19일  
심사청구일자 2021년05월14일  
(86) 국제출원번호 PCT/US2016/033354  
(87) 국제공개번호 WO 2016/187469  
국제공개일자 2016년11월24일  
(30) 우선권주장  
62/163,730 2015년05월19일 미국(US)  
(56) 선행기술조사문헌  
KR1020150016232 A\*  
(뒷면에 계속)

(73) 특허권자  
매직 립, 인코포레이티드  
미국 플로리다 플랜타타운 웨스트 선라이즈 블러  
마드 7500 (우: 33322)  
(72) 발명자  
캘러, 아드리안  
미국 92103 캘리포니아 샌 디에고 워싱턴 스트리  
트 302 스위트 #150-7353  
(74) 대리인  
특허법인 남앤남

전체 청구항 수 : 총 16 항

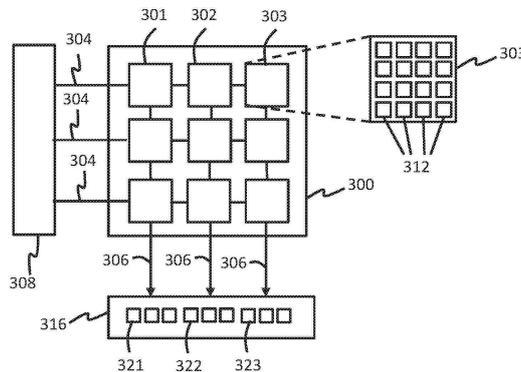
심사관 : 김응권

(54) 발명의 명칭 세미-글로벌 셔터 이미지

(57) 요약

본 개시내용은 이미지 센서에 관한 것이다. 이미지 센서는 복수의 블록들로 분할되는 2차원 픽셀 어레이 - 복수의 블록들 각각은 적어도 2개의 상이한 행들 및 2개의 상이한 열들로 배열된 픽셀들을 포함함 -, 및 복수의 블록들을 순차적으로 노출시키는 셔터 메커니즘을 포함하며, 각각의 블록의 모든 픽셀들은 동기식으로 노출된다.

대표도 - 도3



(56) 선행기술조사문헌

US20150062304 A1\*

US20090122168 A1

KR1020120061033 A

US20150130977 A1

EP02770297 A1

KR1020120025052 A

US08866959 B2

US20030052989 A1

\*는 심사관에 의하여 인용된 문헌

---

## 명세서

### 청구범위

#### 청구항 1

디바이스로서,

제1 블록 및 제2 블록을 포함하는 2차원 픽셀 어레이 - 상기 제1 블록 및 상기 제2 블록 각각은 개개의 복수의 픽셀들을 포함하며, 상기 2차원 픽셀 어레이에서 상기 제1 블록은 상기 제2 블록과 중첩되지 않음 -;

셔터(shutter); 및

방법을 수행하도록 구성된 하나 이상의 프로세서들

을 포함하고,

상기 셔터는:

제1 시간에서 시작하는 제1 시간 윈도우에서, 상기 제1 블록의 복수의 픽셀들을 동기식으로 노출시키고;

상기 제1 시간보다 늦은 제2 시간에서 시작하는 제2 시간 윈도우에서, 상기 제2 블록의 복수의 픽셀들을 동기식으로 노출시키도록 구성되며,

상기 방법은:

상기 제1 시간과 상기 제2 시간 사이의 제3 시간에서 상기 제1 블록에 대응하는 제1 신호를 수신하는 단계;

상기 제2 시간보다 늦은 제4 시간에서 상기 제2 블록에 대응하는 제2 신호를 수신하는 단계; 및

상기 제2 시간 윈도우 동안, 상기 제1 신호에 기초하여 이미지 분석을 수행하는 단계를 포함하는, 디바이스.

#### 청구항 2

제1 항에 있어서,

상기 제1 블록 및 상기 제2 블록 각각은, 상기 2차원 픽셀 어레이의 높이의 적어도 20분의 1이고 그리고 상기 2차원 픽셀 어레이의 높이의 5분의 1 이하이며,

상기 제1 블록 및 상기 제2 블록 각각은, 상기 2차원 픽셀 어레이의 폭의 적어도 20분의 1이고 그리고 상기 2차원 픽셀 어레이의 폭의 5분의 1 이하인, 디바이스.

#### 청구항 3

제1 항에 있어서,

상기 제1 블록의 복수의 픽셀들은 제1 수의 픽셀들을 포함하고, 상기 제2 블록의 복수의 픽셀들은 제2 수의 픽셀들을 포함하며, 상기 제2 수는 상기 제1 수와 동일한, 디바이스.

#### 청구항 4

제1 항에 있어서,

상기 제1 블록의 복수의 픽셀들은 제1 수의 픽셀들을 포함하고, 상기 제2 블록의 복수의 픽셀들은 제2 수의 픽셀들을 포함하며, 상기 제2 수는 상기 제1 수와 상이한, 디바이스.

#### 청구항 5

제1 항에 있어서,

상기 제1 블록의 복수의 픽셀들은 제1 기하학적 형상을 포함하고, 상기 제2 블록의 복수의 픽셀들은 제2 기하학적 형상을 포함하며, 상기 제2 기하학적 형상은 상기 제1 기하학적 형상과 상이한, 디바이스.

**청구항 6**

제1 항에 있어서,

상기 디바이스는 타이밍 모듈을 더 포함하며,

상기 제1 블록의 복수의 픽셀들을 동기식으로 노출시키는 것은, 상기 타이밍 모듈로부터 제1 신호를 수신하는 것에 대한 응답으로 상기 제1 블록의 복수의 픽셀들을 동기식으로 노출시키는 것을 포함하고,

상기 제2 블록의 복수의 픽셀들을 동기식으로 노출시키는 것은, 상기 타이밍 모듈로부터 제2 신호를 수신하는 것에 대한 응답으로 상기 제2 블록의 복수의 픽셀들을 동기식으로 노출시키는 것을 포함하는, 디바이스.

**청구항 7**

제1 항에 있어서,

상기 디바이스는, 상기 이미지 분석에 기초하여 그리고 상기 제2 신호에 추가로 기초하여, 이미지 신호를 생성하도록 구성되는, 디바이스.

**청구항 8**

제7 항에 있어서,

상기 디바이스는 상기 이미지 신호를 SLAM 알고리즘에 대한 입력으로서 제시하도록 구성되는, 디바이스.

**청구항 9**

제1 시간에서 시작하는 제1 시간 윈도우에서, 2차원 픽셀 어레이의 제1 블록의 개개의 복수의 픽셀들을 동기식으로 노출시키는 단계;

상기 제1 시간보다 늦은 제2 시간에서 시작하는 제2 시간 윈도우에서, 상기 2차원 픽셀 어레이의 제2 블록의 개개의 복수의 픽셀들을 동기식으로 노출시키는 단계 - 상기 2차원 픽셀 어레이에서 상기 제1 블록은 상기 제2 블록과 중첩되지 않음 -;

상기 제1 시간과 상기 제2 시간 사이의 제3 시간에서 상기 제1 블록에 대응하는 제1 신호를 수신하는 단계;

상기 제2 시간보다 늦은 제4 시간에서 상기 제2 블록에 대응하는 제2 신호를 수신하는 단계; 및

상기 제2 시간 윈도우 동안 상기 제1 신호에 기초하여 이미지 분석을 수행하는 단계를 포함하는 방법.

**청구항 10**

제9 항에 있어서,

상기 제1 블록 및 상기 제2 블록 각각은, 상기 2차원 픽셀 어레이의 높이의 적어도 20분의 1이고 그리고 상기 2차원 픽셀 어레이의 높이의 5분의 1 이하이며,

상기 제1 블록 및 상기 제2 블록 각각은, 상기 2차원 픽셀 어레이의 폭의 적어도 20분의 1이고 그리고 상기 2차원 픽셀 어레이의 폭의 5분의 1 이하인, 방법.

**청구항 11**

제9 항에 있어서,

상기 제1 블록의 복수의 픽셀들은 제1 수의 픽셀들을 포함하고, 상기 제2 블록의 복수의 픽셀들은 제2 수의 픽셀들을 포함하며, 상기 제2 수는 상기 제1 수와 동일한, 방법.

**청구항 12**

제9 항에 있어서,

상기 제1 블록의 복수의 픽셀들은 제1 수의 픽셀들을 포함하고, 상기 제2 블록의 복수의 픽셀들은 제2 수의 픽셀들을 포함하며, 상기 제2 수는 상기 제1 수와 상이한, 방법.

**청구항 13**

제9 항에 있어서,

상기 제1 블록의 복수의 픽셀들은 제1 기하학적 형상을 포함하고, 상기 제2 블록의 복수의 픽셀들은 제2 기하학적 형상을 포함하며, 상기 제2 기하학적 형상은 상기 제1 기하학적 형상과 상이한, 방법.

**청구항 14**

제9 항에 있어서,

상기 제1 블록의 복수의 픽셀들을 동기식으로 노출시키는 단계는, 타이밍 모듈로부터 제1 신호를 수신하는 것에 대한 응답으로 상기 제1 블록의 복수의 픽셀들을 동기식으로 노출시키는 단계를 포함하고,

상기 제2 블록의 복수의 픽셀들을 동기식으로 노출시키는 단계는, 상기 타이밍 모듈로부터 제2 신호를 수신하는 것에 대한 응답으로 상기 제2 블록의 복수의 픽셀들을 동기식으로 노출시키는 단계를 포함하는, 방법.

**청구항 15**

제9 항에 있어서,

상기 이미지 분석에 기초하여 그리고 상기 제2 신호에 추가로 기초하여, 이미지 신호를 생성하는 단계를 더 포함하는, 방법.

**청구항 16**

제15 항에 있어서,

상기 이미지 신호를 SLAM 알고리즘에 대한 입력으로서 제시하는 단계를 더 포함하는, 방법.

**발명의 설명**

**기술 분야**

[0001] 본 출원은, 발명의 명칭이 "SEMI-GLOBAL SHUTTER IMAGER"로 2015년 5월 19일자로 출원된 미국 가특허 출원 제 62/163,730호를 우선권으로 주장하며, 그로써, 그 가특허 출원은 그 전체가 인용에 의해 포함된다.

[0002] 본 개시내용은 디지털 이미징 분야에 관한 것으로, 더 상세하게는, 다수의 픽셀 블록들을 순차적으로 캡처할 수 있지만 각각의 블록의 픽셀들이 동기식으로 캡처되는 세미-글로벌 셔터 이미저에 관한 것이다.

**배경 기술**

[0003] 이미지 센서(또는 이미저)는 일반적으로, 이미지를 형성하는데 요구되는 정보를 검출 및 운반할 수 있는 이미지-캡처 디바이스(예컨대, 카메라)의 일부를 지칭한다. 디지털 카메라에서, 이미지 센서는 통상적으로, 이미지들이 캡처되는 실리콘 반도체일 수 있다. 구조적으로, 센서는 광자들을 캡처하고 그들을 전자들로 변환하는 감광성 다이오드들(즉, 포토사이트(photosite)들)의 어레이로 구성될 수 있다. 각각의 포토사이트에서의 전자들의 구축은 전자 신호(예컨대, 전압)로 변환될 수 있고, 그 신호는 이어서, 화상 엘리먼트 또는 픽셀을 표현하는 디지털 데이터로 변환될 수 있다. 그 후, 이 엘리먼트들 또는 픽셀들은 최종 이미지를 어셈블링하기 위해 사용될 수 있다. 최종 이미지는 카메라의 메모리에 저장되며, 디스플레이 상에서 뷰잉되고 그리고/또는 추가로 조작되기 위해 리트리브될 수 있다.

[0004] 이상적으로, 매우 양호하게-설계된 이미지 센서는 카메라가 비교적 높은-속도의 프레임 레이트를 갖도록 허용하며, 그 프레임 레이트는 그 카메라가 짧은 시간 기간 내에 더 많은 수의 이미지들을 캡처할 수 있게 하고, 동시에, 결과적인 이미지들의 모션 아티팩트들과 같은 바람직하지 않은 효과들의 양을 최소화시킴으로써 이미지 품질을 유지할 수 있게 한다.

**발명의 내용**

- [0005] [0005] 본 개시내용은 일반적으로, 다수의 픽셀 블록들을 순차적으로 캡처 및 프로세싱할 수 있는 (각각의 블록의 픽셀들은 동기식으로 캡처됨) 세미-글로벌 셔터 이미지 및 메커니즘에 관한 것이다. 이미지 센서의 센서 엘리먼트들(또는 픽셀들)은 다수의 픽셀 블록들로 분할될 수 있다. 동일한 블록의 모든 픽셀들은 광에 동시에 노출될 수 있다. 이후, 픽셀들의 노출된 블록으로부터의 데이터가 여전히 판독되고 있는 동안, 픽셀들의 다른 블록이 노출될 수 있다. 이러한 프로세스는, 모든 픽셀들이 노출 및 판독될 때까지 반복될 수 있다. 이것은, 픽셀들의 노출과 픽셀들에서 캡처된 정보가 분석되는 시간 사이의 지연을 상당히 감소시킬 수 있으며, 그에 의해, 프레임 레이트(또는 속도) 또는 카메라를 개선시킨다. 부가적으로, 주어진 세미-글로벌 셔터 이미지 센서에 대한 픽셀 블록들의 최적의 수를 셋팅하고, 각각의 픽셀 블록의 모든 픽셀들을 동시에 노출시킴으로써, 세미-글로벌 셔터 이미저는 또한, 픽셀 블록들의 순차적인 노출들에 의해 야기될 수 있는, 결과적인 이미지들에 대한 특정한 형태들의 바람직하지 않은 왜곡들(예컨대, 모션 아티팩트들)을 감소시킬 수 있다.
- [0006] [0006] 일반적으로, 이미지 센서는 복수의 블록들로 분할되는 2차원 픽셀 어레이 - 복수의 블록들 각각은 적어도 2개의 상이한 행들 및 2개의 상이한 열들로 배열된 픽셀들을 포함함 -, 및 복수의 블록들을 순차적으로 노출시키는 셔터를 포함할 수 있으며, 각각의 블록의 모든 픽셀들은 동기식으로 노출된다. 셔터는, 예컨대, 전자적으로 제어될 수 있다. 픽셀 어레이는 다양한 구성들을 가질 수 있다. 예컨대, 픽셀 어레이는 픽셀들의 M개의 행들을 갖는 직사각형 어레이를 포함할 수 있으며, 여기서, M은 100 이상이고, 각각의 블록의 높이는 M개의 행들의 결합된 높이의 적어도 1/20 이지만, M개의 행들의 결합된 높이의 1/5를 초과하지 않는다. 다른 예로서, 픽셀 어레이는 N개의 열들을 갖는 직사각형 어레이를 포함할 수 있으며, 여기서, N은 100 이상이고, 각각의 블록의 폭은 픽셀들의 N개의 열들의 결합된 폭의 적어도 1/20 이지만, N개의 열들의 결합된 폭의 1/5를 초과하지 않는다. 블록들 중 몇몇은 다른 적합한 어레이먼트들 및 기하학적 형상들로 상이한 수의 픽셀들을 포함할 수 있는 반면, 블록들 중 몇몇은 동일한 수의 픽셀들을 포함할 수 있다.
- [0007] [0007] 몇몇 변형들에서, 이미지 센서는, 타이밍 신호를 블록들 각각에 송신하는 타이밍 제어 모듈을 포함하거나 또는 그 모듈과 함께 사용하기 위해 구성될 수 있으며, 여기서, 타이밍 신호는 블록들의 노출들의 시퀀스를 개시한다. 또한, 이미지 센서는, 복수의 블록들 각각에 대한 별개의 판독 전자기기를 포함하거나 또는 그 전자기기와 함께 사용하기 위해 구성될 수 있으며, 여기서, 판독 전자기기는 대응하는 블록의 픽셀들로부터의 전자 신호들을 수신 및 프로세싱할 수 있다. 그러한 별개의 판독 전자기기는, 예컨대, 전자 신호들을 증폭시키는 증폭기 및 전자 신호를 디지털 데이터로 변환하는 아날로그-투-디지털 변환기를 포함할 수 있다. 또한, 이미지 센서의 일 변형들에서, 판독 전자기기는, 픽셀들의 제1 블록의 노출이 완료된 직후, 픽셀들의 제1 블록으로부터 전자 신호들을 판독할 수 있으며, 제1 블록으로부터의 전자 신호들의 판독이 완료되기 전에 제2 블록의 노출이 시작된다. 다른 변형에서, 제2 블록의 노출과 제1 블록의 노출 사이에 지연이 존재할 수 있으며, 여기서, 지연은, 제2 블록이 자신의 노출을 완료하기 전에 제1 블록의 판독을 허용할만큼 크다.
- [0008] [0008] 일반적으로, 이미지 센서를 이용하여 이미지를 캡처하는 방법은, 이미지 센서의 2차원 픽셀 어레이 이미지 영역을 복수의 블록들로 분할하는 단계 - 복수의 블록들 각각은 적어도 2개의 상이한 행들 및 2개의 상이한 열들로 배열된 픽셀들을 포함함 -, 및 복수의 블록들을 순차적으로 노출시키는 단계를 포함할 수 있으며, 각각의 블록의 모든 픽셀들은 동기식으로 노출된다. 방법은, 픽셀들의 M개의 행들을 포함하는 2차원 픽셀 어레이를 갖는 이미지 센서와 같은 다양한 구성들의 이미지 센서들을 이용하여 사용될 수 있으며, 여기서, M은 100 이상이고, 각각의 블록의 높이는 픽셀들의 M개의 행들의 결합된 높이의 적어도 1/20 이지만, M개의 행들의 결합된 높이의 1/5를 초과하지 않는다. 다른 예로서, 방법은, N개의 열들을 포함하는 2차원 픽셀 어레이를 갖는 이미지 센서들을 이용하여 사용될 수 있으며, 여기서, N은 100 이상이고, 각각의 블록의 폭은 픽셀들의 N개의 열들의 결합된 폭의 적어도 1/20 이지만, N개의 열들의 결합된 폭의 1/5를 초과하지 않는다.
- [0009] [0009] 방법은 타이밍 신호를 블록들 각각에 송신하는 단계를 포함할 수 있으며, 여기서, 타이밍 신호는 블록들의 노출들의 시퀀스를 개시한다. 방법은 또한, 복수의 블록들 중 적어도 제1 블록 및 제2 블록에 배열된 전자 신호들을 순차적으로 판독하는 단계를 포함할 수 있다. 일 변형에서, 픽셀들의 제1 블록으로부터의 전자 신호들은, 제1 블록의 노출이 완료된 직후 판독될 수 있으며, 제1 블록으로부터의 전자 신호들의 판독이 완료되기 전에 제2 블록의 노출이 시작될 수 있다. 또한, 제2 블록의 노출과 제1 블록의 노출 사이에 지연이 존재할 수 있으며, 여기서 지연은 제2 블록의 노출이 완료되기 전에 제1 블록의 판독을 허용할만큼 크다.
- [0010] [0010] 일반적으로, 디지털 카메라는, 복수의 블록들로 분할되는 2차원 픽셀 어레이를 포함하는 이미지 센서 - 복수의 블록들 각각은 적어도 2개의 상이한 행들 및 적어도 2개의 상이한 열들로 배열된 픽셀들을 포함함 -;

광을 이미지 센서로 지향시키는 렌즈; 복수의 블록들을 순차적으로 노출시키는 셔터 - 각각의 블록의 모든 픽셀들은 동기식으로 노출됨 -; 블록들의 노출들의 시퀀스의 타이밍을 제어하는 타이밍 제어 모듈; 복수의 블록들 각각에 대한 판독 전자기기 - 판독 전자기기는 대응하는 블록의 픽셀들로부터의 전자 신호들을 수신하고 그리고/또는 프로세싱할 수 있음 -; 및 판독 전자기기의 출력으로부터의 이미지를 어셈블리하는 카메라 ASIC(application-specific integrated circuit)를 포함할 수 있다.

**도면의 간단한 설명**

- [0011] 도 1은 본 개시내용의 일 실시예에 따른, 디지털 카메라(100)의 예시적인 컴포넌트들을 예시한 블록 다이어그램이다.
- [0012] 도 2a는 글로벌 셔터를 갖는 CCD 이미지 센서(200)의 예시적인 컴포넌트들을 예시한 블록 다이어그램이다.
- [0013] 도 2b는 롤링 셔터를 갖는 CMOS 이미지 센서(210)의 예시적인 컴포넌트들을 예시한 블록 다이어그램이다.
- [0014] 도 3은 본 개시내용의 일 실시예에 따른, 세미-글로벌 셔터를 갖는 이미지 센서(300)의 예시적인 컴포넌트들을 예시한 블록 다이어그램이다.
- [0015] 도 4는 본 개시내용의 일 실시예에 따른, 도 3의 세미-글로벌 셔터 이미지에서의 블록들 중 3개의 노출들 및 판독들의 예시적인 타임라인을 예시한다.
- [0016] 도 5a-5c는 본 개시내용의 일 실시예에 따른, 다양한 세미-글로벌 셔터 이미지들에 적합한 다양한 픽셀 블록 구성들을 예시한다.

**발명을 실시하기 위한 구체적인 내용**

- [0017] 바람직한 실시예들의 다음의 설명에서, 그 실시예의 일부를 형성하는 첨부한 도면들에 대한 참조가 행해지며, 도면은, 실시될 수 있는 특정한 실시예들을 예시로서 도시한다. 본 개시내용의 실시예들의 범위를 벗어나지 않으면서, 다른 실시예들이 사용될 수 있고 구조적인 변화들이 이루어질 수 있음을 이해할 것이다.
- [0018] 본 명세서에서 사용되는 바와 같이, 용어 "디지털 카메라"는 이미지 센서를 갖는 임의의 디지털 이미지/비디오 캡처 디바이스를 지칭할 수 있다. 용어들 "이미지 센서" 및 "이미저"는, 하나 또는 그 초과와 이미지들을 형성하는 정보를 검출 및 운반할 수 있는 디지털 카메라의 하나 또는 그 초과와 컴포넌트들을 설명하기 위해 상호교환가능하게 사용될 수 있다. 이미지 센서는 포토사이트들과 같은 센서 엘리먼트들의 어레이로 구성된 이미지 영역을 포함할 수 있다. 용어들 "포토사이트", "감광성 다이오드", 및 "포토다이오드"가 본 출원에서 상호교환가능하게 사용된다. 각각의 센서 엘리먼트는 또한, 이미지 센서의 "픽셀"로 지칭될 수 있다. 용어들 "블록" 및 "픽셀 블록"은 이미지 센서의 다수의 픽셀들을 포함하는 이미지 영역 내의 구역을 지칭할 수 있다. 본 개시내용의 실시예들에 따라, 픽셀들의 각각의 블록이 임의의 사이즈 및 기하학적 형상을 가질 수 있음을 유의해야 한다. 바람직한 실시예들에서, 블록들은 연속적이고 그리고/또는 영역 대 경계의 가장 큰 실제 비율을 가질 수 있다. 용어들 "이미지", "결과 이미지", 및 "최종 이미지"는, 디지털 카메라의 이미지 센서에 의해 캡처된 디지털 이미지를 지칭하기 위해 상호교환가능하게 사용될 수 있다. 이미지는 독립형 이미지 또는 비디오의 프레임일 수 있다.
- [0019] 본 개시내용은 일반적으로, 다수의 픽셀 블록들을 순차적으로 캡처 및 프로세싱할 수 있는 (각각의 블록의 픽셀들은 동기식으로 캡처됨) 세미-글로벌 셔터 이미저 및 메커니즘에 관한 것이다. 이미지 센서의 센서 엘리먼트들(또는 픽셀들)은 다수의 픽셀 블록들로 분할(또는 그룹화)될 수 있다. 동일한 블록의 모든 픽셀들은 광에 동시에 노출될 수 있다. 노출은, 통합 엘리먼트에 대한 임의의 적절한 전기 제어에 의해 달성될 수 있다. 예컨대, 그것은 전하 표면을 접지에 연결시키는 것 및 엘리먼트로부터 판독 래치로의 CMOS 트랜지스터를 닫는 것의 결합을 수반할 수 있다. 이후, 픽셀들의 노출된 블록으로부터의 데이터가 여전히 판독되고 있는 동안, 픽셀들의 다른 블록이 노출될 수 있다. 이러한 프로세스는, 모든 픽셀들이 노출 및 판독될 때까지 반복될 수 있다. 이것은, 픽셀들의 노출과 픽셀들에서 캡처된 정보가 분석되는 시간 사이의 지연을 상당히 감소시킬 수 있다. 부가적으로, 주어진 이미지 센서에 대한 픽셀 블록들의 최적의 수를 셋팅하고, 각각의 픽셀 블록의 모든 픽셀들을 동시에 노출시킴으로써, 세미-글로벌 이미저는 또한, 픽셀 블록들의 순차적인 노출들에 의해 야기될 수 있는, 결과적인 이미지들에 대한 특정한 형태들의 바람직하지 않은 왜곡들(예컨대, 모션 아티팩트들)을 감소

시킬 수 있다.

- [0015] [0020] 도 1은 본 개시내용의 일 실시예에 따른, 디지털 카메라(100)의 예시적인 컴포넌트들을 예시한 블록 다이어그램이다. 디지털 카메라(100)는 렌즈(102), 이미지 센서(104), 아날로그-투-디지털(A/D) 변환기(106), 카메라 ASIC(Application-Specific Integrated Circuit)(108), 저장 디바이스(110), 및 하나 또는 그 초과입력/출력(I/O) 디바이스들(112)을 포함할 수 있다. 카메라(100) 상의 셔터 버튼(도 1에 도시되지 않음)이 눌러지는 경우, 광은 렌즈(102)를 관통하여 이미지 센서(104)에 도달할 수 있다. 이미지 센서(104)는 광을 캡처할 수 있는 센서 엘리먼트들(예컨대, 포토사이트들)(114)의 2차원 어레이를 포함할 수 있다. 특정한 타입들의 이미지 센서들(예컨대, CCD 센서들)에서, 캡처된 광의 양에 기반하여 전기 전하가 각각의 포토사이트에서 구축될 수 있다. 그 후, 누적된 전기 전하는 A/D 변환기(106)에 의해 디지털 신호(예컨대, 디지털 넘버)로 변환될 수 있다. 다른 타입들의 이미지 센서들(예컨대, CMOS 센서들)에서, 각각의 포토사이트는, 얼마나 많은 광이 노출 순간에 픽셀을 히트(hit)하는지를 관측하고, 어떠한 전하도 저장하지 않으면서 그것을 전자 신호로 변환할 수 있다. 그 후, 전자 신호는 아날로그/디지털(A/D) 변환기(106)에 의해 디지털화되고, 그 후, 카메라 ASIC(application-specific integrated circuit)(108)에 의해 프로세싱되어 이미지 엘리먼트를 형성할 수 있다.
- [0016] [0021] 이미지 센서(104)의 각각의 그리고 모든 포토사이트(114)에 의해 캡처된 데이터를 수록한 디지털 신호들을 프로세싱하는 것을 카메라 ASIC(108)가 완료한 경우, 최종 이미지가 어셈블리될 수 있다. 이미지를 형성하는 프로세스는 결과 이미지로부터 배경 노이즈를 제거하는 선택적인 단계를 포함할 수 있다. 이미지는 저장소(110)에 저장되고 그리고/또는 I/O 디바이스(112)를 통해 출력될 수 있다. 저장 디바이스(110)는, 메모리 카드, 하드 드라이브, 내부 메모리, 및 외부 저장 공간, 이를테면 클라우드 저장 서비스를 포함하지만 이에 제한되지는 않는 임의의 적합한 저장 디바이스일 수 있다. I/O 디바이스(112)는, 디지털 카메라(100)의 디스플레이(도 1에 도시되지 않음)에 이미지를 출력하거나, 또는 이미지를 네트워크를 통해 다른 디바이스에 송신할 수 있다.
- [0017] [0022] 도 1은 디지털 카메라(100)의 예시적인 컴포넌트들의 몇몇만을 예시하고, 디지털 카메라는 도 1에 도시되지 않은 다른 컴포넌트들을 포함할 수 있음을 이해해야 한다. 예컨대, 디지털 카메라(100)는 또한, 플래시, 줌 및 포커스 모듈들, 안티-에일리어싱 필터, 배터리, 및 디지털 카메라에서 일반적으로 발견되는 다른 컴포넌트들을 포함할 수 있다. 카메라 ASIC(108)는, 카메라 ASIC(108)에 의해 핸들링되지 않는 디지털 카메라의 동작들을 수행하도록 설계된 중앙 프로세싱 유닛(CPU)에 연결될 수 있다.
- [0018] [0023] 본 개시내용의 실시예들은 일반적으로, 도 1에 예시된 이미지 센서(104) 및 이미지 센서(104)와 연관된 셔터 메커니즘에 관한 것이다. 디지털 카메라(100)의 셔터 메커니즘은, 이미지가 카메라(100)에 의해 취해진 경우 이미지 센서(104)의 센서 어레이의 노출을 제어할 수 있다. 셔터 메커니즘은 전자식, 기계식, 또는 이들의 결합일 수 있다. 이미지 센서의 픽셀들에 대한 광 노출 시간, 및 셔터 메커니즘에 의존하여, 픽셀들이 노출되는 순서를 제어하기 위한 타이밍 메커니즘이 카메라에 구축될 수 있다. 현재, 대부분의 디지털 카메라들은 2개의 타입들의 셔터 메커니즘들 중 하나, 즉 글로벌 셔터 또는 롤링 셔터 중 어느 하나를 이용한다. 다음의 단락들에서 설명되는 바와 같이, 이 2개의 타입들의 셔터 메커니즘들은 그들 각각의 장점들 및 단점들을 갖는다.
- [0019] [0024] 글로벌 셔터들은 통상적으로, CCD(Charge Coupled Device) 이미지 센서들을 갖는 카메라들에서 발견될 수 있다. 도 2a는 글로벌 셔터를 갖는 CCD 이미지 센서(200)의 예시적인 컴포넌트들을 예시한 간략화된 블록 다이어그램이다. 예시의 목적들을 위해, CCD 이미지 센서(200)는, 4x4 2차원 픽셀 어레이(202)를 포함하는 것으로 도시되지만, 이미지 센서가 임의의 구성으로 정렬된 픽셀들 또는 임의의 적합한 구성으로 배열된 픽셀들의 임의의 수의 열들 및 행들을 포함할 수 있음을 이해해야 한다. 사실, CCD 이미지 센서가 픽셀들의 수백 또는 심지어 수천개의 행들 및/또는 열들을 갖는 것은 일반적이지 않다. 각각의 픽셀은 이미지 센서(200)의 포토사이트에 대응할 수 있고, 광자들을 캡처할 수 있다. 픽셀들(202)은 전자 전달 레지스터(204)에 연결될 수 있고, 그 레지스터는 차례로, 증폭기 및 A/D 변환기를 포함할 수 있지만 이에 제한되지는 않는 판독 전자기기(206)에 연결될 수 있다. CCD 이미지 센서(200)가 명확화의 목적들을 위해 도 2a로부터 생략된 다른 컴포넌트들을 포함할 수 있음을 또한 이해해야 한다.
- [0020] [0025] 도 2a의 이미지(200)의 글로벌 셔터는, 셔터가 "개방"인 경우, 미리 결정된 시간 기간(셔터 시간 또는 노출 시간) 동안 광이 이미지(200)의 전체 센서 어레이에 도달할 수 있도록 동작할 수 있다. 그 시간 동안, 이미지 센서(200)의 모든 픽셀들(202)은 병렬로 광을 캡처(예컨대, 전하를 누적)할 수 있다. 셔터가 차단되는 경우, 광은 더 이상 센서에 도달할 수 없고, 픽셀들은 비활성 있게 될 수 있다. CCD 디지털 카메라의 글로벌 셔터는 노출을 제어하기 위해 전자적으로 제어될 수 있다.

- [0021] [0026] 캡처가 완료된 이후, 픽셀들에서 수집된 신호들은, 예컨대, 한번에 하나의 픽셀씩 전자 전달 레지스터(204)에 전달될 수 있고, 그 레지스터로부터 그 신호들은 판독 전자기기(206)에 의해 판독 및 프로세싱될 수 있다. 프로세스는 신호들을 증폭하고 그리고/또는 그들을 디지털 포맷(예컨대, 디지털 넘버들)로 변환하는 것을 포함할 수 있으며, 이는 결과 이미지를 형성할 수 있다.
- [0022] [0027] 디지털 이미징에서, 결과 이미지는, 이미지의 하나 또는 그 초과에 매우 국부화가능하고 인식가능한 피쳐들을 포함하는 이미지의 작은 섹션(예컨대, 5x5 또는 10x10 픽셀 블록)에 의해 정의될 수 있는 다수의 키포인트들을 포함할 수 있다. 키포인트들은 로우(raw) 픽셀들 중 하나 또는 그 초과를 프로세싱함으로써 생성될 수 있다. 각각의 키포인트는, 그것이 연속적으로 취해진 일련의 이미지들의 상이한 프레임들에서 인식될 수 있도록 그 키포인트를 설명하는 설명자를 포함할 수 있다. 카메라의 움직임 및 카메라가 포인팅하고 있는 방향은 상이한 프레임들로부터의 다양한 키포인트들을 매칭함으로써 결정될 수 있다. 이러한 접근법은, SLAM(simultaneous localization and mapping) 알고리즘들을 구현하는 경우에 종종 사용된다.
- [0023] [0028] 글로벌 셔터 이미저에 의해 이용되는 전자 전달 레지스터(204) 및 판독 전자기기(206)에 대한 이러한 순차적인 전하-전달 접근법은, 특히, 이미지 센서가 많은 수의 픽셀들을 포함하면, 이미지의 각각의 픽셀로부터의 데이터가 순차적으로 판독되어야 하기 때문에 시간-소모적일 수 있다. 그것은, (글로벌 셔터 이미저의 다른 모든 픽셀들과 함께) 마지막 픽셀들의 노출과 이들 픽셀들이 분석될 수 있는 (즉, 다른 모든 픽셀들이 분석된 이후의) 시간 사이의 지연이 상당할 수 있다는 것을 의미할 수 있다. 즉, 이들 마지막 픽셀들로부터 판독되는 정보가 최종적으로 프로세싱되는 경우, 카메라와 장면 사이의 상대적인 움직임이 존재했다면 그 장면에 대한 카메라의 현재의 포지션을 정확하게 반영하는 것은 필수적이지는 않을 수 있다. 예컨대, 통상적인 글로벌 셔터 CCD 이미저가 모든 픽셀 값들을 판독하고 이미지의 키포인트들을 계산하기 위해 노출들 사이에서 약 15밀리초가 걸리면, 마지막 픽셀들로부터의 정보가 분석되기 전에 15밀리초 지연이 존재할 수 있으며, 이는, 예컨대, 카메라의 움직임(또는, 캡처되는 장면의 움직임)의 결정에 영향을 줄 수 있다. 이것은 글로벌 셔터 이미저의 주요 결점들 중 하나이다.
- [0024] [0029] 글로벌 셔터는 CCD 이미저 센서가 모든 픽셀들을 동시에 노출시킴으로써 정확히 동일한 순간에서 전체 이미지를 캡처하도록 허용하기 때문에, 글로벌 셔터의 장점들 중 하나는, 결과 이미지가 일반적으로, 비교적 높은 품질을 갖고 모션 아티팩트들과 같은 상당히 바람직하지 않은 효과들이 없을 수 있다는 것이다. 모든 키포인트들(예컨대, 작은 픽셀 블록들)은 일련의 연속하는 이미지들에서 온전하게 그리고 용이하게 식별가능하게 유지될 수 있다.
- [0025] [0030] 제2 타입의 셔터 메커니즘, 즉 롤링 셔터는 통상적으로, CMOS(complementary metal-oxide-semiconductor) 이미지 센서들을 갖는 디지털 카메라에서 발견될 수 있다. 글로벌 셔터와는 대조적으로, 롤링 셔터는, 제1 픽셀(또는 픽셀들의 제1 열/행)의 정보가 판독될 수 있는 반면, 다음의 픽셀(또는 픽셀들의 다음의 열/행)이 광에 노출되고 있도록, 개별적인 픽셀들 또는 픽셀들의 개별적인 열들/행들이 순차적으로 노출되도록 허용할 수 있다. CMOS 이미지 센서들은, 미리 결정된 순서로 픽셀들(또는 픽셀들의 열들/행들)을 체계적으로 턴 온/오프시킴으로써 이러한 롤링 효과를 달성할 수 있다.
- [0026] [0031] 도 2b는 롤링 셔터를 갖는 CMOS 이미지 센서(210)의 예시적인 컴포넌트들을 예시한 블록 다이어그램이다. 예시의 목적들을 위해, CMOS 이미지 센서(210)는, 4x4 2차원 픽셀 어레이를 포함하는 것으로 도시되지만, 이미지 센서가 임의의 구성으로 정렬되거나 또는 임의의 적합한 구성으로 배열된 픽셀들의 임의의 수의 열들 및 행들을 가질 수 있음을 이해해야 한다. 도 2b의 2차원 픽셀 어레이의 각각의 픽셀(211, 212, 213)은 광을 전자 신호로 변환할 수 있는 포토다이오드일 수 있다. 이미지 센서(210)를 오버레이하는 전도성 상호연결들(214, 218)의 그리드는, 타이밍 및 판독 신호들을 적용하기 위하여 행들 및 열들에 의해 픽셀들을 연결시킬 수 있다. 특히, 상호연결들은, 클럭 및 타이밍 제어 모듈(216)로부터 각각의 픽셀(또는 픽셀들의 각각의 행/열)에 타이밍 신호들을 송신하기 위한 행 신호 라인들(총괄하여, 214)을 포함할 수 있다. 타이밍 신호는, 각각의 개별적인 픽셀 또는 픽셀들의 행이 광에 노출되는 때 및 또한, 각각의 픽셀로부터의 전자 신호들이 판독되는 때를 제어할 수 있다. 상호연결들은 또한, 픽셀들로부터의 신호들을 판독하고 그들을 추가적인 프로세싱을 위해 판독 전자기기(총괄하여 220)에 송신하기 위한 수직의 출력 라인들(총괄하여 218)을 포함할 수 있다. 도 2b에 예시된 바와 같이, 각각의 출력 라인은 별개의 판독 전자기기(220)에 연결될 수 있다. 각각의 출력 라인에 대한 판독 전자기기(220)는, 예컨대, 신호들을 증폭시키고 디지털 포맷(예컨대, 디지털 넘버들)으로 변환할 수 있는 증폭기 및 A/D 변환기를 포함할 수 있다. 디지털 정보는 최종 이미지를 어셈블리하기 위해 사용될 수 있다. 몇몇 CMOS 센서들에서, 판독 전자기기(220)의 적어도 일부는 이미지 센서의 개별적인 픽셀들에 임베딩될 수 있다. 도 2b의 CMOS 이미지 센서(210)가 명확화의 목적을 위해 도면으로부터 생략된 다른 컴포

년트들을 포함할 수 있음을 또한 이해해야 한다.

[0027]

[0032] CMOS 센서(210)의 이러한 아키텍처는 자신의 픽셀들(212)의 각각(또는 픽셀들의 각각의 행/열)이 독립적으로 턴 온/오프되고 픽셀들(또는 픽셀들의 행들/열들)로부터의 신호들이 순차적으로 판독되도록 허용한다. 동작 시에, 클럭 및 타이밍 제어 모듈(216)은 개별적인 픽셀들(또는 픽셀들의 개별적인 행들/열들)에 타이밍 신호들을 전송하여, 그들의 노출의 타이밍을 제어할 수 있다. 하나의 픽셀이 노출되자마자, 그의 값이 판독될 수 있다. 노출과 판독 사이에 사실상 어떠한 지연도 존재하지 않는다. 부가적으로, 각각의 픽셀(또는 픽셀들의 행/열)에 대한 서터링 효과는 모든 픽셀들에 걸쳐 롤링 기반으로 발생하도록 프로그래밍될 수 있다. 예컨대, 제1 픽셀(211)의 픽셀 값이 판독되고 있는 경우, 제2 픽셀(212)은 자신의 캡처링 프로세스를 완료하고 있을 수 있다. 유사하게, 제2 픽셀(212)의 픽셀 값이 판독되고 있는 경우, 제3 픽셀(213)은 광을 캡처하고 있을 수 있다. 유사하게, 픽셀들의 행이 동시에 노출 및 판독되면, 다음의 행은, 이전의 행이 자신의 판독을 완료하기 전에 광을 캡처하기 시작할 수 있다. 본질적으로, 모든 픽셀(또는 픽셀들의 행)은 다른 모든 픽셀(또는 픽셀들의 다음의 행)보다 1비트 늦게 판독된다. 모든 픽셀(또는 행) 판독은, 예컨대, 몇분의 1밀리초(a fraction of a microsecond)만큼 자신의 이웃에 비해 스큐(skew)될 수 있다. 따라서, 노출되는 적어도 하나의 픽셀이 거의 항상 존재하고, 임의의 개별적인 픽셀에 대한 노출과 판독 사이에 어떠한 지연도 거의 존재하지 않는다. 이것은, 롤링 셔터 이미지저를 갖는 카메라들이 픽셀들의 적어도 몇몇에 대해, 픽셀들의 노출과 픽셀로부터 판독된 정보의 분석 사이의 지연을 감소시키도록 허용한다. 감소는, 마지막으로 노출 및 판독되는 픽셀들에 대해, 그들이 글로벌 셔터 이미지저에 의해 프로세싱되었던 경우와 비교하여 특히 중요할 수 있다.

[0028]

[0033] 그러나, 롤링 셔터가 개별적인 픽셀들(또는 픽셀들의 개별적인 행들/열들)에 대한 노출 시간을 스테거링(stagger)하기 때문에, 상이한 픽셀들에 의해 캡처된 정보는 상이한 시간 순간들에서 캡처될 것이다. 카메라와 캡처되는 장면의 오브젝트들 사이에 상대적인 움직임들이 존재하면, 결과 이미지는, 상이한 픽셀들의 스테거링된 노출로 인해 흔들림, 스큐, 스미어(smear) 등과 같은 인식가능한 모션 아티팩트들을 가질 수 있다. 이것은 롤링 셔터 이미지저의 결점들 중 하나이다. 부가적으로, 하나 또는 그 초과 키포인트들은, 키포인트의 모든 픽셀들이 동시에 노출되지 않는 결과로서 인식을 넘어 왜곡될 수 있다. 왜곡된 키포인트들은 일련의 연속하는 프레임들에서 대응하는 피쳐들을 더 이상 식별할 수 없을 수 있으며, 따라서, 그 자신의 움직임 또는 캡처되고 있는 오브젝트의 움직임을 추적하기 위한 카메라의 능력에 영향을 준다.

[0029]

[0034] 요약하면, 위에-논의된 셔터 메커니즘들 둘 모두는 상당한 결점들을 가지는데, 즉, 글로벌 셔터 이미지저들은, 픽셀 노출과 분석 사이에 지연들을 야기할 수 있고, 롤링 셔터 이미지저들은 결과적인 이미지들에 바람직하지 않은 효과들(예컨대, 왜곡들)을 야기할 수 있다. 이들 단점들을 최소화시키기 위해, 다음의 실시예들은, 본 명세서에서 "세미-글로벌 셔터"로 지칭되는 제3 타입의 셔터 메커니즘을 갖는 이미지 센서들을 개시한다. 세미-글로벌 셔터는 픽셀 노출과 분석 사이의 지연들을 감소시키면서, 특정한 형태들의 바람직하지 않은 왜곡들을 감소시킬 수 있다.

[0030]

[0035] 구체적으로, 세미-글로벌 셔터들을 갖는 이미지 센서들은 자신의 2차원 픽셀 어레이를 다수의 픽셀 블록들로 분할(또는 그룹화)할 수 있으며, 각각의 블록은 이미지 영역의 구역에 다수의 픽셀들을 포함한다. 세미-글로벌 셔터는 동일한 블록의 모든 픽셀들이 동시에 노출되고 그룹으로서 판독되도록 허용할 수 있다. 그러므로, 세미-글로벌 셔터들은 적어도 각각의 픽셀 블록 내에서 모션 아티팩트들이 없는 이미지들을 캡처할 수 있다. 블록들은 롤링 기반으로 노출 및 판독될 수 있다. 즉, 픽셀들의 하나의 블록으로부터의 데이터가 판독 및 프로세싱되면서, 픽셀들의 다음의 블록이 노출될 수 있다. 이것은 블록들이 중첩 또는 순차적인 방식으로 노출되도록 허용할 수 있으며, 이는, 글로벌 셔터 이미지저가 통상적으로 겪는 연속하는 노출들 사이의 지연을 상당히 감소 또는 제거할 수 있다. 이것은 속도 장점들을 제공할 수 있다.

[0031]

[0036] 부가적으로, 세미-글로벌 셔터들은, 롤링 셔터 이미지저들을 이용하여 취해진 이미지들과 종종 연관될 수 있는 모션 아티팩트들의 양을 감소시킬 수 있다. 다양한 실시예들에서, 이것은, 카메라의 요건들 및/또는 의도된 사용에 따라 픽셀들을 최적의 수의 픽셀 블록들로 분할함으로써 달성될 수 있다. 위에서 논의된 바와 같이, 롤링 셔터는 통상적으로, 한번에 하나의 픽셀 또는 픽셀들의 하나의 행/열을 노출 및 판독하도록 프로그래밍된다. 많은 수의 픽셀들(또는 픽셀들의 행들)을 갖는 이미지 센서에 대해, 롤링 노출에 의해 야기되는 각각의 픽셀 또는 픽셀들의 행의 노출 시간의 차이는 상당할 수 있으며, 이는, 최종 이미지들에서 용이하게-인식가능한 모션 아티팩트들을 초래한다. 세미-글로벌 셔터는 한번에 픽셀들의 다수의 행들/열들의 블록들을 통해 롤링할 수 있다. 일 예로서, 각각의 블록이 10개의 행들을 가지면, 잠재적인 모션 아티팩트들의 양은 한번에 하나의 행을 픽셀들을 통해 롤링하는 롤링 셔터와 비교하여 약 10배만큼 효과적으로 감소될 수 있다. 이상적으로, 픽셀 블록들은, 세미-글로벌 셔터 이미지저를 갖는 임의의 특정 카메라에 대해 프레임 레이트와 이미지 품질 사이

의 밸런스를 달성하도록 정의될 수 있다.

[0032] [0037] 도 3은 세미-글로벌 셔터를 갖는 이미지 센서(300)의 예시적인 컴포넌트들을 예시한 블록 다이어그램이다. 센서(300)의 이미지 영역은 3x3 레이아웃에서 9개의 픽셀 블록들로 분할될 수 있다. 예컨대, 최상부 행은 픽셀 블록들(301, 302, 303)을 포함할 수 있다. 각각의 블록은 다수의 픽셀들을 포함할 수 있다. 블록(303)의 확대도는, 블록(303)이 픽셀들의 4x4 어레이를 포함한다는 것을 도시한다. 이러한 실시예에서, 각각의 블록은 동일한 포메이션으로 배열된 동일한 수의 픽셀들을 포함할 수 있다. 그러나, 본 개시내용은 그와 같이 제한되지 않으며, 다른 실시예들에서 블록들은 상이한 수들 및/또는 어레이먼트들의 픽셀들을 포함할 수 있다. 블록들의 모든 픽셀(312)은 광을 전자 신호들로 변환할 수 있는 센서 엘리먼트(즉, 포토사이트)일 수 있다.

[0033] [0038] 다수의 블록 신호 라인들(총괄하여 304)은 클럭 및 타이밍 제어 모듈(308)로부터 9개의 픽셀 블록들 각각에 타이밍 신호들을 송신할 수 있다. 타이밍 신호는, 각각의 픽셀 블록이 광에 노출되는 때 및 또한, 픽셀 블록들로부터의 전자 신호들이 판독되는 때를 제어할 수 있다. 3개의 블록 신호 라인들만이 도 3에 도시되지만, 모든 픽셀 블록이 클럭 및 타이밍 제어 모듈(308)에 별개로 연결될 수 있고 독립적으로 트리거링될 수 있음을 이해해야 한다. 다수의 출력 라인들(306)은 추가적인 프로세싱을 위해, 각각의 픽셀 블록의 픽셀들로부터 판독 전자기기(316)에 전자 신호들을 송신할 수 있다. 3개의 수직 라인들만이 명확화의 목적들을 위해 도 3의 출력 라인들(306)로서 마킹된다. 그러나, 모든 픽셀 블록이 판독 전자기기(316)에 별개로 연결될 수 있고, 각각의 픽셀 블록으로부터의 신호들이 병렬로 판독될 수 있음을 이해해야 한다. 이러한 실시예에서, 판독 전자기기(316)는 9개의 픽셀 블록들 각각으로부터 수신된 신호들을 병렬로 프로세싱하도록 설계될 수 있다. 예시된 바와 같이, 판독 전자기기(316)는, 9개의 픽셀 블록들 중 하나로부터의 신호들을 프로세싱하는 것을 각각 담당하는 9개의 별개의 서브모듈들을 포함할 수 있다. 예컨대, 서브모듈들(321, 322, 323)은 픽셀 블록들(301, 302, 303)로부터 신호들을 각각 판독할 수 있다. 각각의 서브모듈은, 예컨대, 신호들을 증폭시키고 디지털 포맷(예컨대, 디지털 넘버들)으로 변환하기 위한 증폭기 및 A/D 변환기를 각각 포함할 수 있다. 디지털 정보는 최종 이미지를 어셈블리하기 위해 프로세싱될 수 있다. 도 3의 세미-글로벌 셔터 이미지(300)가 명확화의 목적들을 위해 도면으로부터 생략된 다른 컴포넌트들을 포함할 수 있음을 또한 이해해야 한다. 도 3에 개략적으로 도시된 예시적인 어레이먼트는 임의의 적합한 수의 픽셀 블록들 및 그들 각각의 서브모듈들에 대해 확장될 수 있다.

[0034] [0039] 동작 시에, 세미-글로벌 셔터는 롤링 기반으로 픽셀 블록들을 노출시키도록 프로그래밍될 수 있다. 예컨대, 동일한 픽셀 블록 내에서, 모든 픽셀들은 동시에 노출될 수 있고, 픽셀 블록의 각각의 픽셀로부터의 신호들은 한번에 하나의 픽셀로 판독되며, 출력 라인들 중 하나를 통해 판독 전자기기(316)의 대응하는 서브모듈에 전달될 수 있다. 각각의 픽셀 블록은 판독이 완료될 때까지 다시 노출되지는 않을 수 있다. 그러나, 제1 픽셀 블록(301)이 판독되고 있는 동안, 제2 픽셀 블록(302)이 노출될 수 있다. 유사하게, 제2 픽셀 블록(302)의 픽셀들로부터의 신호들이 판독되고 있는 동안, 제3 픽셀 블록(303)이 노출될 수 있다. 상이한 블록들의 노출 및 판독에서의 이러한 중첩은, 글로벌 셔터 이미지에서의 노출들 사이에서 통상적으로 발생하는 지연들을 최소화시키거나 또는 제거할 수 있다.

[0035] [0040] 도 4는 도 3의 세미-글로벌 셔터 이미지(300)에서 픽셀 블록들 중 3개(301, 302, 303)의 노출들(최상부) 및 판독들(최하부)의 예시적인 타임라인을 예시한다. 예시된 바와 같이, 각각의 블록(301, 302, 303)의 노출 및 판독은 순차적일 수 있지만, 연속적인 블록들의 트리거링은 중첩하고 있을 수 있다. 각각의 픽셀 블록은 자신의 전임자 이후 약간 노출될 수 있으며, 노출 지연은, 현재의 픽셀 블록이 자신의 노출을 완료하기 전에 하나 또는 그 초과 이전-노출된 픽셀 블록들의 판독을 허용한다. 일 예로서, 시퀀스의 픽셀 블록(302)의 노출은, 이전의 픽셀 블록(예컨대, 픽셀 블록(301))에 대한 판독 시간이 완료될 수 있기 전에 트리거링될 수 있다. 유사하게, 블록 픽셀(303)의 노출은, 블록(302)에 대한 판독 시간이 완료될 수 있기 전에 트리거링될 수 있다. 이것은, 이미지로부터의 출력 디지털 전달 대역폭의 사용을 증가시킬 수 있다. 모든 픽셀 블록들(도 4의 타임라인에 도시되지 않은 6개의 픽셀 블록들을 포함함)이 노출 및 판독의 사이클을 완료할 경우, 제1 블록(즉, 블록(301))은 어떠한 지연도 없이 다시 노출될 수 있다.

[0036] [0041] 대안적으로, 픽셀 블록들은 순차적으로 트리거링될 수 있으며, 여기서, 각각의 블록은, 이전의 픽셀 블록이 자신의 노출을 완료한 이후에만 자신의 노출을 시작할 수 있다. 예컨대, 이것은, 모션으로부터의 블러링 효과(blurring effect)들이 통합 시간의 동일한 서브-윈도우들을 포함하지 않을 수 있으므로, 컴퓨터 비전 애플리케이션들에 적합할 수 있다. 중첩 트리거링이 구현되는지 또는 순차적인 트리거링이 구현되는지에 관계없이, 픽셀 블록들은 그들의 노출 시간이 완료된 직후 판독될 수 있다.

- [0037] [0042] 픽셀 블록의 노출과 픽셀 블록의 픽셀들에 의해 캡처된 정보의 분석 사이에 더 적은 지연이 존재하기 때문에, 세미-글로벌 셔터 이미저에 의해 생성된 정보는, 동일한 픽셀 해상도의 글로벌 셔터 이미저보다 카메라 및/또는 캡처되는 장면의 위치 및/또는 움직임을 반영할 시에 더 정확할 수 있으며, 이는, 픽셀들로부터의 정보가 분석될 수 있기 전에 전체 이미지가 관독되도록 요구할 것이다. 세미-글로벌 셔터 이미저의 하나의 잠재적인 지연은, 동일한 블록의 개별적인 픽셀들로부터의 신호들이 관독되는 경우에 발생할 수 있다. 그러나, 이러한 지연은 비교가능한 글로벌 셔터 이미저의 지연보다 상당히 더 짧을 수 있다. 예컨대, 글로벌 셔터 이미저 상의 지연이 마지막으로 관독되는 픽셀들에 대해 15밀리초이면, 동일한 픽셀들(또는, 각각의 블록의 마지막 픽셀들 중 임의의 픽셀)에 대한 세미-글로벌 셔터 이미저 상의 지연은, 세미-글로벌 셔터 이미저가 동일한 사이즈의 10개의 픽셀 블록들로 분할된다면 단지 1.5밀리초이다. 따라서, 세미-글로벌 셔터 이미저들을 이용하여 캡처된 이미지들은, 이미지에서 키포인트들을 추적하기 위해 사용되는 이미지들과 같은 머신 관독가능 이미지들보다 우수할 수 있다.
- [0038] [0043] 세미-글로벌 셔터들 및 롤링 셔터들 둘 모두가 전체 장면의 스냅샷을 취하기보다는 장면에 걸쳐 스캐닝함으로써 이미지를 캡처할 수 있지만, 세미-글로벌 셔터는, 몇몇 애플리케이션들에 대해 카메라와 장면 사이에 상대적인 움직임이 존재하는 경우 롤링 셔터보다 더 양호한 이미지 품질을 달성할 수 있다. 이것은, 세미-글로벌 셔터 이미저의 픽셀 블록들의 수가 롤링 셔터 이미저의 픽셀들 또는 행들의 수보다 훨씬 더 작을 수 있기 때문이다. 픽셀들을 더 적은 픽셀 블록들로 분할함으로써, 최종 이미지의 모션 아티팩트들이 한정될 수 있다. 픽셀 블록들의 순차적인 노출에 의해 영향을 받을 수 있는 이미지의 유일한 구역들은 블록들 사이의 경계들이다. 대조적으로, 롤링 셔터가 한번에 하나의 행을 픽셀들을 통해 롤링하기 때문에, 롤링 셔터 이미지를 갖는 카메라에 의해 취해진 이미지 상의 임의의 장소에서 모션 아티팩트들이 등장할 수 있다. 그러나, 이들 이미지들은, 이미지에서 키포인트들을 추적하기 위해 사용되는 이미지들과 같은 머신 관독가능 이미지들에 적합할 수 있다.
- [0039] [0044] 일 예로서, 세미-글로벌 셔터 이미저의 9x9 픽셀 어레이는 픽셀들의 3개의 행들을 각각 포함하는 3개의 픽셀 블록들로 분할될 수 있으며, 이는, 3개의 픽셀 블록들 사이에서 2개의 경계들을 초래한다. 동일한 9x9 픽셀 어레이가 롤링 셔터를 사용하여 행마다 관독되면, 9개의 행들 사이에 8개의 경계들이 존재한다. 그것은, 세미-글로벌 셔터 이미지를 이용하여 취해진 이미지들보다 롤링 셔터 이미지를 이용하여 취해진 이미지들에서 모션 아티팩트들에 의해 영향을 받을 수 있는 상당히 더 많은 영역들에 대응한다. 부가적으로, 세미-글로벌 셔터에서의 더 적은 경계들은 또한, 셔터가 픽셀 블록들을 통해 롤링하는 경우 더 적은 키포인트들이 인식을 넘어 왜곡되게 될 것이라는 것을 의미할 수 있다.
- [0040] [0045] 세미-글로벌 셔터는 임의의 적합한 수의 픽셀 블록들로 이미지 어레이를 분할할 수 있고, 각각의 픽셀 블록은 임의의 적합한 수의 픽셀들을 가질 수 있다. 다양한 실시예들에서, 비-동일 사이즈 구성, 비-콤팩트 구성, 또는 비-인접 구성 중 여러 구성들을 포함하는 픽셀 블록들의 임의의 어레이지먼트가 가능하다. 바람직하게, 픽셀 블록들의 수는, 비교가능한 글로벌 셔터 이미저보다 픽셀 노출과 분석 사이에서 더 짧은 지연을 달성하고, 비교가능한 롤링 셔터 이미저보다 결과 이미지들에서 특정한 형태들의 왜곡들이 덜 발생하도록 셋팅될 수 있다. 예컨대, 본 발명은, 세미-글로벌 셔터 이미저의 1000x1000 픽셀 이미지 영역을 10개의 블록들(예컨대, 각각 100x1000 블록)로 분할하기를 원할 수 있다. 그것은, 픽셀들 중 적어도 몇몇에 대해, 동일한 1000x1000 픽셀 이미지 영역을 갖는 글로벌 셔터 이미저와 비교하여 10배만큼 픽셀 노출과 분석 사이의 지연을 감소시킬 수 있다. 부가적으로, 롤링 셔터 효과(예컨대, 모션 아티팩트들)는, 롤링 셔터 이미저의 경우에서와 같은 이미지 영역 전반보다는 픽셀 블록들 사이의 경계들에서의 유일한 이슈일 수 있다.
- [0041] [0046] 픽셀 노출과 분석 사이에서 짧은 지연을 요구하는 카메라들에 대해, 더 적은 픽셀들을 각각 포함하는 많은 수의 픽셀 블록들로 분할되는 이미지 영역을 갖는 세미-글로벌 셔터 이미지를 갖는 것이 이상적일 것이다. 대조적으로, 더 짧은 지연 기간들에 비해 이미지 품질을 선호하는(예컨대, 특정한 형태들의 왜곡을 최소화시키는) 카메라들에 대해, 작은 수의 픽셀 블록들을 갖는 세미-글로벌 셔터 이미저가 더 바람직할 수 있다.
- [0042] [0047] 세미-글로벌 이미저는 임의의 적합한 기하학적 형상 및 어레이지먼트의 픽셀 블록들을 포함할 수 있다. 도 3은 예시적인 블록들이 동일한 사이즈의 사각형들인 일 실시예를 예시하지만, 도 5a-5c는 다양한 세미-글로벌 셔터 이미저들에 적합한 픽셀 블록들의 다른 예시적인 분할들을 예시한다. 특히, 도 5a는, 픽셀들의 동일한 수의 행들을 각각 포함하는 5개(또는 N개의 수)의 직사각형 픽셀 블록들(510)로 수평으로 분할되는 이미지 영역을 예시한다. 도 5b는, 픽셀들의 동일한 수의 열들을 각각 갖는 5개(또는 M개의 수)의 픽셀 블록들(520)로 수직으로 분할되는 이미지 영역을 예시한다. 도 5c는 상이한 형상들 및/또는 사이즈들을 갖는 5개의 픽셀 블록들(530)의 구성을 예시한다. 위에서 논의된 바와 같이, 픽셀 블록들의 수 및/또는 기하학적 형상은, 픽셀 블록들

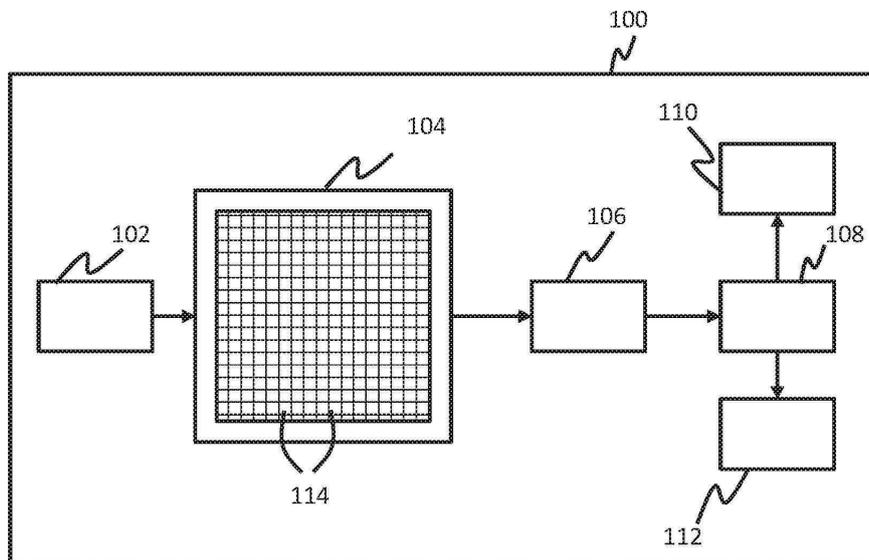
사이의 영역들이 최소로 유지되도록 최적화될 수 있다. 이것은, 롤링 셔터 이미지보다 세미-글로벌 셔터 이미지에 대해 이미지 품질에서 상당한 장점을 제공할 수 있다.

[0043] [0048] 일 실시예에서, (예컨대, 도 3에 도시된 바와 같이) 비교적 큰 해상도의 이미지 센서의 이미지 영역을 다수의 픽셀 블록들로 분할하는 것 대신에, 세미-글로벌 셔터는, 동일한 구성(예컨대, 독립형 저해상도 이미지에 의해 대체된 도 3의 각각의 블록)에서 다수의 비교적 저해상도의 이미지들을 어셈블리함으로써 구현될 수 있다. 이러한 비교적 저해상도의 이미지들은 시간에서 스테거링되고 중앙 제어기에 의해 제어되는 그들의 트리거들을 가질 수 있다. 각각의 이미지는, 픽셀 블록 당 송신이 이미지의 사이즈의 역함수이도록 픽셀 클럭 레이트로 개별적으로 동작할 수 있다. 일 실시예에서, 저해상도 이미지들을 위해 웨이퍼를 절단하는 경우, 개별 이미지들에 대한 다이들은 절단에 의해 분리되지 않을 수 있다.

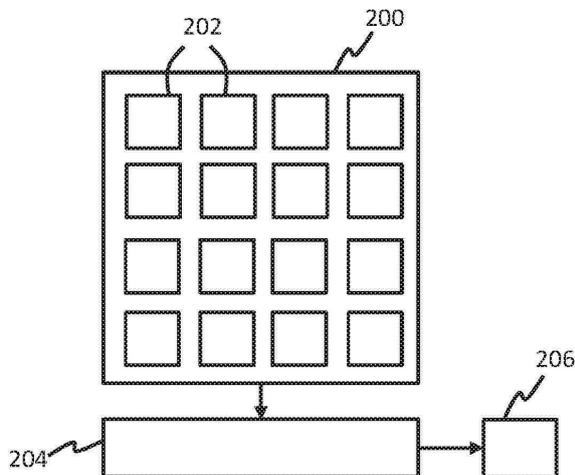
[0044] [0049] 본 개시내용의 애플리케이션이 위에서-언급된 실시예들로 제한되지 않음을 이해해야 한다. 당업자가 위의 설명에 따라 수정들 또는 교체들을 행하는 것이 가능할 것이며, 모든 그 수정들 또는 교체들 모두는 본 개시내용의 첨부된 청구범위들의 범위에 있을 것이다.

도면

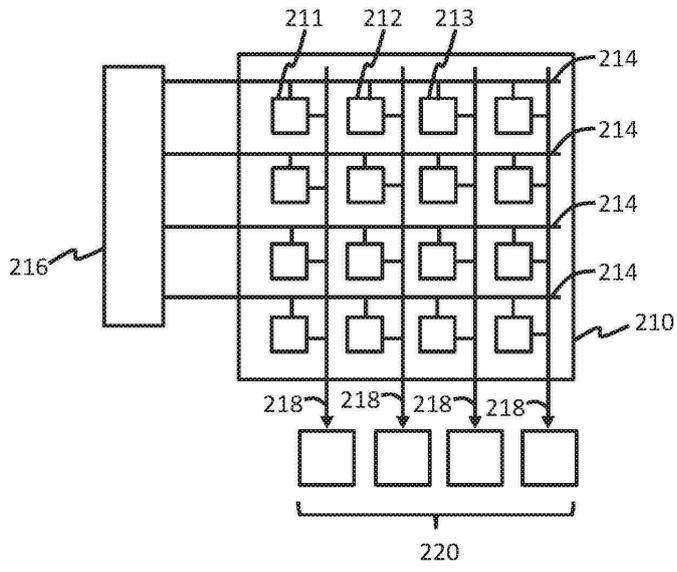
도면1



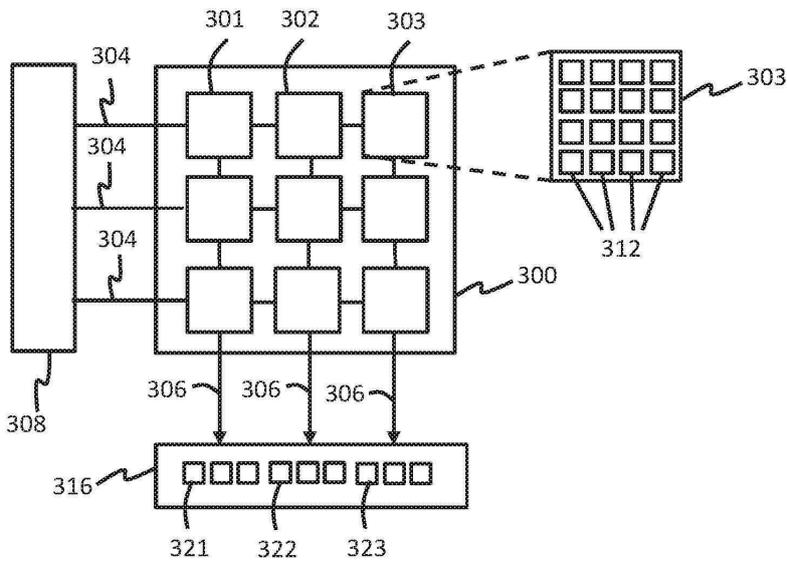
도면2a



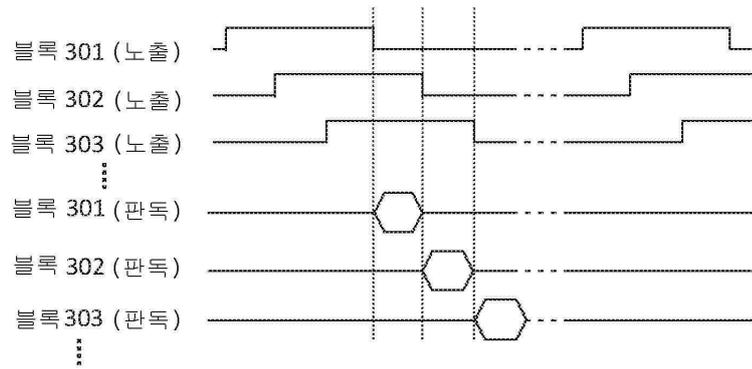
도면2b



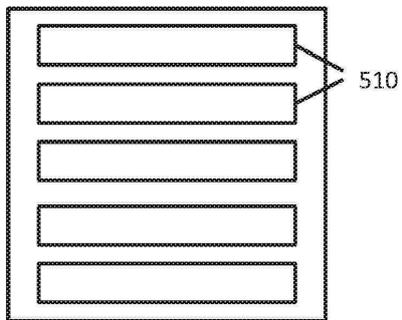
도면3



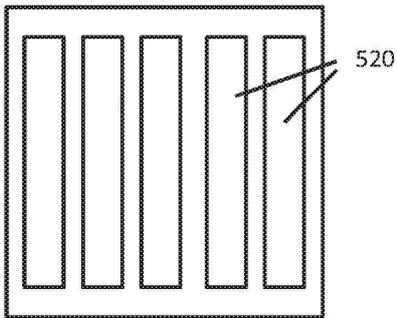
도면4



도면5a



도면5b



도면5c

