

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2018-67690

(P2018-67690A)

(43) 公開日 平成30年4月26日(2018.4.26)

(5) Int.Cl.	F I	テーマコード (参考)
HO 1 L 29/06 (2006.01)	HO 1 L 29/78 6 5 2 P	
HO 1 L 29/78 (2006.01)	HO 1 L 29/06 3 0 1 G	
HO 1 L 29/12 (2006.01)	HO 1 L 29/06 3 0 1 V	
HO 1 L 21/336 (2006.01)	HO 1 L 29/78 6 5 2 T	
HO 1 L 21/265 (2006.01)	HO 1 L 29/78 6 5 3 A	

審査請求 未請求 請求項の数 4 O L (全 15 頁) 最終頁に続く

(21) 出願番号 特願2016-207266 (P2016-207266)  
 (22) 出願日 平成28年10月21日 (2016.10.21)

(71) 出願人 000003207  
 トヨタ自動車株式会社  
 愛知県豊田市トヨタ町1番地  
 (71) 出願人 000003609  
 株式会社豊田中央研究所  
 愛知県長久手市横道41番地の1  
 (71) 出願人 000004260  
 株式会社デンソー  
 愛知県刈谷市昭和町1丁目1番地  
 (74) 代理人 110000110  
 特許業務法人快友国際特許事務所  
 (72) 発明者 金原 啓道  
 愛知県豊田市トヨタ町1番地 トヨタ自動車株式会社内

最終頁に続く

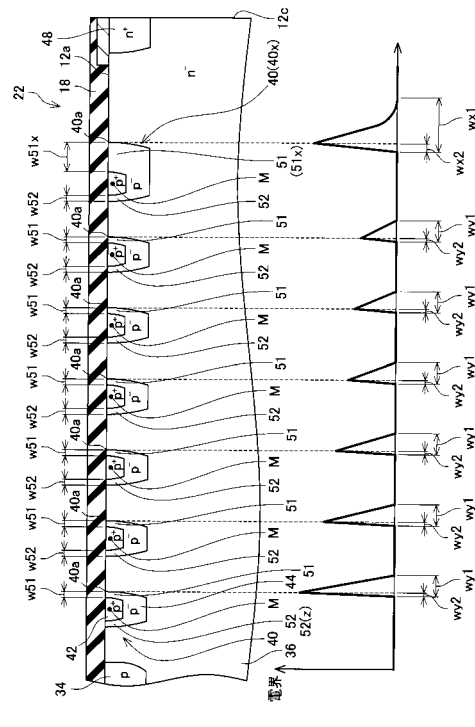
(54) 【発明の名称】 半導体装置とその製造方法

(57) 【要約】

【課題】 最外周ガードリングでのリーク電流を抑制する。

【解決手段】 半導体装置であって、半導体基板が素子領域と外周耐圧領域を有する。外周耐圧領域が、素子領域を多重に囲むp型の複数のガードリングを有する。ガードリングのそれぞれが、高濃度領域と低濃度領域を有する。最外周ガードリングの低濃度領域が、高濃度領域の外周側に位置する第1部分を有する。ガードリングのそれぞれの低濃度領域が、複数の高濃度領域のうちの隣接する2つに挟まれた範囲内に位置する第2部分を有する。第1部分の表面における幅が、第2部分の表面における幅のいずれよりも広い。

【選択図】 図3



## 【特許請求の範囲】

## 【請求項 1】

半導体装置であって、

半導体基板と、

前記半導体基板の表面に接している表面電極と、

前記半導体基板の裏面に接している裏面電極、

を有しており、

前記半導体基板が、前記半導体基板の厚み方向に沿って平面視したときに前記表面電極と前記半導体基板との接触面と重複する素子領域と、前記素子領域の周囲の外周耐圧領域を有しており、

前記素子領域が、前記表面電極と前記裏面電極の間に通電することが可能な半導体素子を有しており、

前記外周耐圧領域が、

前記表面に臨んでおり、前記素子領域を多重に囲む p 型の複数のガードリングと、

前記複数のガードリングを互いから分離している n 型の外周ドリフト領域、

を有しており、

前記ガードリングのそれぞれが、自身の p 型不純物濃度のピーク値の 10% よりも高い p 型不純物濃度を有する高濃度領域と、そのピーク値の 10% 以下の p 型不純物濃度を有するとともに前記高濃度領域と前記外周ドリフト領域の間に配置されている低濃度領域を有しており、

前記複数のガードリングのうちの最も外周側に位置する最外周ガードリングの前記低濃度領域が、前記最外周ガードリングの前記高濃度領域の外周側に位置する第 1 部分を有し、

前記ガードリングのそれぞれの前記低濃度領域が、前記複数の高濃度領域のうちの隣接する 2 つに挟まれた範囲内に位置する第 2 部分を有し、

前記第 1 部分の前記表面における幅が、前記第 2 部分の前記表面における幅のいずれよりも広い、

半導体装置。

## 【請求項 2】

前記半導体基板が、SiC 基板である請求項 1 の半導体装置。

## 【請求項 3】

半導体装置の製造方法であって、

半導体基板に p 型不純物を注入することによって、前記半導体基板の表面に臨んでおり、特定領域を多重に囲む p 型の複数のガードリングを形成する工程と、

前記半導体基板を用いて半導体装置を完成させる工程、

を有し、

前記半導体装置が、前記特定領域内の前記表面に接している表面電極と、

前記半導体基板の裏面に接している裏面電極と、

前記特定領域内に設けられており、前記表面電極と前記裏面電極の間に通電することが可能な半導体素子と、

前記複数のガードリングを互いから分離している n 型の外周ドリフト領域、

を有しており、

前記ガードリングのそれぞれが、自身の p 型不純物濃度のピーク値の 10% よりも高い p 型不純物濃度を有する高濃度領域と、そのピーク値の 10% 以下の p 型不純物濃度を有するとともに前記高濃度領域と前記外周ドリフト領域の間に配置されている低濃度領域を有しており、

前記複数のガードリングのうちの最も外周側に位置する最外周ガードリングの前記低濃度領域が、前記最外周ガードリングの前記高濃度領域の外周側に位置する第 1 部分を有し、

前記ガードリングのそれぞれの前記低濃度領域が、前記複数の高濃度領域のうちの隣接

10

20

30

40

50

する 2 つに挟まれた範囲内に位置する第 2 部分を有し、

前記第 1 部分の前記表面における幅が、前記第 2 部分の前記表面における幅のいずれよりも広い、

製造方法。

【請求項 4】

前記ガードリングを形成する工程が、

前記半導体基板の前記表面に、開口部と、遮蔽部と、低透過率部を有するマスクを形成する工程と、

前記マスクを介して前記半導体基板に p 型不純物を注入する工程、  
を有し、

10

前記 p 型不純物を注入する工程において、前記低透過率部における p 型不純物の透過率が、前記開口部における p 型不純物の透過率よりも低いとともに、前記遮蔽部における p 型不純物の透過率よりも高く、

前記開口部の下側に位置する前記半導体基板内の領域に前記高濃度領域が形成され、

前記低透過率部の下側に位置する前記半導体基板内の領域に前記第 1 部分が形成される

、  
請求項 3 の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

20

本明細書に開示の技術は、半導体装置とその製造方法に関する。

【0002】

特許文献 1 に、素子領域と、素子領域の周囲の外周耐圧領域を有する半導体装置が開示されている。素子領域には、縦型の半導体素子が設けられている。外周耐圧領域には、p 型の複数のガードリングと、n 型の外周ドリフト領域が設けられている。各ガードリングは、素子領域を多重に囲んでおり、半導体基板の表面に臨む範囲に配置されている。外周ドリフト領域は、各ガードリングを互いから分離している。素子領域に設けられた半導体素子がオフすると、素子領域から外周耐圧領域に空乏層が伸びる。空乏層は、複数のガードリングを経由しながら外周ドリフト領域内を外周側に向かって伸びる。複数のガードリングによって、空乏層の外周側への伸びが促進される。ガードリングを設けることで、外周ドリフト領域の広い範囲に空乏層を伸展させることができ、半導体装置の耐圧を向上させることができる。

30

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開 2000-114549 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

40

図 14 の上図は、従来の半導体装置の外周耐圧領域の断面図を示しており、図 14 の下図は、外周耐圧領域内における電界分布を示している。図 14 の下図では、半導体基板の表面近傍における電界を示している。各ガードリング 100 内では、p 型不純物濃度が、中央部が高く、周辺部（外周ドリフト領域 110 に近い部分）に近づくにしたがって低くなるように分布している。図 14 では、p 型不純物濃度が高い高濃度領域を p<sup>+</sup> 領域として示し、p 型不純物濃度が低い低濃度領域を p<sup>-</sup> 領域として示している。外周耐圧領域に空乏層が広がると、各ガードリング 100 の外周側の端部に位置する pn 接合 100a（ガードリング 100 と外周ドリフト領域 110 の界面）に電界が発生する。最も外周側のガードリングである最外周ガードリング 100x における電界の分布範囲の幅 W<sub>a1</sub> は、その他のガードリング 100 における電界の分布範囲の幅 W<sub>b1</sub> よりも広い。このように幅 W<sub>a1</sub> が幅 W<sub>b1</sub> より広くなる理由は、最外周ガードリング 100x はその外周側にガ

50

ードリング100を有さないのに対し、他のガードリング100はその外周側に隣接するガードリング100を有するためである。幅 $W_{a1}$ が幅 $W_{b1}$ よりも広いので、最外周ガードリング100xの内部で電界が発生する部分の幅 $W_{a2}$ が、他のガードリング100の内部で電界が発生する部分の幅 $W_{b2}$ よりも広い。このため、最外周ガードリング100xでは、高濃度領域( $p^+$ 領域)に電界が印加される。高濃度領域内には結晶欠陥が高密度で存在しているため、高濃度領域に電界が印加されると、リーク電流が生じる。このように、従来の半導体装置では、最外周ガードリングにおいてリーク電流が生じやすいという問題があった。

【課題を解決するための手段】

【0005】

本明細書が開示する半導体装置は、半導体基板と、前記半導体基板の表面に接している表面電極と、前記半導体基板の裏面に接している裏面電極を有している。前記半導体基板が、前記半導体基板の厚み方向に沿って平面視したときに前記表面電極と前記半導体基板との接触面と重複する素子領域と、前記素子領域の周囲の外周耐圧領域を有している。前記素子領域が、前記表面電極と前記裏面電極の間に通電することが可能な半導体素子を有している。前記外周耐圧領域が、前記表面に臨んでおり、前記素子領域を多重に囲むp型の複数のガードリングと、前記複数のガードリングを互いから分離しているn型の外周ドリフト領域を有している。前記ガードリングのそれぞれが、自身のp型不純物濃度のピーク値の10%よりも高いp型不純物濃度を有する高濃度領域と、そのピーク値の10%以下のp型不純物濃度を有するとともに前記高濃度領域と前記外周ドリフト領域の間に配置されている低濃度領域を有している。前記複数のガードリングのうちの最も外周側に位置する最外周ガードリングの前記低濃度領域が、前記最外周ガードリングの前記高濃度領域の外周側に位置する第1部分を有する。前記各ガードリングの前記低濃度領域が、前記複数の高濃度領域のうちの隣接する2つに挟まれた範囲内に位置する第2部分を有する。前記第1部分の前記表面における幅が、前記第2部分の前記表面における幅のいずれよりも広い。

【0006】

なお、本明細書において、第1部分及び第2部分の幅は、内周側(素子領域側)から外周側(半導体基板の外周端面側)に向かう方向における寸法を意味する。

【0007】

図15は、本明細書が開示する半導体装置の一例を示している。図15の上図は、外周耐圧領域の断面図を示しており、図15の下図は、外周耐圧領域内における電界分布を示している。図15では、複数のガードリング200と外周ドリフト領域210が示されている。各ガードリング200が、p型不純物濃度が高い高濃度領域( $p^+$ 領域)とp型不純物濃度が低い低濃度領域( $p^-$ 領域)を有している。なお、高濃度領域内の結晶欠陥密度は、低濃度領域内の結晶欠陥密度よりも高い。各ガードリング200において、低濃度領域は、高濃度領域と外周ドリフト領域210の間に配置されている。最外周ガードリング200xの低濃度領域は、最外周ガードリング200xの高濃度領域の外周側に位置する第1部分201を有する。また、各低濃度領域は、隣接する一対の高濃度領域に挟まれた範囲内に、第2部分202を有する。第1部分201の表面における幅 $W_{c1}$ は、第2部分202の表面における幅 $W_{d1}$ のいずれよりも広い。外周耐圧領域に空乏層が広がると、各ガードリング200の外周側の端部に位置するpn接合200aに電界が発生する。最外周ガードリング200xのpn接合200aでは電界の分布範囲の幅 $W_{e1}$ が広い。このため、第1部分201内における電界の分布範囲の幅 $W_{e2}$ も広い。しかしながら、低濃度領域である第1部分201の幅 $W_{c1}$ が広いので、最外周ガードリング200xの高濃度領域には電界はほとんど印加されない。結晶欠陥密度が高い高濃度領域に電界が印加され難いので、リーク電流が抑制される。また、他のガードリング200のpn接合200aでは、電界の分布範囲の幅 $W_{f1}$ が狭い。このため、pn接合200aに隣接する第2部分202内における電界の分布範囲の幅 $W_{f2}$ も狭い。このため、他のガードリング200では、pn接合200aに隣接する第2部分202の幅 $W_{d1}$ が狭くても、高

10

20

30

40

50

濃度領域に電界が印加され難い。また、各高濃度領域の間の間隔が広がると、pn接合200aに印加される電界が高くなり、半導体装置の耐圧が低下する。各第2部分202の幅Wd1を狭くすることで、高濃度領域の間の間隔を狭くすることができ、半導体装置の耐圧を確保することができる。以上に説明したように、この半導体装置によれば、ガードリング200におけるリーク電流を抑制することができるとともに、半導体装置の高い耐圧を実現することができる。なお、上記の説明では図15を用いたが、本明細書が提案する半導体装置は図15の構成に限られない。各半導体領域の位置、形状、数等を適宜変更することができる。各半導体領域の位置、形状、数等を変更したとしても、本明細書が提案する構造を有することで、ガードリングにおけるリーク電流を抑制することができるとともに、半導体装置の高い耐圧を実現することができる。

10

【図面の簡単な説明】

【0008】

【図1】実施形態の半導体装置の断面図（図2のI-I線における断面図）。

【図2】実施形態の半導体装置の平面図（ガードリングと端部n型領域の配置をドットハッチングにより示す図）。

【図3】外周耐圧領域の拡大断面図と電界分布図。

【図4】半導体装置の製造方法の説明図（ガードリングの形成箇所の断面図）。

【図5】半導体装置の製造方法の説明図（ガードリングの形成箇所の断面図）。

【図6】半導体装置の製造方法の説明図（ガードリングの形成箇所の断面図）。

【図7】半導体装置の製造方法の説明図（ガードリングの形成箇所の断面図）。

20

【図8】半導体装置の製造方法の説明図（ガードリングの形成箇所の断面図）。

【図9】半導体装置の製造方法の説明図（ガードリングの形成箇所の断面図）。

【図10】半導体装置の製造方法の説明図（ガードリングの形成箇所の断面図）。

【図11】半導体装置の製造方法の説明図（ガードリングの形成箇所の平面図）。

【図12】半導体装置の製造方法の説明図（ガードリングの形成箇所の平面図）。

【図13】半導体装置の製造方法の説明図（ガードリングの形成箇所の断面図）。

【図14】従来の半導体装置の断面図と電界分布図。

【図15】本明細書が開示する一例の半導体装置の断面図と電界分布図。

【発明を実施するための形態】

【0009】

30

図1、2に示す実施形態の半導体装置10は、半導体基板12を有している。半導体基板12は、SiC基板である。図1に示すように、半導体基板12の表面12aには、表面電極14と絶縁膜18が設けられている。なお、図2においては、表面12a上の電極及び絶縁膜（表面電極14と絶縁膜18を含む）の図示が省略されている。図2の点線は、表面電極14と半導体基板12とが接触している接触面15の輪郭を示している。表面電極14は、半導体基板12の表面12aの中央部で半導体基板12に接している。絶縁膜18は、表面12aの表面電極14に覆われていない領域を覆っている。すなわち、絶縁膜18は、半導体基板12の表面12aの外周部を覆っている。図1に示すように、半導体基板12の裏面12bには、裏面電極16が形成されている。裏面電極16は、半導体基板12の裏面12bの全域を覆っている。以下では、半導体基板12の厚み方向に沿って見たときに接触面15と重複する領域を、素子領域20という。また、素子領域20の外側の領域（素子領域20と半導体基板12の外周端面12cの間の領域）を、外周耐圧領域22という。外周耐圧領域22は、素子領域20を囲んでいる。また、以下では、外周耐圧領域22内において、素子領域20に近い側を内周側といい、外周端面12cに近い側を外周側という。

40

【0010】

図1に示すように、半導体基板12は、ドレイン領域38とドリフト領域36を有している。ドレイン領域38は、n型不純物濃度が高いn型領域である。ドレイン領域38は、素子領域20から外周耐圧領域22に跨って、半導体基板12の横方向の全域に分布している。ドレイン領域38は、半導体基板12の裏面12bに臨む範囲に配置されている

50

。ドレイン領域 3 8 は、裏面 1 2 b 全域で裏面電極 1 6 にオーミック接触している。ドリフト領域 3 6 は、ドレイン領域 3 8 よりも n 型不純物濃度が低い n 型領域である。ドリフト領域 3 6 は、素子領域 2 0 から外周耐圧領域 2 2 に跨って、半導体基板 1 2 の横方向の全域に分布している。ドリフト領域 3 6 は、ドレイン領域 3 8 上に配置されており、ドレイン領域 3 8 に接している。

#### 【 0 0 1 1 】

素子領域 2 0 内には、複数のゲート電極 3 0、複数のソース領域 3 2 及びボディ領域 3 4 が設けられている。素子領域 2 0 内の半導体基板 1 2 の表面 1 2 a に複数のトレンチが設けられている。各トレンチ内に、ゲート電極 3 0 が配置されている。各ゲート電極 3 0 は、トレンチの内面を覆うゲート絶縁膜によって半導体基板 1 2 から絶縁されている。各ゲート電極 3 0 の上面は層間絶縁膜によって覆われており、その層間絶縁膜の上面は表面電極 1 4 に覆われている。各ゲート電極 3 0 は、層間絶縁膜によって表面電極 1 4 から絶縁されている。

10

#### 【 0 0 1 2 】

各ソース領域 3 2 は、n 型不純物濃度が高い n 型領域である。各ソース領域 3 2 は、半導体基板 1 2 の表面 1 2 a に臨む範囲に配置されている。各ソース領域 3 2 は、表面電極 1 4 にオーミック接触している。各ソース領域 3 2 は、トレンチの上端部においてゲート絶縁膜に接している。

#### 【 0 0 1 3 】

ボディ領域 3 4 は、p 型領域である。ボディ領域 3 4 は、各ソース領域 3 2 に隣接する位置（表面 1 2 a に臨む位置）から各ソース領域 3 2 の下側の位置まで伸びている。ボディ領域 3 4 内の p 型不純物濃度は、表面 1 2 a に臨む位置で高く、ソース領域 3 2 の下側の位置で低い。ボディ領域 3 4 は、表面 1 2 a に臨む位置で、表面電極 1 4 にオーミック接触している。ボディ領域 3 4 は、各ソース領域 3 2 の下側の位置で、ゲート絶縁膜に接している。ボディ領域 3 4 の下側に、ドリフト領域 3 6 が配置されている。ボディ領域 3 4 はドリフト領域 3 6 に接している。ドリフト領域 3 6 は、ボディ領域 3 4 の下側でゲート絶縁膜に接している。

20

#### 【 0 0 1 4 】

素子領域 2 0 内には、ゲート電極 3 0、ソース領域 3 2、ボディ領域 3 4、ドリフト領域 3 6 及びドレイン領域 3 8 によって、M O S F E T が形成されている。M O S F E T がオンすると、裏面電極 1 6 から表面電極 1 4 へ電流が流れる。

30

#### 【 0 0 1 5 】

外周耐圧領域 2 2 には、複数のガードリング 4 0 が設けられている。各ガードリング 4 0 は、p 型領域である。図 1 ~ 3 に示すように、各ガードリング 4 0 は、外周耐圧領域 2 2 内で半導体基板 1 2 の表面 1 2 a に臨んでいる（すなわち、表面 1 2 a に露出している）。図 2 に示すように、各ガードリング 4 0 は、半導体基板 1 2 を厚み方向に平面視したときに、環状に伸びている。複数のガードリング 4 0 は、素子領域 2 0 を多重に囲んでいる。図 3 に示すように、各ガードリング 4 0 の間の位置に、ドリフト領域 3 6 の一部が配置されている。ドリフト領域 3 6 によって、各ガードリング 4 0 が互いから分離されている。また、ドリフト領域 3 6 によって、最も内周側のガードリング 4 0 がボディ領域 3 4 から分離されている。各ガードリング 4 0 の上面は、絶縁膜 1 8 によって覆われている。

40

#### 【 0 0 1 6 】

各ガードリング 4 0 の内部において、p 型不純物濃度が位置によって変化している。図 3 に示すように、各ガードリング 4 0 は、半導体基板 1 2 の表面 1 2 a の近傍の位置に、p 型不純物濃度が自身の中で最も高いピークポイント M を有している。各ガードリング 4 0 の内部において、ピークポイント M からドリフト領域 3 6 に近づくにしたがって p 型不純物濃度が低下する。本明細書では、各ガードリング 4 0 において、ピークポイント M における p 型不純物濃度の 1 0 % よりも高い p 型不純物濃度を有する領域を高濃度領域 4 2 といい、ピークポイント M における p 型不純物濃度の 1 0 % 以下の p 型不純物濃度を有する領域を低濃度領域 4 4 という。図 3 において、高濃度領域 4 2 は p + 型の領域として示

50

されており、低濃度領域 4 4 は p 型の領域として示されている。各ガードリング 4 0 において、高濃度領域 4 2 はピークポイント M の周囲に分布しており、半導体基板 1 2 の表面 1 2 a に臨んでいる。各ガードリング 4 0 において、低濃度領域 4 4 は、高濃度領域 4 2 とドリフト領域 3 6 の間に分布している。すなわち、各ガードリング 4 0 において、低濃度領域 4 4 は、高濃度領域 4 2 の側方と、高濃度領域 4 2 の下側に配置されている。高濃度領域 4 2 は、半導体基板 1 2 に高濃度に p 型不純物を注入することによって形成されるので、高濃度領域 4 2 内には高密度に結晶欠陥が存在している。低濃度領域 4 4 は、高濃度領域 4 2 から拡散した p 型不純物や半導体基板 1 2 に低濃度に注入された p 型不純物によって形成されるので、低濃度領域 4 4 内の結晶欠陥の密度は低い。

【 0 0 1 7 】

各ガードリング 4 0 において、低濃度領域 4 4 は、高濃度領域 4 2 の内周側と外周側の両方で表面 1 2 a に臨んでいる。以下では、各ガードリング 4 0 において、高濃度領域 4 2 に対して外周側で隣接する部分の低濃度領域 4 4 を外周側部分 5 1 といい、高濃度領域 4 2 に対して内周側で隣接する部分の低濃度領域 4 4 を内周側部分 5 2 という。図 3 から明らかなように、最も外周側に位置するガードリング 4 0 x の外周側部分 5 1 x と最も内周側に位置するガードリング 4 0 の内周側部分 5 2 z とを除いて、外周側部分 5 1 と内周側部分 5 2 は、いずれか 2 つの高濃度領域 4 2 ( 隣接する一対の高濃度領域 4 2 ) によって挟まれた範囲に配置されている。

【 0 0 1 8 】

複数のガードリング 4 0 の中で最も外周側に位置する最外周ガードリング 4 0 x の低濃度領域 4 4 は、幅が広い外周側部分 5 1 x を有している。表面 1 2 a において、最外周ガードリング 4 0 x の外周側部分 5 1 x の幅 W 5 1 x は、その他の外周側部分 5 1 の幅 W 5 1 及び内周側部分 5 2 の幅 W 5 2 よりも広い。なお、幅 W 5 1 x 、 W 5 1 及び W 5 2 は、内周側から外周側に向かう方向における寸法である。幅 W 5 1 と幅 W 5 2 は、略等しい。各高濃度領域 4 2 の幅は、略等しい。このため、最外周ガードリング 4 0 x の幅は、他のガードリング 4 0 の幅よりも広い。

【 0 0 1 9 】

図 1 ~ 3 に示すように、外周耐圧領域 2 2 には、端部 n 型領域 4 8 が設けられている。端部 n 型領域 4 8 は、ドリフト領域 3 6 よりも n 型不純物濃度が高い n 型領域である。端部 n 型領域 4 8 は、表面 1 2 a 及び外周端面 1 2 c に臨む範囲に配置されている。端部 n 型領域 4 8 は、外周端面 1 2 c に沿って環状に伸びている。端部 n 型領域 4 8 は、ドリフト領域 3 6 によって最外周ガードリング 4 0 x から分離されている。端部 n 型領域 4 8 と最外周ガードリング 4 0 x の間の間隔は、各ガードリング 4 0 の間の間隔よりも広い。

【 0 0 2 0 】

次に、半導体装置 1 0 の動作について説明する。半導体装置 1 0 の動作時には、裏面電極 1 6 に対して表面電極 1 4 よりも高い電位が印加される。ゲート電極 3 0 に閾値よりも高い電位が印加されると、ゲート絶縁膜に接する範囲のボディ領域 3 4 にチャンネルが形成される。すると、表面電極 1 4 から、ソース領域 3 2 、チャンネル、ドリフト領域 3 6 及びドレイン領域 3 8 を介して裏面電極 1 6 へ電子が流れる。すなわち、M O S F E T がオンする。ゲート電極 3 0 の電位を閾値以下に低下させると、チャンネルが消失し、電子の流れが停止する。すなわち、M O S F E T がオフする。M O S F E T がオフする際に、ボディ領域 3 4 からドリフト領域 3 6 内に空乏層が広がる。素子領域 2 0 内のドリフト領域 3 6 内では、表面側から裏面側に空乏層が広がる。外周耐圧領域 2 2 内のドリフト領域 3 6 内では、内周側から外周側に向かって空乏層が広がる。ボディ領域 3 4 から伸びる空乏層が最も内周側のガードリング 4 0 に到達すると、そのガードリング 4 0 からさらに外周側に空乏層が伸びる。最も内周側のガードリング 4 0 から伸びる空乏層が内周側から 2 番目のガードリング 4 0 に到達すると、そのガードリング 4 0 からさらに外周側に空乏層が伸びる。このように、外周耐圧領域 2 2 においては、空乏層が複数のガードリング 4 0 を経由しながら外周側に伸びる。すなわち、各ガードリング 4 0 は、空乏層が外周側に伸びるのを促進する。空乏層は、端部 n 型領域 4 8 の近傍まで伸びる。

10

20

30

40

50

## 【 0 0 2 1 】

外周耐圧領域 2 2 内のドリフト領域 3 6 に空乏層が伸びると、各ガードリング 4 0 の外周側の端部に位置する p n 接合 4 0 a に電圧が印加される。このため、各 p n 接合 4 0 a の近傍で、低濃度領域 4 4 が空乏化される。すなわち、p n 接合 4 0 a から外周側部分 5 1 内に空乏層が広がる。各 p n 接合 4 0 a の両側の空乏層（すなわち、n 型のドリフト領域 3 6 が空乏化した空乏層と p 型の低濃度領域 4 4 の外周側部分 5 1 が空乏化した空乏層）の内部に、電界が生じる。ここで、最外周ガードリング 4 0 x の p n 接合 4 0 a で電界が生じる部分の幅  $W \times 1$  は、その他のガードリング 4 0 の p n 接合 4 0 a で電界が生じる部分の幅  $W y 1$  よりも広い。このため、最外周ガードリング 4 0 x の外周側部分 5 1 x 内で電界が生じる部分（空乏化する部分）の幅  $W \times 2$  は、他のガードリング 4 0 の外周側部分 5 1 内で電界が生じる部分の幅  $W y 2$  よりも広い。他方、上述したように、最外周ガードリング 4 0 x の外周側部分 5 1 x の幅  $W 5 1 x$  は、他のガードリング 4 0 の外周側部分 5 1 の幅  $W 5 1$  よりも広い。このため、最外周ガードリング 4 0 x では、電界が生じる部分の幅  $W \times 2$  が広くても、その電界が生じる部分が高濃度領域 4 2 まで達しない（すなわち、 $W 5 1 x > W \times 2$  の関係が成立している。）。このように、最外周ガードリング 4 0 x では、高濃度領域 4 2 の外周側に幅が広い外周側部分 5 1 x が設けられているので、高濃度領域 4 2 に電界が加わることが抑制される。すなわち、広い幅  $W 5 1 x$  を有する外周側部分 5 1 x を空乏化させることで、高濃度領域 4 2 まで空乏層が達することを抑制することができる。結晶欠陥密度が高い高濃度領域 4 2 にほとんど電界が加わらないので、高濃度領域 4 2 でリーク電流がほとんど生じない。また、結晶欠陥密度が低い外周側部分 5 1 x（すなわち、低濃度領域 4 4）に電界が印加されても、リーク電流はほとんど生じない。したがって、最外周ガードリング 4 0 x におけるリーク電流を抑制することができる。

10

20

## 【 0 0 2 2 】

また、最外周ガードリング 4 0 x 以外のガードリング 4 0 では、外周側部分 5 1 の幅  $W 5 1$  が狭い。しかしながら、これらのガードリングでは、電界が生じる部分の幅  $W y 2$  が狭い。したがって、外周側部分 5 1 の幅  $W 5 1$  が狭くても、高濃度領域 4 2 に電界が加わり難い。したがって、最外周ガードリング 4 0 x 以外のガードリング 4 0 でもリーク電流が抑制される。

## 【 0 0 2 3 】

また、高濃度領域 4 2 の間の間隔が広くなると、p n 接合 4 0 a に電界が集中し易くなり、半導体装置 1 0 の耐圧が低下する。これに対し、本実施形態では、最外周ガードリング 4 0 x の外周側部分 5 1 x の幅  $W 5 1 x$  が広い一方で、その他の外周側部分 5 1 の幅  $W 5 1$ 、及び、内周側部分 5 2 の幅  $W 5 2$  が狭い。このため、高濃度領域 4 2 の間の間隔が狭い。これによって、半導体装置 1 0 の耐圧が確保されている。また、高濃度領域 4 2 の間の間隔を狭くすることで、半導体装置 1 0 の小型化が図られている。

30

## 【 0 0 2 4 】

次に、半導体装置 1 0 の製造方法について説明する。なお、この製造方法は、ガードリング 4 0 の形成工程に特徴を有するので、以下ではガードリング 4 0 の形成工程について説明し、他の工程については説明を省略する。また、以下の説明で用いる図 4 ~ 1 3 は、最外周ガードリング 4 0 x と、その隣のガードリング 4 0 を形成すべき範囲を示している。

40

## 【 0 0 2 5 】

図 4 ~ 6 は、第 1 の製造方法を示している。最初に、n 型のドリフト領域 3 6 が表面 1 2 a に露出している半導体基板 1 2（加工前の半導体基板）を準備する。次に、図 4 に示すように、半導体基板 1 2 の表面 1 2 a にイオン注入用のマスク 6 0 a（酸化膜またはレジスト等）を形成する。マスク 6 0 a は、各ガードリング 4 0 に対応する位置に開口部 6 2 が設けられるようにパターンニングして形成する。次に、不純物の注入エネルギー（すなわち、不純物の注入深さ）を変更しながら、マスク 6 0 a を介して半導体基板 1 2 に複数回、p 型不純物を注入する。これによって、開口部 6 2 の下側の半導体層に p 型不純物を

50

注入する。ここでは、浅い範囲に高濃度に p 型不純物を注入し、深い範囲に低濃度に p 型不純物を注入する。高濃度に p 型不純物が注入された範囲（浅い範囲）には、高濃度に結晶欠陥が生成される。次に、図 5 に示すように、最も外周側の開口部 6 2（すなわち、最外周ガードリング 4 0 x に対応する開口部 6 2）の幅を拡大する。より詳細には、最も外周側の開口部 6 2 の外周側の壁面をさらに外周側にシフトさせることで、この開口部 6 2 の幅を拡大する。マスク 6 0 a が酸化膜の場合には、マスク 6 0 a を選択的に追加エッチングすることで、図 5 のように開口部 6 2 の幅を広げることができる。マスク 6 0 a がレジストの場合には、図 4 に示すマスク 6 0 a を除去した後、図 5 に示す新たなパターンのマスク 6 0 a を形成することで開口部 6 2 の幅を広げることができる。次に、開口部 6 2 を拡大したマスク 6 0 a を介して、半導体基板 1 2 に p 型不純物を注入する。ここでは、浅い範囲と深い範囲の両方に低濃度に p 型不純物を注入する。このため、開口部 6 2 の拡大された範囲では、半導体基板 1 2 の浅い範囲と深い範囲に低濃度に p 型不純物が分布する。その後、マスク 6 0 a を除去し、注入した p 型不純物を活性化させるアニールを行うことで、図 6 に示すようにガードリング 4 0 が形成される。半導体基板 1 2 をアニールする際にガードリング 4 0 内に存在する結晶欠陥の一部が消滅するが、アニール後に所定の割合で結晶欠陥が残存する。p 型不純物が高濃度に注入された高濃度領域 4 2 内では、p 型不純物が低濃度に注入された低濃度領域 4 4 内よりも、結晶欠陥密度が高くなる。また、この製造方法によれば、開口部 6 2 を拡大した範囲に幅が広い外周側部分 5 1 x が形成される。この製造方法によれば、外周側部分 5 1 x の幅が広い最外周ガードリング 4 0 x を形成することができる。

10

20

#### 【0026】

図 7、8 は、第 2 の製造方法を示している。第 2 の製造方法では、図 7 に示すように、半導体基板 1 2 の表面 1 2 a に開口部 6 2 を有するマスク 6 0 b を形成する。ここでは、最も外周側の開口部 6 2（すなわち、最外周ガードリング 4 0 x に対応する開口部 6 2）の外周側の壁面が傾斜するようにマスク 6 0 b を形成する。次に、不純物の注入エネルギーを変更しながら、マスク 6 0 b を介して半導体基板 1 2 に複数回、p 型不純物を注入する。これによって、開口部 6 2 の下側の半導体層に p 型不純物を注入する。ここでは、浅い範囲に高濃度に p 型不純物を注入し、深い範囲に低濃度に p 型不純物を注入する。ここで、開口部 6 2 の傾斜する壁面の部分 6 1 a では、マスク 6 0 b の厚みが薄い。したがって、深い範囲へのイオン注入時に、p 型不純物が、部分 6 1 a を貫通して半導体基板 1 2 に注入される。したがって、部分 6 1 a の下側の半導体層に低濃度に p 型不純物が注入される。部分 6 1 a の下側の半導体層には、浅い範囲に低濃度に p 型不純物が注入される。その後、マスク 6 0 b を除去し、注入した p 型不純物を活性化させるアニールを行うことで、図 8 に示すようにガードリング 4 0 が形成される。この製造方法によれば、外周側部分 5 1 x の幅が広い最外周ガードリング 4 0 x を形成することができる。

30

#### 【0027】

なお、第 2 の製造方法において、マスク 6 0 b の代わりに、図 9 に示すマスク 6 0 c を用いてもよい。図 9 に示すマスク 6 0 c は、図 7 の傾斜した壁面を有する部分 6 1 a の代わりに、厚みが薄い部分 6 1 b を有している。マスク 6 0 b を用いる場合には、イオン注入時に、部分 6 1 b の下側の半導体層に低濃度に p 型不純物が注入される。マスク 6 0 c を用いても、外周側部分 5 1 x の幅が広い最外周ガードリング 4 0 x を形成することができる。

40

#### 【0028】

図 10、11 は、第 3 の製造方法を示している。第 3 の製造方法では、図 10、11 に示すように、半導体基板 1 2 の表面 1 2 a に開口部 6 2 を有するマスク 6 0 d を形成する。マスク 6 0 d は、最も外周側の開口部 6 2（すなわち、最外周ガードリング 4 0 x に対応する開口部 6 2）のさらに外周側に、多数の微小な開口部 6 3 が設けられた領域 6 4 を有する。微小な開口部 6 3 の密度は、開口部 6 2 に近い位置では高く、開口部 6 2 から遠い位置では低い。つまり、領域 6 4 における開口率が、開口部 6 2 から遠い位置ほど低くなっている。次に、不純物の注入エネルギーを変更しながら、マスク 6 0 d を介して半導

50

体基板 1 2 に複数回、p 型不純物を注入する。ここでは、浅い範囲に高濃度に p 型不純物を注入し、深い範囲に低濃度に p 型不純物を注入する。マスク 6 0 d の領域 6 4 では、微小な開口部 6 3 を介して半導体基板 1 2 に p 型不純物が注入される。領域 6 4 の開口率が低いので、領域 6 4 の下側の半導体層に低濃度に p 型不純物が注入される。特に、領域 6 4 では開口部 6 2 から遠い位置ほど開口率が低くなっているため、領域 6 4 の下側の半導体層には開口部 6 2 から遠い位置ほど低濃度に p 型不純物が注入される。その後、マスク 6 0 d を除去し、注入した p 型不純物を活性化させるアニールを行うことで、図 8 と同様にガードリング 4 0 が形成される。この製造方法によれば、外周側部分 5 1 x の幅が広い最外周ガードリング 4 0 x を形成することができる。

#### 【 0 0 2 9 】

なお、第 3 の製造方法において、マスク 6 0 d の代わりに、図 1 2 に示すマスク 6 0 e を用いてもよい。マスク 6 0 e では、領域 6 4 において、微小な開口部 6 3 のサイズが、開口部 6 2 に近い位置では大きく、開口部 6 2 から遠い位置では小さい。つまり、領域 6 4 における開口率が、開口部 6 2 から遠い位置ほど低くなっている。したがって、図 1 2 に示すマスク 6 0 e を用いても、外周側部分 5 1 x の幅が広い最外周ガードリング 4 0 x を形成することができる。

#### 【 0 0 3 0 】

図 4、1 3 は、第 4 の製造方法を示している。第 4 の製造方法では、まず、図 4 に示すように、開口部 6 2 を有するマスク 6 0 a を形成し、マスク 6 0 a を介して半導体基板 1 2 に p 型不純物を注入する。マスク 6 0 a の形成工程、及び、マスク 6 0 a を介した p 型不純物の注入工程は、第 1 の製造方法と同様である。次に、図 1 3 に示すように、最も外周側の開口部 6 2 の外周側の壁面近傍が露出し、その他の部分が覆われるように、マスク 6 0 a 上にレジスト 6 5 を形成する。そして、半導体基板 1 2 の表面 1 2 a に対して内周側から外周側に向かう方向にイオン注入角度を傾斜させて、半導体基板 1 2 に p 型不純物を注入する。p 型不純物は、レジスト 6 5 に覆われていない範囲のマスク 6 0 a を部分的に貫通して、その下側の半導体層に注入される。すなわち、レジスト 6 5 に覆われていない範囲のマスク 6 0 a の下部の半導体層に、低濃度に p 型不純物が注入される。なお、図 2 に示すように、最外周ガードリング 4 0 x は素子領域 2 0 を囲むように環状に形成されるので、最外周ガードリング 4 0 x の各部分に対して内周側から外周側に向かって傾斜した角度で p 型不純物を注入できるように、注入方向を傾斜させる向きを変更しながら複数回注入を行う。その後、マスク 6 0 a、レジスト 6 5 を除去し、注入した p 型不純物を活性化させるアニールを行うことで、図 8 と同様にガードリング 4 0 が形成される。この製造方法によれば、外周側部分 5 1 x の幅が広い最外周ガードリング 4 0 x を形成することができる。

#### 【 0 0 3 1 】

なお、上述した実施形態では、素子領域 2 0 に M O S F E T が形成されていたが、素子領域 2 0 に他の半導体素子が設けられていてもよい。例えば、素子領域 2 0 に I G B T が設けられていてもよい。ドレイン領域 3 8 に代えて p 型のコレクタ領域を設けることで、I G B T を得ることができる。また、例えば、表面電極 1 4 がアノード電極として機能し、裏面電極 1 6 がカソード電極として機能するダイオード ( p n ダイオード、ショットキーバリアダイオード等 ) が素子領域に設けられていてもよい。ダイオードが形成されている場合には、アノード カソード間に逆電圧が印加されると、外周耐圧領域に空乏層が広がり、上述した実施形態と同様の効果を得ることができる。

#### 【 0 0 3 2 】

また、上述した実施形態では、高濃度領域 4 2 の p 型不純物濃度が、ピークポイント M における p 型不純物濃度の 1 0 % よりも高い p 型不純物濃度を有していた。高濃度領域 4 2 の空乏化をより確実に防ぐために、高濃度領域 4 2 が  $1 \times 1 0^{18} \text{ atoms/cm}^3$  より高い p 型不純物濃度を有していることが好ましい。

#### 【 0 0 3 3 】

また、上述した実施形態では、半導体基板 1 2 が S i C により構成されていたが、他の

10

20

30

40

50

半導体材料（例えば、SiC以外の化合物半導体材料またはシリコン等）により半導体基板12が構成されていてもよい。但し、SiC基板では、p型不純物の拡散範囲を制御し易く、ガードリングを正確に形成し易い。したがって、SiC基板は、本願明細書が開示する技術により適している。

【0034】

上述した実施形態の各構成要素と請求項の各構成要素との関係について説明する。実施形態のMOSFETは、請求項の半導体素子の一例である。実施形態の外周耐圧領域22内のドリフト領域36は、請求項の外周ドリフト領域の一例である。実施形態の外周側部分51xは、請求項の第1部分の一例である。実施形態の外周側部分51x以外の外周側部分51と内周側部分52z以外の内周側部分52は、請求項の第2部分の一例である。上記第2、第3及び第4の製造方法において、最外周ガードリング40xの外周側部分51xの上部のマスク（低濃度のp型不純物が通過する部分のマスク）は、請求項の低透過率部の一例である。上記第2、第3及び第4の製造方法において、開口部62は、請求項の開口部の一例である。上記第2、第3及び第4の製造方法において、p型不純物を遮蔽する部分のマスク（ガードリング40を形成しない領域の上部のマスク）は、請求項の遮蔽部の一例である。

10

【0035】

本明細書が開示する技術要素について、以下に列記する。なお、以下の各技術要素は、それぞれ独立して有用なものである。

【0036】

本明細書の一例に係る半導体装置の製造方法は、半導体基板にp型不純物を注入することによって、半導体基板の表面に臨んでおり、特定領域を多重に囲むp型の複数のガードリングを形成する工程と、半導体基板を用いて半導体装置を完成させる工程を有する。

20

【0037】

なお、半導体装置を完成させる工程の一部を、ガードリングを形成する工程の前で行ってもよい。

【0038】

本明細書の一例に係る半導体装置の製造方法では、ガードリングを形成する工程が、半導体基板の表面に開口部と遮蔽部と低透過率部を有するマスクを形成する工程と、マスクを介して半導体基板にp型不純物を注入する工程を有する。p型不純物を注入する工程において、低透過率部におけるp型不純物の透過率が、開口部におけるp型不純物の透過率よりも低いとともに、遮蔽部におけるp型不純物の透過率よりも高い。開口部の下側に位置する半導体基板内の領域に高濃度領域が形成される。低透過率部の下側に位置する半導体基板内の領域に第1部分が形成される。

30

【0039】

この製造方法によれば、最外周ガードリングの低濃度領域の第1部分を好適に形成することができる。

【0040】

以上、実施形態について詳細に説明したが、これらは例示にすぎず、特許請求の範囲を限定するものではない。特許請求の範囲に記載の技術には、以上に例示した具体例をさまざまに変形、変更したものが含まれる。本明細書または図面に説明した技術要素は、単独あるいは各種の組み合わせによって技術有用性を発揮するものであり、出願時請求項記載の組み合わせに限定されるものではない。また、本明細書または図面に例示した技術は複数目的を同時に達成するものであり、そのうちの1つの目的を達成すること自体で技術有用性を持つものである。

40

【符号の説明】

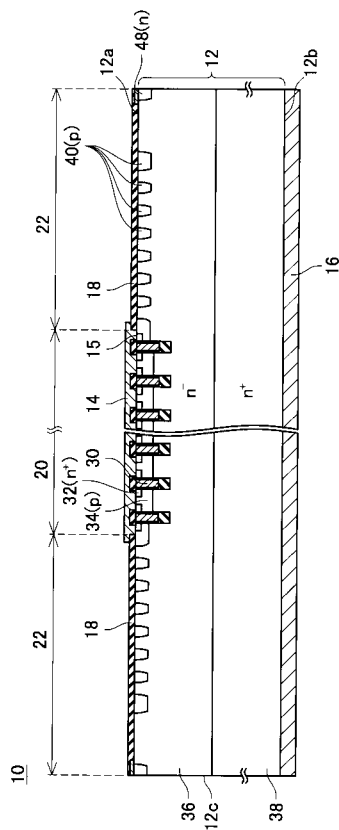
【0041】

- 10 : 半導体装置
- 12 : 半導体基板
- 14 : 表面電極

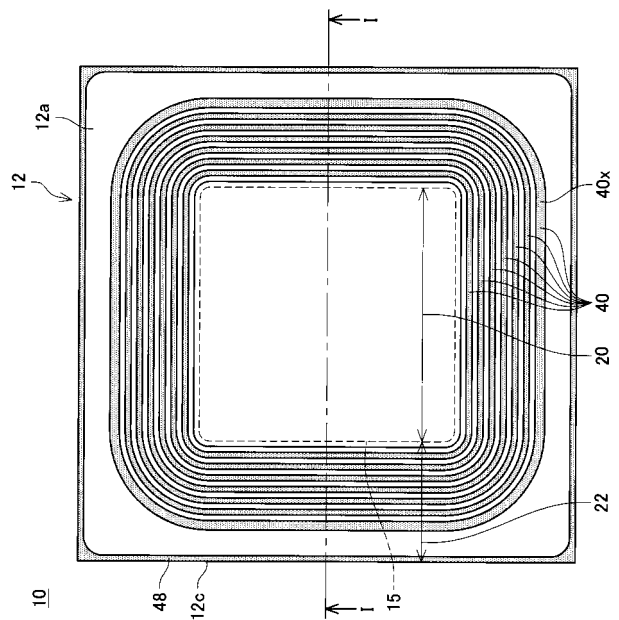
50

- 15 : コンタクト面
- 16 : 裏面電極
- 18 : 絶縁膜
- 20 : 素子領域
- 22 : 外周耐圧領域
- 30 : カソード領域
- 32 : ドリフト領域
- 32 a : メインドリフト領域
- 32 b : 外周ドリフト領域
- 34 : メイン p 型領域
- 34 a : 環状領域
- 34 b : ストライプ領域
- 36 : ガードリング
- 40 : 高濃度領域
- 42 : 低濃度領域

【 図 1 】

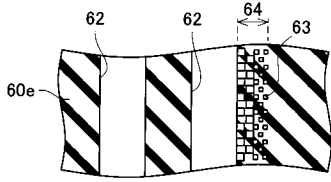


【 図 2 】

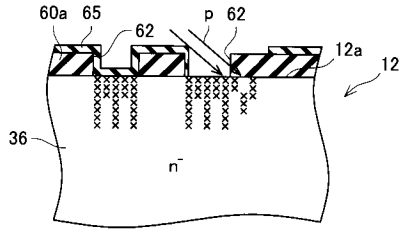




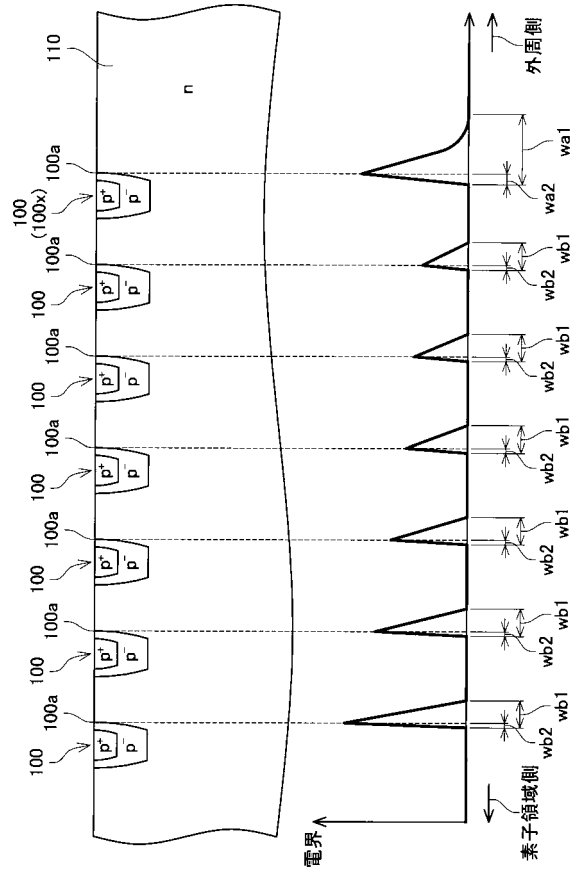
【 図 1 2 】



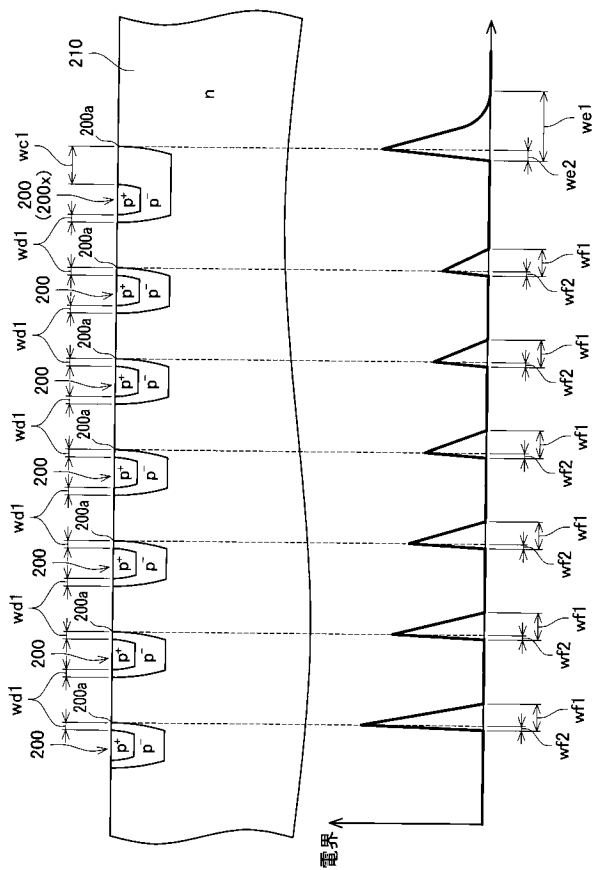
【 図 1 3 】



【 図 1 4 】



【 図 1 5 】



## フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
<b>H 0 1 L 21/266 (2006.01)</b>	H 0 1 L 29/78	6 5 8 A
	H 0 1 L 21/265	Z
	H 0 1 L 21/265	M
	H 0 1 L 21/265	F

(72)発明者 山下 侑佑

愛知県長久手市横道4-1番地の1 株式会社豊田中央研究所内

(72)発明者 浦上 泰

愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内